

Technische

Beschreibung

ZUM

GENIE III S

Uwe Böker
Systementwicklungen
Sorauer Straße 2
5900 Siegen

TCSA
COMPUTER GMBH

Technische
Beschreibung
zum
GENIE IIIS

Alle Rechte vorbehalten, insbesondere auch diejenigen aus der spezifischen Gestaltung, Anordnung und Einteilung des angebotenen Stoffes. Der auszugsweise oder teilweise Nachdruck sowie fotomechanische Wiedergabe oder Übertragung auf Datenträger zur Weiterverarbeitung ist untersagt und wird als Verstoß gegen das Urheberrechtsgesetz und als Verstoß gegen das Gesetz gegen den unlauteren Wettbewerb gerichtlich verfolgt. Für etwaige technische Fehler, sowie für die Richtigkeit aller in diesem Buch gemachten Angaben, übernehmen der Herausgeber und Autor keine Haftung.

Stecker: S 2

Dieser Steckverbinder dient zum Anschluß von bis zu vier 8" Floppy-Disk Laufwerken. (Siehe dazu auch S 3)

Die Pinbelegung ist Shugart kompatibel.



Die Position des Steckers entnehmen Sie bitte dem Lageplan.

Pin:	Belegung:	Pin:	Belegung:
----	-----	----	-----
1	Masse	2	nicht belegt
3	Masse	4	nicht belegt
5	Masse	6	nicht belegt
7	Masse	8	nicht belegt
9	Masse	10	nicht belegt
11	Masse	12	nicht belegt
13	Masse	14	Side Select (5", 8")
15	Masse	16	nicht belegt
17	Masse	18	Motor On, Head Load
19	Masse	20	Index Pulse
21	Masse	22	nicht belegt
23	Masse	24	nicht belegt
25	Masse	26	Drive Select 0 (8")
27	Masse	28	Drive Select 1 (8")
29	Masse	30	Drive Select 2 (8")
31	Masse	32	Drive Select 3 (8")
33	Masse	34	Direction
35	Masse	36	Step
37	Masse	38	Write Data
39	Masse	40	Write Gate
41	Masse	42	Track 00
43	Masse	44	Write Protect
45	Masse	46	Read Data
47	Masse	48	nicht belegt
49	Masse	50	nicht belegt

Erklärungen zu den einzelnen Signalen entnehmen Sie bitte dem technischen Manual Ihrer Diskettenlaufwerke.

Sie können jedes 8" Laufwerk von Single-Sided, Single-Density bis Double-Sided, Double-Density anschließen.

Stecker: S 3

Dieser Steckverbinder dient in Verbindung mit Kodiersteckern zum Einstellen von POWER ON bzw. RESET Parametern.

2 6 12
.....
+.....
1 5 11

Die Position des Steckers entnehmen Sie bitte dem Lageplan.

Pin:	Belegung:	Pin:	Belegung:
----	-----	----	-----
1	Set Single Den.	2	System Reset
3	Set Double Den.	4	System Reset
5	Set 8" Drives	6	System Reset
7	Set 5" Drives	8	System Reset
9	Drive Sel. 3	10	Side Select
11	Drive Sel. 4	12	Side Select

In der Grundeinstellung werden die Pin's 1 und 2, 7 und 8 sowie 11 und 12 über Kodierstecker kurzgeschlossen.

Damit stellt sich das System beim Einschalten oder bei einem RESET wie folgt ein:

1. Der Floppy-Kontrolller wird auf Single-Density Format gesetzt
2. Der Stecker S 1 für 5 1/4" Laufwerke wird aktiv
3. Für den Side-Select wird BIT 4 des Select-Ports aktiv

Änderungen:

Soll das System in Double-Density booten, Pin 1 und 2 öffnen und Pin 3 und 4 kurzschließen.

Soll das System mit 8" Laufwerken über Stecker S 2 booten, Pin 7 und 8 öffnen und Pin 5 und 6 kurzschließen.

Soll für den Side-Select BIT 3 des Select-Ports aktiv werden, Pin 11 und 12 öffnen und Pin 9 und 10 kurzschließen.

Warnung:

Alle anderen Einstellungen, außer eine Kombination der oben genannten, führen zu nicht vorhersehbaren Fehlfunktionen des Systems.

Stecker: S 4

Dieser Steckverbinder ist für Einstellarbeiten am Floppy-Kontrolller erforderlich und darf nicht kurzgeschlossen werden.

Stecker: S 5

Dieser Steckverbinder dient zum Anschluß von Video-Monitoren. Über die Pin's 1 und 2 können Sie einen Monitor mit BAS-Eingangssignalen betreiben.

An die Pin's 7,8,9 und 10 können Sie einen Monitor mit getrennten Eingängen für Horizontal, Vertikal und Video anschließen.

2 6 10
.....
+.....
1 5 9

Die Position des Steckers entnehmen Sie bitte dem Lageplan.

Pin:	Belegung:	Pin:	Belegung:
----	-----	----	-----
10	Horizontal	9	Video
8	Vertikal	7	Masse
6	Masse	5	Masse
4	Masse	3	Masse
2	Masse	1	BAS-Signal

Die Signale an den Pin's 8,9 und 10 haben TTL-Pegel.

Stecker: S 6

Dieser Steckverbinder dient zum Anschluß des Keyboards.

2 6 20
.....
+.....
1 5 19

Die Position des Steckers entnehmen Sie bitte dem Lageplan.

Pin:	Belegung:	Pin:	Belegung:
----	-----	----	-----
1	Y0-Eingang	2	+ 5 Volt
3	Y1-Eingang	4	SPEED, aktiv High
5	Y2-Eingang	6	X0-Ausgang
7	Y3-Eingang	8	X1-Ausgang
9	Y4-Eingang	10	X2-Ausgang
11	Y5-Eingang	12	X3-Ausgang
13	Y6-Eingang	14	X4-Ausgang
15	Y7-Eingang	16	X5-Ausgang
17	RESET, aktiv low	18	X6-Ausgang
19	Masse	20	X7-Ausgang

Über die Pin's 6,8,10,....,20 werden LOW-Pegel vom System zum Keyboard übertragen, die je nach gedrückter Taste an den Pin's 1,3,5,....,15 einen LOW-Pegel erzeugen. Wird der Pin 4 auf LOW-Pegel gesetzt, geht die CPU Taktfrequenz von 7.2 MHz auf 1.78 MHz zurück. Geht Pin 17 auf LOW-Pegel, führt das System einen RESET durch.

Stecker: S 7

Dieser Steckverbinder dient zum Anschluß eines Lichtgriffels.

2 4

..

+

1 3

Die Position des Steckers entnehmen Sie bitte dem Lageplan.

Pin: Belegung:

1 + 5 Volt
3 Masse

Pin: Belegung:

2 nicht belegt
4 STROBE

Eine positive Flanke an Pin 4 triggert die momentane Bildschirmadresse in die Lichtgriffelregister des Video-Kontrollers.

Stecker: S 8

Dieser Steckverbinder dient zum Anschluß eines Druckers mit Centronics Parallel Schnittstelle.

2 6 20

.....

+.....

1 5 19

Die Position des Steckers entnehmen Sie bitte dem Lageplan.

Pin: Belegung:

1 D0-Ausgang
3 D1-Ausgang
5 D2-Ausgang
7 D3-Ausgang
9 D4-Ausgang
11 D5-Ausgang
13 D6-Ausgang
15 D7-Ausgang
17 Masse
19 Masse

Pin: Belegung:

2 + 5 Volt
4 + 5 Volt
6 nicht belegt
8 nicht belegt
10 STROBE, aktiv high
12 STROBE, aktiv low
14 BUSY
16 PAPER EMPTY
18 UNIT SELECT
20 UNIT FAULT

Über die Pin's 1,3,5,...,15 werden dem Drucker die Daten übertragen und je nach Druckertyp mit Pin 10 oder 12 übergeben. Über die Pin's 14, 16, 18 und 20 teilt der Drucker dem System seinen Status mit.

Achtung:

Die Pin's 2 und 4 nicht mit der + 5 Volt-Leitung des Druckers verbinden. Kurzschlußgefahr.

Stecker: S 9, S 10

Diese Steckverbinder stellen Ihnen 2 parallel Schnittstellen mit Handshakeleitungen zur Verfügung. Die Schnittstellen werden von der eingebauten Z-80-B PIO bedient; Stecker S 9 von Kanal A und Stecker S 10 von Kanal B.

2 6 16
.....
+.....
1 5 15

Die Position der Stecker entnehmen Sie bitte dem Lageplan.

Pin:	Benennung:
----	-----
1	Daten 0
3	Daten 1
5	Daten 2
7	Daten 3
9	Daten 4
11	Daten 5
13	Masse
15	Masse

Pin:	Benennung:
----	-----
2	+ 5 Volt
4	+ 5 Volt
6	STROBE, aktiv low
8	READY, aktiv high
10	nicht belegt
12	nicht belegt
14	Daten 7
16	Daten 6

Programmierhinweise finden Sie in einschlägiger Z-80 Literatur.

Stecker: S 11, S 12

Diese Steckverbinder stellen Ihnen 2 serielle Schnittstellen mit Handshakeleitungen zur Verfügung. Die Schnittstellen werden von der eingebauten Z-80-B SIO/0 bedient; Stecker S 11 von Kanal A und Stecker S 12 von Kanal B.

2 6 16
.....
+.....
1 5 15

Die Position der Stecker entnehmen Sie bitte dem Lageplan.

Pin:	Benennung:
----	-----
1	TxD, aktiv low
3	DTR, aktiv high
5	RTS, aktiv high
7	CTS, aktiv high
9	DCD, aktiv high
11	RxD, aktiv low
13	Masse
15	Masse

Pin:	Benennung:
----	-----
2	+ 5 Volt
4	+ 5 Volt
6	nicht belegt
8	nicht belegt
10	nicht belegt
12	nicht belegt
14	SYNC, aktiv low
16	WAIT/READY, aktiv low

Die Pin's 1,3,5,...,11 haben einen Spannungshub von 24 Volt (+/- 12V); die Pin's 14 und 16 haben TTL-Pegel.

Programmierhinweise finden Sie in einschlägiger Z-80 Literatur.

Pin Belegungen der Außenanschlüsse: Genie III s

=====

Druckeranschluß

Pfostenstecker S8	DB 25	Centronics	Bedeutung
1	2	2	Data Bit 0
3	3	3	Data Bit 1
5	4	4	Data Bit 2
7	5	5	Data Bit 3
9	6	6	Data Bit 4
11	7	7	Data Bit 5
13	8	8	Data Bit 6
15	9	9	Data Bit 7
16	18	-	Masse
17	25	25	Masse
20	15	32	UNIT FAULT
18	13	13	UNIT SELECT
16	12	12	OUT of PAPER
14	11	11	BUSY
12	1	1	STROBE (aktiv low)
10	-		STROBE (aktiv high)
8	-		nicht belegt
6	-		nicht belegt
4	-		+ 5V
2	-		+ 5V
-	16	31	INPUT PRIME

Keyboard

Pfostenstecker S6	DB 25	Bedeutung
1	1	Y0 - EINGANG
3	2	Y1 - EINGANG
5	3	Y2 - EINGANG
7	4	Y3 - EINGANG
9	5	Y4 - EINGANG
11	6	Y5 - EINGANG
13	7	Y6 - EINGANG
15	8	Y7 - EINGANG
17	9	RESET, aktiv low
19	10	Masse
20	23	X7 - AUSGANG
18	22	X6 - AUSGANG
16	21	X5 - AUSGANG
14	20	X4 - AUSGANG
12	19	X3 - AUSGANG
10	18	X2 - AUSGANG
8	17	X1 - AUSGANG
6	16	X0 - AUSGANG
4	15	SPEED, aktive high
2	14	+ 5 Volt

Video Anschluß

Pfostenstecker S5	DB9	Bedeutung
1	7	BAS Signal
2	1	Masse
3	1	Masse
4	1	Masse
5	2	Masse
6	2	Masse
7	2	Masse
8	9	Vertikal Signal
9	3,4,5	Video Signal
10	8	Horizontal

Parallel Anschluß (PIOA & PIOB)

Pfofenstecker S9,S10		DB25	Centronics	Bedeutung (Centr.)
1	PIO A D0	2	2	Data Bit 0
3	D1	3	3	Data Bit 1
5	D2	4	4	Data Bit 2
7	D3	5	5	Data Bit 3
9	D4	6	6	Data Bit 4
11	D5	7	7	Data Bit 5
16	D6	8	8	Data Bit 6
14	D7	9	9	Data Bit 7
6	STROBE	10	10	ACKNOLEDGE
8	READY	1	1	STROBE
2	+5V	24	-	
4	+5V	-	-	
13	Masse	18	-	
15	Masse	25	25	Masse
1	PIO B D0	16	31	INPUT PRIME
3	D1	17	-	
5	D2	19	-	
7	D3	20	-	
9	D4	15	32	UNIT FAULT
11	D5	13	13	UNIT SELECT
16	D6	12	12	OUT of PAPER
14	D7	11	11	BUSY
6	STROBE	21	-	
8	READY	23	-	
2	+5V	24	-	
4	+5V	-	-	
13	MASSE	18	-	
15	MASSE	25	25	Masse

Die Bezeichnungen rechts beziehen sich auf die Verwendung der beiden PIOs als zweite Druckerschnittstelle. Dazu müssen in PIO A alle Bits als Ausgang programmiert werden. Die Bits 4 bis 7 von PIO B müssen als Eingang programmiert sein, um die Statusleitungen des Druckers lesen zu können. Den für den Drucker notwendigen Strobe erzeugt die PIO bei entsprechender Programmierung mit ihrer READY-Leitung selber, der Acknowledgeimpuls des Druckers setzt diesen wieder zurück. Über Bit 0 von PIO B ist ein Reset des Druckers möglich.

Serielle Schnittstelle (SIOA & SIOB)

Pfostenstecker S11,S12	DB25	Bedeutung
1	2	Transmitted Data
3	20	Data Terminal Ready
5	4	Request to Send
7	5	Clear to Send
9	6	Data set Ready
11	3	Received Data
13	7	Masse
15	7	Masse
16		Wait Ready (low)
14		Sync. (activ low)
12	-	nicht belegt
10	-	" "
8	-	" "
6	-	" "
4	11	+5V
2	11	+5V

Belegung der I/O-Ports: Genie III S

Innerhalb des Systems werden 41 vollständig dekodierte Z-80 I/O-Ports benötigt. Eine genaue Bestimmung der Adressen und eine Beschreibung der Funktionen entnehmen Sie bitte den folgenden Seiten.

L.Nr.	Adre.: Hex, Dez	Kurzbeschreibung:
1	D0-D3, 208-211	Z-80-B SIO/0
2	D4-D7, 212-215	Z-80-B PIO
3	D8-DF, 216-223	Über BUS zu erreichen
4	E0-E3, 224-227	Drive Select
5	E4-E7, 228-231	nicht benutzt, aber gesperrt
6	E8-EB, 232-235	Druckerport
7	EC-EF, 236-239	Floppy-Kontroller Register
8	F1, 241	Baud-Raten Einstellung
9	F2, 242	BTx Umschaltung
10	F6-F7, 246-247	Video-Kontroller, Register und Daten
11	F9, 249	System-Byte 0
12	FA, 250	System-Byte 1
13	FD, 253	Druckerport
14	FE-FF, 254-255	Bildschirmformat 1:1, 1:2

Die Beschreibung der Ports im Einzelnen:

1. Über die Ports D0-D3, 208-211 können Sie die Z-80-B SIO/0 programmieren. Dabei gilt:

D0, 208 => Kanal A, Daten -Register
D1, 209 => Kanal B, Daten -Register
D2, 210 => Kanal A, Kontroll-Register
D3, 211 => Kanal B, Kontroll-Register

2. Über die Ports D4-D7, 212-215 können Sie die Z-80-B PIO programmieren. Dabei gilt:

D4, 212 => Kanal A, Daten -Register
D5, 213 => Kanal B, Daten -Register
D6, 214 => Kanal A, Kontroll-Register
D7, 215 => Kanal B, Kontroll-Register

3. Durch Ansprechen der Ports D8-DF, 216-223 werden Freigabeleitungen an den BUS-Erweiterungsbuchsen VG1 - VG5 aktiv. Dabei gilt:

D8-DB, 216-219 => Leitung C 6 der Buchsen VG1 - VG5 nimmt Low-Pegel an.
DC-DF, 220-223 => Leitung C 7 der Buchsen VG1 - VG5 nimmt Low-Pegel an.

Diese Ports stehen im Prinzip zur freien Verfügung, obwohl wir uns vorbehalten mögliche Erweiterungen mit diesen Ports zu betreiben.

4. Die wesentliche Funktion der Ports E0-E3, 224-227 ist es, die Floppy-Disk Laufwerke zu selektieren. Darüber hinaus haben Sie die Möglichkeit gewisse Statusinformationen des Systems zu lesen. Es gilt:

Schreiben von E0-E3, 224-227

-
- a. BIT 0 - 4 = Low => Die Motor-On-Leitung des Stecker S1 und S2 wird aktiv.
 - b. BIT 0 = High => wie a., aber Drive Select für Drive 0 wird, je nach Stellung von S3 oder den eingestellten PDRIVE Parametern, an S1 oder S2 aktiv.
Sofern die Startwerte nicht verändert wurden, gilt:
S3 Pin 4 und 9 verbunden => S1 (5")
S3 Pin 3 und 10 verbunden => S2 (8")
 - c. BIT 1 = High => wie b., aber Drive 1
 - d. BIT 2 = High => wie b., aber Drive 2
 - e. BIT 3 = High => wie b., aber Drive 3, wenn S3 Pin 6 und 7 verbunden. Wenn S3 Pin 5 und 8 verbunden sind, wird zusätzlich die Side-Select Leitung an S1 und S2 aktiv.
 - f. BIT 4 = High => wenn S3 Pin 6 und 7 verbunden sind wird die Side-Select Leitung an S1 und S2 aktiv, wenn S3 Pin 5 und 8 verbunden sind wie a.
 - g. BIT 5 - 7 = High => wie a.

Achtung:

Der Programmierer hat dafür Sorge zu tragen, daß, je nach Stellung von S3, nur EIN Laufwerk selektiert wird, da es sonst zu Datenverlust auf den Disketten kommen kann.

Beispiel:

```
SELD0V  LD  A,01H      ;Select Drive 0, Vordere Seite
        OUT (0E0H),A  ;Kommando zum Port
        RET           ;Zurück zum Hauptprogramm

SELD0H  LD  A,11H      ;Select Drive 0, Hintere Seite (S3!)
        OUT (0E0H),A  ;Kommando zum Port
        RET           ;Zurück zum Hauptprogramm
```

Lesen von E0-E3, 224-227

Durch Lesen von E0-E3, 244-227 wird immer das Interrupt Flip-Flop zurückgesetzt. Durch Überprüfung der oberen 4 BIT erhalten Sie folgende Statusinformation:

- a. BIT 4 = Low => Floppy-Kontroller in Single-Density
= High => Floppy-Kontroller in Double-Density
 - b. BIT 5 = Low => Stecker S1 (5") aktiv
= High => Stecker S2 (8") aktiv
 - c. BIT 6 = Low => Floppy-Kontroller Interrupt gelöscht
= High => Floppy-Kontroller Interrupt gesetzt
 - d. BIT 7 immer High
5. Die Ports E4-E7, 228-231 können gelesen und geschrieben werden, führen aber keine Funktion aus.
Die Ports sind für Systemerweiterungen reserviert.
6. Über die Ports E8-EB, 232-235 können Sie einen an Stecker S8 angeschlossenen Drucker betreiben. Dabei gilt:

- a. Schreiben von E8-EB, 232-235

Die auf den Port gegebenen Daten werden am Stecker S8 parallel zur Verfügung gestellt und gleichzeitig wird die STROBE-Leitung von S8 aktiv, d.h. der Drucker übernimmt die Daten.

- b. Lesen von E8-EB, 232-235

Über die oberen 4 BIT können Sie die Statusinformation des Druckers bestimmen. Die einzelnen BIT's haben folgende Bedeutung:

BIT 4 => Direkte Funktion des Eingangs UNIT FAULT , S8:11

BIT 5 => Direkte Funktion des Eingangs UNIT SELECT, S8:12

BIT 6 => Direkte Funktion des Eingangs PAPER EMPTY, S8:13

BIT 7 => Direkte Funktion des Eingangs BUSY , S8:14

Beispiel:

```
PRINT    LD    A,C                ;Übergabe des zu druckenden Zeichens
          OUT  (0E8H),A          ;Zeichen zum Drucker
          LD   A,PARAL           ;PARAL ist Druckerabhängiger Zeitwert
LOOP     DEC  A                  ;A=A-1
          JR   NZ,LOOP           ;Wenn A<>0, springe nach LOOP
SCANN    IN   A,(0E8H)           ;Druckerstatus ins A-Register
          OR   0FH                ;PARA2 hängt von den angeschlossenen
          CP   PARA2             ;Steuerleitungen ab. (S8:11-14)
          JR   NZ,SCANN          ;Warten bis Drucker fertig
          RET                     ;Zurück zum Hauptprogramm
```

7. Über die Ports EC-EF, 236-239 werden alle Diskettenzugriffe ausgeführt. Dabei gilt:

- a. Port EC, 236 => Kommando/Status Register
- b. Port ED, 237 => TRACK - Register
- c. Port EE, 238 => SECTOR - Register
- d. Port EF, 239 => DATA - Register

Weitere Informationen über die Programmierung des Floppy-Kontrollers SAB 2791 entnehmen Sie bitte einschlägiger Literatur.

Es gilt ferner:

- a. Schreiben von FE, 254 nach Port EC, 236 => Single Density
Schreiben von FF, 255 nach Port EC, 236 => Double Density
- b. Schreiben von 80, 128 nach Port EE, 238 => S1 aktiv (5")
Schreiben von C0, 192 nach Port EE, 238 => S2 aktiv (8")

8. Über den Port F1, 241 können Sie die Baud-Raten für die serielle Datenübertragung für beide SIO-Kanäle getrennt einstellen (Siehe auch Punkt 9). Dabei sind für Kanal A die BIT's 0 - 3, und für Kanal B die BIT's 4 - 7 belegt.

Der Inhalt des Ports kann gelesen und geschrieben werden.

Für die Baud-Raten ergeben sich folgende BIT-Muster:

Baud-Rate	:	Kanal A, BIT				:	Kanal B, BIT			
	:	3	2	1	0	:	7	6	5	4
19200	:	0	0	0	0	:	0	0	0	0
19200	:	0	0	0	1	:	0	0	0	1
9600	:	1	0	0	0	:	1	0	0	0
4800	:	1	0	0	1	:	1	0	0	1
2400	:	1	1	0	0	:	1	1	0	0
2400	:	0	1	1	1	:	0	1	1	1
1800	:	1	0	1	0	:	1	0	1	0
1200	:	1	0	1	1	:	1	0	1	1
600	:	0	1	1	0	:	0	1	1	0
300	:	1	1	0	1	:	1	1	0	1
200	:	0	1	0	1	:	0	1	0	1
150	:	1	1	1	0	:	1	1	1	0
134.5	:	0	1	0	0	:	0	1	0	0
110	:	1	1	1	1	:	1	1	1	1
75	:	0	0	1	1	:	0	0	1	1
50	:	0	0	1	0	:	0	0	1	0

Die angegebenen Baud-Raten gelten sowohl für Senden als auch für Empfangen (Siehe auch Punkt 9).

9. Über den Port F2, 242 können Sie den SIO-Kanal A auf getrennte Sende- und Empfangs- Baud-Raten einstellen. Dabei wird die Sende Baud-Rate von den BIT's 4 - 7, die Empfangs Baud-Rate von den BIT's 0 - 3 des Ports F1, 241 bestimmt. Gleichzeitig gilt für den SIO-Kanal B die Sende-Baud-Rate für Senden und Empfangen.

Schreiben von F2, 242

- a. BIT 0 = Low => Es gilt Punkt 8
 b. BIT 1 = High => Es gilt die Einleitung zu Punkt 9

Lesen von F2, 242

Der Port kann jederzeit gelesen werden, wobei der eingelesene Wert rein zufällig ist.

10. Über die Ports F6-F7, 246-247 wird der Video-Kontroller angesprochen. Um einen Registerinhalt zu ändern, müssen Sie zuerst über Port F6, 246 das entsprechende Register (0-15) ansprechen und danach den neuen Wert über Port F7, 247 einschreiben. Die Register und ihre Funktionen sind wie folgt definiert:

Register	:	Funktion	:	Power-On Wert
0	:	Horizontal, gesamt	:	6E, 110
1	:	Horizontal, angezeigt	:	40, 64
2	:	Horizontal, Sync.Pos.	:	50, 80
3	:	Horizontal, Sync.Weit.	:	0A, 10
4	:	Vertikal, gesamt	:	1A, 26
5	:	Vertikal, Justage	:	05, 5
6	:	Vertikal, angezeigt	:	10, 16
7	:	Vertikal, Sync.Pos.	:	16, 24
8	:	Zeilensprung Modus	:	02, 2
9	:	Scan-Zeilen/Zeichen	:	0B, 11
10	:	Cursor Start in Zeile	:	6B, 107
11	:	Cursor Ende in Zeile	:	0B, 11
12	:	Anzeige Adresse (MSB)	:	04, 4
13	:	Anzeige Adresse (LSB)	:	00, 0
14	:	Cursor Position (MSB)	:	00, 0
15	:	Cursor Position (LSB)	:	00, 0

Beispiel:

```

SETCRT  LD    HL, PARA    ;HL zeigt auf Parameterblock
        LD    BC, 10F7H  ;B=Blocklänge, C=Datenregister
        XOR   A          ;Löschen des A-Registers
SETCR0  OUT   (0F6H), A   ;Bestimmt Daten-Register
        INC   A          ;nächstes Daten-Register
        OUTI          ;(HL) => PORT (C), Flag wenn B=0
        JR    NZ, SETCR0 ;Wiederhole bis B=0
        RET           ;Zurück zum Hauptprogramm
PARA    DEFS  10H       ;Hier Parameterblock eintragen
  
```

Weiter Informationen über den Video-Kontroller 6845 von Motorola entnehmen Sie bitte den Datenblättern.

11.Über den Port F9, 249 (System-Byte 0) können Sie System-Parameter ändern. Da fast jede Änderung interne Systemabläufe beeinflusst, ist das System-Byte 0 nur mit äußerster Vorsicht zu behandeln.
Das System-Byte 0 kann gelesen und geschrieben werden. Die einzelnen BIT's haben dabei folgende Bedeutung:

a. BIT 0 => Konstantbereichs BIT

Mit diesem BIT ist es möglich, einen festen Adressbereich zu wählen, der nach einem Banking-Vorgang mittels BIT 6, 7 konstant bleibt.

BIT 0 = Low => Die Adressen des Bereichs 0000 - 3FFF, 00000 - 16383 werden unabhängig von dem mit BIT 6, 7 eingestellten Speicherblock immer in Speicherblock 0 angesprochen.

BIT 0 = High => Die Adressen des Bereichs E000 - FFFF, 57344 - 65535 werden unabhängig von dem mit BIT 6, 7 eingestellten Speicherblock immer in Speicherblock 0 angesprochen.

b. BIT 1 => Zeichensatz BIT

Mit diesem BIT ist es möglich, das eingebaute Zeichensatz-RAM zu modifizieren um damit jeden beliebigen Zeichensatz auf dem Monitor darzustellen (Siehe DOS Kommando ZL).

BIT 1 = Low => Zeichensatz-RAM gesperrt.

BIT 1 = High => Zeichensatz-RAM im Adressbereich 8000 - FFFF 32768 - 65535 freigegeben. Das RAM kann nur geschrieben werden.

Beispiel:

```

MODIFY  IN   A,(0F9H)      ;Inhalt von Port F9, 249 lesen
        OR   2             ;BIT 1 setzen
        OUT  (0F9H),A     ;Zeichensatz-RAM freigeben
        XOR  A            ;Löschen A-Register
        LD   DE,ZEISTA    ;DE muß auf den Anfang des Zeichen-
                           ;satzes zeigen, wobei die Adresse
                           ;kleiner als 8000H, 32768 sein muß.
MODIF0  LD   (3C00H),A    ;Ergibt das LSB der Zeichenadresse
        LD   HL,8400H     ;H ergibt MSB der Zeichenadresse
        LD   B,10H       ;16 Scann-Zeilen pro Zeichen max.
MODIF1  LD   A,(DE)      ;Hole neues Byte aus dem Speicher
        LD   (HL),A      ;und schreibe in das Zeichen-RAM
        INC  DE          ;Erhöhe DE um 1
        LD   A,8         ;Offset Wert
        ADD  A,H         ;A = H + Offset
        LD   H,A         ;Neues MSB im H-Register
        DJNZ MODIF1     ;Springe nach MODIF1 wenn B<>0
        LD   A,(3C00H)   ;Hole letztes LSB
        INC  A           ;A = A + 1
        JR   NZ,MODIF0   ;Springe nach MODIF0 wenn A<>0
        IN   A,(0F9H)    ;Inhalt von Port F9, 249 lesen
        AND  0FDH        ;BIT 1 löschen
        OUT  (0F9H),A    ;Zeichensatz-RAM sperren
        RET              ;Zurück zum Hauptprogramm

```

c. BIT 2, 3 => Interrupt BIT's

Mit diesen BIT's können die Interruptanforderungen der einzelnen Baugruppen umgeleitet bzw. unterbunden werden. Dabei gelten folgende Zustände:

Nr.	: BIT 3	: BIT 2	: Baugruppe, die den Interrupt anfordert
1	: 0	: 0	: System-Interrupt, ca. alle 25 ms
2	: 0	: 1	: Floppy-Kontroller
3	: 1	: 0	: Externe Baugruppen vom BUS
4	: 1	: 1	: Z-80-B SIO/0, Z-80-B PIO, Daisy-Chain

Die Anforderung wirkt auf den Z-80-B INT Eingang und ist damit maskierbar. (EI, DI)

Für die Nummern 1, 2 muß Interrupt Mode 1, für die Nummern 3,4 kann ein beliebiger Mode gewählt werden.

Eine Daisy-Chain wirkt beginnend bei dem SIO Kanal A über Kanal B zur PIO Kanal A nach Kanal B, wenn Nummer 4 gewählt ist. Wählen Sie Nummer 3, dann beginnt die Kette bei den Buchsenleisten VG1 => VG2 => ... => VG5.

d. BIT 4 => Grafik Seiten Anzeige BIT

Mit diesem BIT können Sie die Grafikseite auswählen, die, in Abhängigkeit des "Grafik An/Aus BIT's" vom System-Byte 1, auf dem Monitor zur Darstellung gebracht werden soll. Es gilt:

BIT 4 = Low => Seite 0 wird angezeigt

BIT 4 = High => Seite 1 wird angezeigt

e. BIT 5 => Grafik Seiten Änderungs BIT

Mit diesem BIT können Sie die Grafikseite auswählen, die, in Abhängigkeit des "Grafik Schalt BIT's" vom System-Byte 1, bei einem Grafik Schreib- oder Lese-Zyklus angesprochen werden soll. Es gilt:

BIT 5 = Low => Seite 0 wird angesprochen

BIT 6 = High => Seite 1 wird angesprochen

Wie Sie den Punkten d. und e. entnehmen können, ist es damit möglich, z.B. Seite 0 auf dem Monitor darzustellen, während Seite 1 modifiziert wird.

f. BIT 6, 7 => Banking BIT's

 Mit diesen BIT's können Sie, sofern Ihr System mit mehr als 64 k-Byte RAM ausgerüstet ist, zwischen den einzelnen Speicherblöcken wechseln. Dabei ist zu beachten, daß sich das Programm zum Zeitpunkt des Umschaltens in einem Adressbereich befindet, der nach dem Umschalten weiterhin aktiv ist (Siehe Punkt a.). Die BIT's haben folgende Bedeutung:

BIT 7 : BIT 6 : Block, notwendiger Speicher

 0 : 0 : 0 , 64 k-Byte
 0 : 1 : 1 , 128 k-Byte
 1 : 0 : 2 , 192 k-Byte
 1 : 1 : 3 , 256 k-Byte

Durch geschicktes Umschalten des Konstantbereiches (Punkt a.) können Sie somit jedes Byte Ihres Hauptspeichers erreichen.

Beispiel:

 i. Sie wollen von Block 2 auf Block 1 wechseln, Ihr Programm befindet sich irgendwo im Hauptspeicher und BIT 0 ist LOW

```

.....
.....
JP   SCHALO
.....
.....

ORG   3000H           ;Größer 0000, kleiner 3FF4
SCHALO IN   A,(0F9H)   ;Inhalt von Port F9, 249 lesen
      AND   3FH        ;Löschen von BIT 6, 7
      OR    40H        ;BIT 6 setzen => Block 1
      OUT  (0F9H),A    ;Block 1 aktivieren
      JP   WEITER     ;Zum neuen Programmteil
  
```

ii. Sie wollen von Block 1 auf Block 3 wechseln, Ihr Programm befindet sich irgendwo im Hauptspeicher und BIT 0 ist HIGH

```

.....
.....
JP   SCHAL1
.....
.....

ORG   D000H           ;Größer E000, kleiner FFF4
SCHAL1 IN  A,(0F9H)   ;Inhalt von Port F9, 249 lesen
      AND  3FH        ;Löschen von BIT 6, 7
      OR   C0H        ;BIT 6, 7 setzen => Block 3
      OUT (0F9H),A    ;Block 3 aktivieren
      JP  WEITER     ;Zum neuen Programmteil
  
```

Achtung:

 Bedenken Sie, daß nach einem Blockwechsel möglicherweise der STACK-POINTER neu gesetzt werden muß. Weiterhin sind die Interrupt Routinen neu zu initialisieren, wenn BIT 0 auf HIGH gesetzt ist.

12. Über den Port FA, 250 (System-Byte 1) können Sie System-Parameter ändern. Da fast jede Änderung interne Systemabläufe beeinflusst, ist das System-Byte 1 nur mit äußerster Vorsicht zu behandeln. Das System-Byte 1 kann gelesen und geschrieben werden. Die einzelnen BIT's haben dabei folgende Bedeutung:

a. BIT 0 => I/O Freigabe BIT

Mit diesem BIT können Sie die Memory-Mapped I/O Baugruppen (siehe Seite 21 und BIT 4) ein- bzw. ausschalten.

BIT 0 = Low => Aus dem Hauptspeicher werden unabhängig vom System-Byte 0, BIT 0 und BIT 6,7 die angegebenen Speicherbereiche ausgeblendet und für Memory-Mapped I/O freigegeben:

37E0 - 37EF, 14304 - 14319 => Disk I/O

3800 - 38FF, 14336 - 14591 => Keyboard

3C00 - 3FFF, 15360 - 16383 => Video

BIT 0 = High => Die Memory-Mapped I/O Baugruppen sind gesperrt und der Hauptspeicher ist durchgehend freigegeben.

b. BIT 1 => Grafik An/Aus BIT

Mit diesem BIT können Sie die mittels System-Byte 0, BIT 4 ausgewählte Grafikseite auf dem Monitor zur Anzeige bringen.

BIT 1 = Low => Es erfolgt keine Anzeige der Grafikseite.

BIT 1 = High => Die angewählte Grafikseite wird über den BIT Image-Mischer mit der normalen Videoinformation EXCLUSIV-ODER verknüpft und zur Anzeige gebracht.

c. BIT 2 => ROM BIT

Über dieses BIT erreichen Sie den Festwertspeicher (EPROM) des Systems.

BIT 2 = Low => Unabhängig von System-Byte 0, BIT 0 und BIT 6,7 oder von System-Byte 1, BIT 0 wird in dem Bereich 0000 - 2FFF, 00000 - 12287 der Festwertspeicher des Systems freigegeben. Weiterhin wird die Taktfrequenz des Systems auf 1.78 MHz herabgesetzt.

BIT 2 = High => Der Festwertspeicher des Systems ist nicht ansprechbar.

d. BIT 3 => Grafik Schalt BIT

Mit diesem BIT können Sie die mittels System-Byte 0, BIT 5 ausgewählte Grafikseite für Schreib- oder Lese-Zyklen freigeben.

BIT 3 = Low => Die Grafikseite ist gesperrt

BIT 3 = High => Die Grafikseite ist im Adressbereich 8000 - FFFF, 32768 - 65535 freigegeben

Beispiel:

Das System ist im 64 Zeichen / 16 Zeilen Modus wobei pro Zeile 12 Scann-Zeilen angezeigt werden (Power-On Wert). Dann errechnen sich die Grenzen der Grafikseiten wie folgt:

X-Grenzen: 0 <= X

: X < Zeichen/Zeile * 8 Bit = 64 * 8 = 512

Y-Grenzen: 0 <= Y

: Y < Zeilen/Seite * Scann-Zeilen = 16 * 12 = 192

Das folgende Programm beschreibt ein Verfahren, um in diesem Modus einen beliebigen Punkt X, Y innerhalb der oben genannten Grenzen in Abhängigkeit eines Parameters zu setzen, löschen oder abzufragen. Ein Programm, welches die Möglichkeiten des Systems voll ausnutzt, finden Sie auf der Systemdiskette unter dem Namen RDLBASIC/CMD. Diese Beispiele sollen lediglich die Möglichkeiten des Systems darstellen und erheben keinen Anspruch auf optimale Auslegung.

```

                ORG      3000H      ;Muß kleiner als 8000H-Länge sein
ZEILE          EQU      0040H      ;Für Format 64 x 16
SCANN          EQU      000CH      ;Für 12 Scann-Zeilen/Zeichen
MEMSTA        EQU      8400H      ;"Upper Left" der Grafik (64x16)
YTAB          EQU      00C0H      ;YTAB=Zeilen/Seite * SCANN-Zeilen
INIT          LD        HL,TAB      ;Tabellenanfang
                LD        (SAVE),HL ;in Speicher SAVE sichern
                LD        HL,0000H  ;HL mit 0000 laden, Y-Wert
                LD        BC,YTAB   ;BC mit YTAB laden, Zähler
INIT1         PUSH     HL          ;HL auf dem STACK retten
                PUSH     BC        ;BC auf dem STACK retten
                CALL    DIVSC      ;Unterprogramm DIVSC aufrufen
                POP      BC        ;BC zurückholen
                POP      HL        ;HL zurückholen
                INC      HL        ;Y-Wert erhöhen
                DEC      BC        ;Zähler um eins herabsetzen
                LD        A,B      ;Zum NULL testen B mit
                OR       C         ;C ODER-Verknüpfen
                JR       NZ,INIT1  ;Schleife 192 mal durchlaufen
                JP       402DH     ;Zurück zum DOS =>
DIVSC         LD        DE,SCANN   ;Anzahl der Scann-Zeilen nach DE
                LD        B,0000H  ;B ist der Integer-Zähler
DIVSC0        XOR      A          ;Reset CARRY-Flag
                SBC     HL,DE      ;Division durch SCANN mittels
                JR       C,DIVSC1  ;fortgesetzter Subtraktion
                INC     B          ;1 <= B <= INT(Y/SCANN) + 1
                JR       DIVSC0    ;Weiter bis HL-DE < 0
```

```

DIVSC1  ADD      HL,DE      ;B=INT(HL/SCANN), HL=Rest
        PUSH    BC        ;BC auf dem STACK retten
        LD      B,L        ;0 <= B <= SCANN - 1
        LD      HL,-800H   ;- 2 k-Byte Offset
        LD      DE,0800H   ;2 k-Byte Offset
        INC     B          ;1 <= B <= SCANN
DIVSC2  ADD      HL,DE      ;Errechnet denn SCANN Offset
        DJNZ   DIVSC2     ;=> HL = (Y-INT(Y/SCANN)) * 0800H
        POP     BC        ;B=INT(Y/SCANN)
        INC     B          ;1 <= B <= INT(Y/SCANN) + 1
        PUSH    HL        ;SCANN Offset auf den STACK
        LD      HL,-ZEILE  ;Negativer Zeilen Offset nach HL
        LD      DE, ZEILE  ;Zeilen Offset nach DE
DIVSC3  ADD      HL,DE      ;Errechnet denn ZEILEN Offset
        DJNZ   DIVSC3     ;HL = B * ZEILE
        POP     DE        ;SCANN Offset nach DE
        ADD     HL,DE      ;Relative Adresse in HL
        LD      DE,MEMSTA  ;Grafik Speicher Offset
        ADD     HL,DE      ;Absolute Adresse in HL
        EX      DE,HL     ;jetzt in DE
        LD      HL,(SAVE)  ;Hole Tabellenzeiger
        LD      (HL),E     ;Speichere LSB
        INC     HL        ;Erhöhe Tabellenzeiger
        LD      (HL),D     ;Speichere MSB
        INC     HL        ;Erhöhe Tabellenzeiger
        LD      (SAVE),HL  ;Speichere neuen Tabellenzeiger
        RET                    ;Zurück zum Hauptprogramm

```

```

;*****
;
;Dieser Programmteil setzt voraus, daß das Programmsegment INIT
;einmal durchlaufen wurde wobei die Adressentabelle ab Speicher
;TAB erstellt wird.
;
;Eingangsparameter:  (XKOOR) ist X-Position
;                   (YKOOR) ist Y-Position
;                   A-Register  2=SET, 1=RESET, 0=POINT
;Ausgangsparameter: keine, wenn A-Register 1 oder 2 war
;                   sonst: Punkt aus => B=0 , Punkt an => B=-1
;
;*****

```

```

PLOT    PUSH    AF        ;Parameter auf den STACK
        LD      HL,(XKOOR) ;Hole X-Koordinate nach HL
        LD      A,L        ;LSB nach A
        AND     07H       ;Maskiere BIT-Position
        LD      (IMAGE),A  ;und speichere in IMAGE
        LD      B,03H     ;Zähler für Division durch 8
PLOT0   XOR     A          ;Reset CARRY
        RR      H          ;RR H und RR L ergibt zusammen
        RR      L          ;eine Division durch 2
        DJNZ   PLOT0     ;Schleife 3 mal durchlaufen
        LD      (XKOOR),HL ;Speichere INT(XKOOR/8)
        LD      HL,(YKOOR) ;Hole Y-Koordinate nach HL
        ADD     HL,HL     ;Y-Koordinate * 2
        LD      DE,TAB    ;Tabellen Offset nach DE
        ADD     HL,DE     ;HL hat Tabellenposition
        LD      E,(HL)    ;LSB der Y-Grafikadresse
        INC     HL        ;Erhöhe Tabellenposition
        LD      D,(HL)    ;DE ist Y-Grafikadresse
        LD      HL,(XKOOR) ;HL ist X-Offset
        ADD     HL,DE     ;HL ist absolute Grafikadresse

```

	DI		;Interrupts abschalten
	IN	A,(0FAH)	;Inhalt vom System-Byte 0 lesen
	OR	08H	;Grafik Schalt BIT setzen
	OUT	(0FAH),A	;Grafikseite freigeben
	LD	A,(IMAGE)	;Relative BIT Position holen
	LD	B,A	;und ins B-Register
	INC	B	;l <= B <= 8
	XOR	A	;Löschen A-Register
	SCF		;CARRY für Rotation setzen
PLOT1	RLA		;A mit CARRY links schieben
	DJNZ	PLOT1	;Ergibt absolute BIT Position
	LD	B,A	;Position ins B-Register
	POP	AF	;Parameter ins A-Register
	CP	00H	;POINT-Funktion ?
	JR	Z,POINT	;Ja, ausführen =>
	CP	01H	;RESTE-Funktion ?
	JR	Z,RESET	;Ja, ausführen =>
SET	LD	A,(HL)	;Grafik Image holen
	OR	B	;BIT setzen
OUTPL	LD	(HL),A	;Grafik Image zurückschreiben
EXIT	IN	A,(0FAH)	;Inhalt vom System-Byte 1 lesen
	AND	0F7H	;Grafik Schalt BIT löschen
	OUT	(0FAH),A	;Grafik Seite sperren
	EI		;Interrupts einschalten
	RET		;Zurück zum Hauptprogramm
RESET	LD	A,B	;Hole BIT Image nach A
	CPL		;Bilde Komplement
	LD	B,A	;Komplement zurück nach B
	LD	A,(HL)	;Grafik Image holen
	AND	B	;BIT löschen
	JR	OUTPL	;Zurückschreiben und UP verlassen
POINT	LD	A,(HL)	;Grafik Image holen
	AND	B	;A=0 wenn BIT aus, A<>0 sonst
	ADD	A,0FFH	;CARRY = 0 wenn BIT aus
	SBC	A,A	;A=0 wenn BIT aus, A=-1 sonst
	LD	B,A	;Parameter nach B
	JR	EXIT	;UP verlassen
TAB	DEFS	YTAB	;YTAB=Zeilen/Seite * SCANN-Zeilen
	DEFS	YTAB	;1 mal für LSB, 1 mal für MSB
SAVE	DEFW	0000H	;Speicherstelle SAVE, 2 Byte
XKOOR	DEFW	0000H	;Speicherstelle XKOOR, 2 Byte
YKOOR	DEFW	0000H	;Speicherstelle YKOOR, 2 Byte
IMAGE	DEFB	0000H	;Speicherstelle IMAGE, 1 Byte
	END	INIT	;Auto-Start nach INIT

Um mit diesem Programm zu arbeiten, müssen Sie den Source-Code in den Assembler eingeben und assemblieren. Danach rufen Sie den Object-Code von DOS aus auf und initialisieren damit die Y-Tabelle.

Danach können Sie Ihre gewählten X-, Y-Positionen in die Speicherstellen XKOOR und YKOOR einschreiben, das A-Register mit 0, 1 oder 2 laden und einen CALL PLOT ausführen.

e. BIT 4 => Video BIT

Mit diesem BIT können Sie die Memory-Mapped I/O Baugruppe VIDEO expandieren, d.h. Sie können den Video-Speicherbereich von 1 k-Byte auf 2 k-Byte erhöhen. Um einen zusammenhängenden Speicherbereich zu erhalten und nicht die DOS-Bereiche zu überschreiben, schaltet sich automatisch der Keyboardbereich und ein Teil des Hauptspeichers aus (siehe Tabelle).

BIT 4 = Low => Es gilt die Speicheraufteilung unter a.

BIT 4 = High => Ist System-Byte 1, BIT 0 = High, keine Änderung. Ist BIT 0 = Low gilt abweichend von Position a. folgende Aufteilung:

37E0 - 37EF, 14304 - 14319 => Disk I/O
3800 - 3FFF, 14336 - 16383 => Video

Achtung:

Bei Verwendung des G-DOS müssen die Interrupts ausgeschaltet werden, um Fehlfunktionen des Keyboardtreibers zu vermeiden.

f. BIT 5 => Schreibschutz BIT

Mit diesem BIT haben Sie die Möglichkeit einen bestimmten Bereich des Hauptspeichers als "Pseudo-ROM" zu deklarieren.

BIT 5 = Low => Der Systemspeicher ist schreib und lesbar

BIT 5 = High => Unabhängig von System-Byte 0, BIT 0 und BIT 6,7 oder von System-Byte 1, BIT 0 wird der Bereich 0000 - 2FFF, 00000 - 12227 als "Pseudo-ROM" geschaltet, d.h. alle Schreiboperationen werden nicht ausgeführt.

g. BIT 6 => Slow-Down BIT

Über dieses BIT können Sie die Taktrate der CPU ändern.

BIT 6 = Low => Die Taktrate der CPU ist, unabhängig von System-Byte 1, BIT 2 oder des "Feuerknopfes" immer 1.78 MHz

BIT 6 = High => Ist der "Feuerknopf" gedrückt oder System-Byte 1, BIT 2 auf Low, ergibt sich eine Taktrate von 1.78 MHz, sonst arbeitet das System mit 7.2 MHz

h. BIT 7 => Video An/Aus BIT

Mit diesem BIT können Sie die Anzeige der Videoinformation auf dem Monitor unterdrücken.

BIT 7 = Low => Es erfolgt keine Darstellung der Videoinformation auf dem Monitor

BIT 7 = High => Die Videoinformation wird auf dem Monitor angezeigt

13.Über den Port FD, 253 können Sie einen an Stecker S8 angeschlossenen Drucker betreiben. Dabei gilt sinngemäß das gleiche wie unter Punkt 6, Seite 9 beschrieben.

14.Über die Ports FE-FF, 254-255 können Sie die Zeichenbreite von einer 1:1 Darstellung in X-Richtung auf eine 1:2 Darstellung ändern, d.h. alle Zeichen werden doppelt breit angezeigt wobei sich die Anzahl der Zeichen/Zeile halbiert. Dabei werden aus dem Videospeicher automatisch nur noch die Zeichen ausgelesen, die in einer Speicherzelle mit gerader Adresse stehen.
Das gleiche gilt sinngemäß auch für die Grafikseiten.

Die Ports FE-FF, 254-255 können gelesen und geschrieben werden, wobei gilt:

a. Lesen von FE-FF, 254-255

BIT 6 = Low => Darstellung ist im Format 1:2

BIT 6 = High => Darstellung ist im Format 1:1

Alle anderen BIT's haben einen rein zufälligen Wert.

b. Schreiben von FE-FF, 254-255

BIT 3 = Low => Darstellung geht auf Format 1:1

BIT 3 = High => Darstellung geht auf Format 1:2

Alle anderen BIT's können einen zufälligen Wert annehmen, wobei die BIT's 0 und 1 in Verbindung mit der SOUND-Karte eine Funktion ausüben.

Memory-Mapped I/O: Genie III S

Innerhalb des Systems werden verschiedene Bereiche des Hauptspeichers, wie schon unter Abschnitt 12 a., Seite 15 und 12 e., Seite 19 erwähnt, für Memory-Mapped I/O herangezogen. Diese etwas aufwendige Art des I/O's ist für die Kompatibilität mit den Systemen SpeedMaster 5.3, GENIE I / II (S), und GENIE III erforderlich, um die reichhaltige Software, sei es unter G-DOS, NEWDOS 80 oder CP/M, voll nutzen zu können. Die I/O Baugruppen werden im einzelnen beschrieben:

1. Disk I/O Baugruppe

Der Adressbereich 37E0 - 37EF, 14304 - 14319 dient im wesentlichen zum Abwickeln des Diskettenbetriebs. Eine genaue Beschreibung des Adressbereiches erhalten Sie, wenn Sie in Abschnitt 4, 5, 6 und 7 jeweils Port xx durch Adresse 37xx und entsprechend z. B.: "OUT (0E0H),A" durch "LD (37E0H),A" ersetzen.

2. Keyboard Baugruppe

Innerhalb des Hauptspeichers meldet sich das Keyboard im Adressbereich 3800 - 38FF, 14336 - 14591, wenn im System-Byte 1 sowohl BIT 0 als auch BIT 4 auf Low gesetzt sind; dabei wird automatisch der Hauptspeicher ausgeschaltet. Das Keyboard ist ein reine INPUT Baugruppe, sodaß der Bereich nur gelesen werden. Ein Schreibbefehl "auf" das Keyboard wird nicht ausgeführt. Da es sich bei dem verwendeten Keyboard um eine "Offene X - Y - Matrix" handelt, muß jedes Zeichen nach einem bestimmten Verfahren berechnet werden. Es hat sich gezeigt, daß man gerade dieses Verfahren nicht mit einem ganz genau festgelegten Programm lösen kann; daher verweisen wir an dieser Stelle auf die Literatur, z. B. auf das ROM-Listing.

Für die Matrixbelegung ergibt sich folgendes Bild:

Adr/Bit:	0	1	2	3	4	5	6	7	:								
3801H	:	@	:	A	:	B	:	C	:	D	:	E	:	F	:	G	:
3802H	:	H	:	I	:	J	:	K	:	L	:	M	:	N	:	O	:
3804H	:	P	:	Q	:	R	:	S	:	T	:	U	:	V	:	W	:
3808H	:	X	:	Y	:	Z	:	Ä	:	Ö	:	Ü	:	ß	:	EOF	:
3810H	:	0	:	!/1	:	"/2	:	#/3	:	\$/4	:	%/5	:		:	'/7	:
3820H	:	(/8	:) /9	:	* /:	:	+ /;	:	, /<	:	- / =	:	. />	:	//?	:
3840H	:	ENT	:	CLE	:	BRE	:	P.O	:	P.U	:	P.L	:	P.R	:	SPB	:
3880H	:	SHI	:	CTR	:	ECS	:	P 5	:	P 4	:	P 3	:	P 2	:	P 1	:
38A0H	:	F 1	:	F 2	:	F 3	:	F 4	:	F 5	:	F 6	:	F 7	:	F 8	:
38C0H	:	0	:	1	:	2	:	3	:	4	:	5	:	6	:	7	:
38E0H	:	8	:	9	:	0 0	:	LOC	:	,	:	-	:	.	:	PRI	:

Dabei bedeutet: ENT = ENTER , CLE = CLEAR, BRE = BREAK
SPB = SPACE , SHI = SHIFT, CTR = CTRL
ESC = ESCAPE, PRI = PRINT, LOC = ALPHA LOCK
P.O = Pfeil oben , P.U = Pfeil unten
P.L = Pfeil links , P.R = Pfeil rechts

Beispiel:

Ein Programm, welches zum Beispiel das Keyboard nach der Taste "S" abfragt, stellt sich etwa folgendermaßen dar:

```
KEYS      LD      A,(3804H)      ;Dritte Matrix-Zeile nach A
          AND      08H          ;Maskiere BIT 3 => Spalte "S"
          JR      Z,KEYS        ;Warte bis "S" gedrückt wird
          LD      A,'S'         ;ASCII-Wert von "S" nach A
          RET                    ;Zurück zum Hauptprogramm
```

Über die Adresse 3860, 14432 erreichen Sie den im Keyboardgehäuse eingebauten Lautsprecher, wobei jeder Lesezugriff auf diese Adresse einen "Klack" auslöst.

Beispiel:

```
10 FOR I = 0 TO 200      'Zählschleife eröffnen
20 A = PEEK (14432)      'Lautsprecher ansprechen
30 NEXT I                'Zählschleife herabzählen
```

Diese Beispiel erzeugt einen kurzen Summton im Lautsprecher.

Achtung:

Bei den Tastenmodulen des Keyboards handelt es sich um hochwertige SIEMENS Module mit integrierter Diode, so daß echter N-Key-Rollover Betrieb möglich ist.

Die rastende Taste mit der Bezeichnung "LSP" (Feuerknopf) dient zur permanenten Herabsetzung des Systemtaktes auf 1.78 MHz, unabhängig von irgendwelchen BIT-Kombinationen der System-Bytes 0 und 1.

3. Video Baugruppe

a. Power-On Einstellung:

Der Speicherbereich 3C00 - 3FFF, 15360 - 16383 wird von der Video-Baugruppe als Bildwiederholtspeicher verwaltet. Dabei wird beginnend bei Adresse 3C00, 15360 für die linke obere Ecke zeilenweise der Speicherinhalt in BIT-Kombinationen des Zeichen-RAM's umgesetzt und als Zeichen auf dem Monitor dargestellt, so daß sich für die rechte untere Ecke, bei einem Format von 64 x 16, die Speicherstelle 3FFF, 16383 ergibt. Der Bereich blendet sich immer dann in den Hauptspeicher ein, wenn im System-Byte 1, BIT 0 auf Low gesetzt ist. Wird BIT 0 auf High gesetzt, bleibt die Wiederholfunktion zwar erhalten, der Speicher kann aber nicht mehr modifiziert werden, da der Hauptspeicher den Adressbereich belegt.

b. Änderungen:

Mittels System-Byte 1, BIT 4 und des frei programmierbaren Video-Kontrollers, kann der Bildwiederholtspeicherbereich auf die Adressen 3800 - 3FFF, 14336 - 16383 erweitert werden, wobei sinngemäß das oben gesagte gilt.

BUS-Belegung: Genie III S

=====

Über die BUS-Stecker VG1 - VG5 haben Sie die Möglichkeit, das System Ihren Wünschen entsprechend selbst zu erweitern. Darüber hinaus bieten wir Ihnen auch Zusatzkarten aus unserer Fertigung an (Real-Time Clock, Hard-Disk Adapter etc.)

Für die BUS-Belegung der VG-Leisten ergibt sich, von oben gesehen, folgendes Bild:

Reihe A			Reihe C		
=====			=====		
PIN		Belegung	PIN		Belegung
1		+ 12 Volt	1		Masse
2		CPM	2		- 12 Volt
3		ROM	3		RxCA
4		IEI	4		IEO
5		INTEXT	5	(R)	E4RD
6		LOW	6	(R)	D8-DB
7		ENABLE	7	(R)	DC-DF
8	(Z)	MLPIO	8	(R)	E4WR
9		EXTCAS	9		RxTxCB
10	(T) (Z)	M1	10	(R)	F5IN
11	(T) (Z)	RFSH	11	(R)	F5OUT
12	(T) (Z)	CLOCK	12		NEA1
13	(T) (Z)	IOREQ	13		NEA4
14		SYSRES	14	(Z)	NMI
15	(T) (Z)	MREQ	15		GRAPHIC
16		BLOCK	16	(T) (Z)	D0
17		INTCLO	17	(T) (Z)	D1
18	(Z)	WAIT	18	(T) (Z)	D2
19	(Z)	INT	19	(T) (Z)	D3
20	(Z)	INTACK	20	(T) (Z)	D4
21		PEN	21	(T) (Z)	D5
22	(T) (Z)	WR	22	(T) (Z)	D6
23	(T) (Z)	RD	23	(T) (Z)	D7
24	(T) (Z)	A0	24	(T) (Z)	A15
25	(T) (Z)	A1	25	(T) (Z)	A14
26	(T) (Z)	A2	26	(T) (Z)	A13
27	(T) (Z)	A3	27	(T) (Z)	A12
28	(T) (Z)	A4	28	(T) (Z)	A11
29	(T) (Z)	A5	29	(T) (Z)	A10
30	(T) (Z)	A6	30	(T) (Z)	A9
31	(T) (Z)	A7	31	(T) (Z)	A8
32		- 5 Volt	32		+ 5 Volt

Achtung:

=====

Alle mit (Z) gekennzeichneten PIN's sind Z-80 oder nach ZILOG Spezifikationen abgeleitete Signale (Output: TTL-Pegel, Input: je nach Type).

Alle mit (T) gekennzeichneten PIN's können mittels des Signals ENABLE in den TRI-State Bereich gebracht werden.

Alle mit (R) gekennzeichneten PIN's sind reserviert und sollten nicht benutzt werden.

An den unten aufgeführten PIN's steht Ihnen die jeweils angegebene Spannung zur Verfügung. Die Ausgänge des Netzteils sind kurzschlußfest.

PIN A 1 => + 12 Volt, 1.0 Amp.
PIN C 2 => - 12 Volt, 0.1 Amp.
PIN C32 => + 5 Volt, 4.0 Amp.
PIN A32 => - 5 Volt, 0.1 Amp.

PIN C 1 => gemeinsame Masse

Für alle anderen PIN's gilt => Output: TTL-Pegel
 Input : je nach Type

Die PIN's im einzelnen:

Reihe A:

-
- PIN 2 : Output. Diese Leitung zeigt den Zusatzbaugruppen (ZBG) den Zustand von System-Byte 1, BIT 0 an. Für den Pegel gilt Seite 15, Punkt a.
- PIN 3 : Output. Diese Leitung zeigt den ZBG den Zustand von System-Byte 1, BIT 2 an. Für den Pegel gilt Seite 15, Punkt c.
- PIN 4 : Input. Über diesen Pin erhalten die ZBG ihre Daisy-Chain Interruptinformation. An der VG-Leiste VG1 liegt über einen PULL-UP Widerstand immer + 5 Volt. Für die anderen VG-Leisten gilt:
Reihe C, Pin 4 VG(N) = Reihe A, Pin 4 VG(N+1), N=1,..,4
Damit muß bei einer ZBG, die nicht in die Daisy-Chain aufgenommen werden soll, Reihe A, Pin 4 mit Reihe C, Pin 4 verbunden werden. Die Signale sollten TTL-Pegel besitzen, damit andere ZBG nicht beschädigt werden. Wenn also bei einer ZBG Pin 4 auf High liegt, darf diese ZBG einen Interrrupt auslösen (beachte Pin 5).
- PIN 5 : Output. ZBG sollten nur genau dann einen Interrupt auslösen können, wenn diese Leitung einen Low-Pegel annimmt, damit die Daisy-Chain Struktur, wie unter Seite 21, Punkt c. beschrieben, erhalten bleibt. Innerhalb des Systems ist diese Randbedingung selbstverständlich realisiert. Der Low-Pegel wird angenommen, wenn Seite 13, Punkt c. Nummer 3 gilt.
- PIN 6 : Output. Die ZBG erhalten über diese Leitung die CPU Taktrateninformation, d. h. ist PIN 6 auf Low-Pegel arbeitet die CPU mit 1.78 MHz, sonst mit 7.2 MHz.
- PIN 7 : Input. Mittels dieser Leitung können ZBG alle mit (T) gekennzeichneten PIN's in dem TRI-State Bereich bringen, und somit den externen Daten- und Adress-BUS übernehmen. Es ist darauf zu achten, daß die Z-80 CPU des Systems während dieser Übernahme innerhalb des Hauptspeichers arbeitet, da sie dann keine Möglichkeit mehr hat, auf I/O Baugruppen zuzugreifen. Auf den ZBG sollte diese Leitung als Open-Collector ausgelegt sein, damit mehrere ZBG eine Anforderung stellen können.

- PIN 8 : Output. Dieses Signal ist eine UND-Kombination von M1 und SYSRES und wird für die Z-80 PIO gebraucht.
- PIN 9 : Input. Setzt eine ZBG diese Leitung auf Low-Pegel, so muß die ZBG die gesammte Dateninformation für die CPU zur Verfügung stellen (Speichererweiterungen). Die ZBG muß dafür Sorge tragen, daß PIN 9 nur genau dann auf Low gehen darf, wenn Reihe A, Pin 2 auf Low ist. Die Leitung sollte auf den ZBG als Open-Collector ausgelegt sein.
- PIN 10 : Output. Geht M1 zusammen mit MREQ auf Low, führt die CPU eine Opcode Operation durch. Ist M1 mit IOREQ auf Low, wird ein Interrupt beantwortet.
- PIN 11 : Output. Geht RFSH zusammen mit MREQ auf Low, können die unteren 7 BIT des Adressbusses als Refresh-Adresse für dynamische RAM's benutzt werden.
- PIN 12 : Output. An diesem Pin stellt das System den momentanen CPU Takt zur Verfügung.
- PIN 13 : Output. Wenn IOREQ einen Low-Pegel annimmt, zeigt das System damit an, daß an den unteren 8 BIT des Adressbusses eine gültige I/O Adresse für Schreib- oder Lese Zyklen anliegt. Zusammen mit M1 wird ein Interrupt beantwortet (siehe PIN 10).
- PIN 14 : Output. Diese Leitung geht immer dann auf Low-Pegel, wenn beide RESET-Tasten auf dem Keyboard gedrückt werden oder die CPU einen HALT-Befehl ausführt. Beim Einschalten des Systems bleibt die Leitung für ca. 1 Sekunde auf Low und nimmt dann automatisch High-Pegel an.
- PIN 15 : Output. Dieser Pin zeigt durch Low-Pegel an, daß auf dem Adressbus eine gültige Adresse für Schreib- oder Lese-Zyklen anliegt.
- PIN 16 : Output. Diese Leitung zeigt den ZBG den Zustand von System-Byte 0, BIT 0 an. Für den Pegel gilt Seite 12 Punkt a.
- PIN 17 : Output. An diesem Pin stellt sich ein Rechtecksignal mit ca. 25 Milli-Sekunden Periodendauer ein, welches den System-Interrupt steuert.
- PIN 18 : Input. Ein Low-Pegel an dieser Leitung zeigt der CPU an, daß der adressierte Speicher- oder I/O Bereich für einen Datentransfer noch nicht bereit ist. Die CPU fügt solange WAIT-Zyklen ein, bis die Leitung wieder einen High-Pegel annimmt. Die Leitung sollte als Open-Collector ausgelegt sein.

Achtung:
=====

Wird die Leitung zu lange auf Low gesetzt, kann es zu Datenverlust im Hauptspeicher kommen, da die CPU während dieser Zeit keinen Refresh ausführt.

- PIN 19 : Input. Wird diese Leitung auf Low gesetzt, erkennt die CPU nach dem momentanen Befehl einen Interrupt an, wenn das "Interrupt Enable Flip-Flop (IFF)" durch den Z-80 Befehl "EI" freigegeben ist. Dabei wird durch M1 und IOREQ ein sogenannter "Interrupt Acknowledge" angezeigt. Die Leitung sollte auf den ZBG als Open-Collector ausgelegt sein.
- PIN 20 : Output. Dieses Signal ist eine ODER-Kombination von M1 und IOREQ.
- PIN 21 : Output. Diese Leitung ist direkt mit Stecker S7, Pin 3 verbunden (siehe Seite 5).
- PIN 22 : Output. Wenn diese Leitung auf Low geht, zeigt die CPU an, daß gültige Daten auf dem Datenbus, für den durch die Adressen definierten Bereich, zur Verfügung stehen.
- PIN 23 : Output. Wenn diese Leitung auf Low geht, muß der durch die Adressen definierte Bereich seine Daten auf den Datenbus legen.

Auf den PIN's 24 bis 31 liegen die Z-80 Adressen A0 bis A7.

Reihe C:

- PIN 3 : Output. Dieses Signal folgt in der Frequenz der Baud-Rate von SIO Kanal A wie auf Seite 18, Punkt 8 beschrieben.
- PIN 4 : Output. Über diesen Pin geben die ZBG ihre Daisy-Chain Interruptinformation ab (siehe Reihe A, PIN 4).
- PIN 5 : Output. Wann immer die CPU einen Lese-Zyklus auf einen Port E4 - E7, 228 - 231 oder, bei gelöschtem BIT 0 im System-Byte 1, auf eine Adresse 37E4 - 37E7, 14308 - 14311 ausführt, geht PIN 5 auf Low (siehe auch Seite 9, Punkt 5). Dieser Pin ist reserviert.
- PIN 6 : Output. Durch Ansprechen der Port's D8 - DB, 216 - 219 geht PIN 6 auf Low (siehe auch Seite 7, Punkt 3). Dieser Pin ist reserviert.
- PIN 7 : Output. Wie PIN 6, aber für Port's DC - DF, 220 - 223
- PIN 8 : Output. Wann immer die CPU einen Schreib-Zyklus auf einen Port E4 - E7, 228 - 231 oder, bei gelöschtem BIT 0 im System-Byte 1, auf eine Adresse 37E4 - 37E7, 14308 - 14311 ausführt, geht PIN 8 auf Low (siehe auch Seite 9, Punkt 5). Dieser Pin ist reserviert.
- PIN 9 : Output. Diese Signal folgt in der Frequenz der Baud-Rate von SIO Kanal B wie auf Seite 10, Punkt 8 beschrieben.
- PIN 10 : Output. Dieser PIN ist reserviert.
- PIN 11 : Output. Dieser PIN ist reserviert.

PIN 12 : Output. Auf diesem PIN liegt eine Negation des Z-80 Signals A1.

PIN 13 : Output. Auf diesem PIN liegt eine Negation des Z-80 Signals A4.

PIN 14 : Input. Wenn diese Leitung auf Low gesetzt wird, erkennt die CPU nach dem momentanen Befehl immer einen Interrupt an. Dabei wird durch M1 und IOREQ ein Interrupt Acknowledge angezeigt. Die Leitung sollte auf den ZBG als Open-Collector ausgelegt sein.

PIN 15 : Output. Ist im System-Byte 1, BIT 3 auf High (siehe Seite 16, Punkt d.) und auf dem Adressbus eine Adresse im Bereich 8000 - FFFF, 32768 - 65553, dann geht diese Leitung auf Low.

Auf den PIN's 16 bis 23 liegt der Z-80 Datenbus D0 bis D7.

Auf den PIN's 24 bis 31 liegen die Z-80 Adressen A15 - A8.

Achtung:

=====

Alle BUS Signale, die einen TTL-Pegel haben und als Output deklariert sind, können mit durchschnittlich 5 Eingängen belastet werden. Für die mit (T) gekennzeichneten Signale gilt ein Lastfaktor von 40.

An dieser Stelle sei darauf hingewiesen, daß sich die Angaben "Output" bzw. "Input" immer vom System aus gesehen verstehen. Für die ZBG kehren sich die Begriffe damit einfach um.

Der Genie III S Monitor

=====

Dieser Monitor wurde, ähnlich wie beim SpeedMaster 5.3, geschaffen, um dem System das Lebenslicht anzuzünden. Er ist daher nicht mit üblichen Monitoren zu vergleichen.

Wesentlich ist, daß mit diesem Monitor ein Betrieb des Systems auch dann möglich ist, wenn keinerlei Betriebssysteme von der Diskette geladen sind.

Um vom laufenden System in den Monitor zu gelangen, drücken Sie bitte die Taste F1 und gleichzeitig beide RESET-Tasten auf dem Keyboard. Die dabei anfallende Fingerakrobatik verhindert, daß der Monitor nicht zufällig aktiviert wird. Halten Sie beim Einschalten des Systems die Taste F1 gedrückt, geht das System nach der Grundinitialisierung auch in den Monitor.

Ein Befehl, den der Monitor nach jedem Aufruf durchführt, lautet

T oder t

Nach T und ENTER wird der Hauptspeicher getestet, ohne daß vorhandene Belegungen geändert werden. Etwaige Programme, sofern nicht im Bereich F400 - FFFF, 62464 - 65535 von Block 0, werden gerettet. Danach wird beginnend bei Block 0 der Speicher zuerst mit AA, 170 danach mit 55, 85 beschrieben und ausgelesen. Dabei wird auf dem Video-Monitor angezeigt, welcher Block gerade getestet wird. Findet der Monitor bei Adresse 0000 eines jeden neuen Blockes keinen Speicher vor, wird der Vorgang beendet. Im Falle eines Speicherfehlers meldet der Monitor einen MEMORY ERROR. Bitte sprechen Sie in diesem Fall Ihren Händler an.

G oder g

ist ein GO-Befehl. G 4200 oder g4200 und ENTER würde das System veranlassen nach Adresse 4200H zu springen.

Grundsätzlich gilt bei allen Befehlen, die Argumente verlangen, daß diese als hexadezimale Zahlen ohne führende Nullen einzugeben sind, wobei zwischen Befehl und erstem Argument keine Trennung erforderlich ist. Ansonsten wird durch Blanks getrennt, deren Anzahl beliebig ist.

C oder c

ist ein Kopierbefehl. CA0 2DF FF und ENTER würde bedeuten, die Anzahl von FF (hex) Bytes beginnend bei Adresse A0 nach Adresse 2FD umzukopieren. Der Befehl unterliegt keinerlei Einschränkungen bezüglich des Adressbereiches, d. h., die Kopierbereiche können sich überschneiden, auf- oder absteigen.

D oder d

und ENTER bewirkt eine Anzeige von 128 Bytes im Hexformat. Die Eingabe von D 0 2FFF und ENTER würde dazu führen, daß ab Adresse Null bis Adresse 2FFF alle im Speicher stehenden Werte auf den Bildschirm "gedumpt" werden. Die Ausgabe kann dabei wie in BASIC mit SHIFT/@ angehalten werden. Durch BREAK kann man den DUMP-Befehl jederzeit verlassen.

K oder k

ist ein KILL-Befehl und führt durch Angabe von 3 Argumenten zum Überschreiben eines bestimmten Speicherbereiches. K AA0 3000 89 und ENTER beschreibt zum Beispiel den Bereich ab Adresse 0AA0H bis Adresse 3000H mit 89H. Bei diesem Befehl schützt sich der Monitor vor einer Selbstzerstörung, d. h. K F300 F678 00 wird nicht ausgeführt, da der Bereich des Monitors dabei überschrieben würde.

M oder m

mit einer nachgestellten Startadresse und ENTER führt in den MODIFY-Modus. Dabei zeigt der Monitor zuerst den Inhalt der Startadresse und ein Gleichheitszeichen (z. B. 8000 45=) und erwartet danach einen neuen Inhalt im Hex-Format und ENTER oder nur ENTER. Im ersten Fall wird die Speicherstelle mit dem neuen Wert überschrieben, im zweiten Fall wird zur nächsten Adresse übergegangen. Nach jeweils 8 Adressen wird eine neue Zeile mit der jeweiligen Adresse ausgegeben. Durch Eingabe von . (Punkt) wird der MODIFY-Modus abgebrochen. Nun kann durch G<ENTER> an die Startadresse gesprungen werden. Sofern der Bereich des Monitors (F400 - FFFF, 62464 - 65535) nicht zerstört wird, kann von einem Programm aus mit C3 00 F7 wieder in den Monitor gesprungen werden.

B oder b

1. Bei einem RESET oder beim Einschalten versucht das System selbstständig von Laufwerk 0 zu booten, wobei die durch Stecker S3 vorgegebene Laufwerksgröße und Schreibdichte als gültig angenommen wird.
Der Init-Loader versucht nun TRACK 0, SECTOR 0 zu lesen. Gibt die Floppy-Baugruppe keine gültigen Werte aus, schaltet der Loader automatisch auf die jeweils andere Schreibdichte um (SD => DD, DD => SD). Führen 10 Versuche nicht zum Ziel, wird der Monitor initialisiert und ein BOOT ERROR ausgegeben.
Um eine Möglichkeit zu haben, die durch S3 voreingestellte Laufwerksgröße zu umgehen, kann man mit dem B-Befehl unabhängig von S3 jeden Laufwerkstyp booten, wobei eine automatische Schreibdichtenerkennung selbstverständlich ist.
B5 4200 und ENTER bootet 5 1/4" Laufwerk 0 nach Adresse 4200
B8 5000 und ENTER bootet 8" Laufwerk 0 nach Adresse 5000
Nach dem Booten meldet sich der Monitor zurück. Danach kann mit G und ENTER der Disketten-Loader ab der angegebenen Adresse gestartet werden.

2. Eine weitere Funktion des B-Befehls ist es, zwischen den einzelnen Speicherblöcken des Systems hin und her zu schalten. So schaltet zum Beispiel B2 und ENTER auf Block 2 des Hauptspeichers um; dabei ist es nicht nötig, das sich in dem angewählten Block auch tatsächlich Speicher befindet, da der Monitor im System-Byte 0, BIT 0 auf High setzt und somit immer von Block 0 aus arbeitet (siehe Seite 12, Punkt a.). B und ENTER zeigt den momentan angewählten Speicherblock.

Als letzten Befehl kennt der Monitor

I oder i

Mit diesem Befehl ist es möglich, unter Beibehaltung des eingestellten Speicherblocks und der Laufwerksgröße einen "Pseudo RESET" durchzuführen. I und ENTER setzt alle, außer den oben genannten Parameter auf die Power-On Werte, schaltet das ROM ein und springt nach Adresse 0000, um nach der Grundinitialisierung von der Diskette TRACK 0, SECTOR 0 zu booten.

Der Genie III S Init-Loader

=====

Der Init-Loader, Bestandteil des ROM-Bereichs, hat die Aufgabe, das System nach dem Einschalten oder RESET zu initialisieren. Dabei wird folgende Sequenz durchlaufen:

1. Testen ob Power-On oder RESET. Wenn Power-On => Zeichensatz laden.
Wird beim RESET gleichzeitig die Taste F8 gedrückt, wird der Zeichensatz auch nachgeladen, wobei der Speicherbereich von 4000 - 4FFF, 16384 - 20479 zerstört wird.
2. Testen ob die Taste F1 gedrückt ist. Wenn ja => Monitor
3. Lesen von TRACK 0, SECTOR 0 wie unter B-Befehl, Seite 29 beschrieben. Der Wert, den der Loader an der relativen Position E0, 224 des Sektors findet, entscheidet über den weiteren Bootverlauf. Es gilt:
 - 01 => Standardwert für Genie III S G-DOS Disketten. Der Loader setzt System-Byte 0 auf 00 und System-Byte 1 auf C4, 196. Danach wird TRACK 0, SECTOR 0 nach 4200, 16896 gebootet und nach 4200, 16896 gesprungen.
 - 02 => Standardwert für Genie III S CP/M Disketten. Der Loader setzt System-Byte 0 auf 01 und System-Byte 1 auf C4, 196. Danach wird TRACK 0, SECTOR 0 nach FC00, 64512 gebootet und nach FC00, 64512 gesprungen.
 - 03 => Standardwert für Genie III S Service Disketten. Der Loader setzt System-Byte 0 auf 00 und System-Byte 1 auf 04. Danach wird TRACK 0, SECTOR 0 nach 0000 gebootet und nach 0000 gesprungen.

Für alle anderen Werte gilt:

Die Speicherstelle 2FFF, 12287 wird auf den Wert B2, 178 getestet. Findet der Loader diesen Wert, wird System-Byte 0 auf 00 und System-Byte 1 auf E4, 228 gesetzt, TRACK 0, SECTOR 0 nach 4200, 16896 gebootet und nach 4200, 16896 gesprungen. Damit ist es möglich, Standard G-DOS oder NEWDOS 80 Disketten für SpeedMaster 5.3, GENIE I/II oder TRS 80 zu booten. Sollte es sich um Disketten handeln, die in SINGLE DENSITY aufgezichnet sind, muß der "Feuerknopf" gedrückt werden, d. h.: das System kann solche Disketten nur mit einer Taktrate von 1.78 MHz booten.

Passive Bauteile: Genie III S

Wertordnung

=====

Widerstände:	Anzahl:	Bauteilname:
-----	-----	-----
0 Ohm	1	R 62, Drahtbrücke
10 Ohm	1	R 69
33 Ohm	24	R 3 - 10, R 32 - 45, R 61, R 63
75 Ohm	1	R 68
100 Ohm	1	R 81
220 Ohm	1	R 49
330 Ohm	9	R 1, R 11, R 20 - 24, R 53, R 79
470 Ohm	6	R 16, R 18, R 51 - 52, R 65, R 70
1 KOhm	17	R 26, R 31, R 46, R 55 - 60, R 64 R 66, R 74 - 76, R 78, R 80, R 82
1.5 KOhm	3	R 2, R 12, R 54
4.7 KOhm	2	R 15, R 67
10 KOhm	10	R 17, R 27 - 30, R 47 - 48, R 50, R 71 - R 72
20 KOhm	2	R 19, R 73
47 KOhm	1	R 14
220 KOhm	1	R 13
560 KOhm	1	R 25
10 MOhm	1	R 77

Poti's:	Anzahl:	Bauteilname:
-----	-----	-----
50 KOhm	2	K 2 - 3 liegend

Dioden:	Anzahl:	Bauteilname:
-----	-----	-----
1 N 4148	7	ND 1 - 7
ZD 2.4 V	1	ZD 1

Kondensatoren:	Anzahl:	Bauteilname:
-----	-----	-----
56 pF	2	C 55 - 56
220 pF	1	C 54
470 pF	2	C 1, C 52
1 nF	5	C 10, C 14, C 51, C 98, C 100
100 nF	87	C 2 - 9, C 11 - 12, C 15 - 48 C 53, C 57 - 97, C 99
10 uF	2	C 13, C 50
47 uF	1	C 49

Trimmer:	Anzahl:	Bauteilname:
-----	-----	-----
10 - 60 pF	1	K 1

Quarze:	Anzahl:	Bauteilname:
-----	-----	-----
2.4576 MHz	1	Q 4
4 MHz	1	Q 2
14.31818 MHz	2	Q 1, Q 3

Steckerleisten:	Anzahl:	Bauteilname:
-----	-----	-----
2 polig	1	S 4
4 polig	1	S 7
10 polig	1	S 5
12 polig	1	S 3
16 polig	4	S 9 - 12
20 polig	2	S 6, S 8
34 polig	1	S 1
50 polig	1	S 2

Buchsenleisten:	Anzahl:	Bauteilname:
-----	-----	-----
VG, 64 pol.a+c	5	VG 1 - 5

Powerstecker:	Anzahl:	Bauteilname:
-----	-----	-----
8 polig	1	PO 1

Kodierstecker:	Anzahl:	Bauteilname:
-----	-----	-----
2.54 mm	3	KD 1 - 3

Passive Bauteile: Genie III S

Rangordnung

=====

Bauteilname:

Widerstand:

R 1	330	Ohm	
R 2	1.5	KOhm	
R 3 - 10	33	Ohm	
R 11	330	Ohm	
R 12	1.5	KOhm	
R 13	220	KOhm	
R 14	47	KOhm	
R 15	4.7	KOhm	
R 16	470	Ohm	
R 17	10	KOhm	
R 18	470	Ohm	
R 19	20	KOhm	
R 20 - 24	330	Ohm	
R 25	560	KOhm	
R 26	1	KOhm	
R 27 - 30	10	KOhm	
R 31	1	KOhm	
R 32 - 45	33	Ohm	
R 46	1	KOhm	
R 47 - 48	10	KOhm	
R 49	220	Ohm	
R 50	10	KOhm	
R 51 - 52	470	Ohm	
R 53	330	Ohm	
R 54	1.5	KOhm	
R 55 - 60	1	KOhm	
R 61	33	Ohm	
R 62	0	Ohm, Drahtbrücke	
R 63	33	Ohm	
R 64	1	KOhm	
R 65	470	Ohm	
R 66	1	KOhm	
R 67	4.7	KOhm	
R 68	75	Ohm	
R 69	10	Ohm	
R 70	470	Ohm	
R 71 - 72	10	KOhm	
R 73	20	KOhm	
R 74 - 76	1	KOhm	
R 77	10	MOhm	
R 78	1	KOhm	
R 79	330	Ohm	
R 80	1	KOhm	
R 81	100	Ohm	
R 82	1	KOhm	

Bauteilname:

Kapazität:

K 1

10 - 60 pF, Trimmer

Bauteilname:

Widerstand:

K 2 - 3

50 KOhm Poti, liegend

Bauteilname:

ND 1 - 7
ZD 1

Bezeichnung:

1 N 4148
Zener Diode, 2.4 Volt, 500mW

Bauteilname:

C 1
C 2 - 9
C 10
C 11 - 12
C 13
C 14
C 15 - 48
C 49
C 50
C 51
C 52
C 53
C 54
C 55 - 56
C 57 - 97
C 98
C 99
C 100

Kapazität:

470 pF
100 nF
1 nF
100 nF
10 uF
1 nF
100 nF
47 uF
10 uF
1 nF
470 pF
100 nF
220 pF
56 pF
100 nF
1 nF
100 nF
1 nF

Bauteilname:

Q 1
Q 2
Q 3
Q 4

Bezeichnung:

Quarz, 14.31818 MHz
Quarz, 4 MHz
Quarz, 14.31818 MHz
Quarz, 2.4576 MHz

Bauteilname:

S 1
S 2
S 3
S 4
S 5
S 6
S 7
S 8
S 9 - 12

Bezeichnung:

Steckerleiste, 34 polig
Steckerleiste, 50 polig
Steckerleiste, 12 polig
Steckerleiste, 2 polig
Steckerleiste, 10 polig
Steckerleiste, 20 polig
Steckerleiste, 4 polig
Steckerleiste, 20 polig
Steckerleiste, 16 polig

Bauteilname:

VG 1 - 5

Bezeichnung:

Buchsenleiste, VG 64 pol., a+c

Bauteilname:

KD 1 - 3

Bezeichnung:

Kodierstecker, 2.54 mm

Aktive Bauteile: Genie III S

Wertordnung

=====

Transistoren: Anzahl: Bauteilname:

2 N 2222	1	T 2
BC 107	2	T 1, T 3

TTL Baustein: Anzahl: Bauteilname:

74 LS 00	3	U 46, U 58, U 84
74 LS 02	1	U 51
74 LS 04	2	U 1, U 72
74 S 04	2	U 57, U 23
74 LS 08	3	U 38, U 67, U 79
74 S 08	1	U 55
74 LS 10	1	U 76
74 LS 11	3	U 42, U 73, U 85
74 16	1	U 20
74 LS 20	2	U 31, U 87
74 LS 32	12	U 30, U 47, U 52 - 54, U 56, U 62, U 71, U 77 - 78, U 86, U 90
74 LS 38	2	U 21 - 22
74 LS 74	5	U 19, U 27, U 41, U 60, U 68
74 S 74	2	U 45, U 59
74 LS 86	1	U 2
74 LS 123	2	U 25, U 40
74 LS 125	3	U 24, U 39, U 43
74 LS 132	1	U 37
74 LS 138	4	U 32, U 69, U 74 - 75
74 LS 139	3	U 29, U 70, U 88
74 LS 157	4	U 11 - 14
74 S 157	4	U 15 - 16, U 34 - 35
74 LS 161	1	U 44
74 LS 166	2	U 9 - 10
74 LS 174	1	U 26
74 LS 240	2	U 63 - 64
74 LS 244	10	U 4 - 5, U 33, U 48 - 50 U 66, U 80 - 81, U 94
74 LS 245	3	U 3, U 36, U 89
74 LS 273	4	U 65, U 82 - 83, U 93
74 LS 374	3	U 6 - 8
74 LS 393	1	U 17
74 LS 640	1	U 28

Sonder IC'S: Anzahl: Bauteilname:

Z-80-B CPU	1	BIG 2
Z-80-B PIO	1	BIG 8
Z-80-B SIO/0	1	BIG 9
EPROM 2732 (350)	1	BIG 7
SAB 2791	1	BIG 3
NEC D 4164 C - 3	40	CM 1 - 32 , GM 1 - 8
SRAM 6116 (150)	3	BIG 4 - 6
CRTC 6845	1	BIG 1, Motorola

Diverse IC's: -----	Anzahl: -----	Bauteilname: -----
NE 555	2	U 18, U 61
FD 4702	2	U 91 - 92, Fairchild
75 188	2	U 95 - 96
75 189	2	U 97 - 98

Aktive Bauteile: Genie III S

Rangordnung

=====

Bauteilname:

Bezeichnung:

T 1
T 2
T 3

Transistor, BC 107
Transistor, 2 N 2222
Transistor, BC 107

Bauteilname:

Bezeichnung:

U 1
U 2
U 3
U 4 - 5
U 6 - 8
U 9 - 10
U 11 - 14
U 15 - 16
U 17
U 19
U 20
U 21 - 22
U 23
U 24
U 25
U 26
U 27
U 28
U 29
U 30
U 31
U 32
U 33
U 34 - 35
U 36
U 37
U 38
U 39
U 40
U 41
U 42
U 43
U 44
U 45
U 46
U 47
U 48 - 50
U 51
U 52 - 54
U 55
U 56
U 57
U 58
U 59
U 60
U 62
U 63 - 64

TTL, 74 LS 04
TTL, 74 LS 86
TTL, 74 LS 245
TTL, 74 LS 244
TTL, 74 LS 374
TTL, 74 LS 166
TTL, 74 LS 157
TTL, 74 S 157
TTL, 74 LS 393, nicht Texas Ins.
TTL, 74 LS 74
TTL, 74 16, auch 74 06
TTL, 74 LS 38
TTL, 74 S 04
TTL, 74 LS 125
TTL, 74 LS 123
TTL, 74 LS 174
TTL, 74 LS 74
TTL, 74 LS 640
TTL, 74 LS 139
TTL, 74 LS 32
TTL, 74 LS 20
TTL, 74 LS 138
TTL, 74 LS 244
TTL, 74 S 157
TTL, 74 LS 245
TTL, 74 LS 132
TTL, 74 LS 08
TTL, 74 LS 125
TTL, 74 LS 123
TTL, 74 LS 74
TTL, 74 LS 11
TTL, 74 LS 125
TTL, 74 LS 161
TTL, 74 S 74
TTL, 74 LS 00
TTL, 74 LS 32
TTL, 74 LS 244
TTL, 74 LS 02
TTL, 74 LS 32
TTL, 74 S 08
TTL, 74 LS 32
TTL, 74 S 04
TTL, 74 LS 00
TTL, 74 S 74
TTL, 74 LS 74
TTL, 74 LS 32
TTL, 74 LS 240

Bauteilname:

U 65
U 66
U 67
U 68
U 69
U 70
U 71
U 72
U 73
U 74 - 75
U 76
U 77 - 78
U 79
U 80 - 81
U 82 - 83
U 84
U 85
U 86
U 87
U 88
U 89
U 90
U 93
U 94

Bezeichnung:

TTL, 74 LS 273
TTL, 74 LS 244
TTL, 74 LS 08
TTL, 74 LS 74
TTL, 74 LS 138
TTL, 74 LS 139
TTL, 74 LS 32
TTL, 74 LS 04
TTL, 74 LS 11
TTL, 74 LS 138
TTL, 74 LS 10
TTL, 74 LS 32
TTL, 74 LS 08
TTL, 74 LS 244
TTL, 74 LS 273
TTL, 74 LS 00
TTL, 74 LS 11
TTL, 74 LS 32
TTL, 74 LS 20
TTL, 74 LS 139
TTL, 74 LS 245
TTL, 74 LS 32
TTL, 74 LS 273
TTL, 74 LS 244

Bauteilname:

U 18
U 61
U 91 - 92
U 95 - 96
U 97 - 98

Bezeichnung:

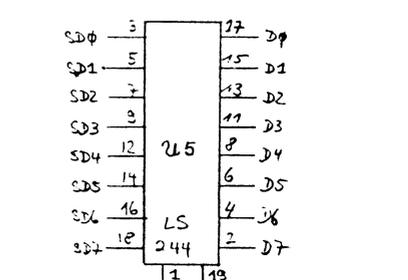
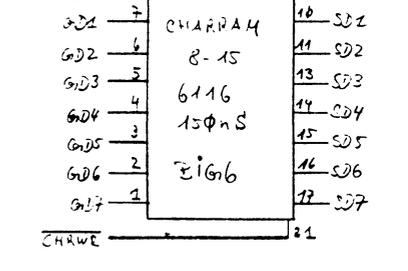
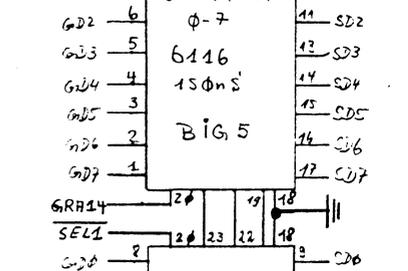
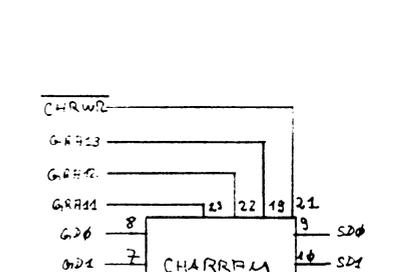
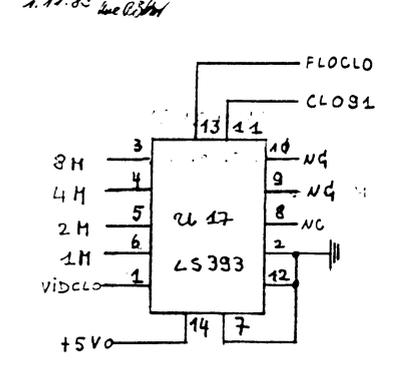
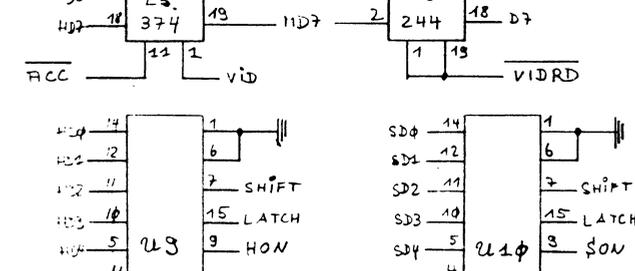
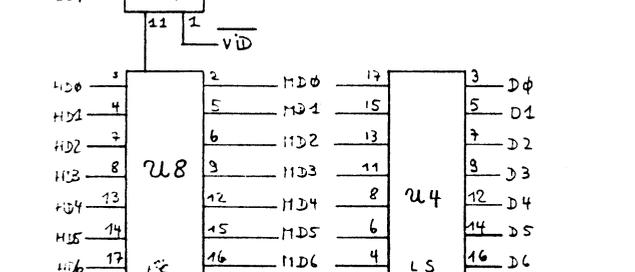
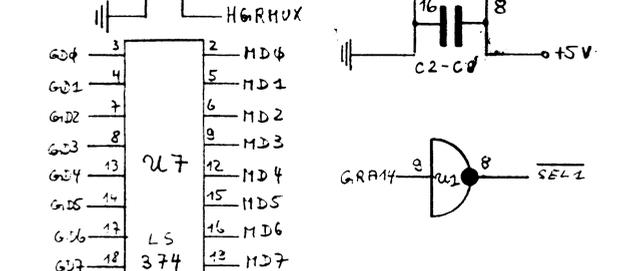
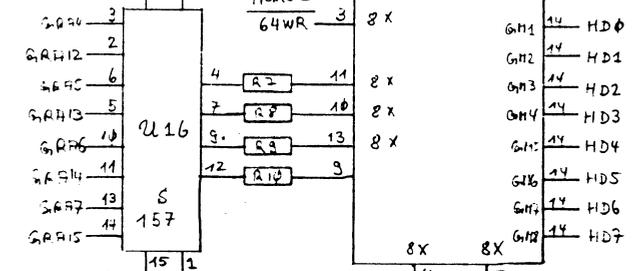
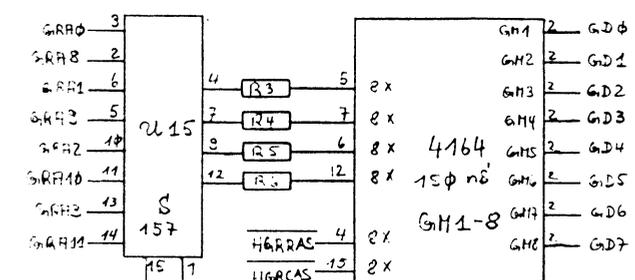
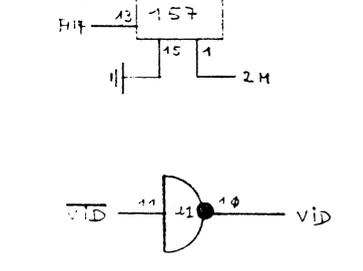
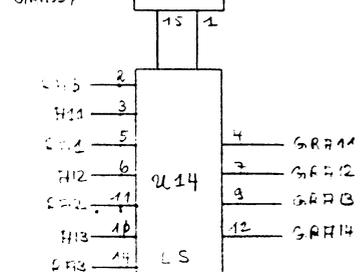
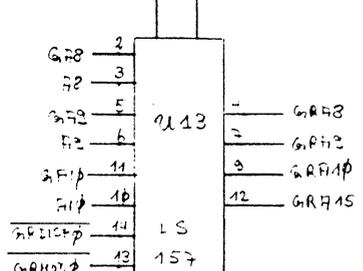
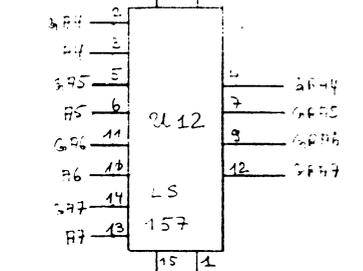
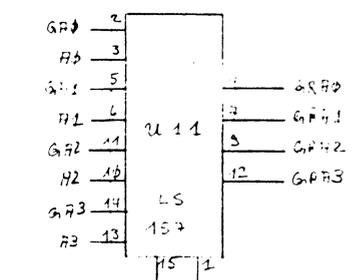
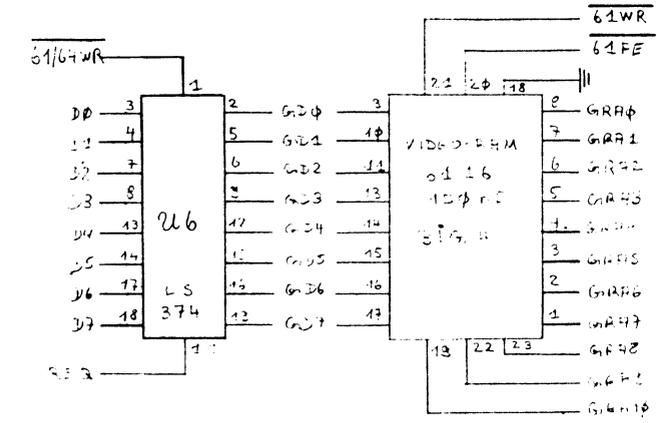
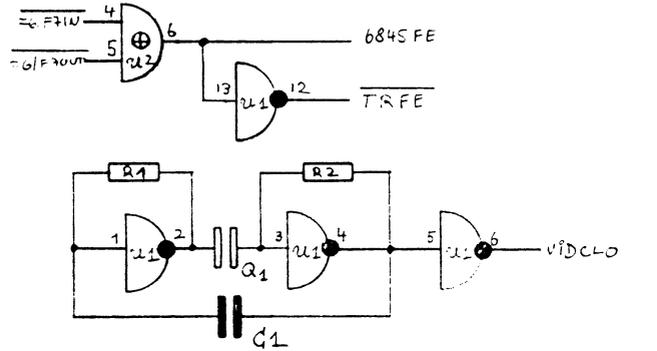
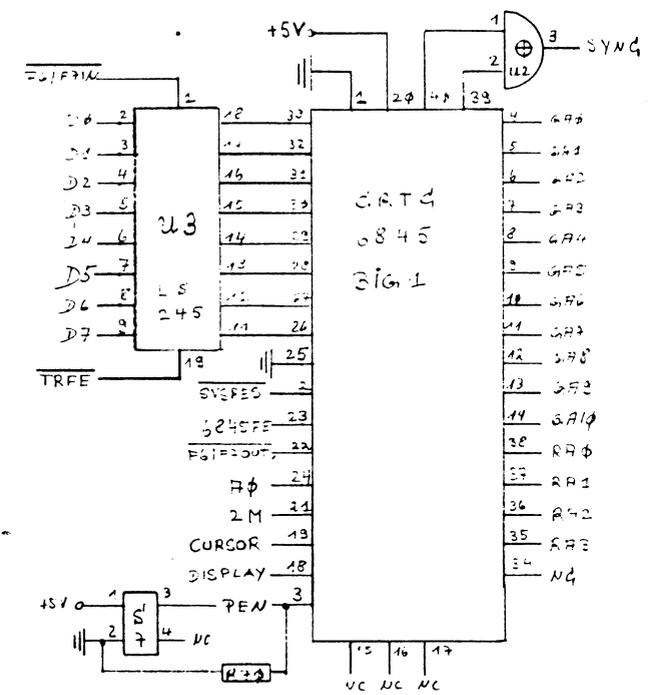
NE 555, Timer
NE 555, Timer
FD 4702, Fairchild
75 188
75 189

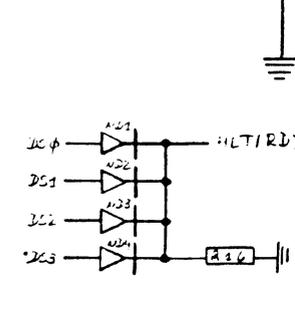
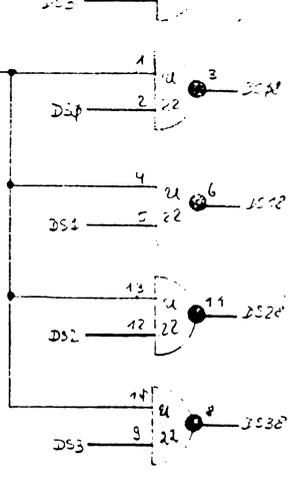
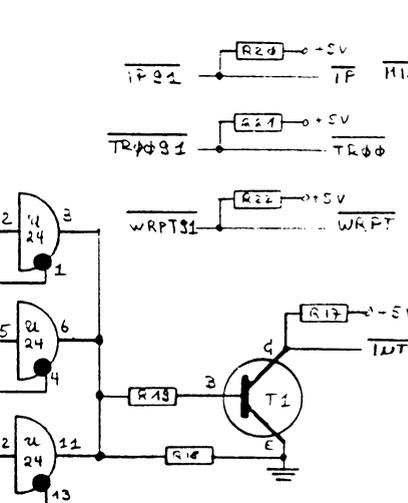
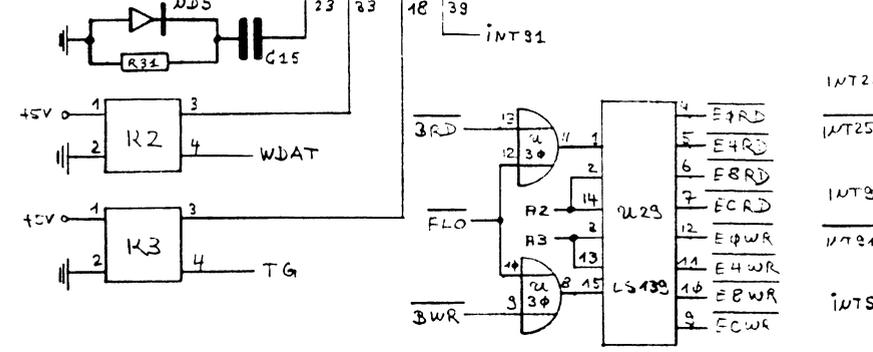
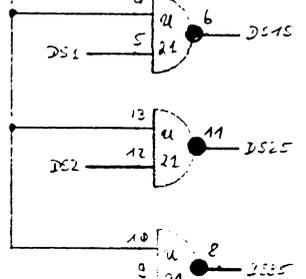
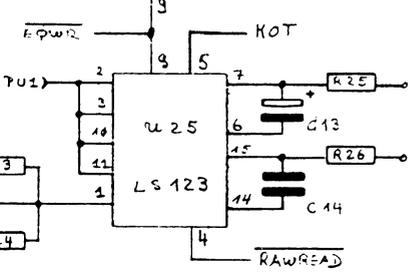
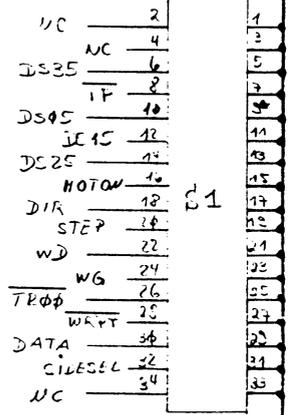
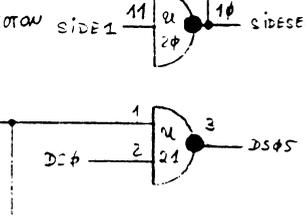
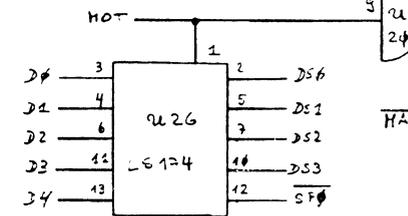
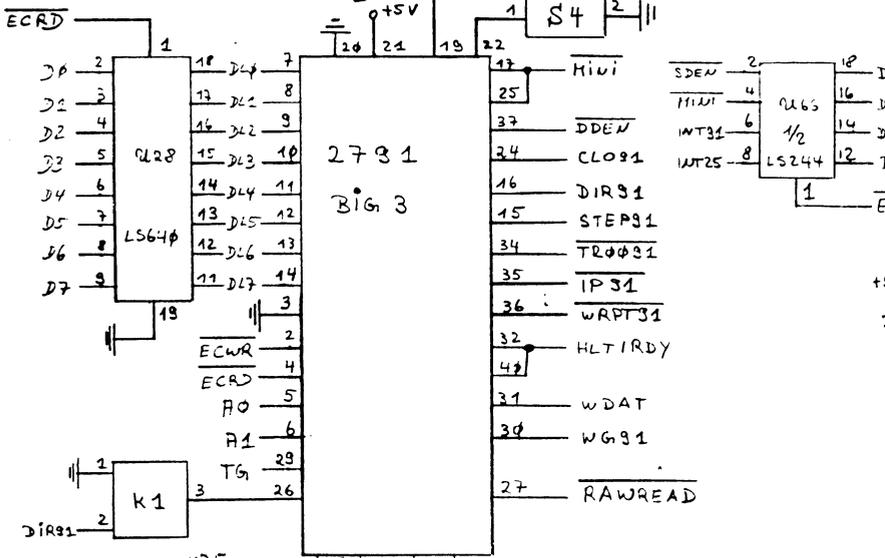
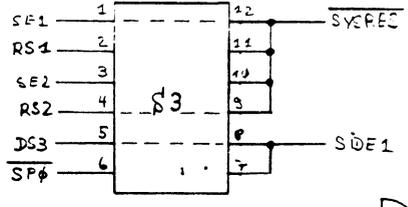
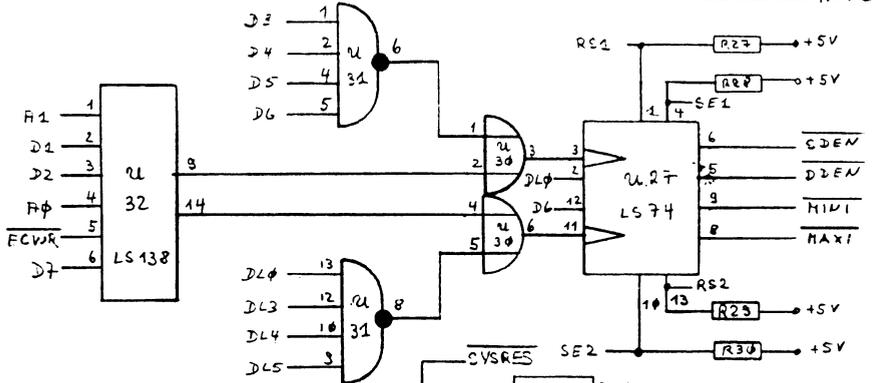
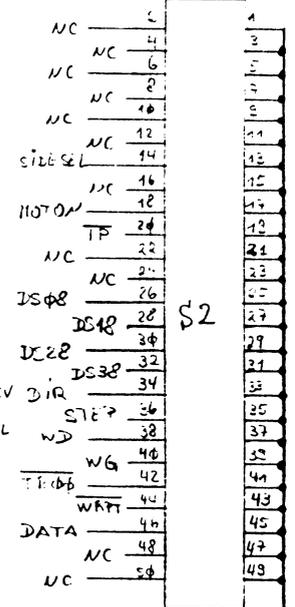
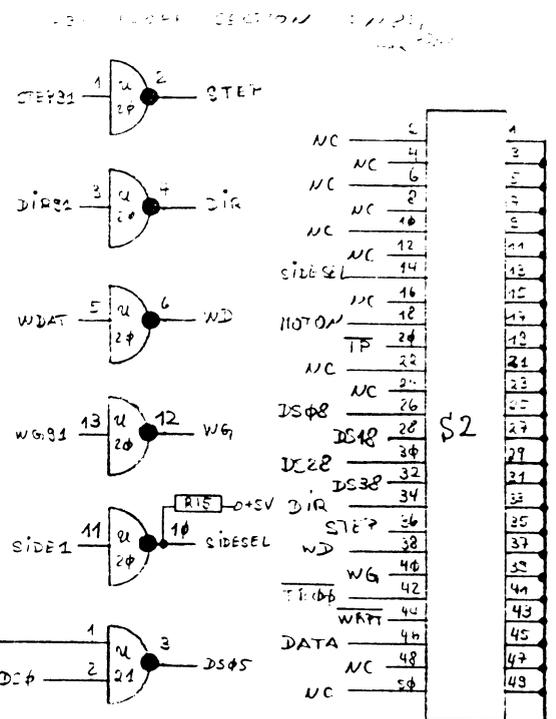
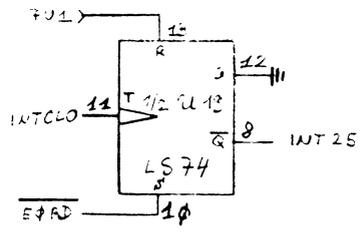
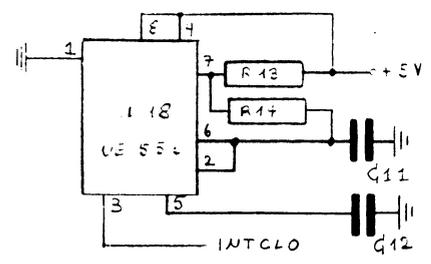
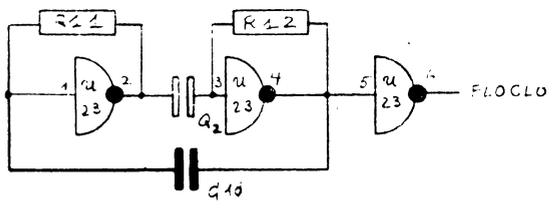
Bauteilname:

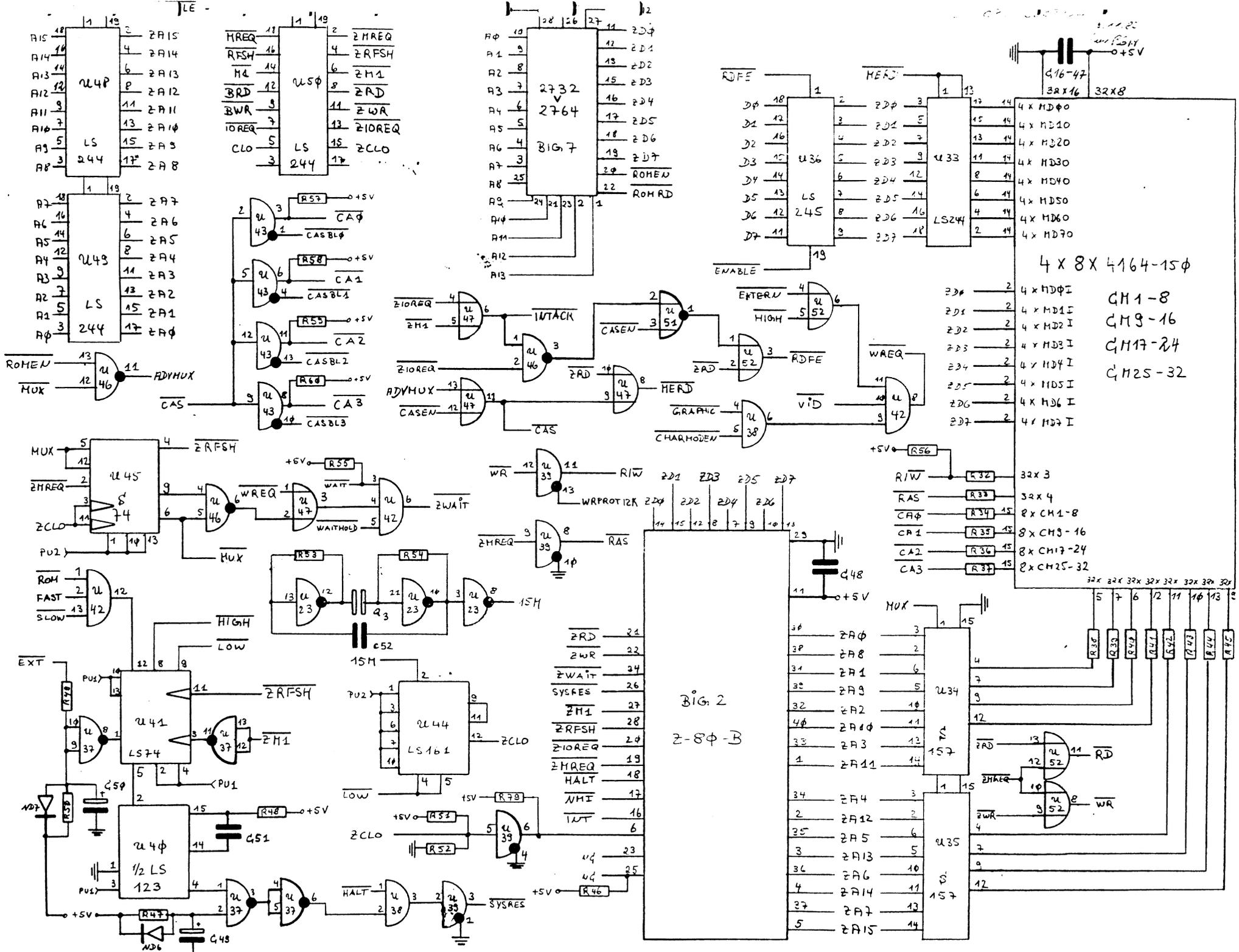
BIG 1
BIG 2
BIG 3
BIG 4 - 6
BIG 7
BIG 8
BIG 9
CM 1 - 32
GM 1 - 8

Bezeichnung:

CRTC 6845, Motorola
Z-80-B CPU
SAB 2791
SRAM 6116 (150)
EPROM 2732 (350)
Z-80-B PIO
Z-80-B SIO/0
NEC D 4164 C - 3
NEC D 4164 C - 3







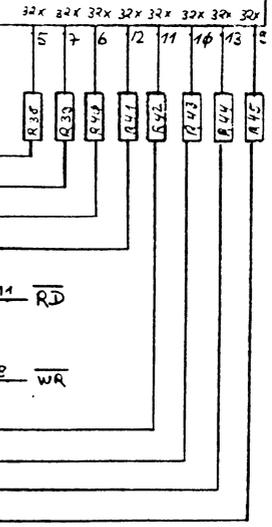
4 x 8 x 4164-15φ
 GM1-8
 GM9-16
 GM17-24
 GM25-32

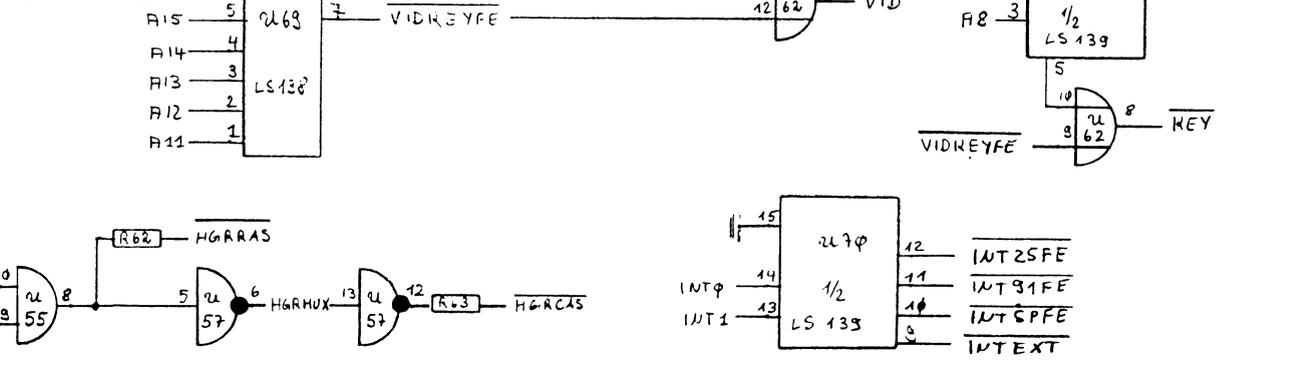
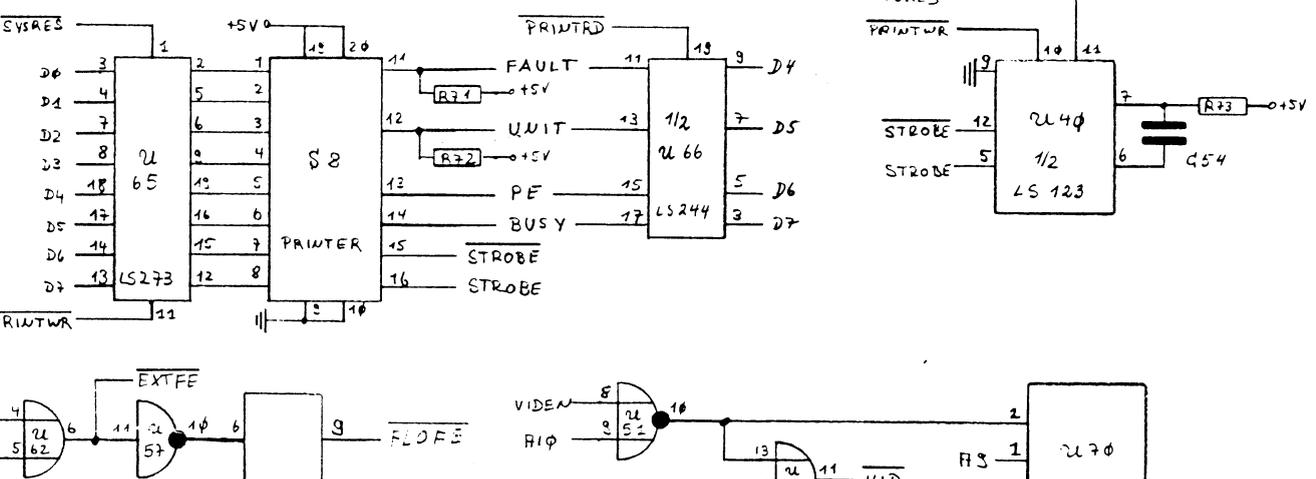
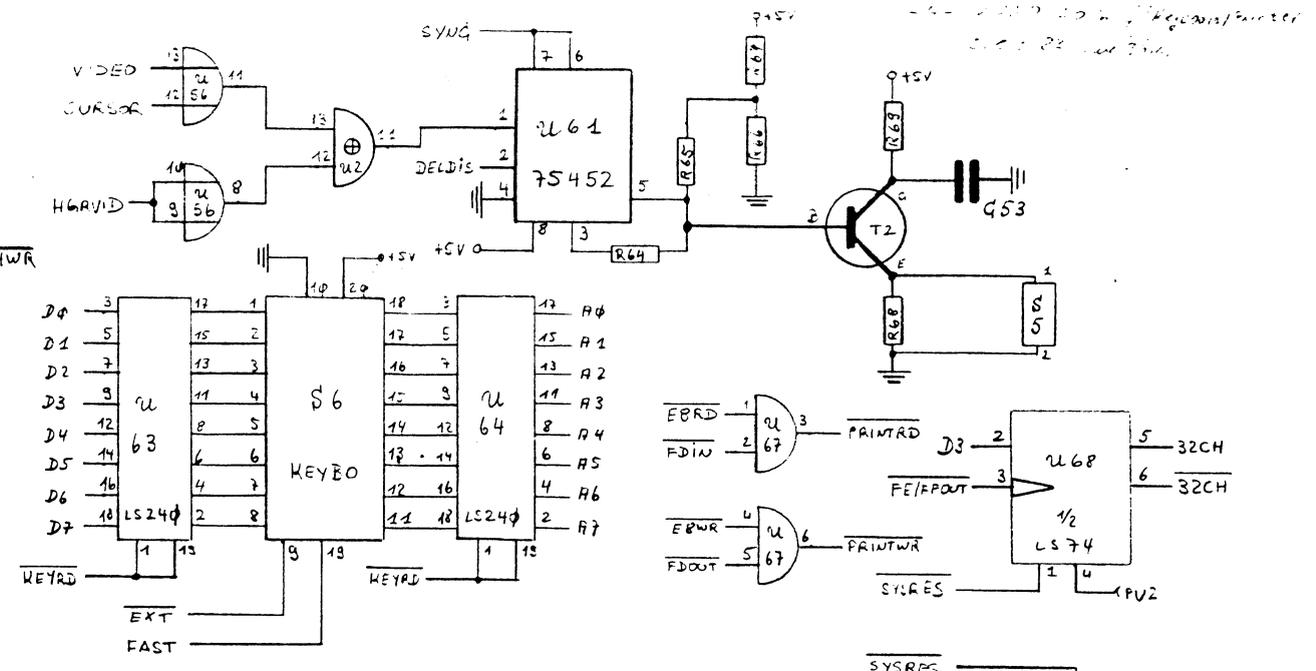
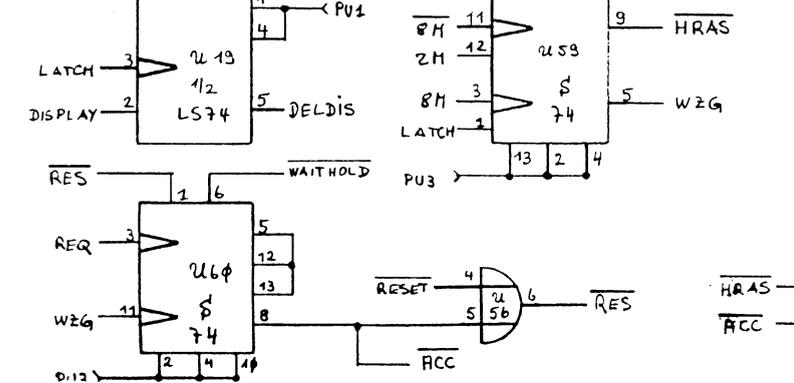
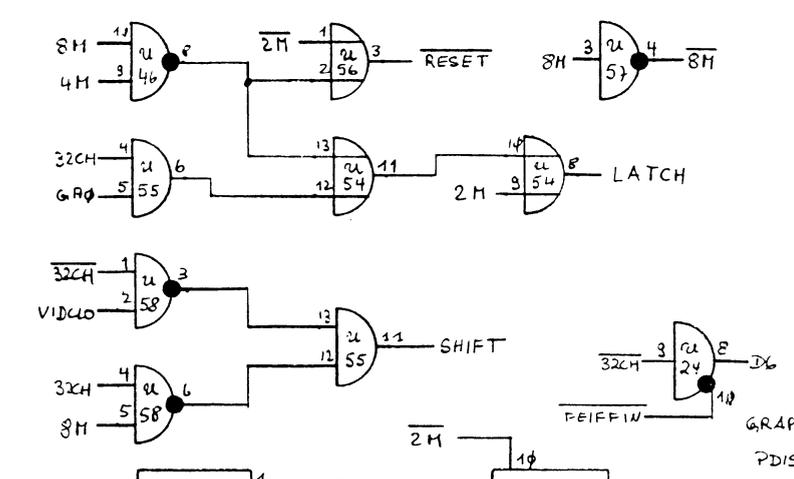
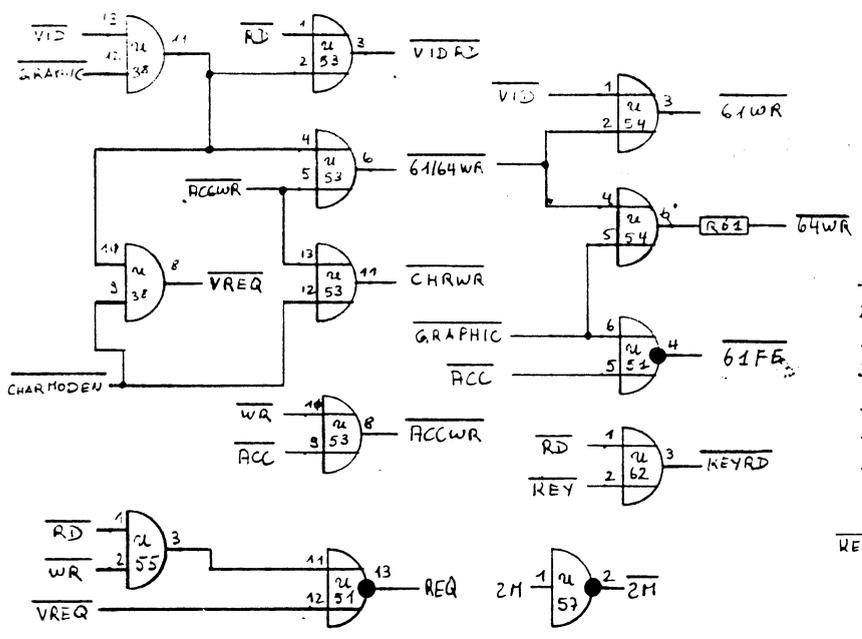
BIG 2
 Z-8φ-B

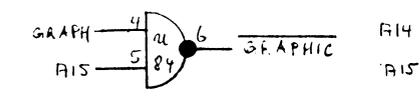
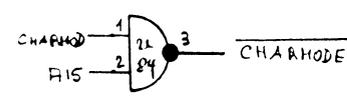
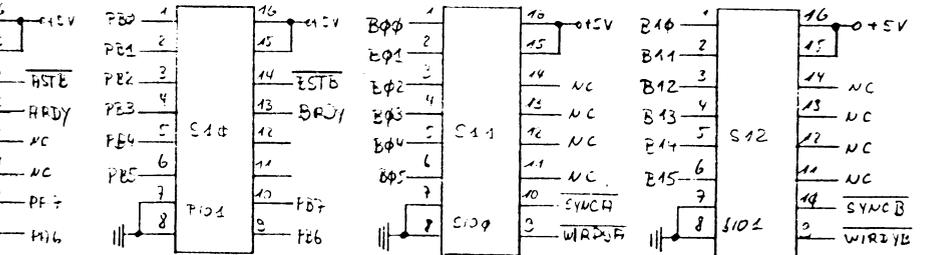
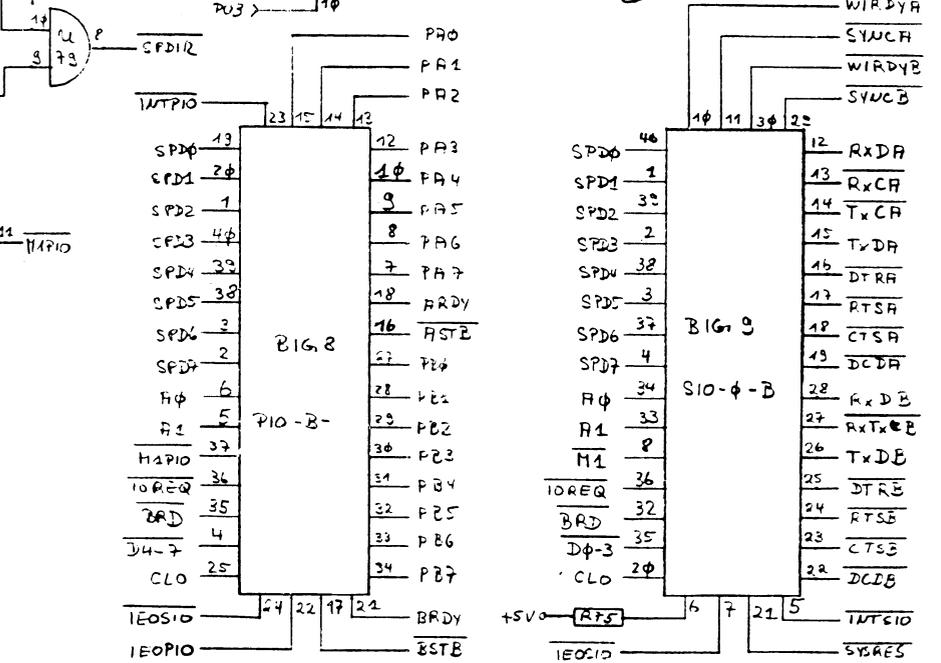
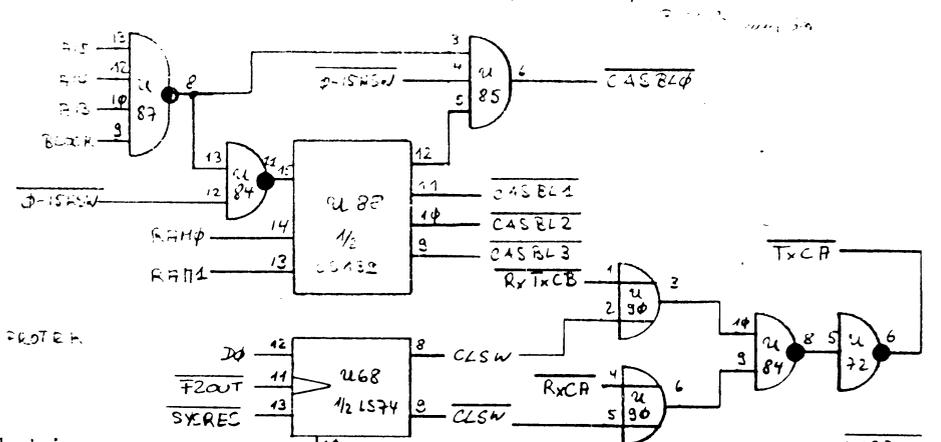
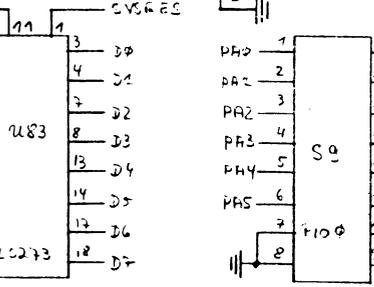
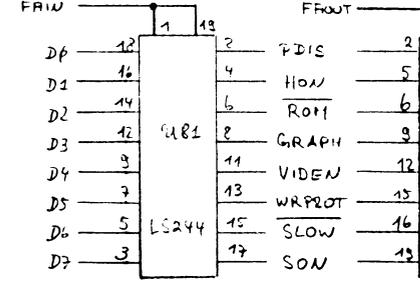
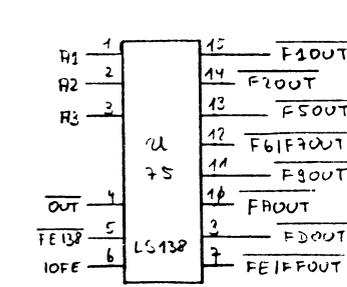
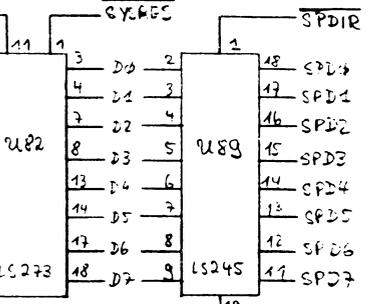
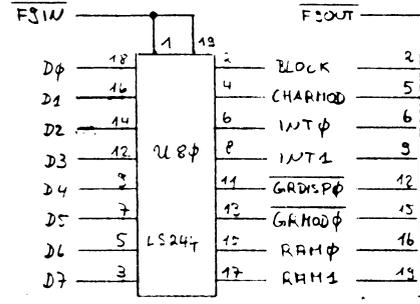
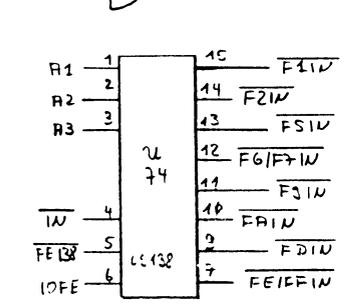
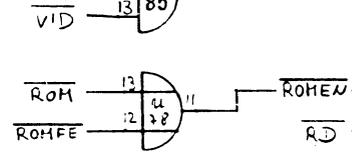
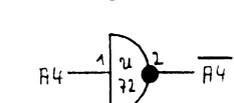
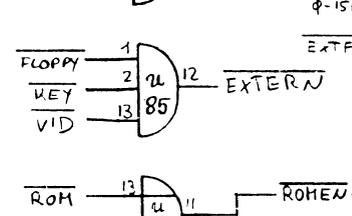
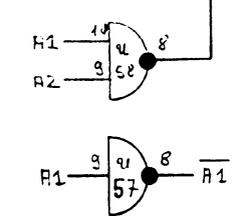
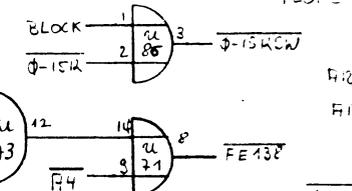
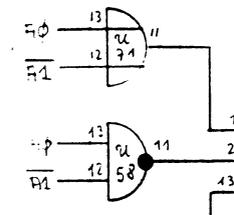
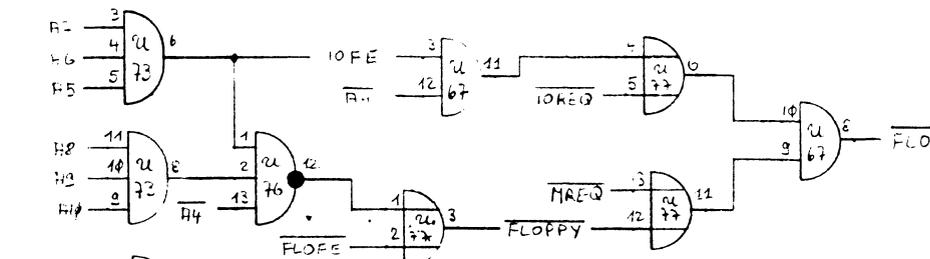
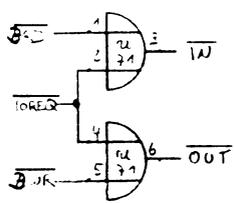
- ZRD 24
- ZRΦ 22
- ZWR 24
- ZWAIT 24
- SYSAES 26
- ZM1 28
- ZRFSH 24
- ZIOREQ 24
- ZHREQ 19
- HALT 18
- NMI 17
- INT 16

- R/W R32 32x3
- RAS R33 32x4
- CAΦ R34 8xCH1-8
- CA1 R35 8xCH3-16
- CA2 R36 8xCH7-24
- CA3 R37 8xCH25-32

- 14 23
- 14 25







1-6. Input bit
 continue
 6.11.23. Lee 7816

