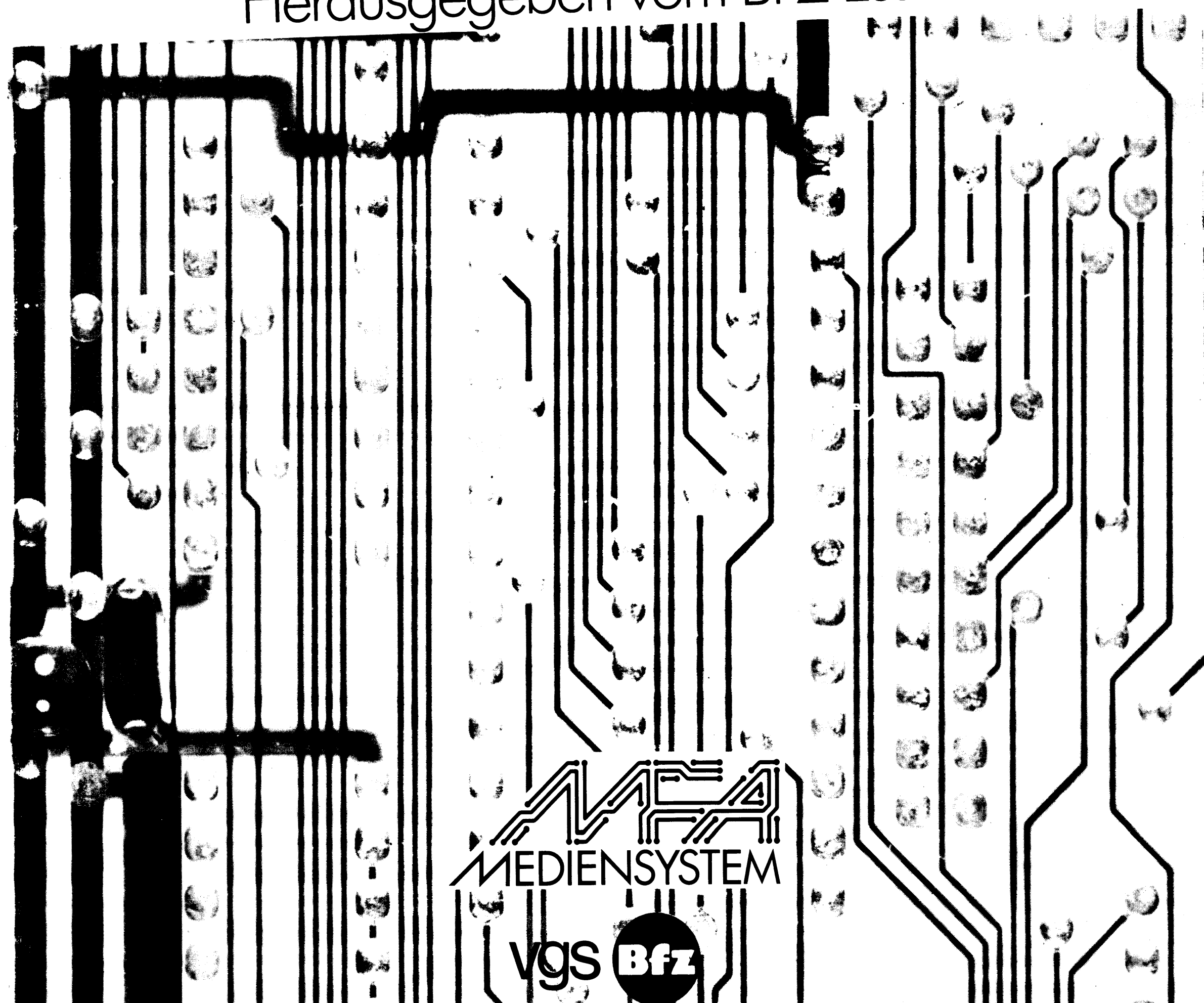
MFA-MEDIENSYSTEM

Mikrocomputer-Technik

Fachpraktische Übungen · Band 2

Herausgegeben vom BFZ Essen



DOPPEL

MFA-Mediensystem
Mikrocomputer-Technik

Fachpraktische Übungen
Band 2

Ein Wegweiser durch das MFA-

Einsatzbereich

Einführung in die Hardware von Mikrocomputern auf unterschiedlichen Vermittlungsebenen.

Vermittlungsschwerpunkte

- Zusammenwirken der Funktionseinheiten eines Mikrocomputers auf einer Vermittlungsebene, die weitgehend von der Schaltungstechnik losgelöst ist (Basiswissen).
- Aufbau und Zusammenwirken der Funktionseinheiten eines Mikrocomputers auf einer Vermittlungsebene, bei der die Darstellungen der Schaltungen auf die wesentlichen Bauelemente reduziert sind.
- Aufbau und Zusammenwirken der Funktionseinheiten eines Mikrocomputers und Wirkungsweise spezieller Bausteine auf einer Vermittlungsebene, bei der die konkrete Schaltungstechnik verwendet wird.

Erforderliche Baugruppen

- Grundgerät [1]
  (ASCII-Tastatur, Video-Interface und Monitor sind hierzu nicht unbedingt erforderlich)
- Adapterkarte 64polig

Erforderliche Arbeitsmittel

- Aus FTÜ Band 1[2]) jeweils Theorie- und Übungsteil 1 von:
  - Aufbau von DV-Anlagen und Bus-Systemen
  - Ein- und Ausgabe-Einheiten
  - Speicher-Einheiten
  - Mikroprozessor-Mikrocomputer
- Aus FTÜ Band 1[2]) jeweils Theorie- und Übungsteile 1 und 2 von:
  - Aufbau von DV-Anlagen und Bus-Systemen
  - Ein- und Ausgabe-Einheiten
  - Speicher-Einheiten
  - Mikroprozessor-Mikrocomputer
- FPÜ Band 1[3]) und aus FTÜ Band 1[2]) jeweils Theorie- und Übungsteile 1 und 2 von:
  - Aufbau von DV-Anlagen u.Bus-Syst.
  - Ein- und Ausgabe-Einheiten
  - Speicher-Einheiten
  - Mikroprozessor-Mikrocomputer

Zielgruppen (Beispiele)

- Personen aus allen gewerblich-technischen und naturwissenschaftlichen Berufsfeldern
  - Ausbildungsberater
  - Berufsberater, Arbeitsvermittler
  - Technische Berater
  - Führungskräfte
- Informations-, Energie- und Funkelektroniker in Erstausbildung und Umschulung
  - Elektro-Facharbeiter in der Weiterbildung
  - Facharbeiter aus der Meß- und Regelungstechnik
- Informations-, Energie- und Funkelektroniker in Erstausb. u. Umsch.
  - Elektro-Facharbeiter in der Weiterbildung
  - Meister, Techniker und Ingenieure in der Weiterbildung
  - Ausbilder und Lehrer in der Weiterbildung

---

[1]) Zum Grundgerät gehören die Baugruppen:
- Baugruppenträger mit Bus-Verdrahtung
- Bus-Abschluß
- Trafo-Einschub
- Spannungsregelung
- Prozessor 8085
- 8-K-RAM/EPROM bestückt mit 2-K-RAM
- 8-K-RAM/ERPOM bestückt mit MAT 85
- 8-Bit-Parallel-Ausgabe
- 8-Bit-Parallel-Eingabe
- Bus-Signalgeber
- Bus-Signalanzeige
- ASCII-Tastatur
- Video-Interface

[2]) FTÜ Band 1 enthält:
- Aufbau von DV-Anlagen und Bus-Systemen
- Ein- und Ausgabe-Einheiten
- Speicher-Einheiten
- Mikroprozessor-Mikrocomputer
- Steuerung einer Paketwendeanlage
- Softwarepaket SP1
- Betriebsprogramm MAT 85

[3]) FPÜ Band 1 enthält alle technischen Unterlagen, die zum Bau und zur Inbetriebnahme der unter [1]) aufgeführten Baugruppen benötigt werden.

[4]) Die Software-Erweiterung SP1 enthält MAT 85+, SPS und Steuer-BASIC (4 EPROMs)

[5]) FPÜ Band 2 wie FPÜ Band 1, jedoch für die Baugruppen:
- 16-K-RAM/EPROM
- Progr. Parallelschnittstelle
- EPROM-Programmierer
- Drucker-Interface
- Zeitwerk (4fach)
- Progr. Serienschnittstelle
- Kassetten-Interface
- Analoge Ein-/Ausgabe (2kanalig)
- Zähler und Zeitgeber
- Fehlersimulation
- Demonstrationsmodell

Mögliche Hardware-Erweiterungen (Arbeitsmittel siehe [5])

Einsatzmerkmale für die Erweiterungen

Mediensystem Mikrocomputer-Technik

Einführung in die Programmierung von Mikrocomputern auf unterschiedlichen Sprachebenen

Programmierung in Maschinen- und Assemblersprache anhand von Beispielen aus Technikbereichen wie ... - Steuerungstechnik - Meß- und Regelungstechnik - Nachrichtenübertragungstechnik	Programmierung von "Speicherprogrammierbaren Steuerungen" (SPS)	Programmierung in BASIC
- Grundgerät [1]) und Monitor - Adapterkarte 64polig	- Grundgerät [1]) und Monitor - Adapterkarte 64polig - 2-K-RAM-IC (z.B. 6116) - 8-K-EPROM-Baugruppe bestückt mit 8-K-Software-Erweiterung SP1 [4]) - Zeitwerk (4fach)	- Grundgerät [1]) und Monitor - Adapterkarte 64polig - 8-K-RAM-Baugruppe mit 8-K-RAM bestückt - 8-K-EPROM-Baugruppe bestückt mit 8-K-Software-Erweiterung SP1 [4])
Aus FTÜ Band 1 [2]): - Betriebsprogramm MAT 85 - Steuerung einer Paketwendeanlage	Aus FTÜ Band 1 [2]): - Betriebsprogramm MAT 85 - Softwarepaket SP1 (hieraus SPS) - Steuerung einer Paketwendeanlage Aus FPÜ Band 2 [5]): - Zeitwerk (4fach)	Aus FTÜ Band 1 [2]) - Betriebsprogramm MAT 85 - Softwarepaket SP1 (hieraus BASIC) - Steuerung einer Paketwendeanlage
- Informations-, Energie- und Funkelektroniker in Erstausbildung und Umschulung - Elektro-Facharbeiter in der Weiterbildung - Meister, Techniker und Ingenieure in der Weiterbildung - Ausbilder u. Lehrer in der Weiterbild.	- Energieelektroniker in Erstausbilbildung und Umschulung - Facharbeiter, Meister und Techniker in der Weiterbildung - Ausbilder und Lehrer in der Weiterbildung	- Informations-, Energie- und Funkelektroniker in Erstausbildung und Umschulung - Facharbeiter, Meister, Techniker und Ingenieure in der Weiterbildung - Ausbilder und Lehrer in der Weiterbildung
- Drucker-Interface - Kassetten-Interface - EPROMS mit SP1 [4]), hierzu 8-K-RAM-Baugruppe oder 16-K-RAM/EPROM-Baugruppe (für MAT 85 und SP1) - Drucker - Kassetten-Recorder - EPROM-Programmierer - Programmierbare Parallelschnittst. - Programmierbare Serienschnittst. - Analoge Ein-/Ausgabe (2kanalig)	- Drucker-Interface - Drucker - Kassetten-Interface - Kassetten-Recorder	- Drucker-Interface, Drucker - Kassetten-Interface, Kassetten-Recorder - Progr. Parallelschnittstelle - Progr. Serienschnittstelle - Analoge Ein-/Ausgabe (2kanalig)
- Zusätzliche Betriebs-Kommandos - Drucken von Programmen - Speichern von Programmen auf Band - Speichern der Programme im EPROM - Mehrkanalige Ein- und Ausgabe - Serielle Datenübertragung - A/D- und D/A-Wandlung	- Drucken und Speichern von Übungsprogrammen	- Drucken und Speichern von Übungsprogrammen - Projektbezogene Interface-Technik

Berufsförderungszentrum Essen e.V.

Das Berufsförderungszentrum Essen e.V. (BFZ) ist eine Berufsbildungsstätte für Erwachsene in Trägerschaft der Bundesregierung (BMBW), der Landesregierung NW (MAGS), der Bundesanstalt für Arbeit, der Stadt Essen, verschiedener Arbeitgeber- und Arbeitnehmerorganisationen sowie der Kammern und Kirchen. Mit einem breit gefächerten Umschulungs- und Fortbildungsangebot wird hier den Anforderungen und Entwicklungen von Arbeitsmarkt und Technik Rechnung getragen.
Durch ständigen Kontakt mit Fachleuten der Wirtschaft, der Bundesanstalt für Arbeit, des Bildungssystems und der Sozialorganisationen sowie durch wissenschaftliche Begleituntersuchungen ist sichergestellt, daß sowohl die Bildungsziele als auch die vermittelten Inhalte den Anforderungen der Arbeitsplätze entsprechen.
Seit April 1972 haben nahezu 5000 Teilnehmer(innen) an Umschulungsmaßnahmen des BFZ ihre Abschlußprüfung vor den Prüfungsausschüssen der IHK Essen bzw. der Landwirtschaftskammer Bonn mit Erfolg abgelegt. Das BFZ führt in folgenden Berufsbereichen Umschulungsmaßnahmen durch:

- Elektrotechnik
- Meß- und Regeltechnik
- Metall
- kaufmännische und datenverarbeitende Berufe
- Gartenbau

Daneben enthält das Berufsbildungsprogramm des BFZ eine Reihe von zusätzlichen Maßnahmen sowohl im Vorfeld der Umschulung (Fernvorförderung, Bildungserprobung, Informationsseminare für Arbeitslose) als auch im Bereich der Beruflichen Fortbildung.
Die folgenden Beruflichen Fortbildungsseminare werden für Arbeitslose in Vollzeitseminaren und für andere Gruppen berufsbegleitend durchgeführt:

- Digital- und Mikrocomputer-Technik
- Automatisierungstechnik
- NC-Technik (CNC-Drehen/CNC-Fräsen)

Hierdurch sollen Facharbeiter und andere Fachkräfte mit entsprechender Berufspraxis in die Lage versetzt werden, den veränderten Qualifikationsanforderungen durch die Einführung neuer Technologien gerecht zu werden.

Als Modelleinrichtung der beruflichen Erwachsenenbildung hat das BFZ in der Vergangenheit darüber hinaus eine Reihe von Modellprojekten durchgeführt und Medien für den Bereich der beruflichen Bildung entwickelt. In dieser Tradition steht auch der Modellversuch "Einsatz der Mikrocomputer-Technik in der Facharbeiterausbildung (MFA)", dessen Träger das BFZ seit 1980 ist.

MFA-MEDIENSYSTEM

Mikrocomputer-Technik

Fachpraktische Übungen · Band 2
Herausgegeben vom BFZ Essen

CIP-Kurztitelaufnahme der Deutschen Bibliothek

MFA-Mediensystem Mikrocomputer-Technik/hrsg. vom
BFZ Essen. (Red./MFA-Projektgruppe: N. Meyer...).-
Köln: Verlagsgesellschaft Schulfernsehen
NE: Meyer, Norbert (Red.); Berufsförderungszentrum Essen

Bd.2. Fachpraktische Übungen. 1. Aufl. 1985.
ISBN 3-8025-1232-4

Herausgeber: Berufsförderungszentrum Essen e.V. (BFZ)
Altenessener Str. 80/84
4300 Essen 12
Tel.: 0201/3204-1

Redaktion/
MFA-Projektgruppe: F. Derriks, H. Gregel, C. Handel, M. Hüllweg, F. Lindemann, E. Matl, N. Meyer, K. Michaely, Fr. H. Milde, L. Refardt, Fr. G. Roßmanek, H. Sabellek, S. Sagawe, W. Schmit, F.J. Senicar, K.D. Strelow, H. Storbeck, H. Schwieters, S. Wirtgen

Verlag: Verlagsgesellschaft Schulfernsehen, Köln

1. Auflage 1985

Satz und Zeichnungen: BFZ Essen

Druck und Binden: Beltz Offsetdruck, Hemsbach

Vorwort

Der vorliegende 2. Band "Fachpraktische Übungen (FPÜ)" ist Teil des MFA-Mediensystems für die Aus- und Weiterbildung von Fachkräften auf dem Gebiet der Hard- und Software von Mikrocomputern. Dieses Mediensystem wurde im Rahmen eines Modellversuchs zum

"Einsatz der Mikrocomputer-Technik
in der Facharbeiterausbildung (MFA)"

entwickelt. Dieser Modellversuch, der vom Bundesministerium für Bildung und Wissenschaft (BMBW), dem Bundesministerium für Forschung und Technologie (BMFT) und der Bundesanstalt für Arbeit (BA) finanziert wurde, hatte u.a. das Ziel, Aus- und Weiterbildungskonzepte einschließlich der erforderlichen Medien für das Gebiet der Mikrocomputer-Technik bereitzustellen. Damit sollte der durch die Entwicklung des Mikroprozessors bedingten technologischen Veränderung Rechnung getragen werden.

Im ersten Band der Fachpraktischen Übungen werden alle Baugruppen des Mikrocomputer-Grundsystems beschrieben sowie der Aufbau und die Wirkungsweise eines Mikrocomputers behandelt.

Der vorliegende zweite Band der Fachpraktischen Übungen enthält die Beschreibungen aller bisher vorhandenen Erweiterungsbaugruppen zum Grundsystem. Jede einzelne Übung besteht aus einem theoretischen Teil (Funktionsbeschreibung) und einem praktischen Teil. Dieser enthält alle zum Aufbau und zur Inbetriebnahme der jeweiligen Baugruppe erforderlichen Unterlagen.

Norbert Meyer, Projektleiter
Franz Derriks, Entwicklungsleiter
Christian D. Handel, Stellv. Projektleiter

Das gesamte MFA-Mediensystem (Hardware und Begleitbücher) wird von der vgs, Breite Str. 118/120, 5000 Köln 1, vertrieben.

Im regelmäßig erscheinenden BFZ/MFA-Info werden Ergänzungen, Korrekturen, Anwendungen etc. veröffentlicht. Dieses "Info" ist kostenlos beim Berufsförderungszentrum Essen, Postfach 12 00 11, 4300 Essen 12, zu beziehen.

Hinweise zu den Übungen in diesem Band

Die in diesem Band enthaltenen Übungen sind nicht durchgehend, sondern einzeln paginiert, und zwar oben rechts auf jeder Seite. Dabei ist jeweils auch die Systemnummer der betreffenden Übung angegeben (z.B. Zähler und Zeitgeber BFZ/MFA 4.6.). Hierdurch ist es möglich, den Band auseinanderzunehmen und die Übungen einzeln einzusetzen.

Dieser Band enthält folgende Übungen:

16-K-RAM/EPROM	BFZ/MFA 3.2.
Programmierbare Parallelschnittstelle	BFZ/MFA 4.3.
EPROM-Programmierer	BFZ/MFA 4.3.a
Drucker-Interface	BFZ/MFA 4.3.b
Zeitwerk (4fach)	BFZ/MFA 4.3.c
Programmierbare Serienschnittstelle	BFZ/MFA 4.4.
Kassetten-Interface	BFZ/MFA 4.4.a
Analoge Ein-/Ausgabe (2kanalig)	BFZ/MFA 4.5.
Zähler und Zeitgeber	BFZ/MFA 4.6.
Adapterkarte 64polig	BFZ/MFA 5.3.
Fehlersimulation	BFZ/MFA 5.4.
Demonstrationsmodell	BFZ/MFA 5.5.

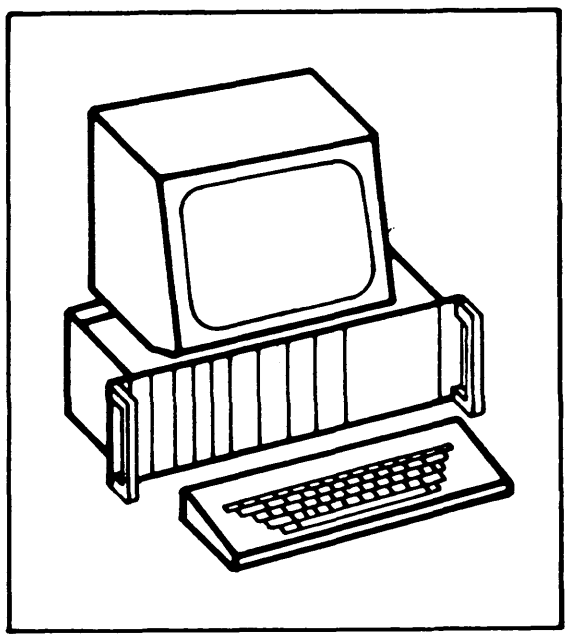
Der Band 1 der Fachpraktischen Übungen (FPÜ) enthält:

Baugruppenträger mit Busverdrahtung	BFZ/MFA 0.1.
Busabschluß	BFZ/MFA 0.2.
Trafo-Einschub	BFZ/MFA 1.1.
Spannungsregelung	BFZ/MFA 1.2.
Prozessor 8085	BFZ/MFA 2.1.
8-K-RAM/EPROM	BFZ/MFA 3.1.
8-Bit-Parallel-Ausgabe	BFZ/MFA 4.1.
8-Bit-Parallel-Eingabe	BFZ/MFA 4.2.
Bus-Signalgeber	BFZ/MFA 5.1.
Bus-Signalanzeige	BFZ/MFA 5.2.
Inbetriebnahme 8085-System	BFZ/MFA 6.1.
MAT 85 (Betriebsprogramm)	BFZ/MFA 7.1.
ASCII-Tastatur	BFZ/MFA 8.1.
Video-Interface	BFZ/MFA 8.2.

Der Band "Fachtheoretische Übungen (FTÜ) enthält:

Aufbau von DV-Anlagen und Bus-Systemen	BFZ/MFA 10.1.
Ein- und Ausgabe-Einheiten	BFZ/MFA 10.2.
Speicher-Einheiten	BFZ/MFA 10.3.
Mikroprozessor-Mikrocomputer	BFZ/MFA 10.4.
Steuerung einer Paketwendeanlage	BFZ/MFA 20.1.
MAT 85 (Betriebsprogramm)	BFZ/MFA 7.1.
Softwarepaket SP 1 (Betr.Prog.Erweiterung)	BFZ/MFA 7.2.
BFZ-Monitor-Listing	Version 1.8.

FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



16-K-RAM/EPROM

BFZ/MFA 3.2.

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

16-K-RAM/EPROM

1. Einleitung

Um die Anzahl der Speicherbaugruppen in einem Mikrocomputer-System möglichst klein zu halten, werden besonders für Anwendungen mit umfangreichen Programmen Speicherbaugruppen mit höherer Speicherkapazität benötigt. Die in dieser Übung beschriebene 16-K-RAM/EPROM-Speicherbaugruppe kann mit maximal 8 Speicherbausteinen zu je 2K-Byte Speicherkapazität bestückt werden. Die Bausteine können sowohl RAM- als auch EPROM-Speicher sein. Eine gemischte Bestückung ist ebenfalls möglich. Zusätzlich ist die Baugruppe mit einem 2-K-Urladerspeicher bestückbar, mit dessen Hilfe sich das Betriebssystem für den Mikrocomputer von einem Massenspeicher (Floppy-Disk) in den RAM-Speicher laden läßt.

1.1. Hinweise zur Urladereinrichtung

Die Urlader-Einrichtung ist eine Erweiterung der 16-K-RAM/EPROM-Baugruppe und auf dem Layout der Leiterplatte bereits vorbereitet. Bild 1 zeigt den Stromlaufplan der Baugruppe ohne, Bild 7 mit Urladereinrichtung.
Die Urlader-Einrichtung wird immer dann erforderlich, wenn der Systemspeicher des Mikrocomputers ab der Adresse 0000 mit Schreib-Lese-Speicher ausgerüstet werden soll. Da der Mikroprozessor nach einem System-Start oder einem RESET unter der Adresse 0000 den ersten auszuführenden Befehl erwartet, muß zunächst ab dieser Adresse ein ROM eingeblendet werden. Dieses ROM bezeichnet man als Urlader-ROM, weil darin üblicherweise ein Programm abgelegt wird, welches das eigentliche Verarbeitungsprogramm, z.B. von einem Massenspeicher (Floppy Disk), in den Systemspeicher des Mikrocomputers laden soll. Nach Beendigung dieses Ladevorgangs wird der Prozessor durch einen Sprungbefehl veranlaßt, zum geladenen Verarbeitungsprogramm zu verzweigen. Nach Ausführung des Sprungbefehls wird das Urlader-ROM abgeschaltet.
Eine detaillierte Beschreibung der Urladereinrichtung mit Anwendungsbeispielen erfolgt in Verbindung mit der Floppy-Disk-Controller-Baugruppe.

2. Stromlaufplan

Bild 1 zeigt den Stromlaufplan der Baugruppe. Sie sollten diesen Plan bei allen folgenden Erklärungen mitbenutzen.

16-K-RAM/EPROM

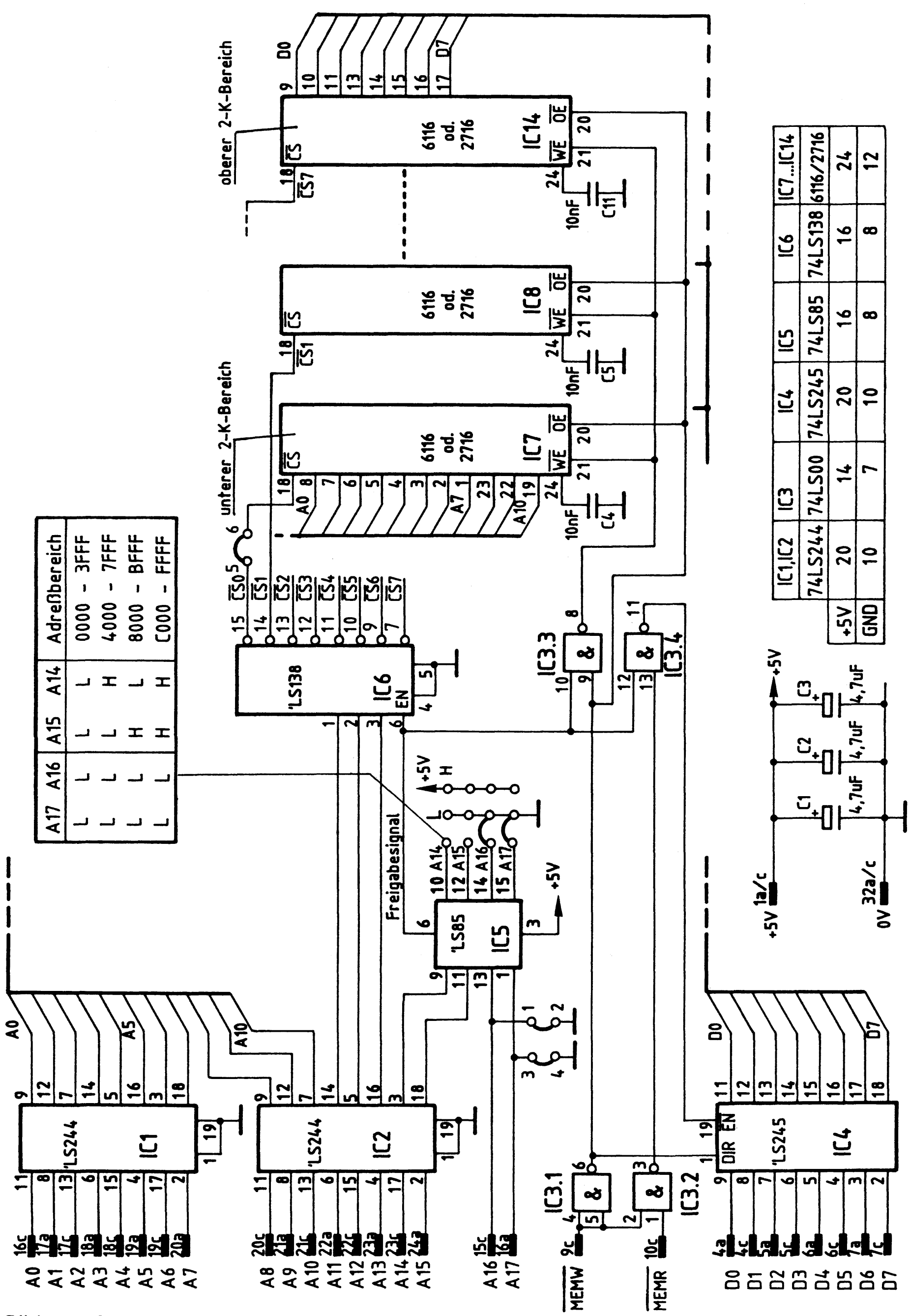


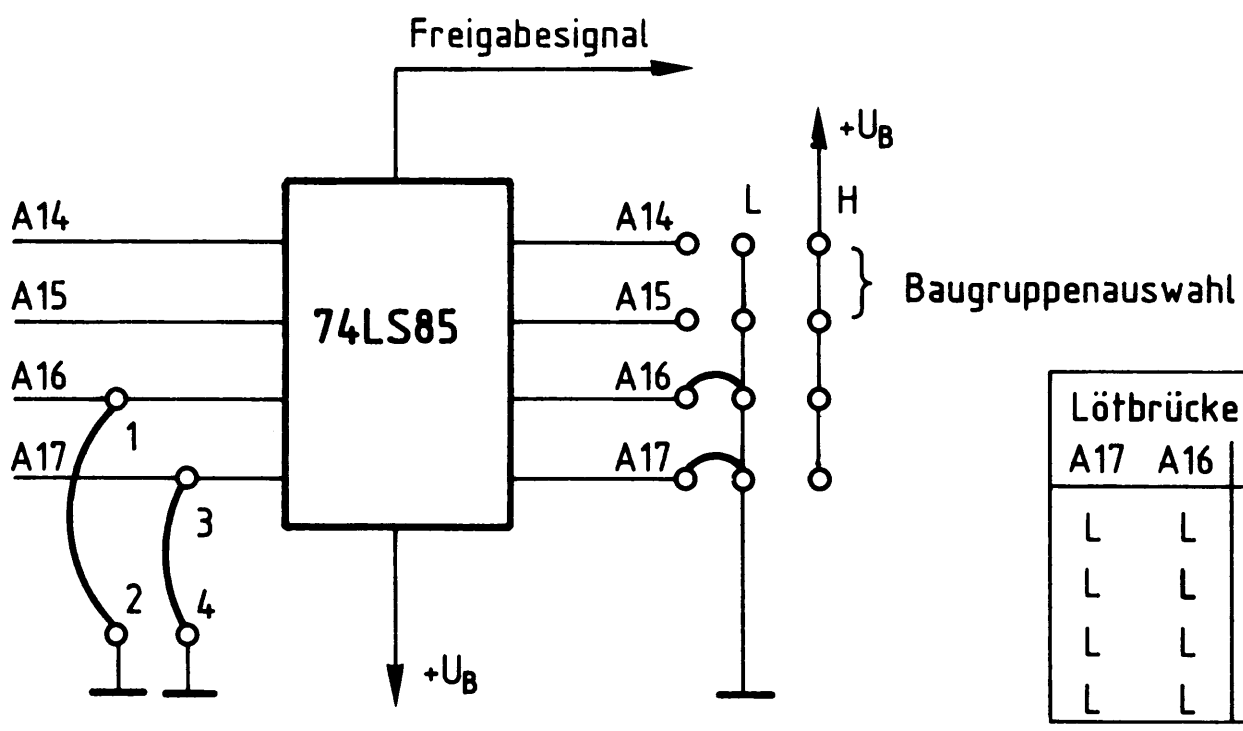
Bild 1: Stromlaufplan 16-K-RAM/EPROM

3. Funktionsbeschreibung

Die folgende Funktionsbeschreibung beschränkt sich auf die Verwendung der Speicherbaugruppe ohne Urladerspeicher.

3.1. Baugruppenauswahl

Bei dieser Speicherbaugruppe wurde eine Volldecodierung angewendet, bei der alle 16 Adreßleitungen an der Decodierung der Baugruppe bzw. der Speicherbausteine beteiligt sind. Die zusätzlichen Anschlüsse für A16 und A17 sind für spätere Anwendungen vorgesehen.
Die Baugruppenauswahl erfolgt über die Adreßleitungen A14 und A15, mit denen sich 4 Baugruppen zu je 16K-Byte Speicherkapazität adressieren lassen. Bild 2 zeigt den 4-Bit-Komparator 74 LS 85, der dieser Baugruppenauswahl dient.



Lötbrücke A17	A16	A15	A14	Adreßbereich
L	L	L	L	0000 - 3FFF
L	L	L	H	4000 - 7FFF
L	L	H	L	8000 - BFFF
L	L	H	H	C000 - FFFF

Bild 2: Die Auswahl von 16K-Speicherbaugruppen

Mit Hilfe der entsprechend bezeichneten Lötbrücken A14 und A15 läßt sich der Adreßbereich einstellen, in dem die Speicherkarte arbeiten soll.

3.2. Bausteinauswahl

Der 1-aus-8-Decoder 74 LS 138 (Bild 1) dient zur Auswahl der Speicherbausteine. Er decodiert die Adreßsignale A11...A13. Sein Enable-Eingang (EN) wird vom Freigabesignal des 4-Bit-Komparators 74 LS 85 aktiviert.
Sobald der Mikrocomputer eine Adresse auf den Adreßbus gibt, die im Adreßbereich der Speicherbaugruppe liegt, steht das $\overline{CS}$-Signal unmittelbar am ausgewählten Speicherbaustein an.

3.3. Schreib-Lese-Steuerung

Mit Hilfe der Speicher-Steuereingänge $\overline{CS}$, $\overline{WE}$ und $\overline{OE}$ (Bild 1) werden die Speicher gelesen (EPROM) oder gelesen und beschrieben (RAM) oder gesperrt. Die hierzu an den Steuereingängen erforderlichen Pegel können Sie der Tabelle in Bild 3 entnehmen. Von den fünf dargestellten Signalkombinationen kommen im MFA-MC-System nur die Kombinationen 2, 3 und 5 vor.

Kombi. Nr.	$\overline{CS}$ (18)	$\overline{OE}$ (20)	$\overline{WE}$ / $\overline{VPP}$)[2] (21)	Funktion RAM	Funktion EPROM
1	L	L	L	WRITE	Baustein gesperrt)[1]
2	L	L	H	READ	READ
3	L	H	L	WRITE	Baustein gesperrt)[1]
4	L	H	H	Baustein gesperrt)[1]	Baustein gesperrt)[1]
5	H	X	X	Baustein gesperrt)[1]	Baustein gesperrt)[1]

)[1] Datenausgänge der Speicherbausteine hochohmig

)[2] $\overline{WE}$ - RAM

$\overline{VPP}$ - EPROM

Bild 3: Funktion der Steuereingänge der Speicherbausteine

Bedeutung der Anschlußbezeichnungen:

$\overline{CS}$: Chip-Select = Bausteinauswahl, low-aktiver Steuereingang. Ein H-Signal an diesem Eingang bewirkt, daß die Datenanschlüsse des Speicherbausteins hochohmig werden.

$\overline{OE}$: Output-Enable = Datenausgangsfreigabe, low-aktiver Steuereingang. Ein H-Signal an diesem Eingang verhindert ein "Lesen" der gespeicherten Daten.

$\overline{WE}$: Write-Enable = Schreibfreigabe, low-aktiver Steuereingang.

3.3.1. Die Steuerung des Schreibvorgangs

Bild 4 zeigt den Schaltungsteil, der für die Steuerung des Schreibvorgangs verantwortlich ist. Zum Einschreiben von Daten in die Speicherbausteine ist entsprechend Bild 3 die Signalkombination Nr. 3 erforderlich. Das $\overline{CS}$-Signal liefert der Adreßdecoder.

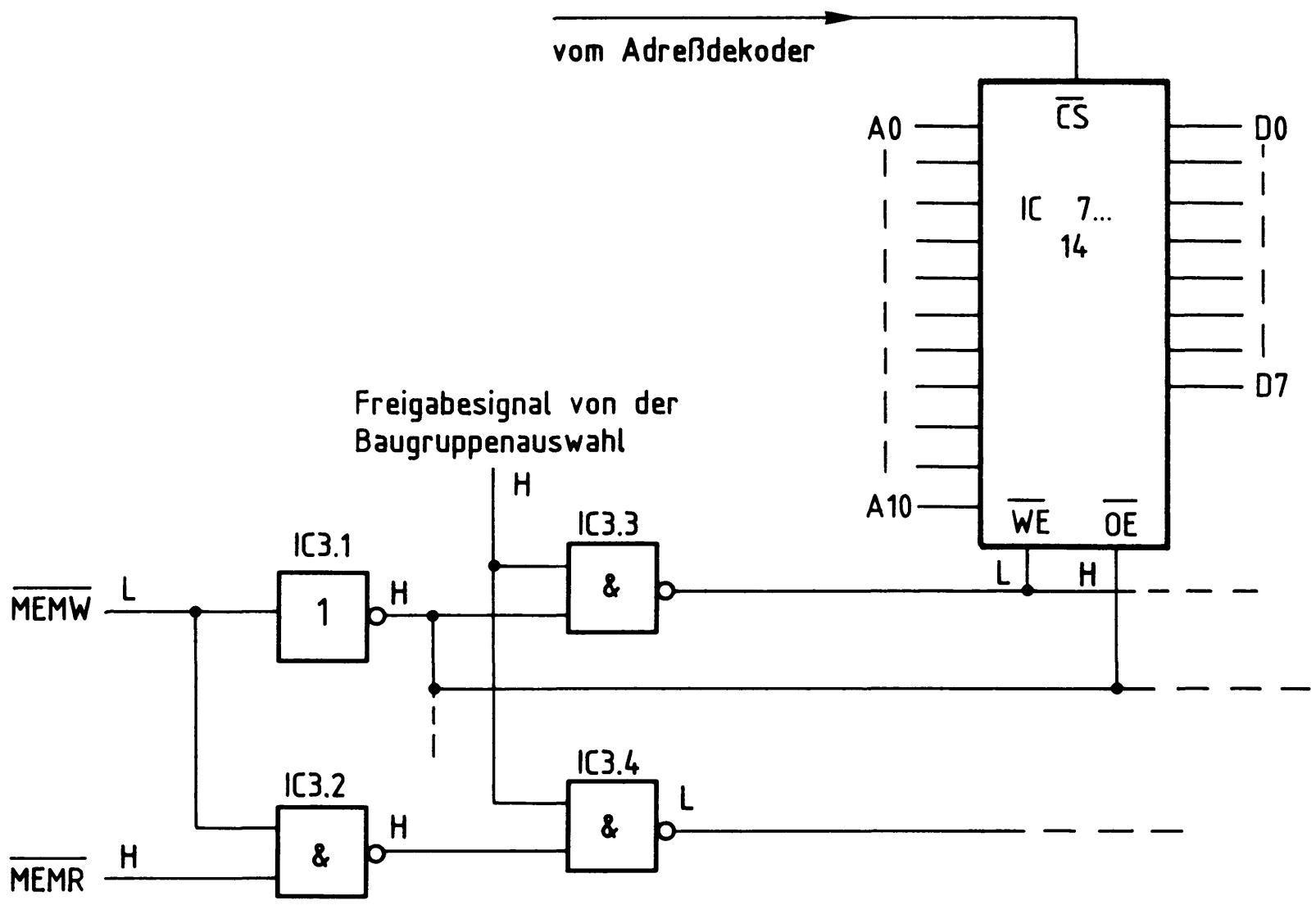


Bild 4: Die Steuerung des Schreibvorgangs

Führt $\overline{MEMW}$ L-Pegel, so tritt nach dem Inverter IC3.1 ein H-Pegel auf. Dieser H-Pegel gelangt an die $\overline{OE}$-Eingänge (Output Enable) der Speicherbausteine, wodurch ihre Datenanschlüsse intern auf "Einschreiben in den Speicher" geschaltet werden. Nach außen hin wirken sie dadurch hochohmig. Die UND-Verknüpfung des invertierten $\overline{MEMW}$-Signals mit dem Freigabesignal der Baugruppenauswahl durch IC3.3 erzeugt einen L-Pegel an den $\overline{WE}$-Eingängen (Write Enable) der Speicherbausteine. L-Pegel an diesem Eingang eines RAM-Bausteins ermöglicht das Einschreiben von Daten in den Speicher.

3.3.2. Die Steuerung des Lesevorgangs

Soll der Inhalt einer Speicherzeile gelesen werden, so müssen die Pegel der drei Steuereingänge lt. Bild 3 der Signalkombination Nr. 2 ($\overline{CS}$ = L, $\overline{OE}$ = L, $\overline{WE}$ = H) entsprechen. Dieser Signalzustand ist in Bild 5 eingetragen.
Das $\overline{CS}$-Signal wird vom Adreßdecoder erzeugt. Führt zusätzlich das Steuersignal $\overline{MEMR}$ L-Pegel, so hat $\overline{MEMW}$ einen H-Pegel, weil der Zustand $\overline{MEMW}$ = $\overline{MEMR}$ = L bei normalem Betrieb nicht vorkommt.

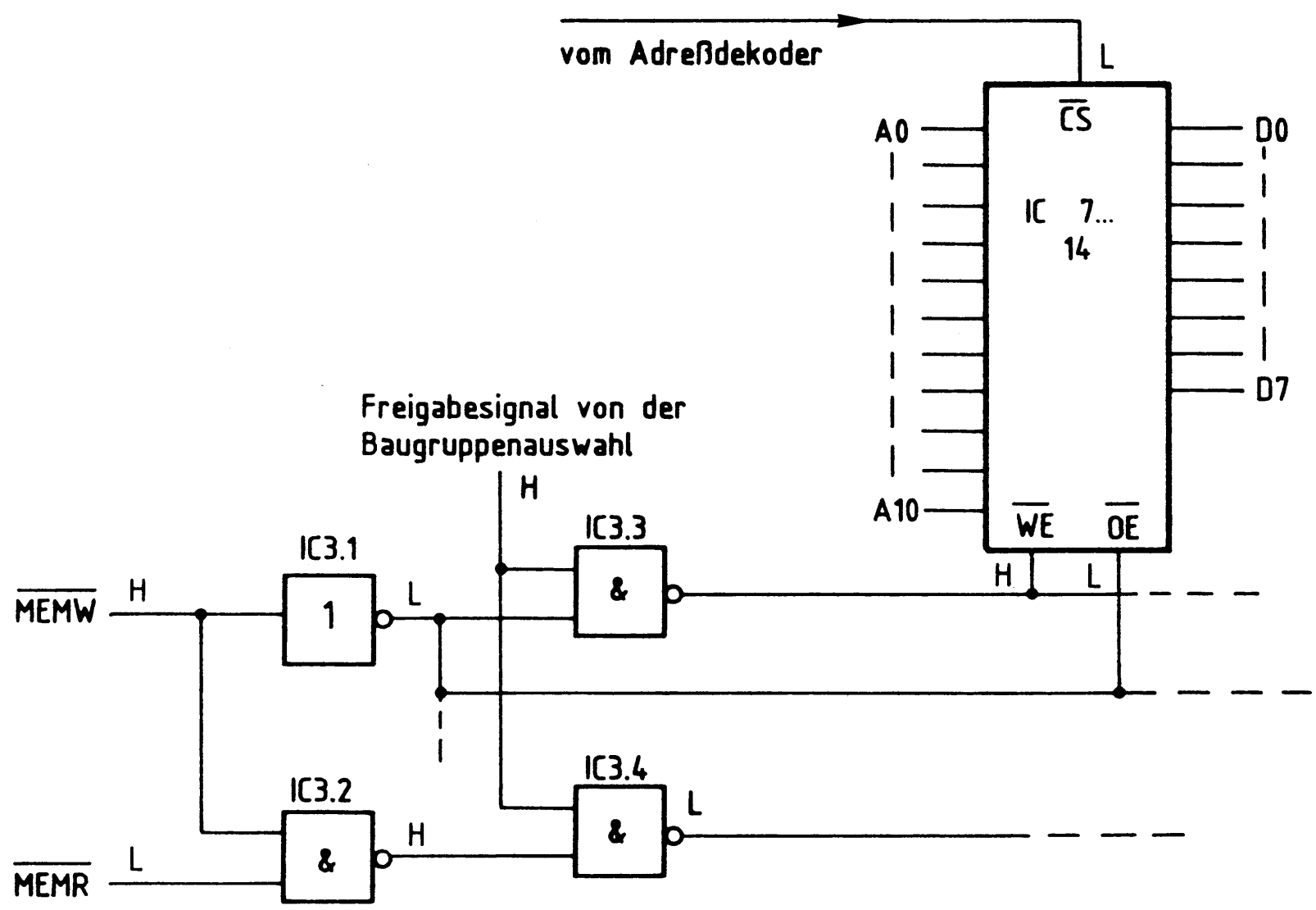


Bild 5: Die Steuerung des Lesevorgangs

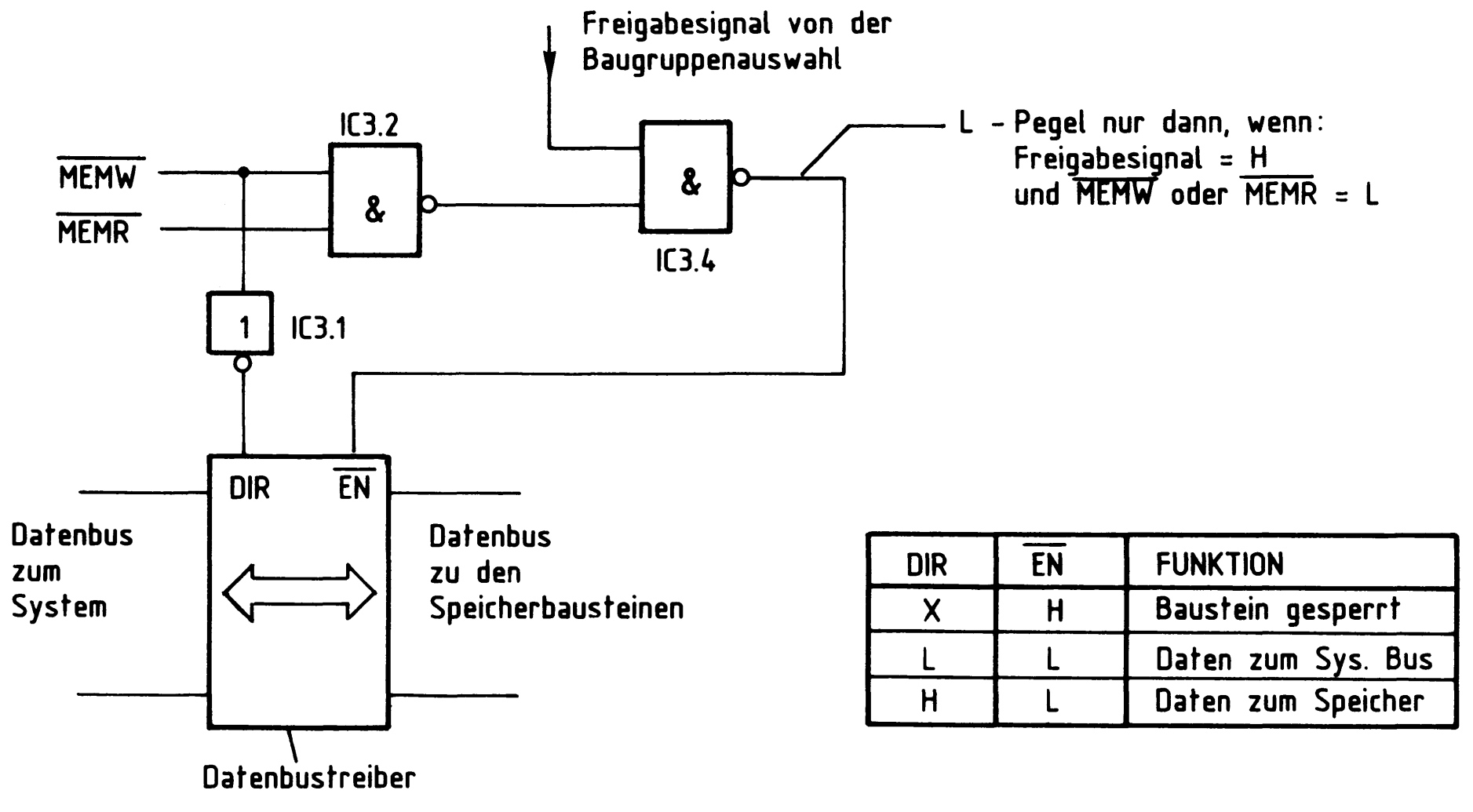
3.4. Die Steuerung der Datenflußrichtung

Der Datenbustreiber 74 LS 245 (Bild 6) besitzt die beiden Steuereingänge DIR und $\overline{EN}$. Ein H-Pegel am $\overline{EN}$-Eingang (Enable = ermöglichen) schaltet die Datenleitungen auf beiden Seiten des Treiberbausteines in den hochohmigen Zustand (Tristate). Ein L-Pegel gibt den Datenfluß in einer der beiden möglichen Richtungen frei. Diese Datenflußrichtung wird mit dem Steuersignal $\overline{MEMW}$ über den Steuereingang DIR (Direction = Richtung) bestimmt. Bei einem Schreibvorgang ($\overline{MEMW}$ = L) liegt am DIR-Eingang ein H-Pegel an und die Daten gelangen vom System-Bus in den Speicher. Bei einem Lesevorgang liegt am DIR-Eingang L-Pegel an, und die Daten gelangen vom Speicher zum System-Bus.

Die Freigabe des Datentransportes erfolgt allerdings nur dann, wenn...

1. die Baugruppe freigegeben ist, d.h. eine für die Baugruppe gültige Adresse auf dem Adreßbus ansteht und

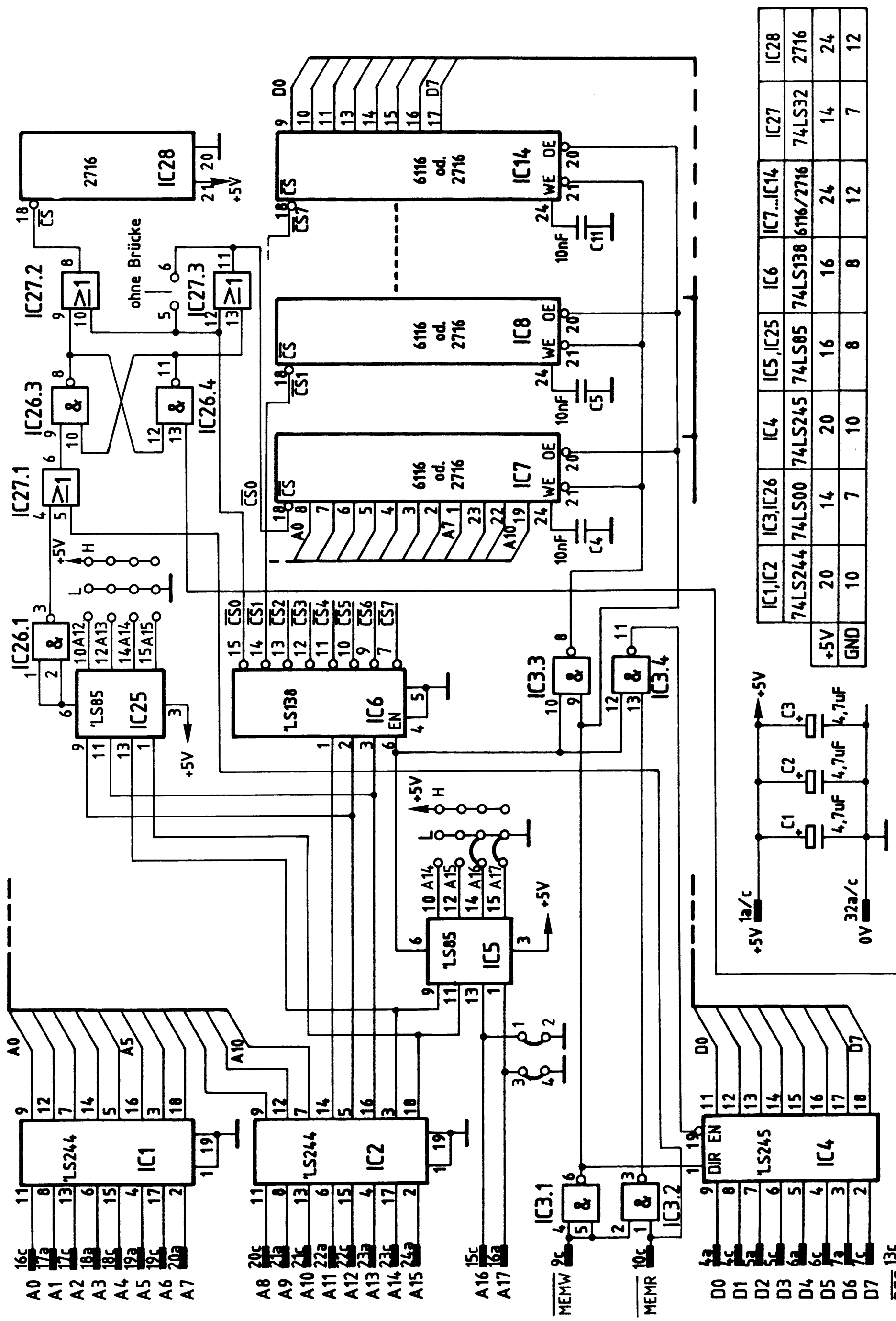
2. entweder das Steuersignal $\overline{MEMW}$ oder $\overline{MEMR}$ L-Pegel führt.



DIR	$\overline{EN}$	FUNKTION
X	H	Baustein gesperrt
L	L	Daten zum Sys. Bus
H	L	Daten zum Speicher

Bild 6: Die Steuerung der Datenflußrichtung

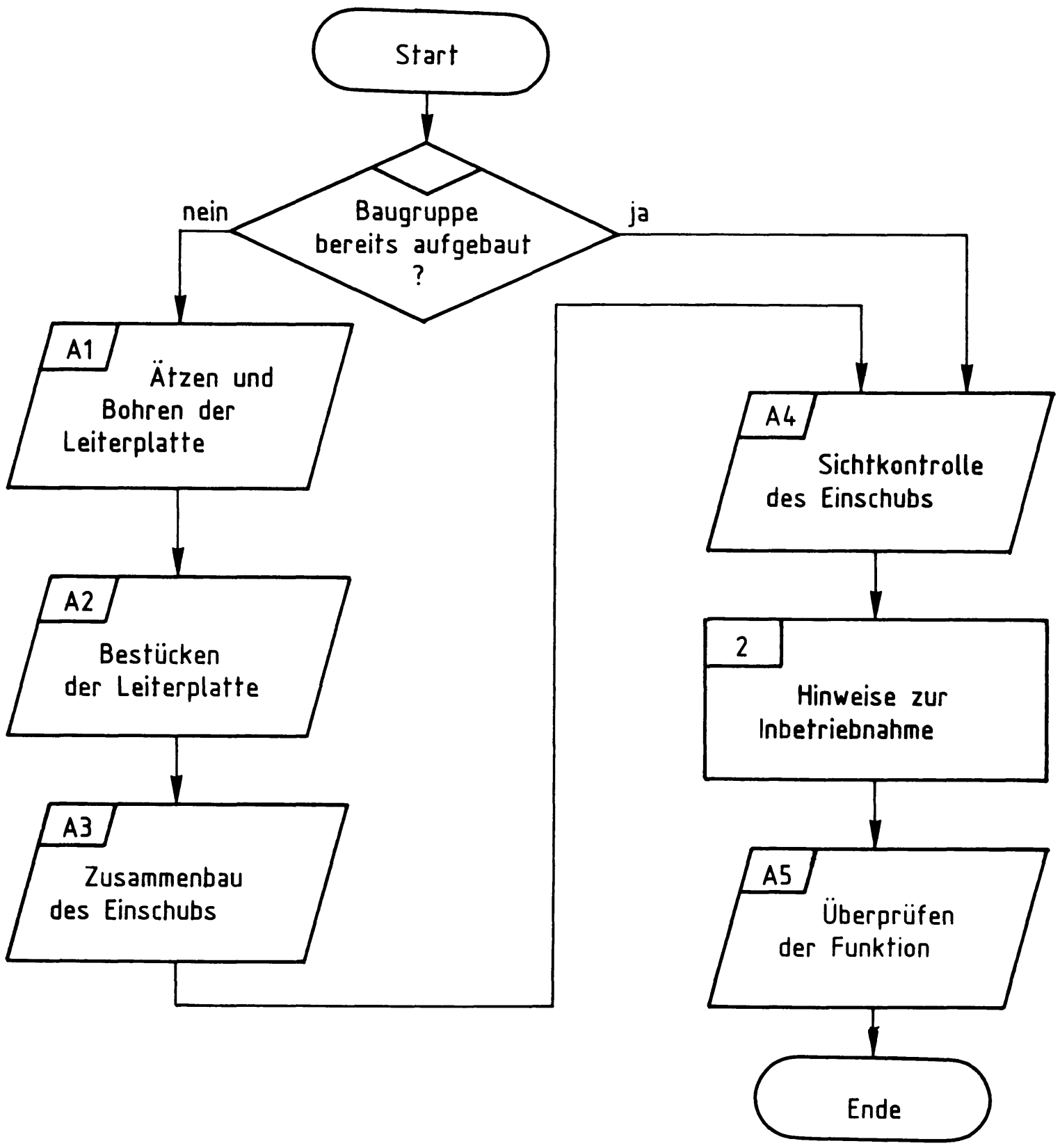
16-K-RAM/EPROM



	IC1,IC2	IC3,IC26	IC4	IC5,IC25	IC6	IC7...IC14	IC27	IC28
	74LS244	74LS00	74LS245	74LS85	74LS138	6116/2716	74LS32	2716
+5V	20	14	20	16	16	24	14	24
GND	10	7	10	8	8	12	7	12

Bild 7: Stromlaufplan der 16-K-RAM/EPROM-Baugruppe mit Urlader-Einrichtung

Flußdiagramm für den Arbeitsablauf



16-K-RAM/EPROM

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte, ca. 110 x 170 mm Mat.:Epoxid-Glashartgewebe(Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) und mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 3.2.L und 3.2.B zum Belichten der Leiterplatte	je nach Ätzverfahren Positiv- oder Negativ-Film
1	Frontplatte, Teilung L-C 05, Alu, 2mm dick, Breite: 25,1 mm	z.B. Intermas Nr. 409-017 665
1	Griff komplett mit Abdeckung T 03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41 612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Zylinderschraube M2,5x8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft B2,5x10/5 DIN 84	
5	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
4	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
8	Kondensator 10 nF	Keramik
3	Tantal-Elko 4,7 µF/25 V oder 35 V	Tropfenform
1	IC-Fassung, 14polig, DIL	siehe Anmerkung auf der nächsten Seite
2	IC-Fassung, 16polig, DIL	
3	IC-Fassung, 20polig, DIL	
8	IC-Fassung, 24polig, DIL	
1	IC 74 LS 138, 3-Bit-Binärdecoder	

16-K-RAM/EPROM

Stckz.	Benennung/Daten	Bemerkung
2	IC 74 LS 244, Bus-Leitungstreiber	Tristate
1	IC 74 LS 245, Bus-Leitungstreiber	Tristate
1	IC 74 LS 00, vier NAND mit je 2 Eing.	
1	IC 74 LS 85, 4-Bit-Vergleicher	
8	RAM-Baustein, 2K x 8-Bit, statisch mind. 350 ns, pinkompatibel mit 2716 z.B. 6116P-3, 8725 P	entfällt für EPROM-Baugruppe
8	EPROM-Baustein, 2K x 8-Bit, mind. 350 ns, INTEL-kompatibel, z.B. 2716	entfällt für RAM-Baugruppe

Anmerkung:

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden:
Wenn die Leiterplatte galvanisch durchkontaktiert ist, können Sie gewöhnliche IC-Fassungen verwenden.
Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu eignen sich sehr gut die sogenannten "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen. Falls Sie die als Meterware erhältlichen Kontaktstreifen verwenden, benötigen Sie davon 930 mm.

Zur Inbetriebnahme der Baugruppe "16-K-RAM/EPROM" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	Alle Baugruppen komplett aufgebaut und geprüft
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Bus-Signalgeber BFZ/MFA 1.2.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3.	

16-K-RAM/EPROM

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "16-K-RAM/EPROM" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen. 1

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen Einschubs und Inbetriebnahme → A4

In den folgenden Arbeitsschritten wird die Baugruppe "16-K-RAM/-EPROM" in Betrieb genommen und ihre Funktion geprüft. 2

Dazu benötigen Sie:
- 1 Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.
- 1 Bus-Abschluß BFZ/MFA 0.2.
- 1 Trafo-Einschub BFZ/MFA 1.1.
- 1 Spannungsregelung BFZ/MFA 1.2.
- 1 Bus-Signalgeber BFZ/MFA 5.1.
- 1 Bus-Signalanzeige BFZ/MFA 5.2.
- 1 Adapterkarte 64polig BFZ/MFA 5.3.

Alle aufgeführten Teile komplett aufgebaut und geprüft.

Darüberhinaus sollten Sie den Stromlaufplan und den Bestückungsplan der Übung "16-K-RAM/EPROM" bereithalten.

Alle zur Inbetriebnahme der Baugruppe vorgegebenen Arbeitsblätter enthalten:
- Angaben über den Sinn der jeweiligen Messung
- Aufgabenstellungen, ggf. mit Hinweisen zu möglichen Fehlern

Wenn Sie bei der Lösung der Aufgaben Schwierigkeiten haben, sollten Sie das entsprechende Kapitel der Funktionsbeschreibung noch einmal durcharbeiten.

→ A5

Name:

16-K-RAM/EPROM

Datum:

Für die Baugruppe "16-K-RAM/EPROM" muß eine zweiseitig-kupferkaschierte Leiterplatte geätzt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

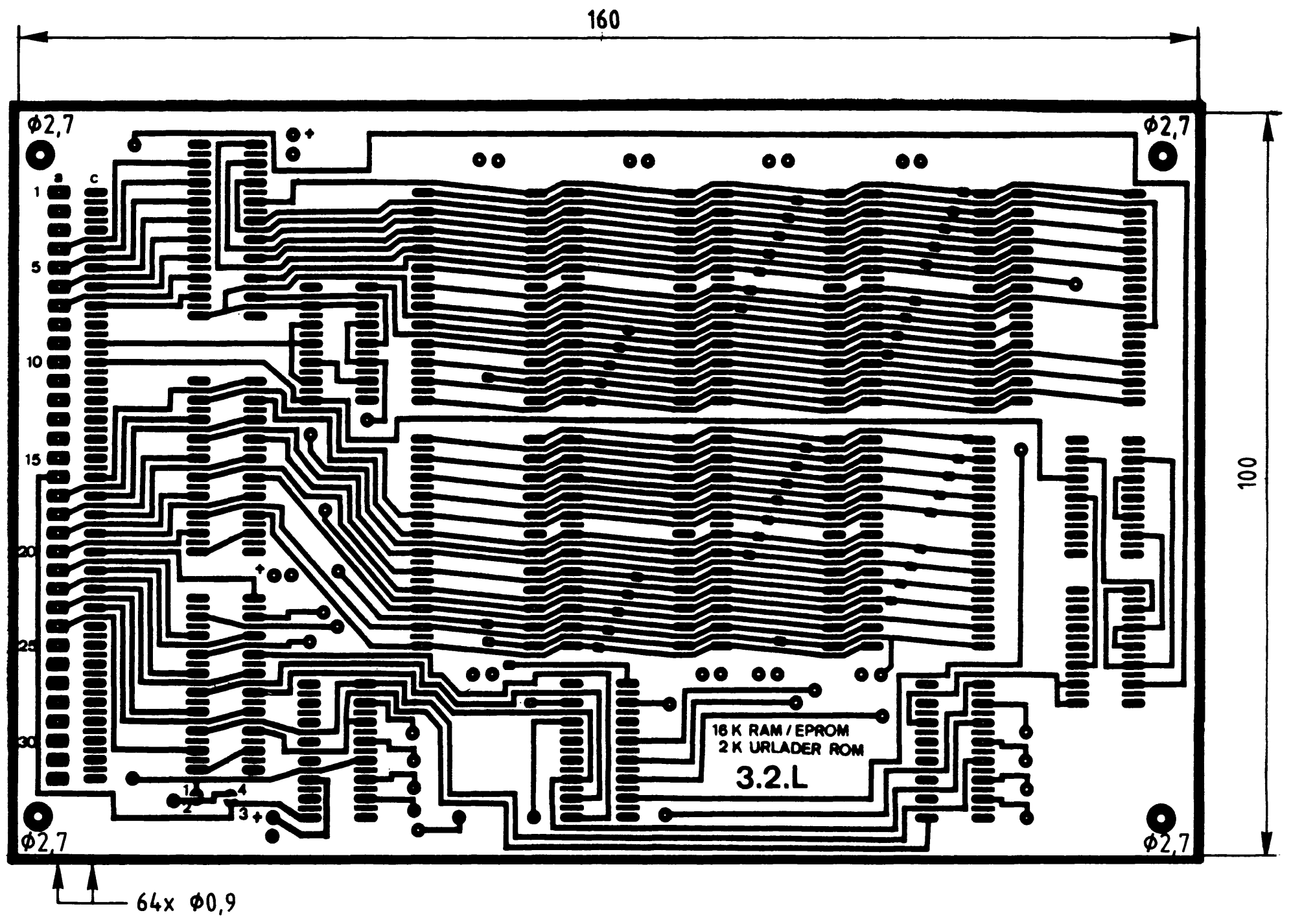
A1.1

1. Belichten nach Filmvorlagen BFZ/MFA 3.2.L und 3.2.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß (100x160 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

Bohrplan (Leiterbahnseite)



Alle nicht bemaßten Bohrungen Φ0,8 mm
Benötigte Bohrer: 0,8 - 0,9 - 2,7 mm

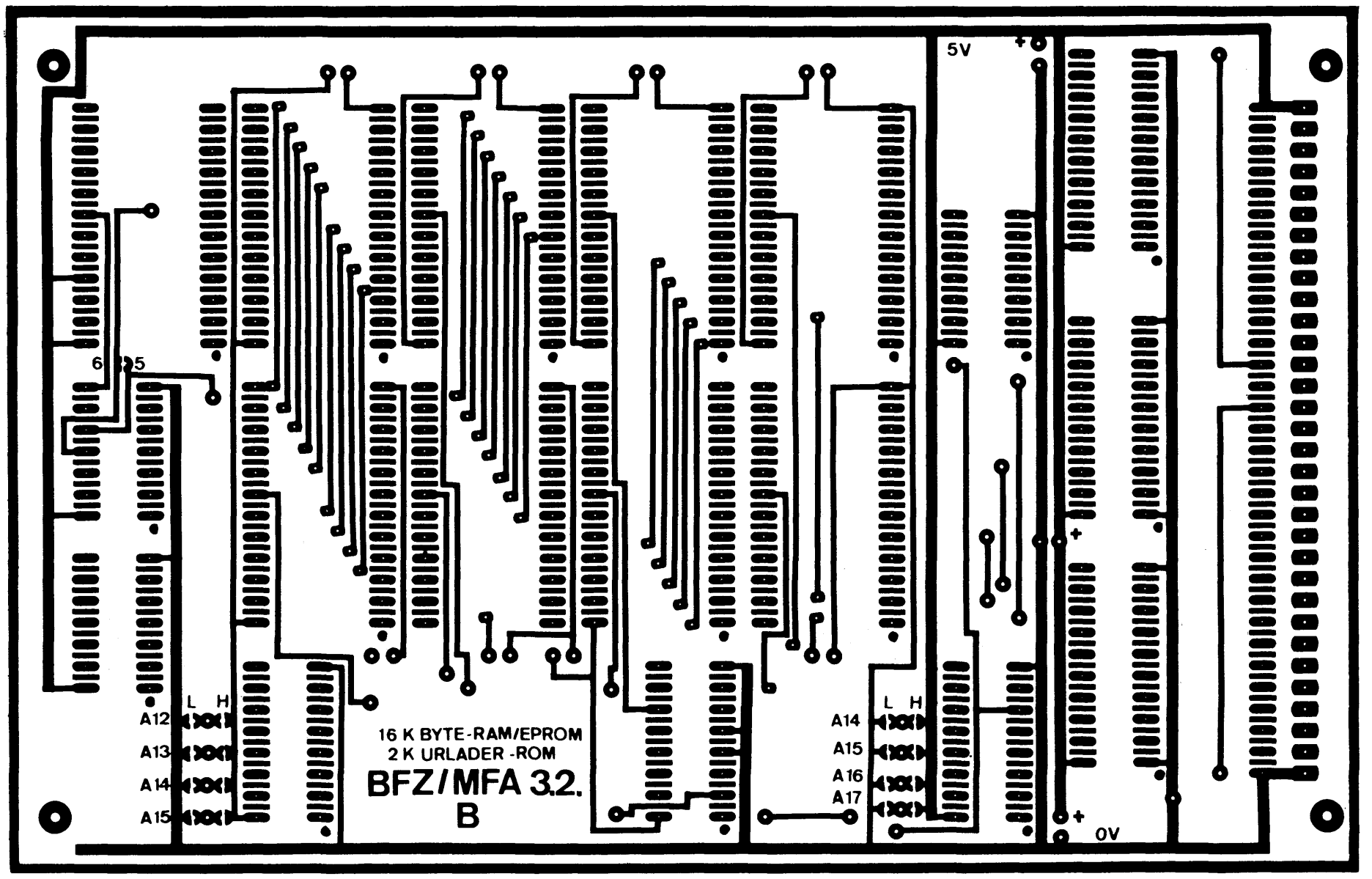
Name:

16-K-RAM/EPROM

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite der Leiterplatte BFZ/MFA 3.2.

A1.2



→ A2

Name:

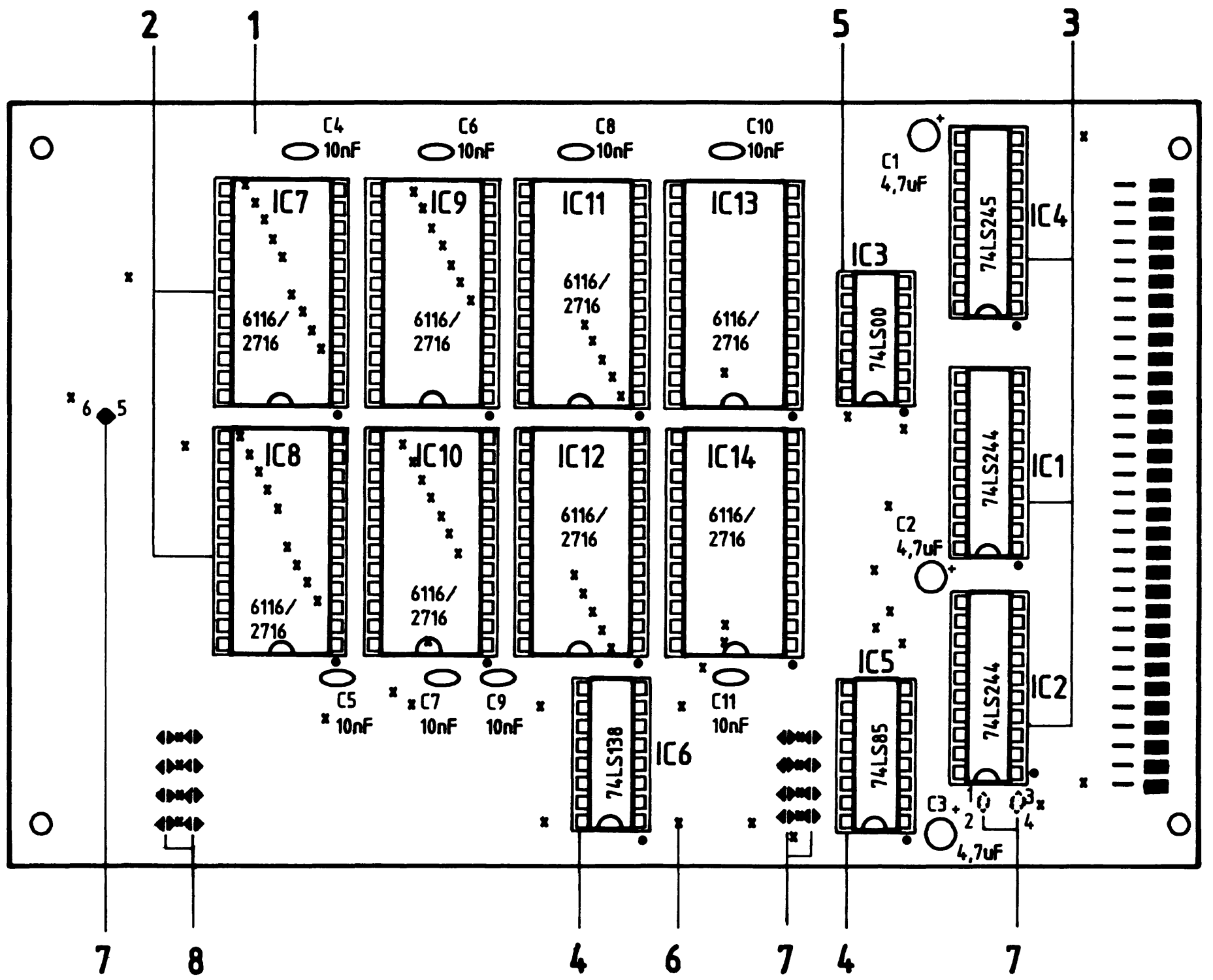
16-K-RAM/EPROM

Datum:

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

A2.1

Bestückungsplan Leiterplatte



Die Lötbrücken 1-2, 3-4 und 5-6 (Pos. 7) sind zu schließen!

Name:

16-K-RAM/EPROM

Datum:

Stückliste und Bauteilliste der Leiterplatte

A2.2

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 3.2.	fertig gebohrt
2	8	IC-Fassung 24polig	siehe Anmerkung
3	3	IC-Fassung 20polig	
4	2	IC-Fassung 16polig	
5	1	IC-Fassung 14polig	
6	77	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm CuAg	nur erforderlich bei nicht galvanisch durchkontaktierter Leiterplatte
7	11	Lötbrücke	
8	8	Lötbrücke	nur für den Einsatz der Baugruppe mit Urladespeicher

Kennz.	Benennung/Daten	Bemerkung
C1...C3	Tantal-Kondensator 4,7 uF/35 V	
C4...C11	Keramik-Kondensator 10 nF	
IC1, IC2	Acht Bus-Treiber 74 LS 244	
IC3	Vier NAND 74 LS 00	
IC4	Acht Bus-Treiber 74 LS 245	bidirektional
IC5	4-Bit-Vergleicher 74 LS 85	
IC6	3-Bit-Binärdecoder 74 LS 138	
IC7...IC14	RAM-Baustein, 2K x 8-Bit, 6116P-3	entfällt für EPROM-Baugruppe
IC7...IC14	EPROM-Baustein, 2K x 8-Bit, 2716	entfällt für RAM-Baugruppe

Anmerkung:
Alle ICs werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontaktiert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

→ A3

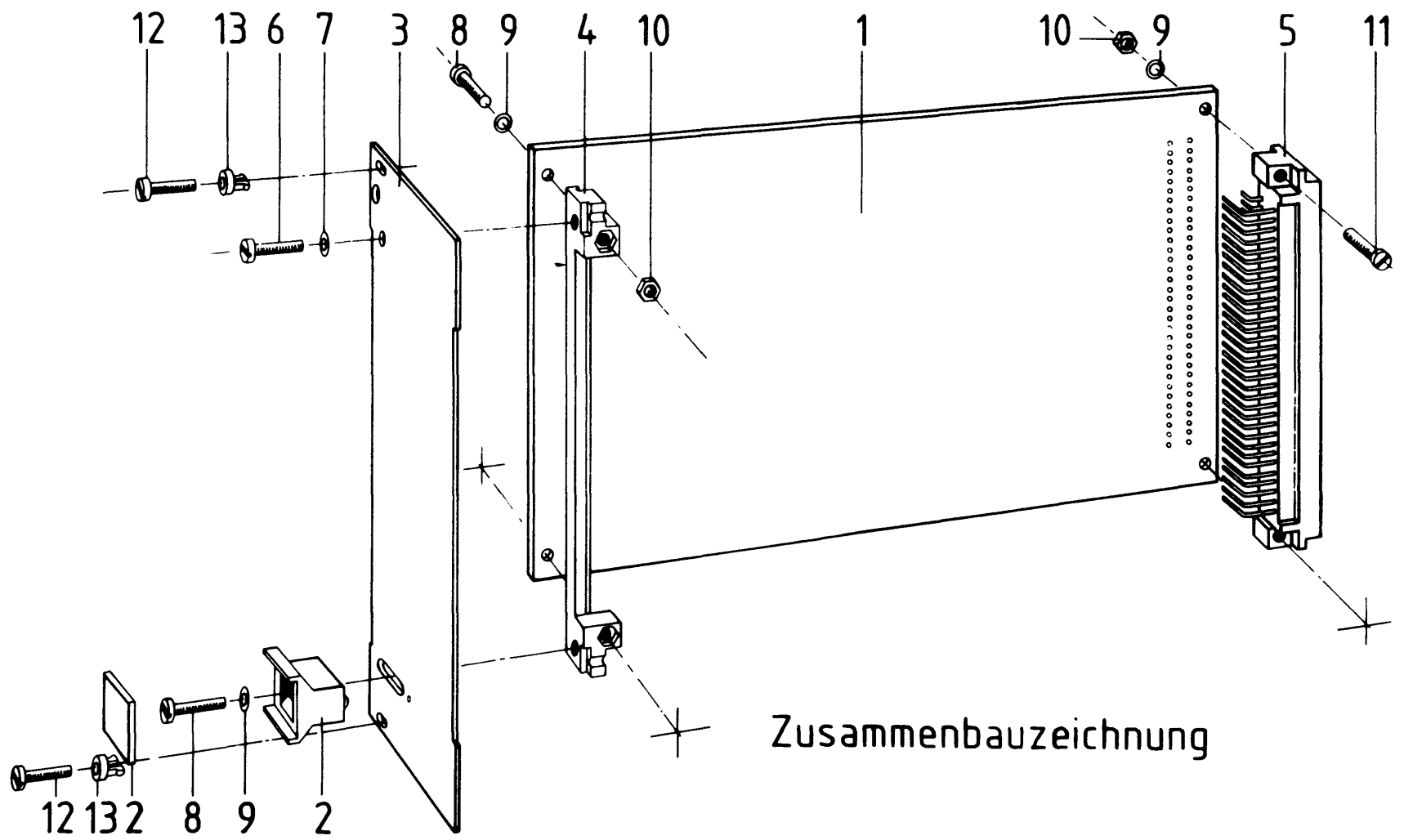
Name:

16-K-RAM/EPROM

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen.

A3



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 3.2.	komplett bestückt
2	1	Griff komplett	
3	1	Frontplatte	
4	1	Frontverbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft, BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

→ A4

Name:

16-K-RAM/EPROM

Datum:

Sichtkontrolle

A4

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?
Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.
Bei galvanisch nicht durchkontaktierten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontaktierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstücken durchkontaktiert sein.

Bestückung

- Sind die Elkos richtig gepolt?
- Sind alle ICs richtig eingesteckt?
- Sind die Brücken 1-2, 3-4 und 5-6 geschlossen?

Gesamtaufbau

Kontrollieren Sie auch die Montage der Frontplatte.

Name:

16-K-RAM/EPROM

Datum:

A5.1

Prüfen der Betriebsspannung für die ICs

Zuerst muß die Betriebsspannung für die ICs an den entsprechenden IC-Stiften gemessen werden. Gehen Sie hierzu folgendermaßen vor:

- Baugruppe über Adapter am System-Bus
- Außer Netzgerät keine andere Baugruppe eingeschoben
- Betriebsspannung eingeschaltet
- Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabelle ein.

	IC1	IC2	IC3	IC4	IC5	IC6
Typ	74LS244					
$+U_B$-Pin	20					
0V-Pin	10					
U_B	5V					

	IC7	IC8	IC9	IC10	IC11	IC12	IC13	IC14
Typ								
$+U_B$-Pin								
0V-Pin								
U_B								

Name:

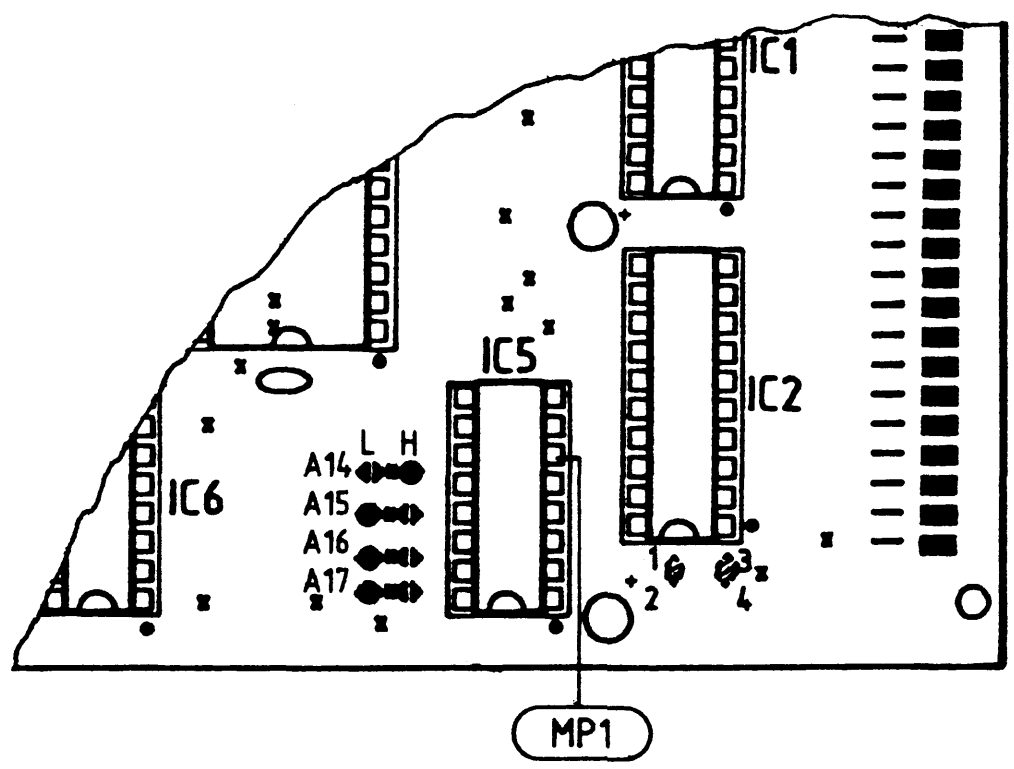
16-K-RAM/EPROM

Datum:

Prüfen der Baugruppenfreigabe

A5.2

Die Baugruppe soll während der Prüfarbeiten im Adreßbereich 4000-7FFF angesprochen werden. Verbinden Sie dazu, wie dargestellt, die Lötpunkte A15, A16 und A17 mit L- und Lötpunkt A14 mit H-Pegel.



Überprüfen Sie den Pegel am Meßpunkt MP1 (Stift 6 von IC5) für verschiedene beliebige Adreßsignale. Diese Adreßsignale können Sie mit dem Bus-Signalgeber erzeugen, sie müssen nur jeweils innerhalb der angegebenen Grenzen der vier 16-K-Blöcke liegen. Tragen Sie die Ergebnisse in die Tabelle ein.

16-K-Speicher-block	eingestellte Adresse (Hexadezimal) im Bereich		MP1	
			Soll-Pegel	Ist-Pegel
	von	bis		
1	0000 . . .	3FFF	L	
2	4000 . . .	7FFF	H	
3	8000 . . .	BFFF	L	
4	C000 . . .	FFFF	L	

Name:

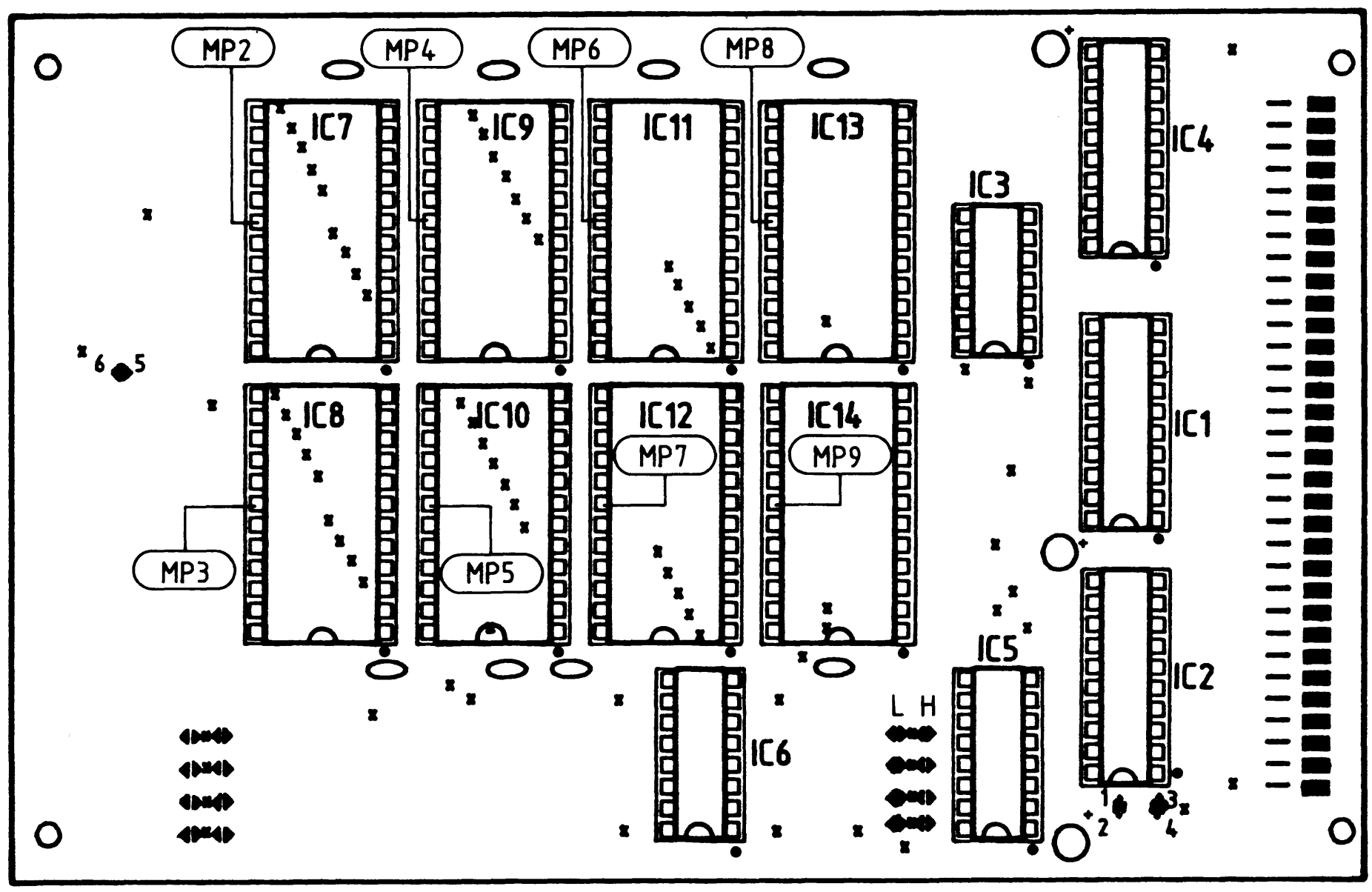
16-K-RAM/EPROM

Datum:

Prüfen der Bausteinauswahl

A5.3

Überprüfen Sie den Signalzustand an den Chip-Select-Eingängen der Speicherbausteine (Meßpunkte MP2 bis MP9 bzw. Stift 18 der entsprechenden Speicher-ICs).



2-K-Speicher-Baustein	eingest. Adresse (Hexadezimal) im Bereich von bis	MP 2		MP 3		MP 4		MP 5		MP 6		MP 7		MP 8		MP 9	
		Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist
IC 7	4000 . . . 47FF	L		H		H		H		H		H		H		H	
IC 8	4800 . . . 4FFF	H		L		H		H		H		H		H		H	
IC 9	5000 . . . 57FF	H		H		L		H		H		H		H		H	
IC10	5800 . . . 5FFF	H		H		H		L		H		H		H		H	
IC11	6000 . . . 67FF	H		H		H		H		L		H		H		H	
IC12	6800 . . . 6FFF	H		H		H		H		H		L		H		H	
IC13	7000 . . . 77FF	H		H		H		H		H		H		L		H	
IC14	7800 . . . 7FFF	H		H		H		H		H		H		H		L	

Name:

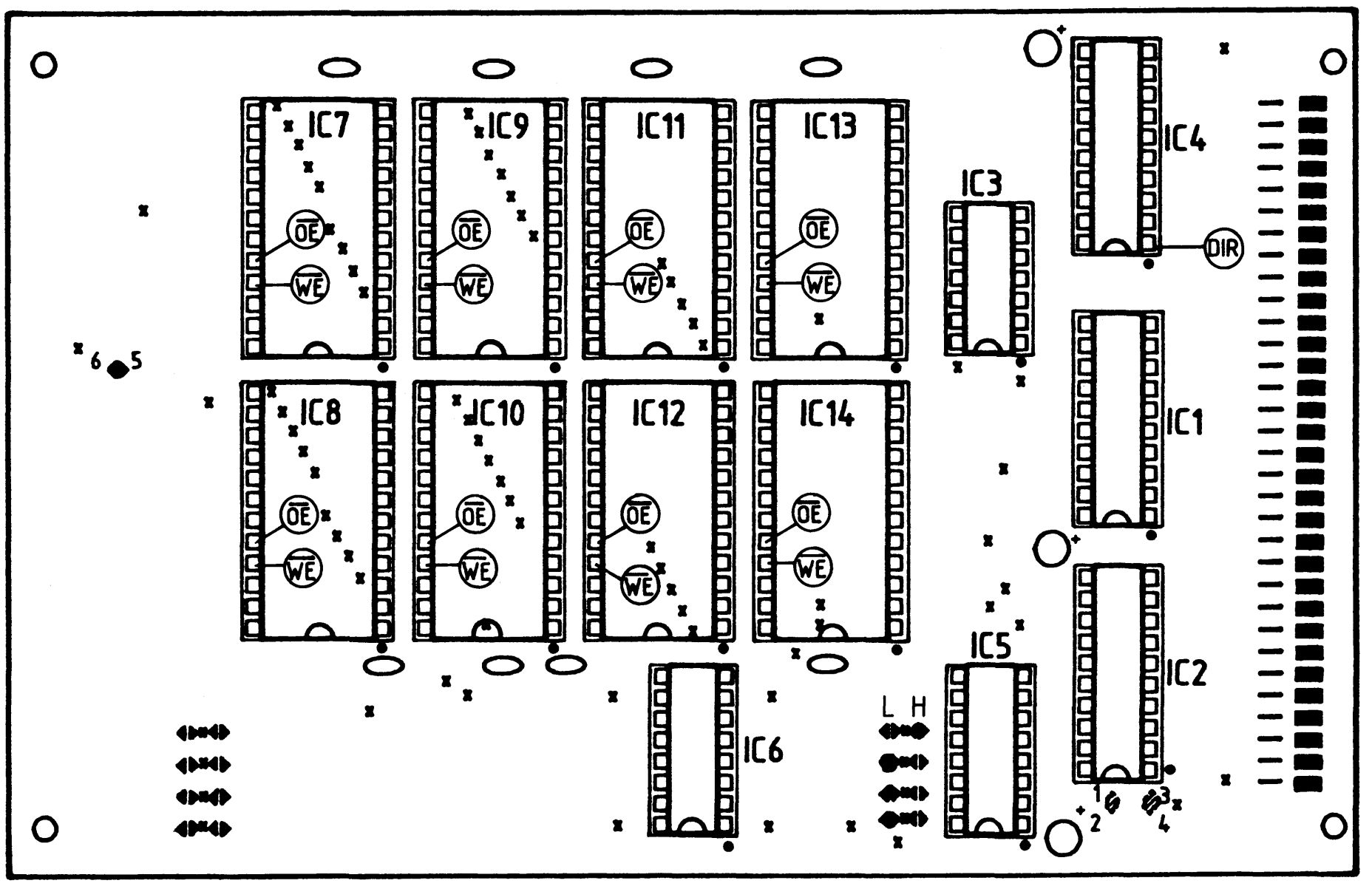
16-K-RAM/EPROM

Datum:

Überprüfen des Speicher-Steuersignals $\overline{OE}$ (Output Enable)

A5.4

Der Pegel dieses Signals hängt nur vom Pegel des Steuersignals $\overline{MEMW}$ ab. Überprüfen Sie das $\overline{OE}$-Signal an dem jeweiligen Anschlußpin der Speicherbausteine.



Taster MEMW	IC7 (20)		IC8 (20)		IC9 (20)		IC10 (20)		IC11 (20)		IC12 (20)		IC13 (20)		IC14 (20)	
	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist
betätigt	H		H		H		H		H		H		H		H	
nicht betätigt	L		L		L		L		L		L		L		L	

Name:

16-K-RAM/EPROM

Datum:

Überprüfen des Speicher-Steuersignals $\overline{WE}$ (Write Enable)

A5.5

Überprüfen Sie für einige Adressen innerhalb bzw. außerhalb des "gültigen" Speicherbereiches die Pegel an den jeweiligen $\overline{WE}$-Anschlußstiften (Siehe A 5.4) der Speicherbausteine IC7 bis IC14.

Adresse	Taster MEMW	IC7 (21)		IC8 (21)		IC9 (21)		IC10 (21)		IC11 (21)		IC12 (21)		IC13 (21)		IC14 (21)	
		Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist	Soll	Ist
4000 . . .	betätigt	L		L		L		L		L		L		L		L	
7FFF	nicht betätigt	H		H		H		H		H		H		H		H	
außerhalb des gült. Bereiches	X X	H		H		H		H		H		H		H		H	

X: Der Pegel an Pin 21 hängt nicht von MEMW ab

Überprüfen der Steuerung der Datenflußrichtung DIR (Direction)

Die Richtung des Datenflusses wird nur durch das Steuersignal $\overline{MEMW}$ bestimmt. Überprüfen Sie entsprechend der folgenden Tabelle den Pegel des DIR-Signals (Siehe A 5.4).

Taster MEMW	Taster MEMR	IC4 (1)		Bemerkung
		Soll	Ist	
nicht betätigt	nicht betätigt	L		Datentransport vom Speicher zum Systembus möglich
nicht betätigt	betätigt	L		Datentransport vom Speicher zum Systembus möglich
betätigt	nicht betätigt	H		Datentransport vom Systembus zum Speicher möglich
betätigt	betätigt	H		nicht erlaubt (weil bei MC-Betrieb dieser Zustand nicht auftreten kann). Es wäre auch hier ein Datentransport zum Speicher möglich.

Name:

16-K-RAM/EPROM

Datum:

Überprüfung des Freigabesignals $\overline{EN}$ (Enable) des Datenbustreibers

A5.6

Die Freigabe des Datenbustreibers hängt vom Signalzustand auf dem Adreßbus und vom Pegel eines der beiden Steuersignale $\overline{MEMR}$ bzw. $\overline{MEMW}$ ab.

Adresse	Taster MEMW	Taster MEMR	IC4 (19) Soll	IC4 (19) Ist	Bemerkung
4000 . . .	n. bet.	n. bet.	H		kein Datentransport möglich, Daten-Anschlüsse hochohmig
7FFF	n. bet.	bet.	L		Datentransport vom Speicher zum Systembus
	bet.	n. bet.	L		Datentransport vom Systembus zum Speicher
außerhalb des o.g. Bereiches	X	X	H		kein Datentransport möglich, Daten-Anschlüsse hochohmig

Überprüfung der Schreib-/Lese-Funktion

Um die beiden Operationen "Speicherinhalt lesen" und "Daten in eine Speicherzeile einschreiben" mit Hilfe von Bus-Signalgeber und Bus-Signalanzeige für einige Speicherzeilen testen zu können, sollten RAMs als Speicherbausteine bestückt sein.
Schreiben Sie entsprechend der folgenden Tabelle in einige Speicherzeilen jedes Speicherbausteines den Datenwert 55H ein. Kontrollieren Sie anschließend, ob der Inhalt dieser Speicherzeilen diesen Wert angenommen hat.
Wiederholen Sie danach das Einschreiben und Auslesen mit dem Datenwert AAH.

Speicheradresse	Inhalt vor dem Einschreiben von 55	Inhalt nach dem Einschreiben von 55	Inhalt nach dem Einschreiben von AA
4000 . . . 47FF 4800 . . . 4FFF 5000 . . . 57FF 5800 . . . 5FFF			
6000 . . . 67FF 6800 . . . 6FFF 7000 . . . 77FF 7800 . . . 7FFF			

Name:

16-K-RAM/EPROM

Datum:

Überprüfung der Baugruppe mit Hilfe eines Testprogramms

A5.7

Zum Abschluß der Inbetriebnahme soll mit Hilfe eines einfachen RAM-Testprogramms überprüft werden, ob sich in jede Speicherzeile der Baugruppe Daten einschreiben und die gleichen Daten wieder auslesen lassen. Ist dies bei einer Adresse nicht der Fall, so wird eine Fehlermeldung mit Angabe der Adresse der defekten Speicherstelle ausgegeben. Auf der nächsten Seite finden Sie das Flußdiagramm zu diesem Testprogramm.

Stecken Sie folgende Baugruppen in den Baugruppenträger:

- Prozessor 8085 BFZ/MFA 2.1.
- 8-K-RAM/EPROM BFZ/MFA 3.1., bestückt mit MAT 85
- 8-K-RAM/EPROM BFZ/MFA 3.1., bestückt mit mind. 2-K-RAM, Basisadr. E000
- Video-Interface BFZ/MFA 8.2.
- ASCII-Tastatur BFZ/MFA 8.1.
- Monitor mit Cinch-Anschluß
- 16-K-RAM/EPROM BFZ/MFA 3.2., bestückt mit RAM, Basisadresse 4000

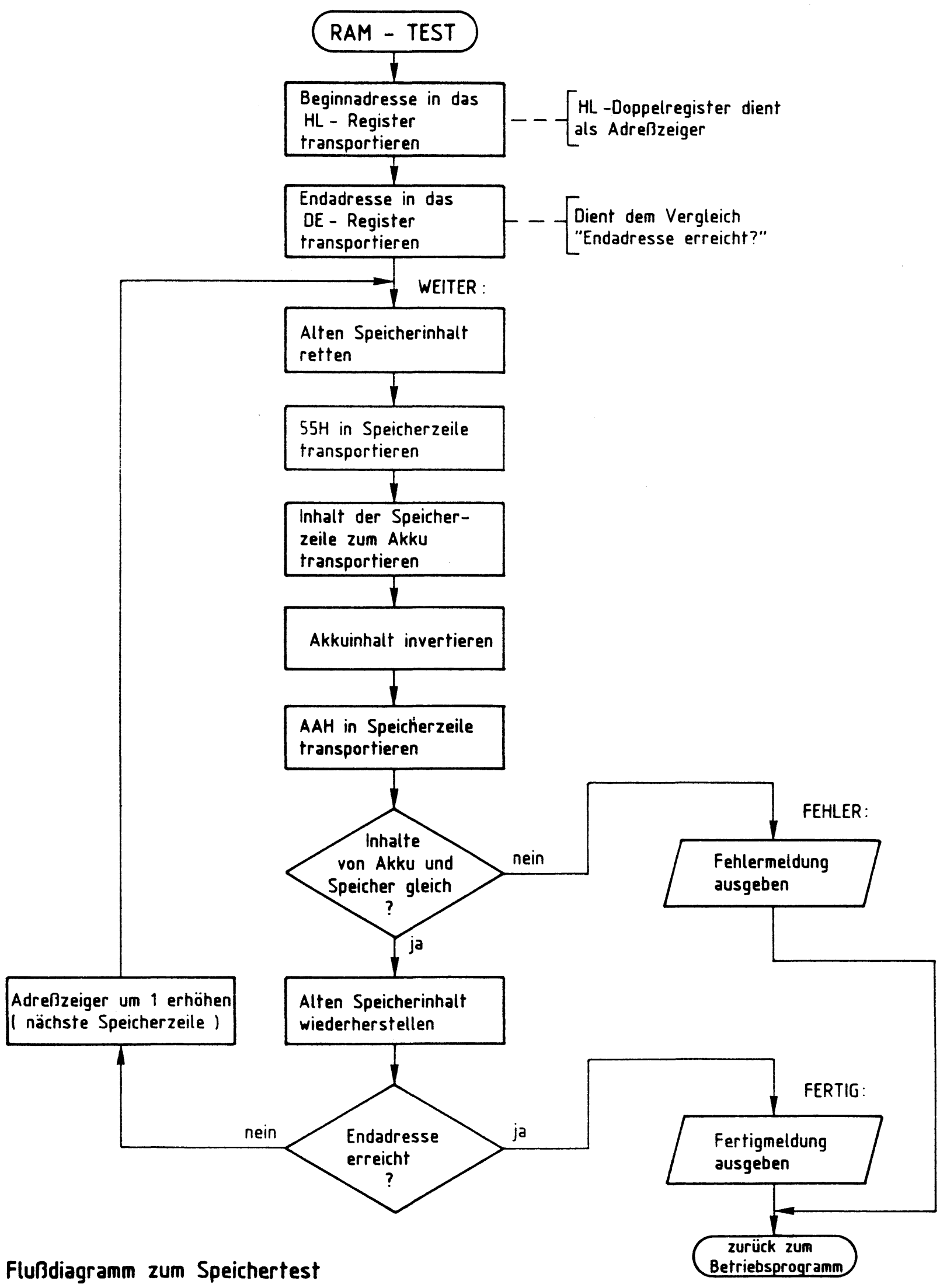
Name:

16-K-RAM/EPROM

Datum:

Flußdiagramm zum Speichertest

A5.8



Flußdiagramm zum Speichertest

Name:

16-K-RAM/EPROM

Datum:

Programmbeschreibung:

A5.9

Mit den beiden ersten Befehlen des Programms gelangt die Anfangsadresse des zu testenden RAMs (Beginnadresse) in das Doppelregister "HL" und die Endadresse in das Doppelregister "DE". Das "HL-Doppelregister" dient als Adreßzeiger.

Nun wird der RAM-Test durchgeführt:
Als erstes wird der alte Speicherinhalt der zu testenden RAM-Zeile gerettet, d.h., er wird im Register B aufbewahrt.
Danach wird in die Speicherzeile die hexadezimale Zahl 55 transportiert. Dieser Inhalt wird anschließend zum Akkumulator gebracht und dort invertiert. Nach Ausführung dieses Befehls muß die hexadezimale Zahl AA im Akku stehen.

Mit dem nächsten Befehl wird in die zu prüfende Speicherzeile ebenfalls die Zahl AAH transportiert.
Anschließend werden die Inhalte der zu prüfenden Speicherzeile und des Akkumulators miteinander verglichen.
Sind sie nicht gleich, so ist die adressierte Speicherzeile entweder nicht funktionsfähig, oder es befindet sich unter dieser Adresse gar kein RAM-Speicher. In jedem Fall erfolgt eine Fehlermeldung.

Liegt kein Fehler vor, so wird der alte Speicherinhalt wiederhergestellt. Dann wird überprüft, ob bereits die Endadresse des zu prüfenden Bereiches erreicht wurde. Ist dies der Fall, erfolgt die Fertigmeldung, wenn nein, wird der Inhalt des Adreßzeigers um 1 erhöht und die nächste Speicherzeile getestet.

Nach einer Fehler- oder der Fertigmeldung erfolgt der Rücksprung ins Betriebsprogramm.

Name:

16-K-RAM/EPROM

Datum:

Geben Sie nun mit Hilfe des Assemblers folgendes Programm in den Speicher ein:

A5.10

```
KMD >  ASSEMBLER
 START-ADR =0000 F800

          LXI H,4000          ;Beginnadresse des 16-K-Bereichs
          LXI D,7FFF          ;Endadresse des 16-K-Bereichs
WEITER:   MOV B,M             ;Alten Speicherinhalt retten
          MVI M,55
          MOV A,M
          CMA
          MVI M,0AA
          CMP M
          JNZ FEHLER
          MOV M,B             ;Alten Speicherinhalt wiederherst.
          CALL 0EA8           ;MAT-85-Unterprogramm, es vergleicht
                              ;den Inhalt von DE mit dem Inhalt
                              ;von HL
          JC FERTIG
          INX H
          JMP WEITER
FERTIG:   CALL 006D           ;MAT-85-Unterprogramm, gibt den hin-
          DB 'TEST = OK',00   ;ter dem CALL-Befehl stehenden Text
                              ;auf dem Bildschirm aus
          RST 1               ;Zurück zum Betriebsprogramm
FEHLER:   CALL 006D
          DB 'FEHLER BZW. KEIN RAM BEI ADRESSE :',00

          CALL 005B           ;MAT-85-Unterprogramm, gibt den In-
                              ;halt von HL auf dem Bildschirm aus
          RST 1
          END
```

Name:

16-K-RAM/EPROM

Datum:

Starten Sie das RAM-Test-Programm mit dem GO-Kommando.

A5.11

Wenn Ihre Speicherbaugruppe vollständig mit funktionsfähigen RAM-Bausteinen bestückt ist, erhalten Sie folgende Meldung:

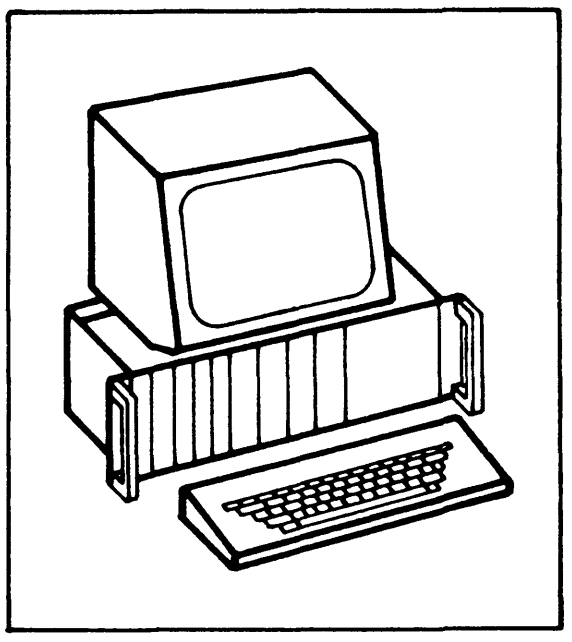
```
TEST = OK
 *** USER ***
```

Ist eine RAM-Speicherzeile nicht in Ordnung, oder Ihre Karte nicht voll bestückt, so wird z.B. folgende Meldung mit Angabe der Adresse der nicht funktionsfähigen Speicherstelle angezeigt:

```
FEHLER BZW. KEIN RAM BEI ADRESSE : 6000
 *** USER ***
```

Damit ist die Übung beendet.

FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



Programmierbare Parallelschnittstelle

BFZ/MFA 4.3.

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

Programmierbare Parallelschnittstelle

1. Einleitung

Jeder Mikrocomputer enthält neben dem Prozessor und dem Speicher Ein- und Ausgabeeinheiten, über die der Datenverkehr mit Geräten außerhalb des Mikrocomputers stattfindet. Häufig bezeichnet man die Ein- und Ausgabeeinheiten auch als "Eingabe- bzw. Ausgabe-Ports" oder als "Eingabe- bzw. Ausgabeschnittstellen" und die Geräte außerhalb des Mikrocomputers als "Peripheriegeräte".
Die zu übertragenden Daten können entweder seriell oder parallel übermittelt werden. Bei der seriellen Übertragung werden die einzelnen Bits eines Datenbytes nacheinander über eine einzige Leitung gesendet oder empfangen, während dies bei der parallelen Datenübertragung gleichzeitig über entsprechend viele Leitungen geschieht. Innerhalb einer bestimmten Zeit kann mit der parallelen Datenübertragung eine größere Datenmenge übermittelt werden als mit der seriellen.
Bei großen Entfernungen zwischen Peripheriegerät und Mikrocomputer bevorzugt man die serielle Übertragung. Sollen große Datenmengen in kurzer Zeit übermittelt werden, wählt man die parallele Übertragung.
In den Fachpraktischen Übungen BFZ/MFA 4.1. und 4.2. sind Ein- und Ausgabeeinheiten beschrieben, die einen parallelen Datenaustausch ermöglichen. Die Anzahl ihrer Ein- bzw. Ausgänge ist auf acht beschränkt und damit an die Datenbusbreite des Mikrocomputers angepaßt.
Derartige einfache Ein- und Ausgabebaugruppen werden meist dort eingesetzt, wo man einzelne Signale z.B. für Relais, Schütze, Anzeigelampen und Motoren benötigt, oder wo nur wenige Rückmeldesignale von Schaltern und Endlagemeldern aus einer Maschine oder Anlage zu verarbeiten sind.
Zur Steuerung umfangreicher Maschinen oder Peripheriegeräte reicht die Anzahl der Ein- und Ausgänge o.g. Ports meistens nicht aus. In diesen Fällen muß man entweder mehrere Ein- und Ausgabeports verwenden, oder aber Ein- Ausgabebaugruppen einsetzen, die mit Bausteinen bestückt sind, die speziell für solche Anwendungsfälle entwickelt wurden. In ihnen sind mehrere 8-Bit-Ports zusammengefaßt, wobei die Funktion der einzelnen Ports vom Anwender durch Programmierung bestimmt werden kann. Diese Programmierbarkeit führte zu Bezeichnungen wie "Programmierbarer Schnittstellenbaustein" oder "Programmierbarer Input/Output Baustein".
In dieser Übung wird eine Ein- Ausgabebaugruppe beschrieben, die mit einem Schnittstellenbaustein bestückt ist, der drei 8-Bit-Ein-/Ausgabekanäle besitzt.

2. Blockschaltbild, Aufbau und Wirkungsweise der Baugruppe

Bild 1 zeigt das Blockschaltbild der Baugruppe "Programmierbare Parallelschnittstelle", die aus den Schaltungsteilen "Adreßvergleicher" und "Programmierbarer Schnittstellenbaustein (8255)" besteht. Vor der Behandlung spezieller Einzelheiten wird zunächst die grundsätzliche Wirkungsweise der Baugruppe anhand dieses Blockschaltbildes erklärt.

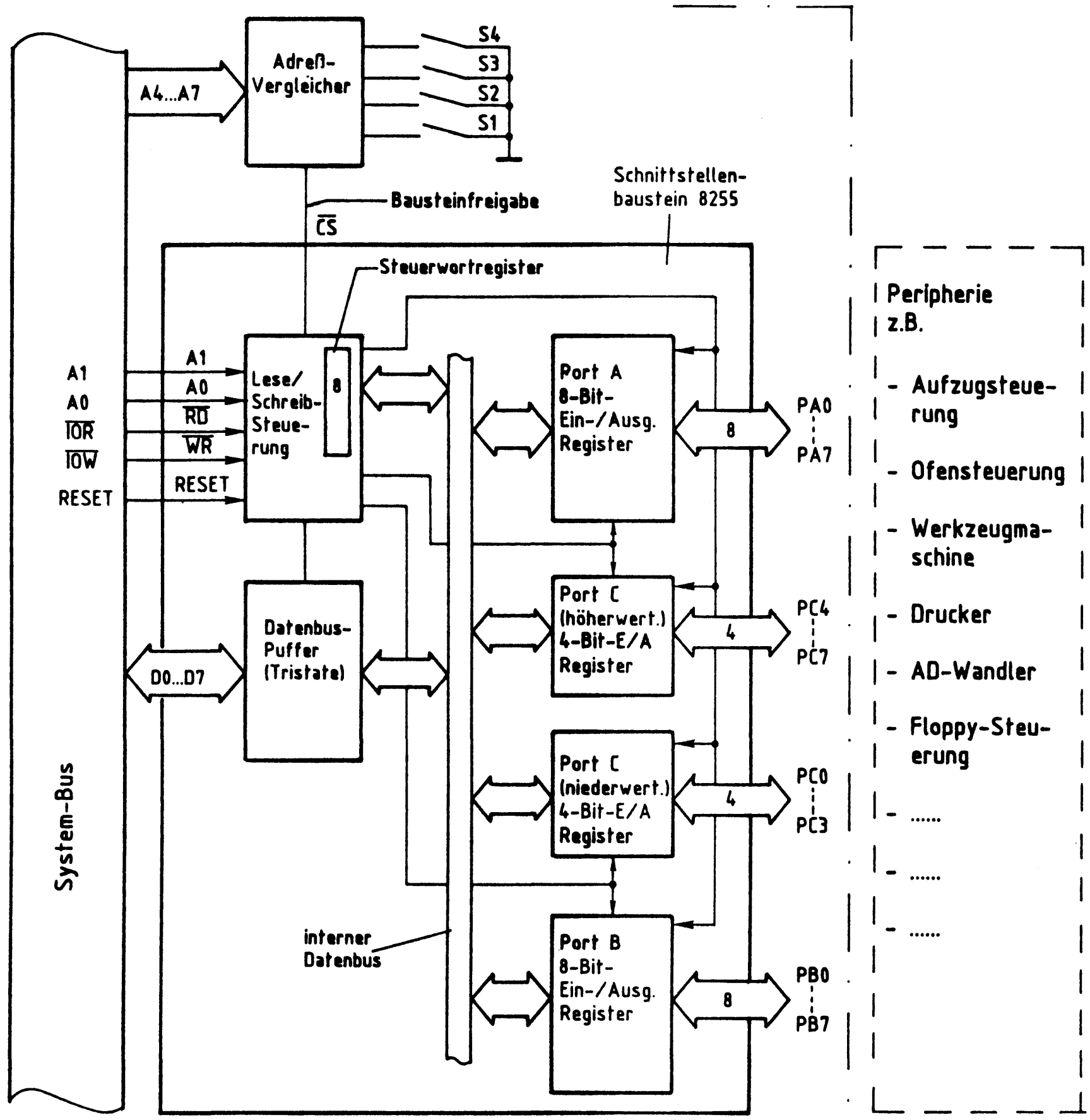


Bild 1: Blockschaltbild der "Programmierbaren Parallelschnittstelle"

Der "Programmierbare Schnittstellenbaustein 8255" enthält drei voneinander unabhängige Datenkanäle, die durch Laden eines Steuerwortes in das interne Steuerwort-Register als Eingabe- oder Ausgabeports programmiert werden können. Die Anschlüsse der drei Ports A, B und C stehen auf der Baugruppe zur Verfügung und können für die verschiedensten Zwecke verwendet werden.
Alle Daten, die vom Mikroprozessor über Ausgabeports zur Peripherie oder von der Peripherie über Eingabeports zum Mikroprozessor gelangen, werden über den internen Datenbus und den Datenbuspuffer transportiert. Die Adressierung der Ports und des Steuerwort-Registers erfolgt über die Adreßleitungen A0 und A1. Mit Hilfe der Steuerleitungen $\overline{IOR}$ bzw. $\overline{IOW}$ wird der Datentransport in die jeweilige Richtung ausgelöst. Ein Datentransport ist jedoch nur möglich, wenn der Baustein durch den "Adreßvergleicher" über die "Bausteinfreigabe-Leitung" freigegeben ist. Andernfalls ist der Datenbus-Puffer hochohmig.

2.1. Der Adreßvergleicher und die Baugruppennummer

Der Mikroprozessor steuert die "Parallele Schnittstelle" wie jede andere Ein- und Ausgabeeinheit an. Da in einem Mikrocomputer-System nur jeweils eine einzige Einheit aktiviert sein darf, müssen alle im System vorhandenen Ein- und Ausgabeeinheiten unterschiedliche Baugruppennummern besitzen. Aus diesem Grund ist die Baugruppennummer mit Hilfe von Schaltern einstellbar. Ein Adreßvergleicher übernimmt die Aufgabe, die Baugruppe nur dann zu aktivieren, wenn der Prozessor diejenige Adresse aussendet, die der eingestellten Baugruppennummer entspricht. Bild 2 zeigt die Schaltung dieses Adreßvergleichers.

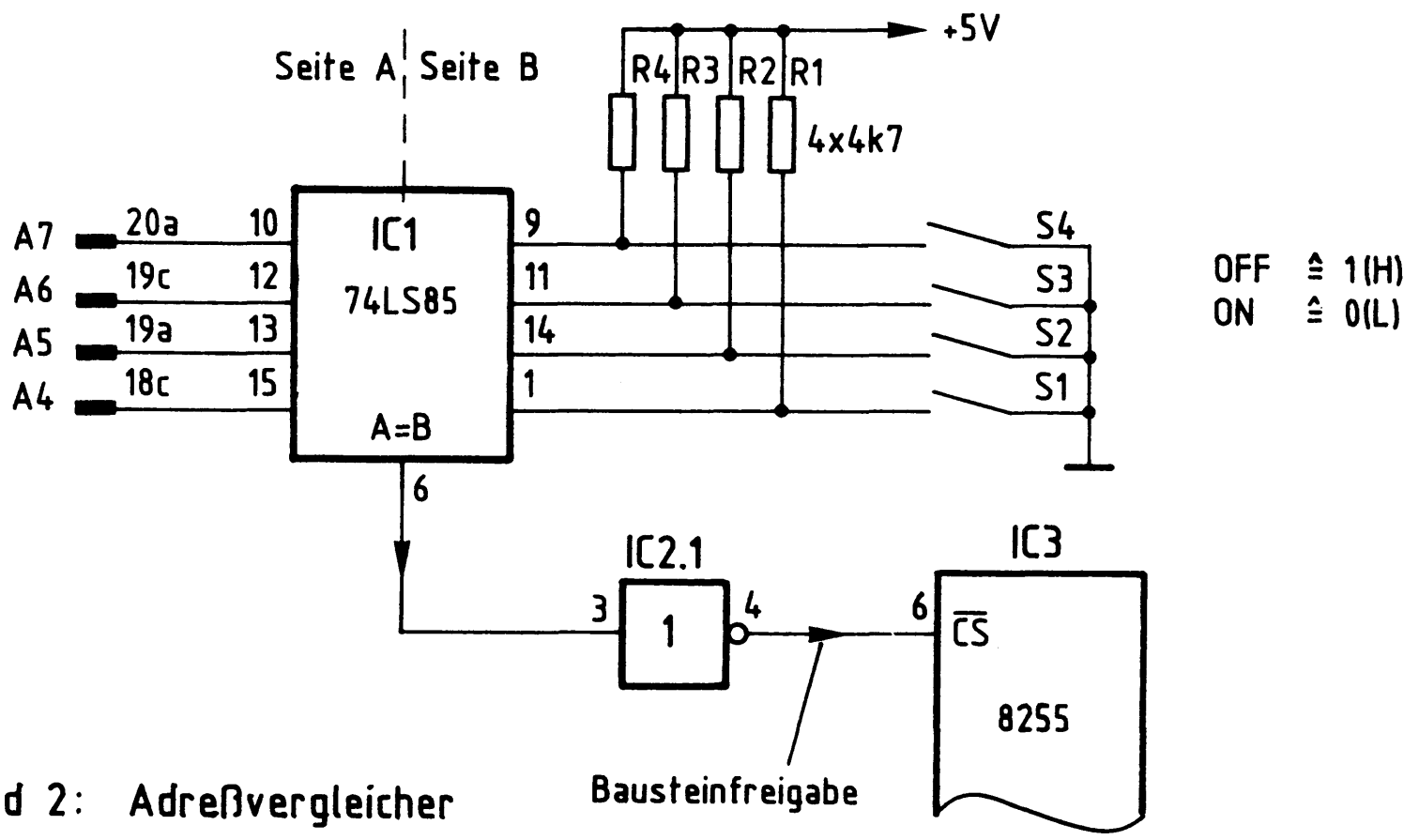


Bild 2: Adreßvergleicher

Nur wenn die Bitkombination auf den Adreßleitungen A4 bis A7 gleich der mit den Schaltern S1 bis S4 eingestellten Bitkombination ist, gibt der 4-Bit-Vergleicher IC1 an seinem Ausgang "A=B" ein H-Signal ab (Bild 2). Da zur Aktivierung des 8255 jedoch ein L-Signal am $\overline{CS}$-Eingang notwendig ist, wird das Ausgangssignal von IC1 durch IC2.1 invertiert.

Der Prozessor gibt beim Ansprechen einer Ein- oder Ausgabebaugruppe stets eine vollständige 8-Bit-Adresse an den Adreßleitungen A0 bis A7 aus. Bei dem hier vorgenommenen Adreßvergleich werden jedoch die Adreßleitungen A0 bis A3 nicht berücksichtigt. Aus diesem Grund steht nicht der volle Adreßbereich von 00H bis FFH mit 256 verschiedenen Adreßwerten zur Verfügung. Mit den Schaltern S1 bis S4 lassen sich lediglich 16 verschiedene Signalzustände (Baugruppennummern) einstellen. Da diese Schalter den vier höherwertigen Adreßbits A4 bis A7 zugeordnet sind, kann die Baugruppennummer nur Werte von 0XH bis FXH annehmen. Das "X" steht hier für die vier niederwertigen Adreßbits A0 bis A3, die beim Adreßvergleich nicht benutzt werden. Die Tabelle in Bild 3 zeigt die Bildung der möglichen Baugruppennummern.

A7 (S4)	A6 (S3)	A5 (S2)	A4 (S1)	A3	A2	A1	A0	HEX-Adresse
				- unberücksichtigt -				
0	0	0	0	—	—	—	—	0 X
0	0	0	1	—	—	—	—	1 X
0	0	1	0	—	—	—	—	2 X
0	0	1	1	—	—	—	—	3 X
0	1	0	0	—	—	—	—	4 X
~								~
1	0	1	1	—	—	—	—	B X
1	1	0	0	—	—	—	—	C X
1	1	0	1	—	—	—	—	D X
1	1	1	0	—	—	—	—	E X
1	1	1	1	—	—	—	—	F X

niederwertiger Adreßteil

höherwertiger Adreßteil

Bild 3: Bildung der Baugruppennummern der Baugruppe Programmiebare Parallelschnittstelle

Im fachpraktischen Teil dieser Übung werden die Schalter S1 bis S4 bei der Inbetriebnahme der Baugruppe folgendermaßen eingestellt:

S4(A7)	S3(A6)	S2(A5)	S1(A4)
ON	OFF	ON	OFF
0	1	0	1

Hierdurch ergibt sich die Baugruppennummer "5XH". Grundsätzlich kann jede der 16 möglichen Baugruppennummern verwendet werden. Es ist aber darauf zu achten, daß alle Ein- oder Ausgabe-Baugruppen eines Mikrocomputer-Systems unterschiedliche Adressen besitzen, da es andernfalls zu Schäden am Gerät kommen kann.

2.2. Die Adressierung der drei Ports und des Steuerwort-Registers

Beim Lesen der einzelnen Eingabeports, beim Ausgeben von Daten über die Ausgabeports und beim Einschreiben von Steuerworten in das Steuerwort-Register muß dem Baustein 8255 über die Adreßanschlüsse A0 und A1 mitgeteilt werden, welcher der vier internen Blöcke (drei Ports und ein Steuerwort-Register, siehe Bild 1) am gewünschten Datenverkehr beteiligt sein soll. Bild 4 zeigt die Adressierung der Blöcke durch die Adreßleitungen A0 und A1.

A1	A0	Port/Register
0	0	Port A
0	1	Port B
1	0	Port C
1	1	Steuerwort-Register

Bild 4: Adressierung der Ports und des Steuerwort-Registers

Die vollständige Adreßbildung unter Verwendung der Adreßleitungen A0 bis A7 ist in Bild 5 dargestellt:

A7	A6	A5	A4	A3	A2	A1	A0	Adressen (Hex)	angesprochen wird ...
0	1	0	1	X	X	0	0	50, 54, 58, 5C	Port A
0	1	0	1	X	X	0	1	51, 55, 59, 5D	Port B
0	1	0	1	X	X	1	0	52, 56, 5A, 5E	Port C
0	1	0	1	X	X	1	1	53, 57, 5B, 5F	Steuerwort-Register

Port- und Steuerwort-Register-Auswahl

nicht angeschlossen, daher 0 oder 1 möglich

Baugruppennummer, mit S1 bis S4 einstellbar von 0XH bis FXH, hier gewählt: "5XH"

Bild 5: Adreßbildung mit den Adreßleitungen A0 bis A7

Die Bitkombination an A4 bis A7 (Bild 5) entspricht der mit den Adreßschaltern S1 bis S4 eingestellten Baugruppennummer. Die Bitkombination an A0 und A1 bestimmt, ob eines der drei Ports oder das Steuerwort-Register des Schnittstellenbausteins 8255 angewählt wird.
Die Adreßleitungen A2 und A3 sind nicht angeschlossen, daher kann ihr Signalzustand "1" oder "0" sein. Hieraus ergeben sich vier mögliche Adressen für jedes Port und das Steuerwort-Register. Port A kann beispielsweise unter den Adressen 50H, 54H, 58H und 5CH angesprochen werden. Diese "Mehrfachadressierung" ist durch die einfache Schaltung bedingt. Alle Adressen beginnen aber stets mit der durch S1 bis S4 gebildeten Hex-Zahl (hier mit "5"). Um Verwirrungen zu vermeiden, sollten die Ports und das Steuerwort-Register fortlaufend z.B. unter den Adressen 50H, 51H, 52H und 53H angesprochen werden. Es wäre natürlich auch möglich, sie z.B. unter den Adressen 58H, 55H, 5EH und 57H zu erreichen.

3. Die Steuerung der Datenübertragungsrichtung

Nachdem der Mikroprozessor die Adresse eines der drei Ports oder des Steuerwort-Registers ausgegeben hat, steuert er durch L-Pegel auf einer der beiden Steuerleitungen $\overline{IOR}$ oder $\overline{IOW}$, ob er Daten aus dem Baustein lesen oder zum Baustein senden will. Die beiden Steuerleitungen sind mit den Bausteinanschlüssen $\overline{RD}$ und $\overline{WR}$ verbunden (Bild 1). Mit den Pegeln an diesen Eingängen wird innerhalb des Bausteins über die "Lese/Schreib-Steuerung" die Datenübertragungsrichtung gesteuert.

Programmierbare Parallelschnittstelle

In Zusammenwirken mit den Pegeln auf den Bausteineingängen A0, A1 und $\overline{CS}$ erfolgt der Zugriff zu den einzelnen Ports und dem Steuerwort-Register wie in Bild 6 dargestellt:

A1	A0	$\overline{CS}$	$\overline{RD}$	$\overline{WR}$	Datenübertr.Richtung, DBus-Puffer-Zustand
0	0	0	0	1	Daten von Port A zum System-Bus
0	1				Daten von Port B zum System-Bus
1	0				Daten von Port C zum System-Bus
1	1	0	0	1	Ungültige Bedingung
0	0	0	1	0	Daten vom System-Bus an Port A
0	1				Daten vom System-Bus an Port B
1	0				Daten vom System-Bus an Port C
1	1				Daten vom System-Bus an das Steuerwort-Reg.
X	X	1	X	X	Datenbus-Puffer vom System-Bus getrennt

Bild 6: Steuerung der Datenübertragungsrichtung und des Datenbus-Puffers

In das Steuerwort-Register kann nur geschrieben werden. Bei H-Pegel am $\overline{CS}$-Eingang wird der Datenbus-Puffer in den hochohmigen Zustand geschaltet und dadurch vom System-Bus getrennt. Die Pegel auf den Eingängen A0, A1, $\overline{RD}$ und $\overline{WR}$ sind dann für die Funktion des Bausteins bedeutungslos.

4. Die Betriebsarten des Schnittstellenbausteins 8255

Zur Anpassung an die vielfältigen Erfordernisse der Peripherie kann man den Schnittstellenbaustein in den Betriebsarten 0, 1 und 2 benutzen. Zunächst werden die wesentlichen Merkmale dieser drei Betriebsarten dargestellt.

Betriebsart 0 (Einfache Ein/Ausgabe):

- Die Ports A, B und C werden wahlweise als Eingabe- oder als Ausgabe-Port betrieben
- Port C ist in zwei 4-Bit-Kanäle aufteilbar
- Je ein 4-Bit-Kanal von Port C kann in Verbindung mit den Ports A und B verwendet werden (siehe auch Bild 1)
- Die Port-Ausgänge haben Zwischenspeicher
- Die Port-Eingänge arbeiten ohne Zwischenspeicher

Bild 7 zeigt die Ein- und Ausgänge des Bausteins in dieser Betriebsart.

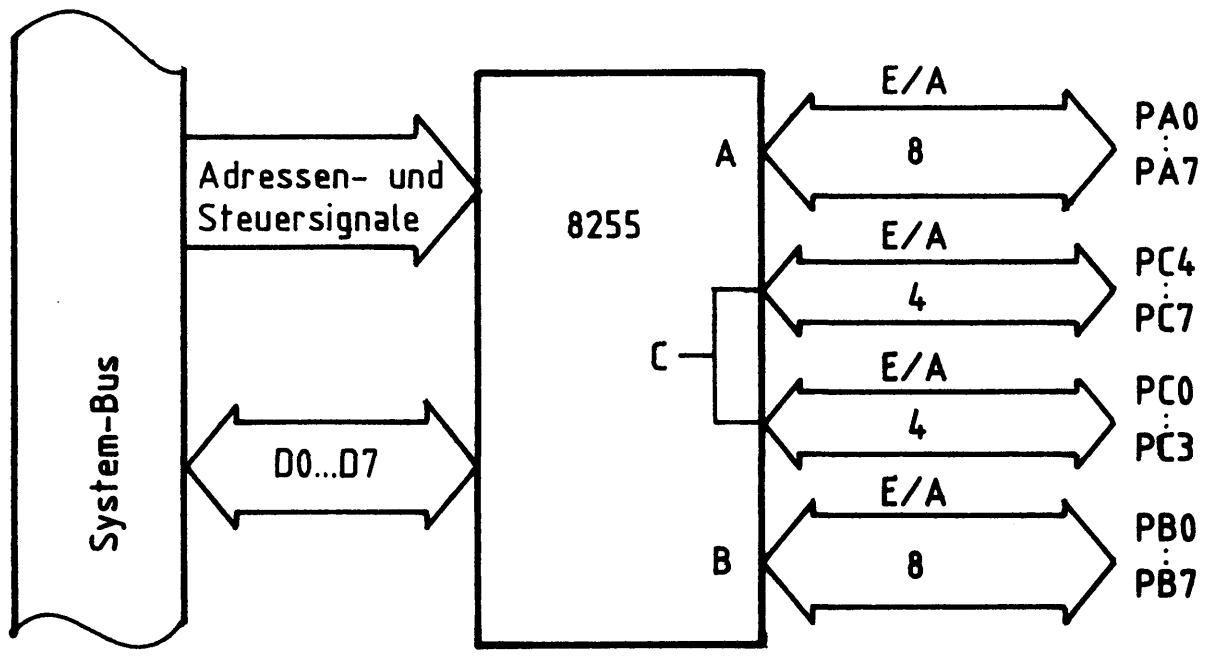


Bild 7: Betriebsart 0

In der Betriebsart 0 werden die drei Ports wie Ein- oder Ausgabebaugruppen behandelt, d.h. Daten werden an das ausgewählte Port ausgegeben oder aus ihm gelesen. Bild 8 zeigt den Signalverlauf für das Lesen von Daten aus einem Eingabe-Port.

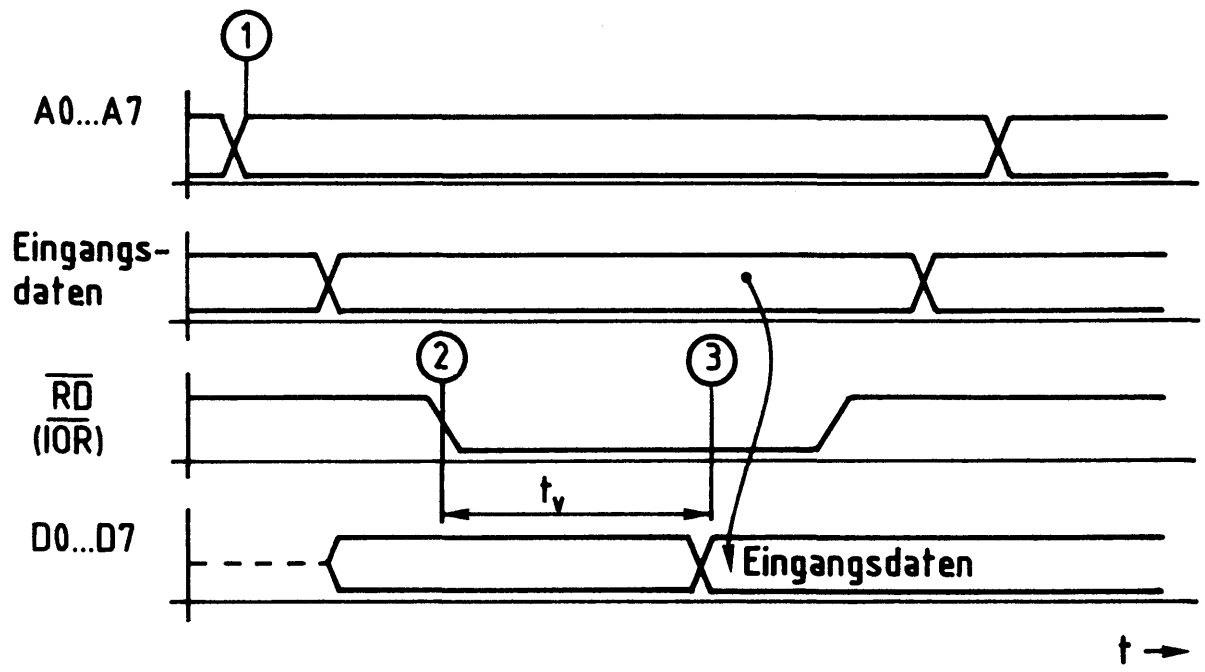


Bild 8: Lesen eines Eingabe-Ports

1. Der Prozessor gibt auf den Leitungen A0 bis A7 die Portadresse aus
2. Der Prozessor schaltet das Steuersignal $\overline{IOR}$ auf L-Pegel
3. Nach einer Verzögerungszeit t_v wird der zu diesem Zeitpunkt an den Eingängen vorhandene Signalzustand auf den Datenbus durchgeschaltet (und in den Akku der CPU übernommen)

Bild 9 zeigt den Signalverlauf für das Schreiben von Daten in ein Ausgabe-Port.

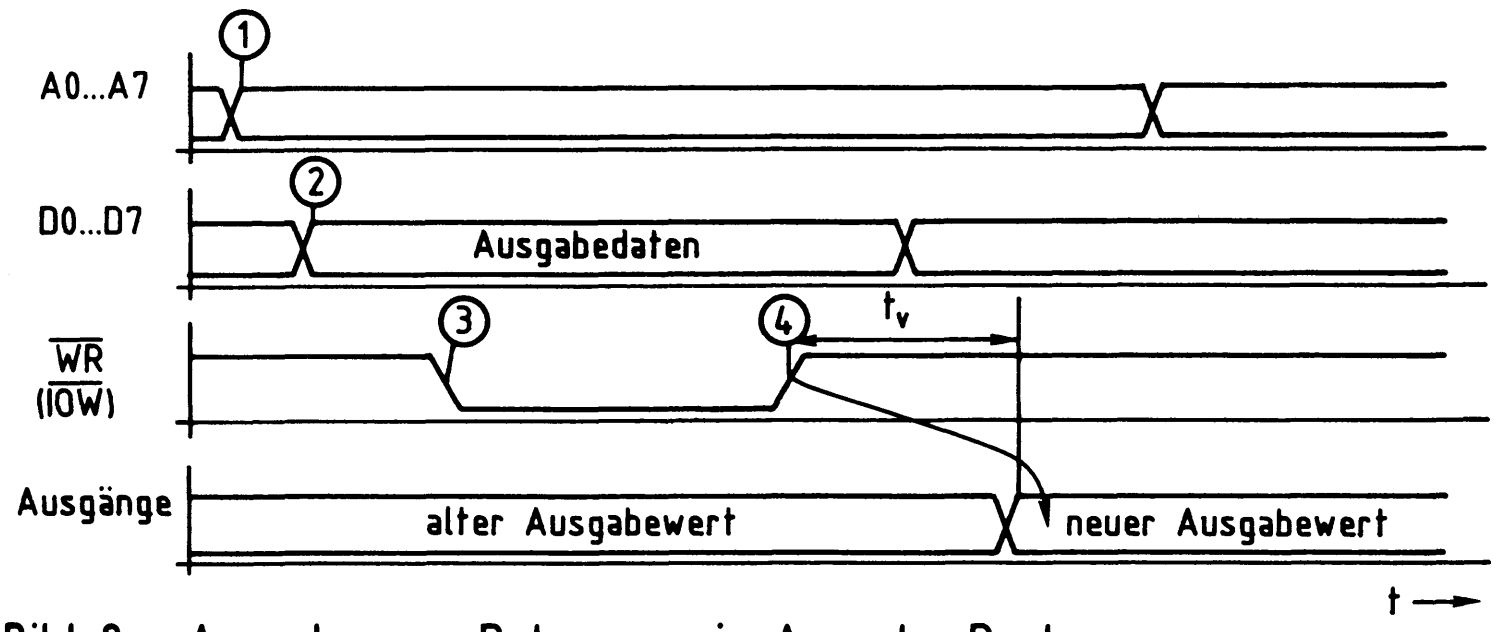


Bild 9: Ausgabe von Daten an ein Ausgabe-Port

① Der Prozessor gibt auf den Leitungen A0 bis A7 die Adresse des Ausgabe-Ports aus

② Der Prozessor stellt das auszugebende Datenwort bereit

③ Mit dem L-Pegel auf der Steuerleitung $\overline{IOW}$ zeigt der Prozessor an, daß er Daten in das adressierte Ausgabe-Port schreiben will

④ Mit der L-H-Flanke des Steuersignals wird das Datenwort in den Ausgabe-Zwischenspeicher übernommen und erscheint nach einer Verzögerungszeit t_v (ca. 70 ns) am Ausgang des Ports

Betriebsart 1 (Ein-/Ausgabe mit zusätzlichen Steuerleitungen):
Diese Betriebsart dient zum Austausch von Ein-Ausgabe-Daten zu oder von einem Port in Verbindung mit zusätzlichen Steuersignalen bzw. "Quittungs-Signalen". Hierzu werden die drei Ports wie folgt verwendet:

- Die Ports A und/oder B werden als Eingabe- oder als Ausgabe-Port betrieben
- Jedem dieser beiden Ports sind vier Leitungen des Ports C mit teilweise fester Funktion zugewiesen

Bild 10 zeigt die Ein- und Ausgänge des Bausteins in dieser Betriebsart.

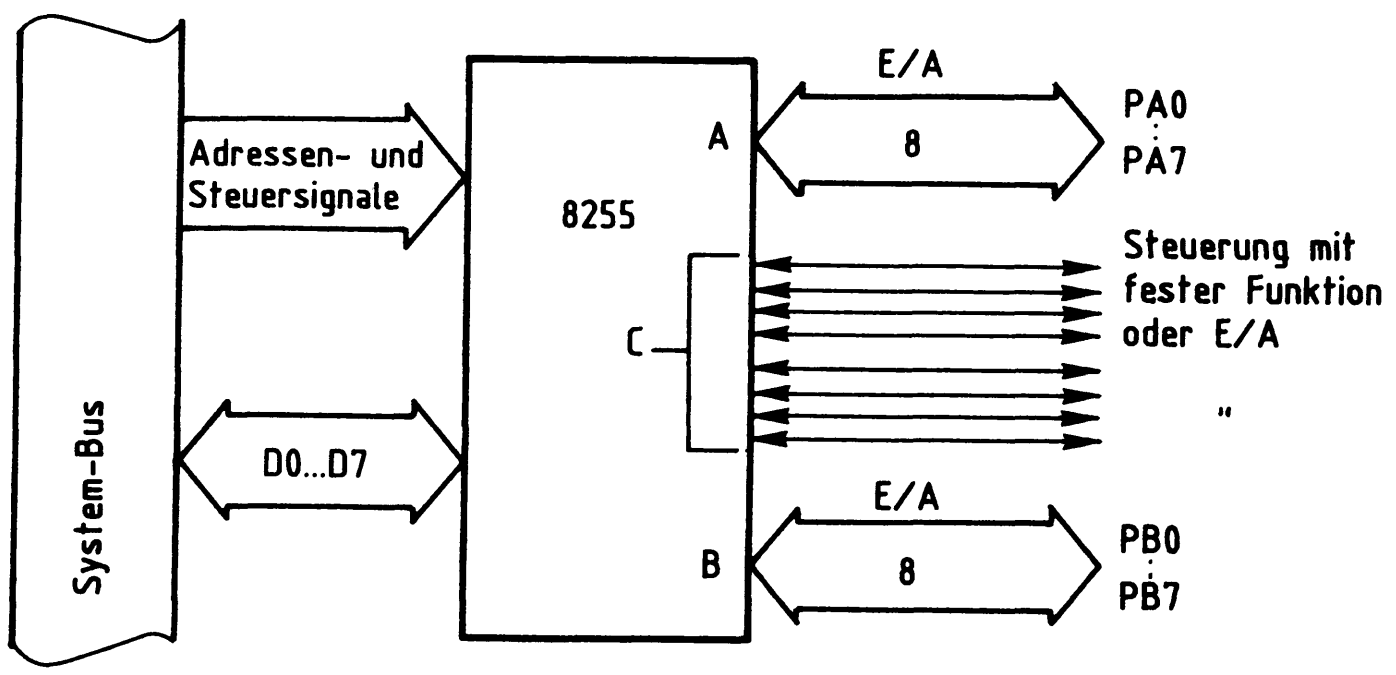


Bild 10: Betriebsart 1

Die Betriebsart 1 wird innerhalb des BFZ/MFA-Mikrocomputersystems dazu verwendet, über die Parallelschnittstelle einen Matrix-Drucker anzusteuern. Hierbei dient Port A als Datenkanal und eine Hälfte von Port C zur Übertragung der notwendigen Steuersignale. Da die Betriebsart 1 in der entsprechenden Fachpraktischen Übung (Drucker-Interface BFZ/MFA 4.3.b) näher erklärt ist, wird in dieser Übung hierauf nicht weiter eingegangen.

Betriebsart 2 (Getastete Zweiweg-Bus-Ein-/Ausgabe):
Diese Betriebsart, die nur mit Port A möglich ist, gestattet einen 8-Bit-Datenaustausch mit der Peripherie, wobei Daten gesendet und empfangen werden können. Hierbei sind dem Port A fünf Leitungen des Ports C mit fest vorgegebener Funktion zugeordnet, womit der Datenfluß von Port A gesteuert werden kann. Bild 11 zeigt die Ein- und Ausgänge des Bausteins in dieser Betriebsart.
Da diese Betriebsart im BFZ/MFA-Mikrocomputer bisher nicht vorkommt, wird sie in dieser Übung nicht weiter behandelt.

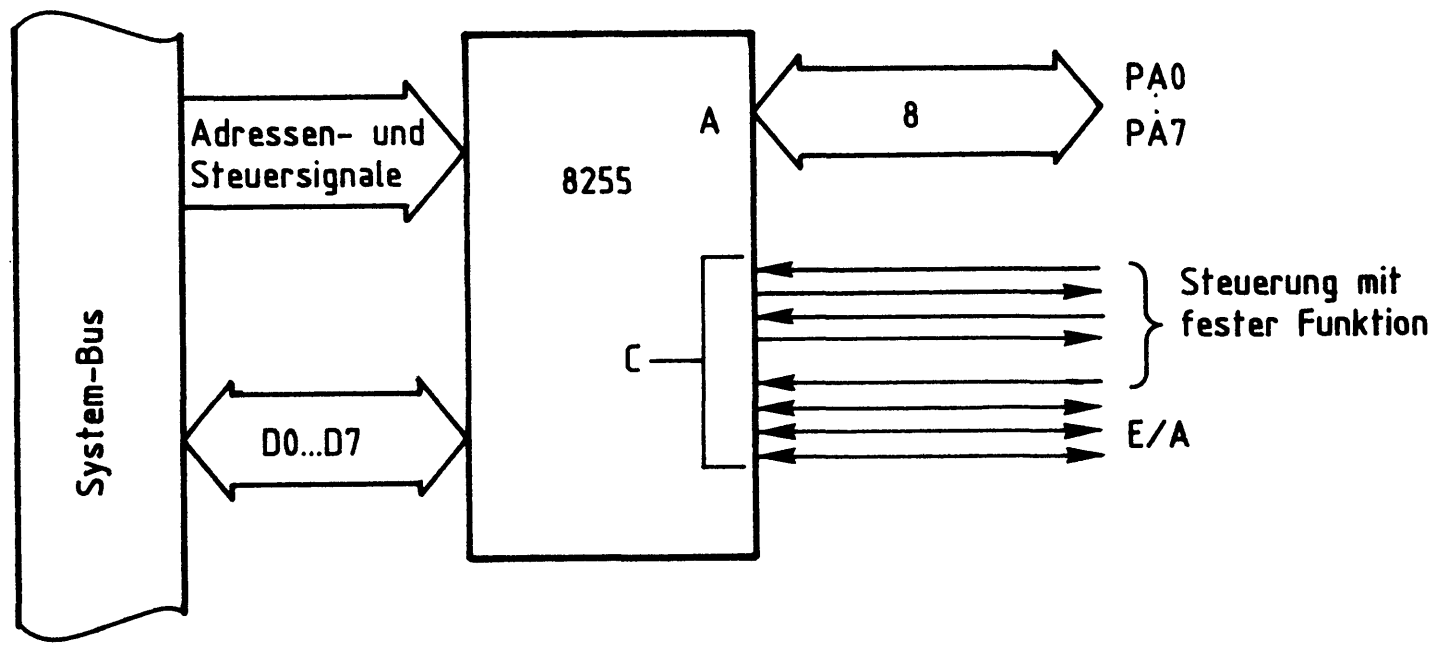


Bild 11: Betriebsart 2

5. Die Initialisierung des Schnittstellenbausteins

Die gewünschte Betriebsweise muß vor dem Betrieb der einzelnen Ports programmiert werden. Dies geschieht grundsätzlich durch Senden eines "Steuerwortes" an das Steuerwort-Register, das sich innerhalb der "Lese-/Schreibsteuerung befindet (Bild 1). Die "Lese-/Schreibsteuerung" gibt daraufhin entsprechende Steuersignale an die Ports aus. Das Einschreiben des Steuerwortes in das Steuerwort-Register nennt man "Initialisieren" des Bausteins (Setzen von Anfangsbedingungen).

Hierzu sind folgende Schritte erforderlich:

- Der Akkumulator des Prozessors muß mit dem Wert des erforderlichen Steuerwortes geladen werden. Hierzu eignet sich der Befehl "MVI A,konst" des Prozessors 8085.
- Aus dem Akku muß das Steuerwort nun an das Steuerwort-Register ausgegeben werden. Hierzu dient der Befehl "OUT adr" des Prozessors 8085. Die Adresse für das Steuerwort-Register ist "53H", da in dieser Übung von der Baugruppennummer "5X" ausgegangen wird.

Bei der Initialisierung ist folgendes zu beachten:

- Durch kurzzeitigen H-Pegel am RESET-Eingang des Bausteins wird das Steuerwort-Register gelöscht, und alle Ports werden in den Eingabezustand gebracht. Nach jeder Betätigung der RESET-Taste oder nach einem Kaltstart des Mikrocomputers muß der Baustein daher neu initialisiert werden.
- Die Betriebsarten der Ports A und B können unabhängig voneinander definiert werden. Port A kann z.B. in Betriebsart 1 arbeiten und Port B in Betriebsart 0. Port C wird entsprechend den Erfordernissen der Ports A und B in zwei Teile aufgeteilt.

Jedes Steuerwort zur Initialisierung besitzt acht Bit (D0 bis D7), wobei jedes einzelne Bit eine bestimmte Funktion des Bausteins steuert. Bild 12 stellt den Aufbau des Steuerwortes dar. Die Bezeichnungen der einzelnen Bits sind dem Datenbuch des Bausteinherstellers entnommen.

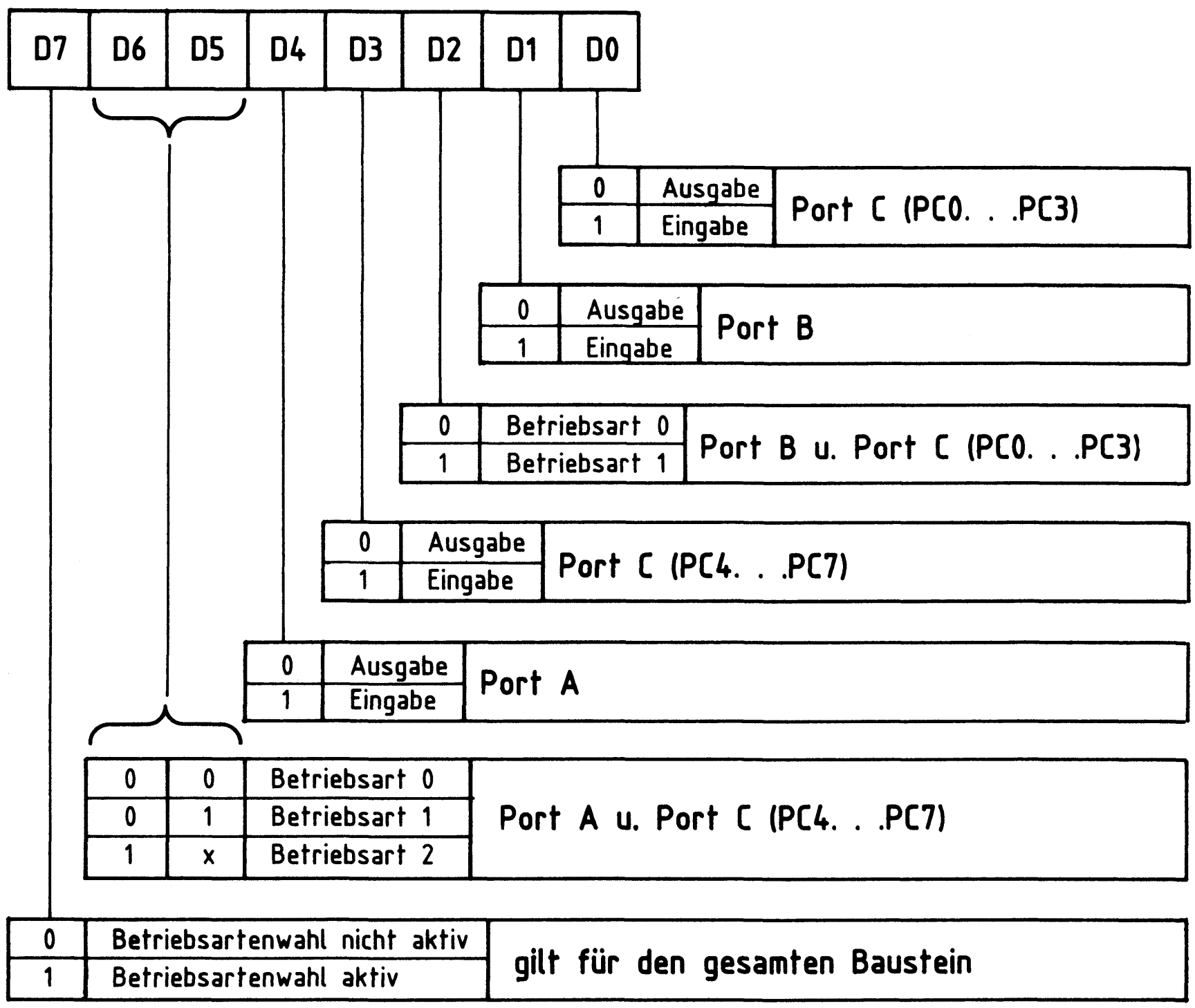


Bild 12: Aufbau des Steuerwortes und Bedeutung der einzelnen Bits

Das folgende Beispiel zeigt, wie ein Steuerwort mit Hilfe dieser Tabelle gebildet wird. Dabei soll der Programmierbare Schnittstellenbaustein wie folgt arbeiten:

- Betriebsart 0
- Port A : Eingabeport
- Port B : Ausgabeport
- Port C, PC0 bis PC3: 1/2 Ausgabeport (4 Ausgabeleitungen)
- Port C, PC4 bis PC7: 1/2 Eingabeport (4 Eingabeleitungen)

Mit Hilfe von Bild 12 wird das Steuerwort gebildet, das sich aus den gewünschten Betriebsbedingungen wie folgt ergibt:

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	1	1	0	0	0

≙ 98 im Hexadezimal-Code

Bevor die Ports A, B und C entsprechend den oben genannten Anforderungen als Ein- und Ausgabeports betrieben werden können, muß das Steuerwort an das Steuerwort-Register ausgegeben werden. Hierzu dienen folgende Befehle:

Befehl	Kommentar
...	...
MVI A,98	; Steuerwort in den Akku laden
OUT 53	; und an Steuerwort-Reg. ausgeben
...	; ...

Die Adresse des Steuerwort-Registers (53H) ergibt sich aus Bild 5.

6. Ein Anwendungsbeispiel für die Betriebsart 0

Das folgende Beispiel zeigt, wie mit Hilfe eines einzigen Schnittstellenbausteins eine recht umfangreiche Steuerung aufgebaut werden kann.

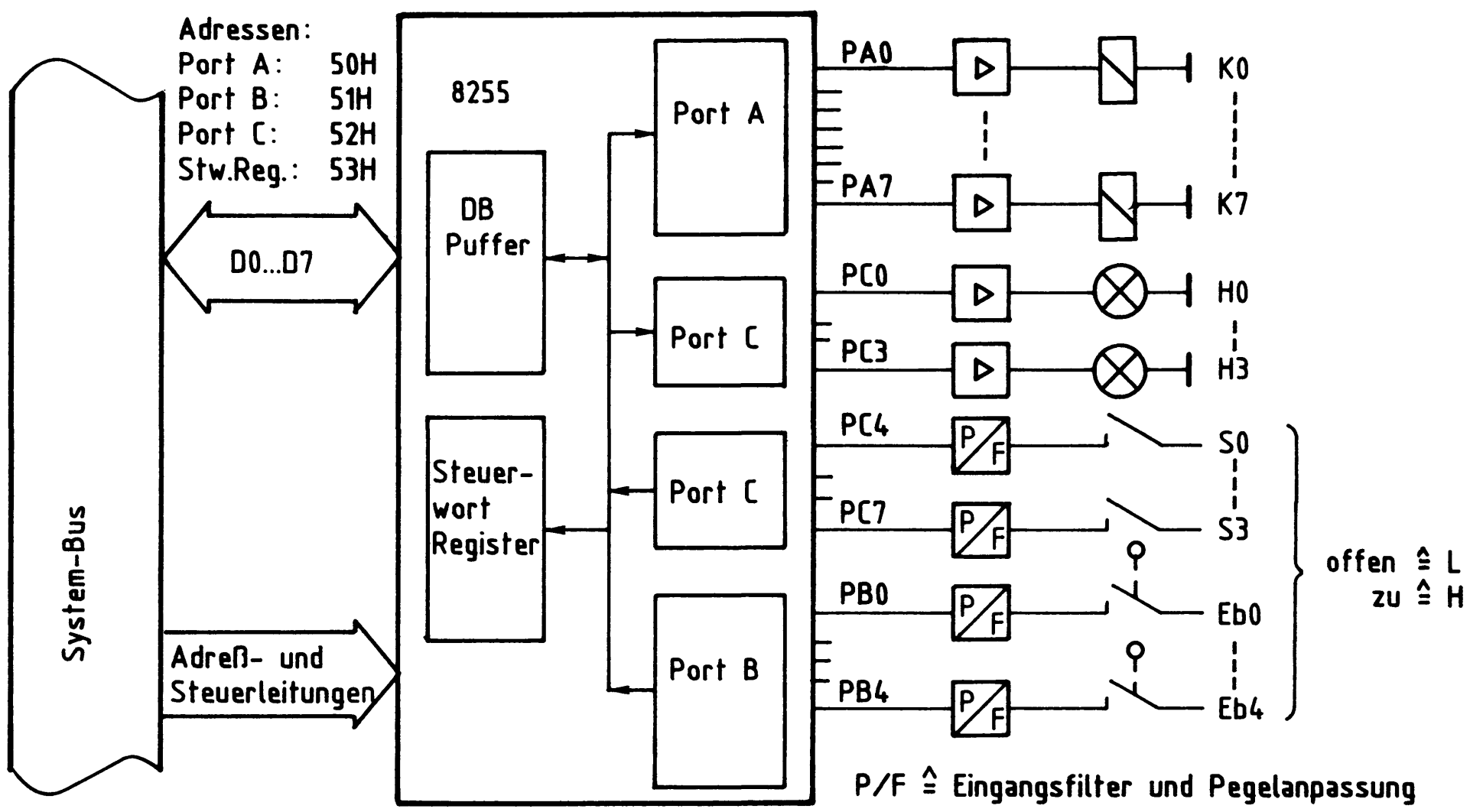


Bild 13: Verbindung Anlage-Schnittstellenbaustein

Für die in Bild 13 dargestellte Schaltung soll zunächst das Steuerwort ermittelt werden.

Aus der Schaltung ergeben sich für den Schnittstellenbaustein die folgenden Betriebsbedingungen:

- Betriebsart 0
- Port A : Ausgabeport
- Port B : Eingabeport
- Port C, PC0 bis PC3 : Ausgabeport
- Port C, PC4 bis PC7 : Eingabeport

Mit Hilfe der Tabelle in Bild 12 ergibt sich für das Steuerwort der Hexadezimale Wert 8A. Zur Initialisierung des Schnittstellenbausteins wird dieses Steuerwort in das Steuerwort-Register (Adr. 53H) geschrieben.
Der daran anschließende Programmausschnitt (Bild 14) bewirkt in der Anlage, daß das Relais K2 und die Signallampe H3 nur dann eingeschaltet werden, wenn Schalter S0 und Endschalter Eb2 geschlossen sind.

```
Label   Befehl      | Kommentar
        ...

        MVI A,8A    ; Steuerwort in den Akku laden
        OUT 53      ; und an das Steuerwort-Register
                    ; mit der Adresse 53H übergeben
                    ; (Initialisierung des 8255)

WARTE:  IN 52       ; Port C lesen
        ANI 10      ; Maske zur Abfrage, ob S0 geschl.
        JZ WARTE    ; Nein: Weiter abfragen
        IN 51       ; Ja: Port B lesen
        ANI 04      ; Maske zur Abfrage, ob Eb2 geschl.
        JZ WARTE    ; Nein: Wieder Zustand S0 abfragen

        MVI A,04    ; Ja: Ausgabewert zum Einsch. von K2
        OUT 50      ; in den Akku und an Port A ausgeben
        MVI A,08    ; Ausgabewert zum Einsch. von H3 in
        OUT 52      ; den Akku und an Port C ausgeben
        ...
```

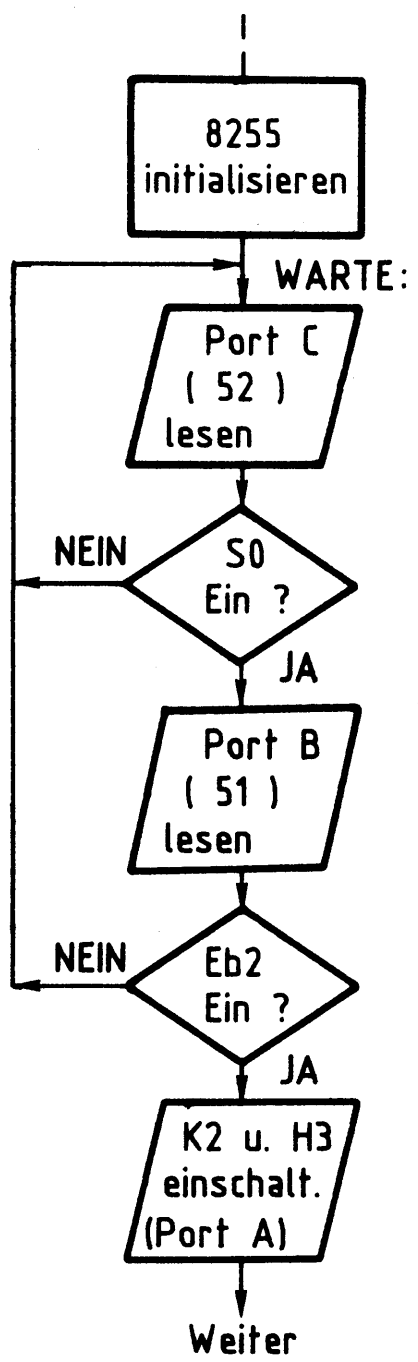
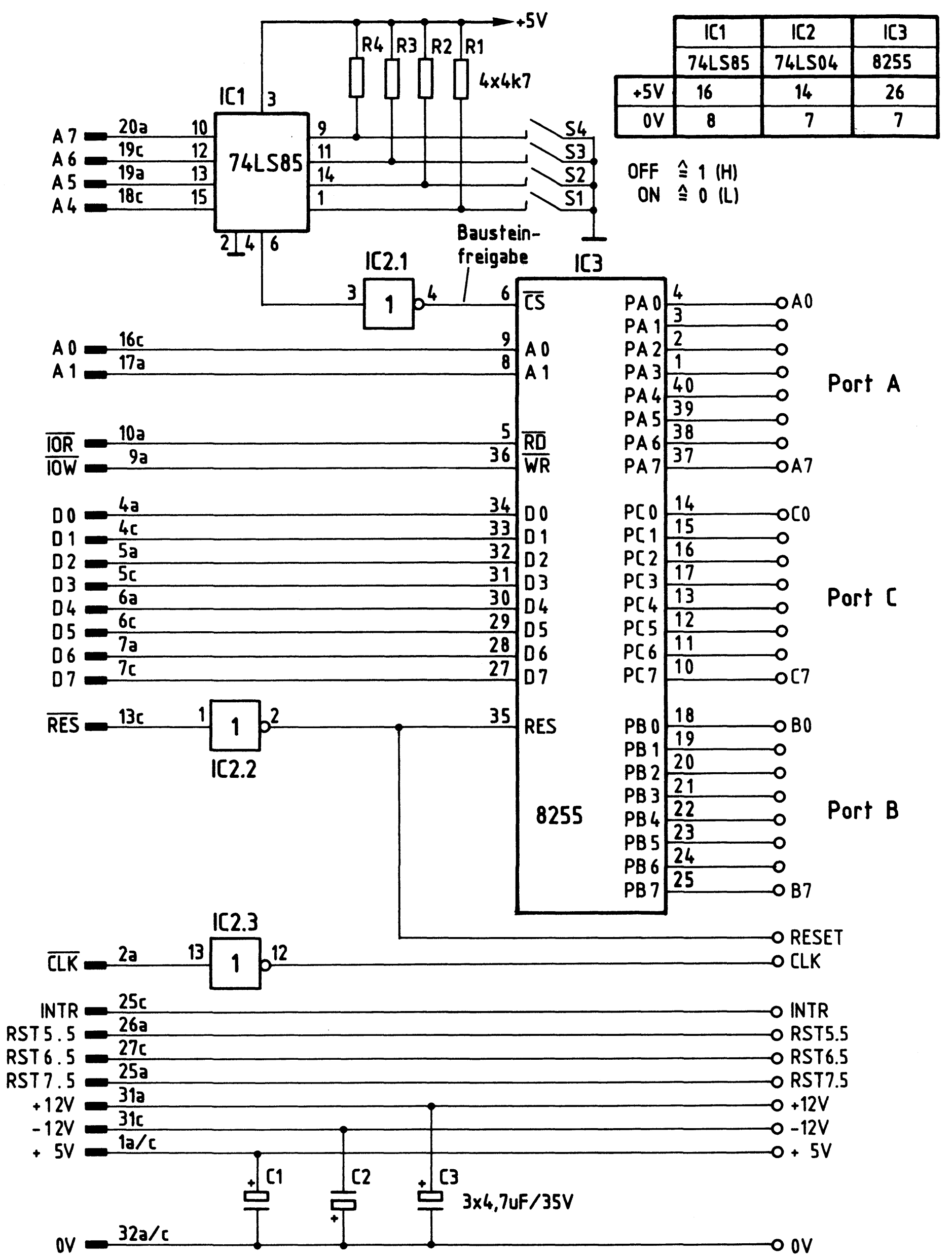


Bild 14: Befehlsfolge und Flußdiagramm zur Lösung der o.g. Aufgabenstellung

7. Schaltungsbeschreibung

Bild 15 zeigt den Stromlaufplan der Baugruppe "Programmierbare Parallelschnittstelle".
Die Betriebsspannung für die ICs beträgt 5 V. Sie wird durch den Kondensator C1 abgeblockt. Für mögliche Anwenderschaltungen stehen auf der Leiterplatte auch die Spannungen +12 V und -12 V zur Verfügung.
Der Adreßvergleicher wird durch IC1, die Widerstände R1 bis R4 und die Schalter S1 bis S4 gebildet. Durch L-Signal an Pin 6 wird der Schnittstellenbaustein 8255 bei Adressengleichheit freigegeben und kann über die Datenleitungen D0 bis D7 Daten vom Prozessor empfangen oder an ihn ausgeben.
Die Adreßleitungen A0 und A1 dienen zur Auswahl der im Inneren von IC3 vorhandenen Ports A bis C und des Steuerwort-Registers. Die Leitungen $\overline{IOR}$ und $\overline{IOW}$ lösen das Lesen bzw. Schreiben der Daten aus.
Das vom Prozessor gelieferte $\overline{RESET}$-Signal (L-aktiv) wird durch IC2.2 invertiert, da IC3 zum Zurücksetzen ein H-Signal benötigt. Hierdurch werden beim Einschalten des Mikrocomputers alle Ports auf "Eingabe" geschaltet. Alle übrigen Signale ($\overline{CLK}$, RST5.5 bis RST7.5 und INTR) wurden vom System-Bus auf die Leiterplatte geführt, um für mögliche Anwenderschaltungen zur Verfügung zu stehen.
Jeder Ausgang des Schnittstellenbausteins 8255 (Port A bis Port C) kann mit einem Strom von etwa 1 mA belastet werden. Weitere Hinweise müssen den Datenbüchern der Bausteinhersteller entnommen werden.

Programmierbare Parallelschnittstelle

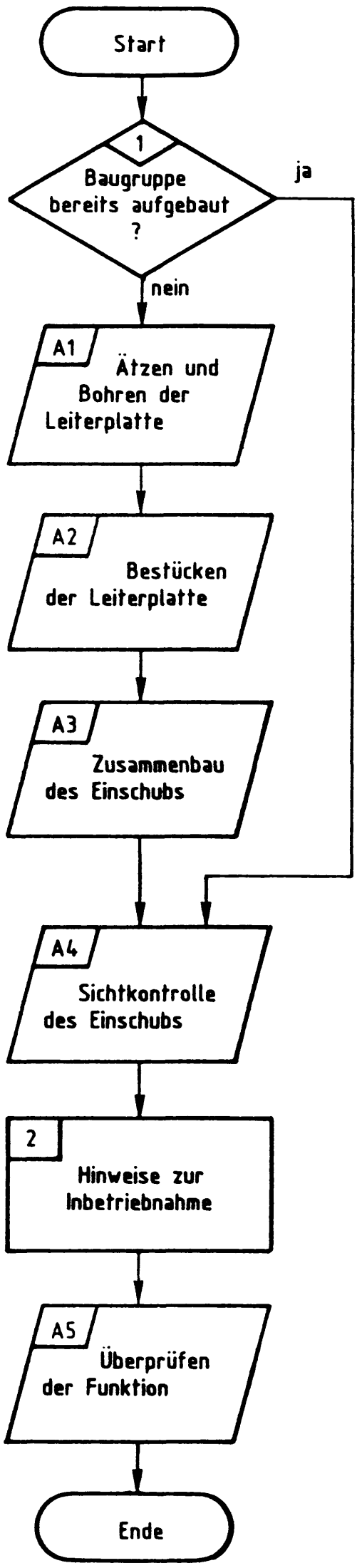


	IC1	IC2	IC3
	74LS85	74LS04	8255
+5V	16	14	26
0V	8	7	7

OFF ≙ 1 (H)
ON ≙ 0 (L)

Bild 15: Stromlaufplan "Programmierbare Parallelschnittstelle"

Flußdiagramm für den Arbeitsablauf



Programmierbare Parallelschnittstelle

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte ca. 110x170 mm Epoxid Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) und mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 4.3.L und 4.3.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C 05 Alu, 2mm dick, Breite 25,1 mm	z.B. Intermas Nr. 409-017 665
1	Griff komplett mit Abdeckung T03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364a/c Nr. 9722.333.401
1	Zylinderschraube M2,5x 8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
5	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
4	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
1	Miniatur-Schiebeschalter 4polig, DIL	
4	Widerstand 4,7 kΩ /0,25 W	
3	Tantal-Elko 4,7 µF/35 V	Tropfenform
1	IC 74 LS 04, Sechs Inverter	
1	IC 74 LS 85, 4-Bit-Vergleicher	
1	IC 8255, Programmierbarer Peripherer Schnittstellen-Baustein	

Programmierbare Parallelschnittstelle

Stckz.	Benennung/Daten	Bemerkung
1	IC-Fassung 40polig DIL	siehe Anmerkung
1	IC-Fassung 16polig DIL	
1	IC-Fassung 14polig DIL	
n.B.	Lötdraht	
n.B.	Lötlack	
n.B.	Cu-Draht, Ø5 mm, versilbert	
n.B.	Reinigungsmittel	zum Entfetten d. Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften d. Frontplatte
n.B.	Klarlackspray	

Anmerkung:

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden.
Ist die Leiterplatte durchkontaktiert, können Sie gewöhnliche IC-Fassungen verwenden.
Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu eignen sich sehr gut die sogen. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen.
Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon ca. 180 mm.

Zur Inbetriebnahme der Baugruppe "Programmierbare Parallelschnittstelle" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	Alle Baugruppen komplett aufgebaut und geprüft
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Bus-Signalgeber BFZ/MFA 5.1.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64pol. BFZ/MFA 5.3.	

Programmierbare Parallelschnittstelle

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "Programmierbare Parallelschnittstelle" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen. 1

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen Einschubs
und Inbetriebnahme → A4

In den folgenden Arbeitsschritten wird die Baugruppe "Programmierbare Parallelschnittstelle" in Betrieb genommen und ihre Funktion geprüft. 2

Dazu benötigen Sie:
-1 Baugruppenträger mit Busverdrahtung (BFZ/MFA 0.1.)
-1 Bus-Abschluß (BFZ/MFA 0.2.)
-1 Trafo-Einschub (BFZ/MFA 1.1.)
-1 Spannungsregelung (BFZ/MFA 1.2.)
-1 Bus-Signalgeber (BFZ/MFA 5.1.)
-1 Bus-Signalanzeige (BFZ/MFA 5.2.)
-1 Adapterkarte 64polig (BFZ/MFA 5.3.)

Darüber hinaus sollten Sie den Stromlaufplan und den Bestückungsplan der Übung "Programmierbare Parallelschnittstelle" bereithalten.

Alle zur Inbetriebnahme der Baugruppe vorgegebenen Arbeitsblätter enthalten:
- Angaben über den Sinn der jeweiligen Messung
- Angaben über einzustellende Bedingungen (z.B. Schalterstellungen)
- Aufgabenstellungen, ggf. mit Hinweisen zu möglichen Fehlern

Wenn Sie bei der Lösung der Aufgaben Schwierigkeiten haben, sollten Sie das entsprechende Kapitel der Funktionsbeschreibung noch einmal durcharbeiten.

→ A5

Name:

Programmierbare Parallelschnittstelle

Datum:

A1.1

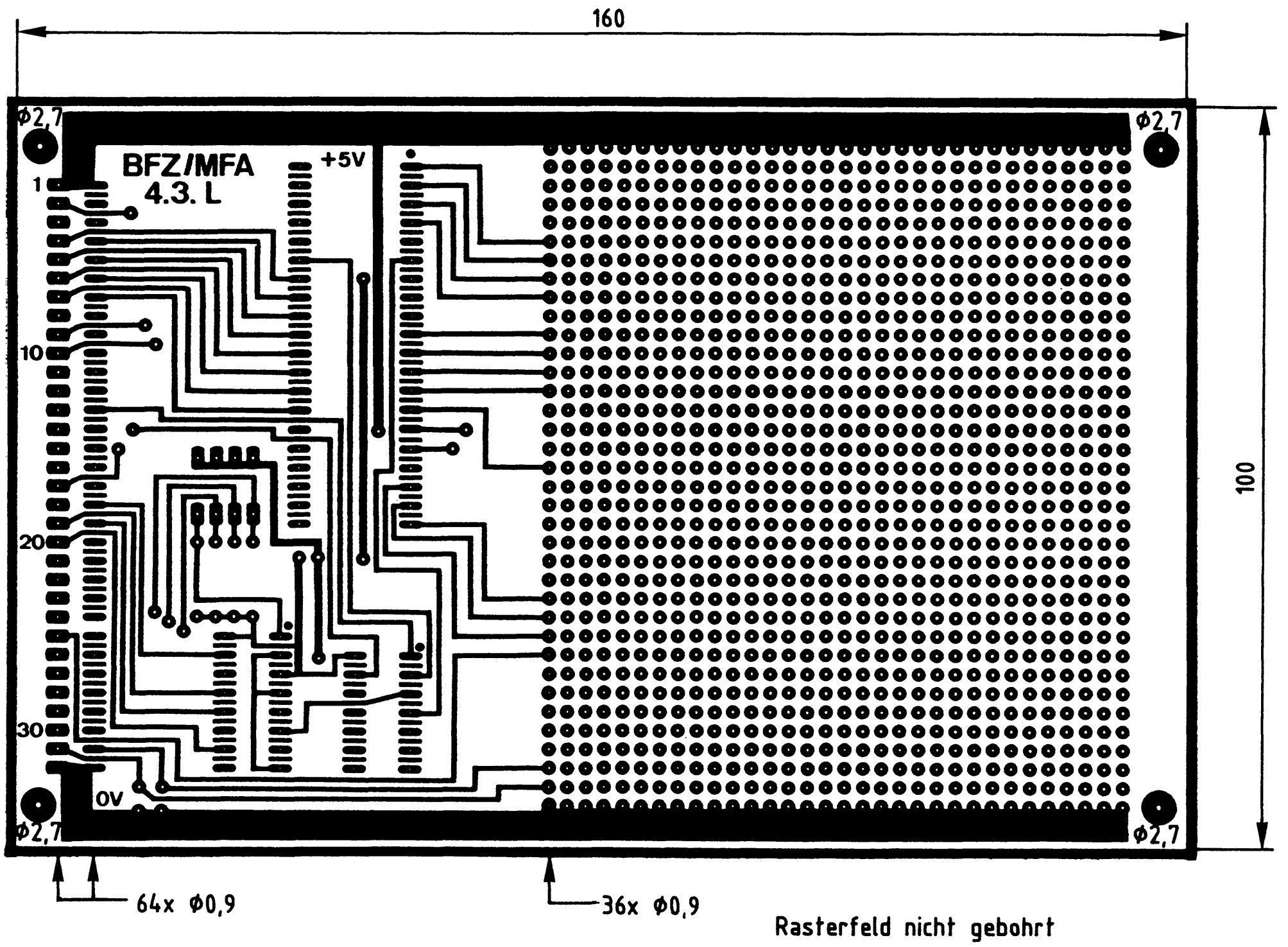
Für die Baugruppe "Programmierbare Parallelschnittstelle" muß eine doppelseitig kupferkaschierte Leiterplatte angefertigt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlage BFZ/MFA 4.3.L und 4.3.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß (100 x 160 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatte nach folgendem Bohrplan. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

Bohrplan (Leiterbahnseite)



Rasterfeld nicht gebohrt

Alle nicht bemaßten Bohrungen Ø0,8 mm
Benötigte Bohrer: 0,8 - 0,9 - 2,7 mm

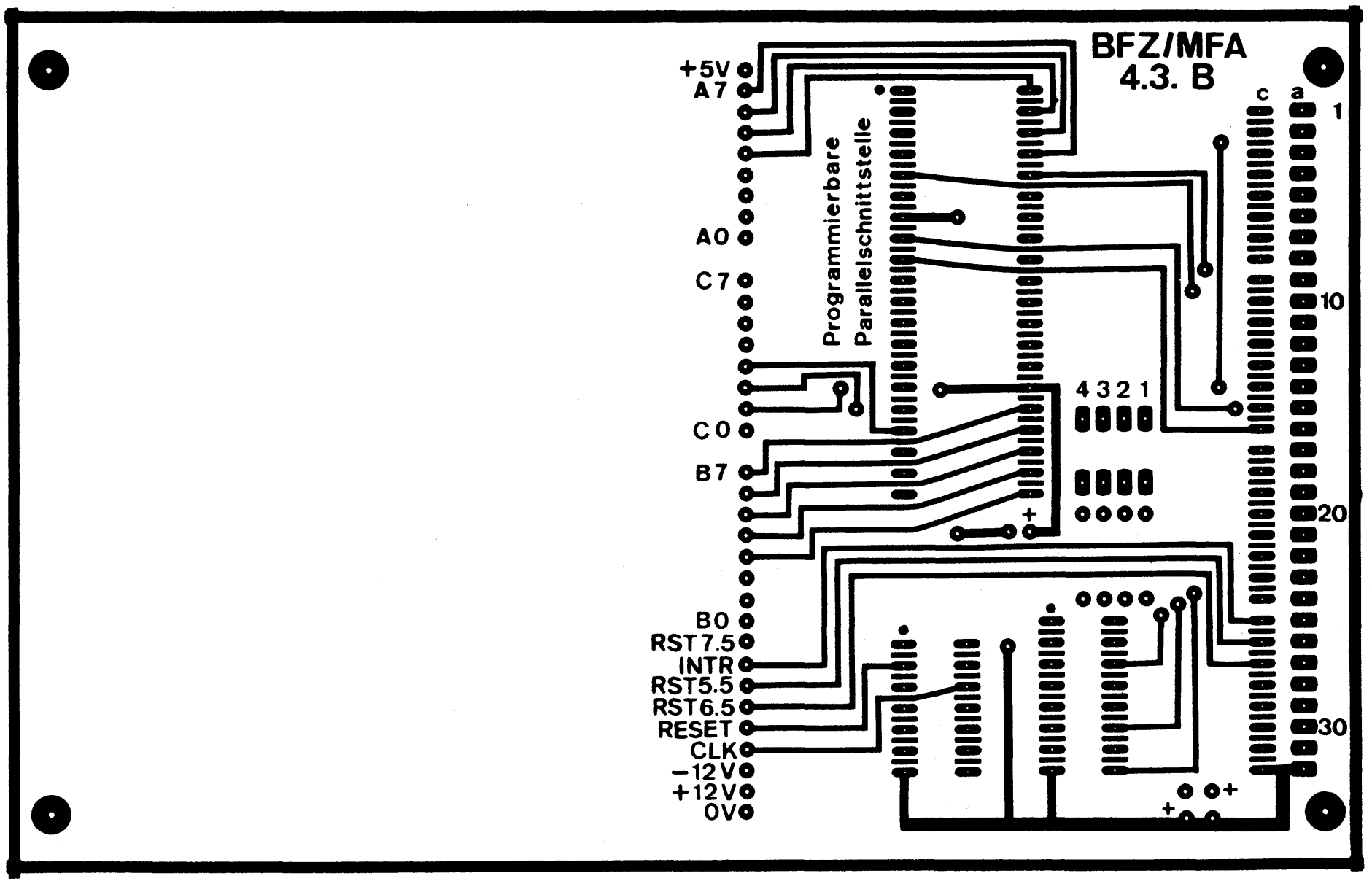
Name:

Programmierbare Parallelschnittstelle

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite der Leiterplatte BFZ/MFA 4.3.

1.2



→ A2

Name:

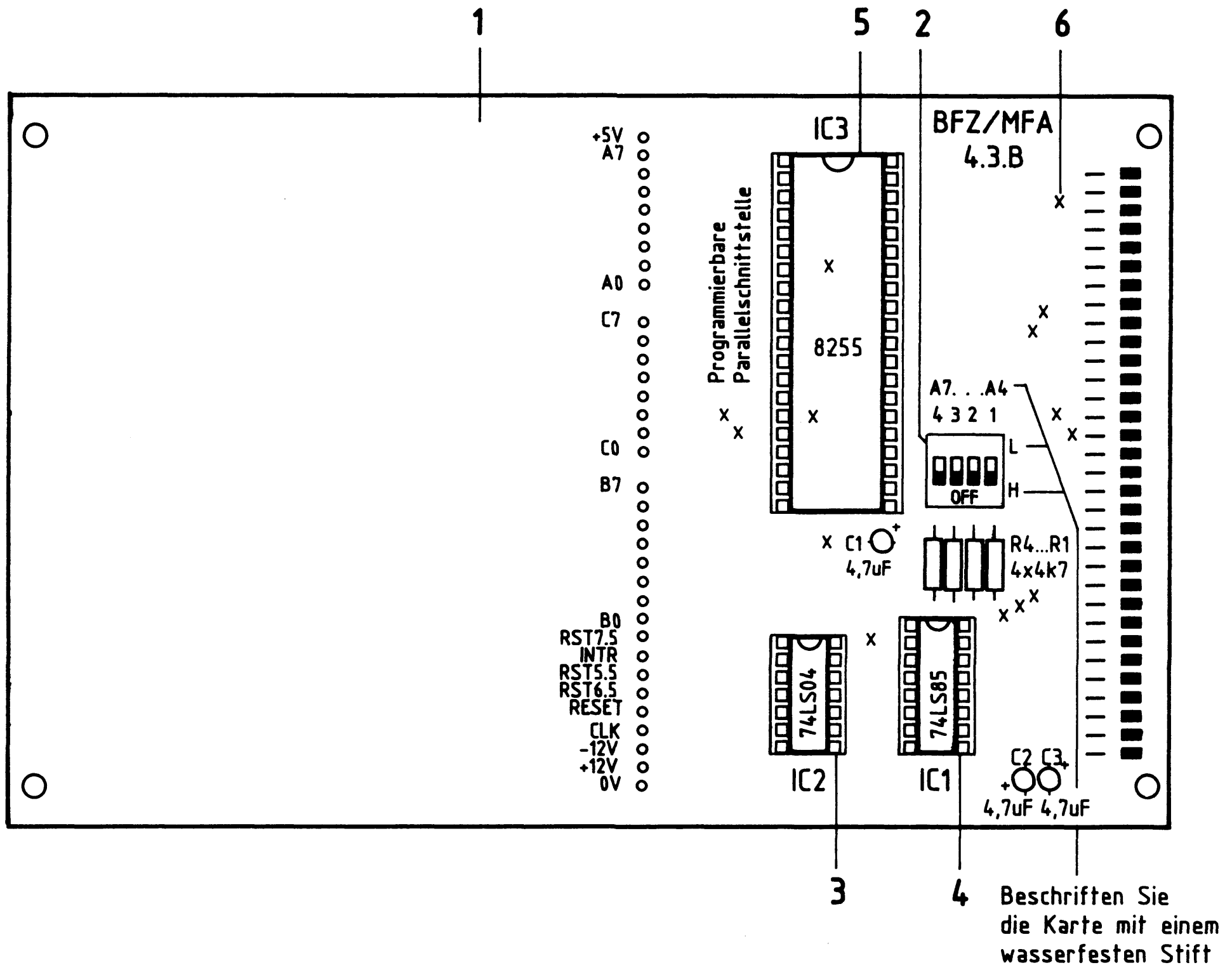
Programmierbare Parallelschnittstelle

Datum:

A2.1

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

Bestückungsplan Leiterplatte



Programmierbare Parallelschnittstelle

Name:

Datum:

A2.2

Stückliste Leiterplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.3.	
2	1	Miniatur-Schiebeschalter 4polig	
3	1	IC-Fassung 14polig	siehe Anmerkung
4	1	IC-Fassung 16polig	siehe Anmerkung
5	1	IC-Fassung 40polig	siehe Anmerkung
6	14	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm CuAg	nur erforderlich bei nicht galv. durchkontaktierter Leiterplatte

Bauteilliste Leiterplatte

Kennz.	Benennung/Daten	Bemerkung
R1...R4	Widerstand 4,7 kΩ/0,25 W	
C1...C3	Tantal-Elko 4,7 µF/35 V	Tropfenform
IC1	4-Bit-Vergleicher 74 LS 85	
IC2	Sechs Inverter 74 LS 04	
IC3	Programmierbarer Peripherer Schnittstellen-Baustein 8255	

Anmerkung:

Alle ICs werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontaktiert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

→ A3

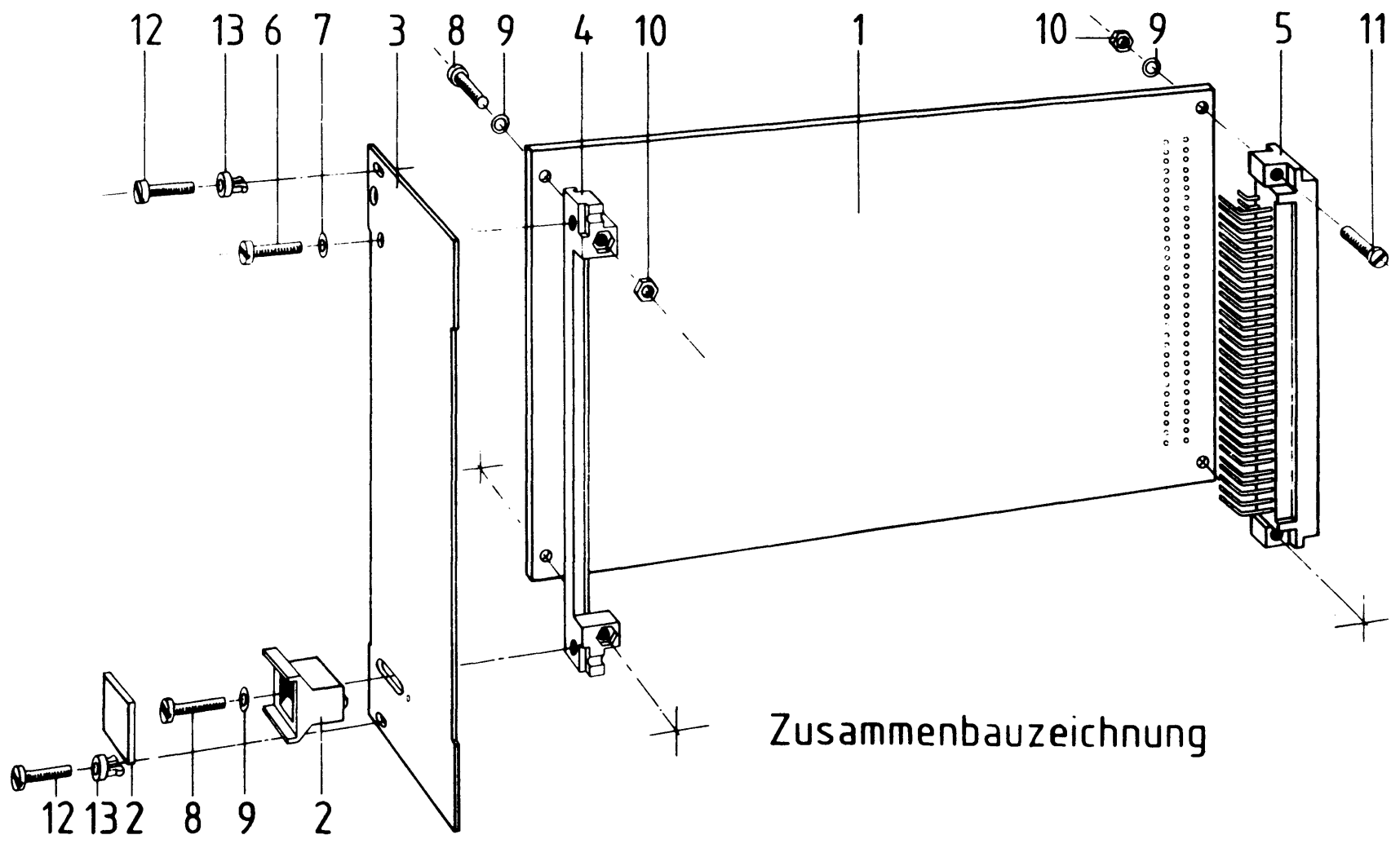
Name:

Programmierbare Parallelschnittstelle

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen.

A3



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.3.	bestückt
2	1	Griff komplett	
3	1	Frontplatte	
4	1	Frontverbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M2,5x 8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

→ A4

Name:

Programmierbare Parallelschnittstelle

Datum:

Sichtkontrolle

A4

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?
Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.
Bei galvanisch nicht durchkontaktierten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontaktierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstücken durchkontaktiert sein.

Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind alle ICs richtig eingesteckt?
- Ist der DIL-Schalter eingesetzt?

Gesamtaufbau

Kontrollieren Sie auch die Montage der Frontplatte.

2 ←

Name:

Programmierbare Parallelschnittstelle

Datum:

Prüfen der Betriebsspannung für die ICs

A5.1

Zuerst muß die Betriebsspannung aller ICs an den entsprechenden IC-Stiften gemessen werden. Gehen Sie hierzu folgendermaßen vor:

- Baugruppe über Adapter am System-Bus
- Außer Netzgerät keine anderen Baugruppen eingeschoben
- Betriebsspannung eingeschaltet
- Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabelle ein.

	IC1	IC2	IC3
Typ			
+UB-Pin			
0V-Pin			
UB			

Name:

Programmierbare Parallelschnittstelle

Datum:

Prüfen des Adreßvergleichers

A5.2

Die zu dieser Prüfung benötigten Adreßsignale müssen Sie mit dem Bus-Signalgeber erzeugen.

Gehen Sie bei der Prüfung in folgender Reihenfolge vor:

- Baugruppe über Adapter am System-Bus
- Stellen Sie mit den Schaltern S1 bis S4 die in der oberen Tabelle geforderten Pegel ein
- Ermitteln Sie daraus die zugehörige Baugruppennummer und tragen Sie diese in die Tabelle ein
- Messen Sie die Pegel am Ausgang des Adreßvergleichers (IC1 Pin 6) und am $\overline{CS}$-Eingang des 8255 (IC3 Pin 6) für die beiden in der unteren Tabelle geforderten Fälle, und tragen Sie die Meßergebnisse in diese Tabelle ein

Schalter	S4	S3	S2	S1
Schalterpegel	H	L	H	H
Baugruppen-Nr.				

Pegel an...	IC1 Pin 6	IC3 Pin 6
wenn Adr. = Baugr.Nr.		
wenn Adr. ≠ Baugr.Nr.		

Mit den Schaltern S1 bis S4 haben Sie die Baugruppennummer "BX" eingestellt. Wenn Sie mit dem Bus-Signalgeber die Adresse "XXBX" ausgeben, muß an IC1 Pin 6 H-Pegel und an IC3 Pin 6 L-Pegel anliegen.

Stellen Sie nun mit den Schaltern S1 bis S4 die Baugruppennummer "5X" ein!

Name:

Programmierbare Parallelschnittstelle

Datum:

Initialisieren der Programmierbaren Parallelschnittstelle

A5.3

Die Initialisierung erfolgt durch Einschreiben eines Steuerwortes in das Steuerwort-Register.
Alle erforderlichen Adreß- und Datensignale liefert der Bus-Signalgeber. Die Daten- und Adreßsignale werden von der Bus-Signalanzeige angezeigt.
Die Adresse des Steuerwort-Registers ist 53H.

Bilden Sie mit Hilfe von Bild 12 der Funktionsbeschreibung das Steuerwort für folgende Bedingungen:
- Betriebsart 0
- die Ports A, B und C sollen Ausgabeports sein

Tragen Sie die ermittelten Bit-Werte und den daraus gebildeten Hex-Wert des Steuerwortes in die folgende Tabelle ein.

Datenbit	D7	D6	D5	D4	D3	D2	D1	D0
Bit-Wert								
Steuerwort Hex.								

Übergeben Sie nun das gefundene Steuerwort an das Steuerwort-Register, indem Sie...
- die Adresse des Steuerwort-Registers mit den Adreßschaltern des Bus-Signalgebers einstellen
- das Steuerwort mit den Datenschaltern des Bus-Signalgebers auf den Daten-Bus schalten
- das Steuersignal $\overline{IOW}$ auslösen.

Alle weiteren Prüfschritte erfordern diese Initialisierung. Betätigen Sie daher nun nicht mehr die RESET-Taste (falls die CPU-Baugruppe im Baugruppenträger steckt).

Zur Kontrolle Ihrer Arbeit ist das erforderliche Steuerwort angegeben: Es besitzt den Hex-Wert 80.

Name:

Programmierbare Parallelschnittstelle

Datum:

Überprüfung der Ausgabeports

A5.4

Die Prüfung erfolgt durch Ausgabe der Daten-Bytes 55H bzw. AAH und Messen der Pegel an den Ausgangsleitungen der jeweiligen Ports (nicht an den Anschlüssen des 8255). Hierdurch werden auch die Leiterbahnen zwischen den Portanschlüssen des Schnittstellenbausteins und den Platinenanschlüssen mit in die Prüfung einbezogen.

Port A, Portadresse 50H:

- Stellen Sie mit dem Bus-Signalgeber die erforderliche Portadresse für Port A ein.
- Geben Sie das Daten-Byte 55H auf den Daten-Bus.
- Erzeugen Sie das Steuersignal $\overline{IOW}$.
- Prüfen Sie die Pegel an den Portleitungen A0 bis A7.
- Tragen Sie die gemessenen Pegel in die Tabelle ein.

Portleitung	A7	A6	A5	A4	A3	A2	A1	A0
Sollpegel	L	H	L	H	L	H	L	H
Istpegel								

- Übergeben Sie nun das Daten-Byte AAH an Port A.
- Prüfen Sie wie oben die Pegel an den Portleitungen A0 bis A7.
- Tragen Sie die gemessenen Pegel in die Tabelle ein.

Portleitung	A7	A6	A5	A4	A3	A2	A1	A0
Sollpegel	H	L	H	L	H	L	H	L
Istpegel								

Name:

Programmierbare Parallelschnittstelle

Datum:

Prüfen Sie in gleicher Weise Ausgabeport B. Es besitzt die Portadresse 51H.

A5.5

Portleitung	A7	A6	A5	A4	A3	A2	A1	A0
Sollpegel	L	H	L	H	L	H	L	H
Istpegel								

Portleitung	A7	A6	A5	A4	A3	A2	A1	A0
Sollpegel	H	L	H	L	H	L	H	L
Istpegel								

Prüfen Sie in gleicher Weise Ausgabeport C. Es besitzt die Portadresse 52H.

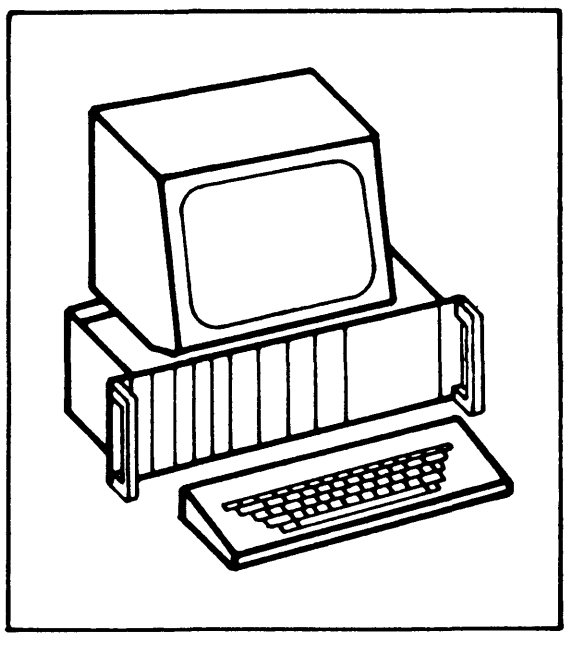
Portleitung	A7	A6	A5	A4	A3	A2	A1	A0
Sollpegel	L	H	L	H	L	H	L	H
Istpegel								

Portleitung	A7	A6	A5	A4	A3	A2	A1	A0
Sollpegel	H	L	H	L	H	L	H	L
Istpegel								

Wenn die gemessenen Pegel den Sollpegeln entsprechen, kann davon ausgegangen werden, daß die Baugruppe funktionsbereit ist.
Wenn Sie andere Pegel messen, sollten Sie zunächst an den IC-Anschlüssen messen (eventuell liegt eine Leiterbahnunterbrechung vor) und dann die Initialisierung wiederholen (Steuerwort falsch oder durch Reset gelöscht).

Damit ist die Übung beendet.

FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



EPROM-Programmierer

BFZ/MFA 4.3.a.

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

EPROM-Programmierer

1. Einleitung

Mikrocomputer und andere mikroprozessorgesteuerte Anlagen besitzen zwei Arten von Speicherbausteinen: RAM- und ROM-Speicher.
RAM-Speicher sind "Schreib-Lese-Speicher", in die Informationen geschrieben und aus denen Informationen gelesen werden können. Nach dem Ausschalten des Gerätes gehen alle Informationen eines RAM-Speichers verloren, wenn die Betriebsspannung nicht z.B. durch Batterien erhalten bleibt.
ROM-Speicher (Read Only Memory, Nur-Lese-Speicher) verlieren ihren Inhalt nicht. Sie können nur gelesen, nicht aber mit aktuellen Daten beschrieben werden.
Es gibt verschiedene Arten von ROM-Speichern: Solche, die bereits ab Werk programmiert ("maskenprogrammiert") sind und solche, die zunächst unprogrammiert geliefert und erst später bei der Verarbeitung programmiert werden. Diese werden "PROM" genannt (Programmable ROM, programmierbare ROMs).
Maskenprogrammierte ROMs werden wegen des hohen Fertigungsaufwandes nur bei großen Stückzahlen (ab mehreren 1000 Exemplaren) hergestellt und besitzen innerhalb einer Serie stets den gleichen Speicherinhalt. Angewendet werden diese ROMs in Serienprodukten, die bestimmte feste Funktionen besitzen (z.B. Heim- und Personalcomputer, Videorecorder, Taschenrechner und Telespiele).
Bei dem PROMs gibt es Bauarten, die nur einmal programmiert werden und solche, die wieder gelöscht und dann erneut programmiert werden können. Der zweite Typ wird "EPROM" genannt, dies stammt von "Eraseable PROM" (löschbares PROM).
EPROMs speichern Informationen auf Dauer. Falls es erforderlich ist, können sie etwa 10-50mal gelöscht und danach wieder neu programmiert werden. Dieser Vorteil hat zu einer breiten Anwendung von EPROMs geführt. Hinzu kommt, daß bestimmte EPROM-Typen "pinkompatibel" zu RAM-Bausteinen sind, d.h., sie besitzen das gleiche Anschlußschema wie diese. Hierdurch können Speicherbaugruppen wahlweise mit RAM- oder EPROM-Speichern bestückt werden, je nach Bedarf.

In dieser Übung wird eine Zusatzbaugruppe zum BFZ/MFA-Computer beschrieben, mit der EPROMs des Typs "2716" programmiert werden können. Vor der Behandlung der Schaltung wird zunächst der Programmiervorgang und das Löschen dieser EPROMs beschrieben.

2. Das EPROM "2716"

Das EPROM "2716" gehört zu einer Serie von EPROMs, deren Bezeichnung mit "27" beginnt. Die weiteren Bezeichnungsziffern geben die zur Verfügung stehende Speicherkapazität an. So besagt die "16" beim EPROM 2716, daß es 16K (genau 16384) Speicherzellen besitzt. Da diese entsprechend der Datenbusbreite in 8-Bit-Speicherzeilen (Bytes) angeordnet sind, lassen sich 2048 Datenworte mit je 8 Bit in diesem EPROM speichern. Andere EPROMs dieser Typenreihe, auf die jedoch hier nicht näher eingegangen wird, haben die Bezeichnungen 2732, 2764, 27128 und 27256 mit den entsprechenden Speicherkapazitäten von 32, 64, 128 und 256K-Bit. Bild 1 zeigt die Pin-Belegung des EPROMs 2716. Die Bedeutung der einzelnen Anschlüsse wird anschließend erklärt.

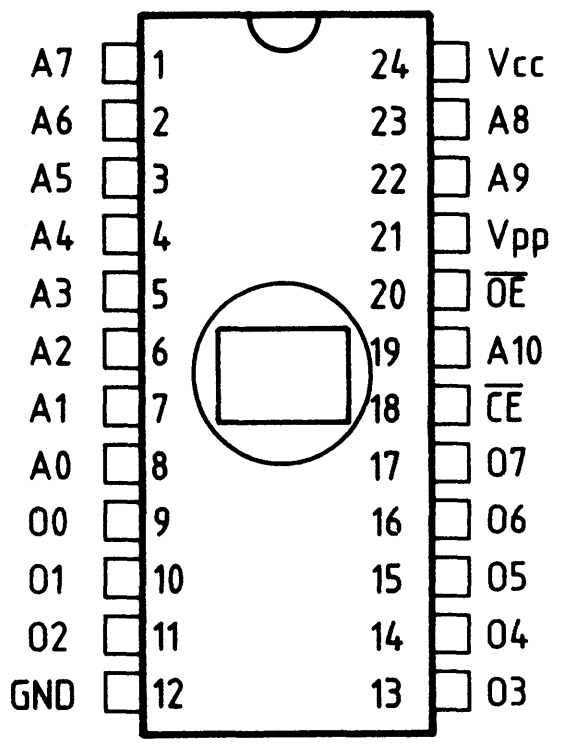


Bild 1: Pin-Belegung des 2716

- A0 bis A10 (11 Adreßeingänge)
  Hier werden die Adreßleitungen A0 bis A10 des MC-Systembusses angeschlossen. Mit Hilfe der 2^{11} möglichen Signalkombinationen auf diesen Leitungen lassen sich die vorhandenen 2048 Speicherzeilen des EPROMs beim Programmieren und Lesen anwählen.
- OØ bis O7 (8 Daten-Ein-/Ausgänge)
  Hier werden die Datenleitungen des MC-Systembusses angeschlossen.
  Beim "Lesen" des EPROMs erscheint an diesen Anschlüssen der Inhalt derjenigen Speicherzeile, die über die Adreßleitungen angewählt ist.
  Beim Programmieren des EPROMs ist an die Datenleitungen die Information (Datenwort) anzulegen, mit der die adressierte Speicherzeile "programmiert" werden soll.

- V_{cc} und GND
  Anschlüsse für 5 V und 0 V (Versorgungsspannung).
- V_{pp} (Programmierspannungsanschluß)
  Während der Programmierung des EPROMs muß die Spannung an diesem Anschluß 25 V betragen. Im übrigen Betrieb, d.h. im Lese- oder im Standby-Betrieb (EPROM nicht angesprochen) muß an V_{pp} 5 V anliegen.
- $\overline{CE}$ und $\overline{OE}$ (Steuereingänge)
  Mit Hilfe der Pegel an diesen Eingängen wird das Programmieren und Lesen des EPROMs gesteuert.

2.1. Die Betriebsarten des "2716"

Abhängig von den Signal-Pegeln an den Steuereingängen und der Spannung am Anschluß "V_{pp}" ergeben sich für das EPROM "2716" die in Bild 2 dargestellten vier Betriebsarten, die anschließend erläutert werden.

EPROM in der Betriebsart ...	Pegel/Spannung an...			Wirkung an...
	$\overline{CE}$	$\overline{OE}$	V_{pp}	0Ø bis 07
Lesen	L	L	5 V	Datenausgabe
Standby	H	X	5 V	hochohmig
Programmieren	⎍	H	25 V	Dateneingabe
Progr. Prüfen	L	L	5/25 V	Datenausgabe

(X: Der Pegel ist für diese Funktion bedeutungslos)

Bild 2: Die Betriebsarten des EPROMs "2716"

"Lesen":
An den Datenanschlüssen wird der Inhalt der durch die Signalkombination an den Adreßeingängen ausgewählten Speicherzeile ausgegeben. Dies ist die normale Betriebsart für ein programmiertes EPROM.

"Standby":
In dieser Betriebsart befindet sich das EPROM im "Bereitschaftszustand". Es ist jedoch nicht aktiv, da die Daten-Ein-/Ausgänge hochohmig geschaltet sind. Im Standby-Betrieb hat der Speicherbaustein nur eine Leistungsaufnahme von etwa 130 mW gegenüber 520 mW im aktiven Betriebszustand. Dies trägt bei großen Speichereinheiten zu einer erheblichen Entlastung der Stromversorgung bei.

"Programmieren":
Während der Programmierung muß die Spannung am Anschluß "V_{pp}" 25 V betragen, dies ist die "Programmierspannung" des EPROMs. Beim Programmieren müssen die Pegel der Steuer-, Adreß- und Datenanschlüsse des EPROMs einen bestimmten zeitlichen Verlauf besitzen, der im folgenden Kapitel näher erklärt wird.

"Programmierung prüfen":
Nach der Programmierung eines EPROMs ist es üblich, seinen Inhalt mit dem gewünschten Inhalt, den Quelldaten, zu vergleichen. Dies kann entweder nach jedem programmierten Byte oder zum Schluß der gesamten Programmierung geschehen. Das Ergebnis dieser Überprüfung führt zu einer Meldung, die besagt, ob der Programmiervorgang erfolgreich war oder nicht. Beim Prüfen des EPROMs kann die Programmierspannung in Höhe von 25 V weiterhin angelegt bleiben.

2.2. Der Programmiervorgang des "2716"

In den Datenbüchern der EPROM-Hersteller findet man Signal-Zeit-Diagramme zur Programmierung der Bausteine. Wichtig ist die Einhaltung der in Bild 2 gezeigten Signalpegel: Zum Programmieren muß der Eingang "$\overline{OE}$" H-Pegel besitzen, und die Spannung am Anschluß V_{pp} muß 25 V betragen. Durch einen H-Impuls von 50 ms Dauer am Anschluß "$\overline{CE}$" wird die Programmierung bewirkt.
Bild 3 zeigt eine Möglichkeit für den zeitlichen Verlauf der am Programmiervorgang beteiligten Signale.

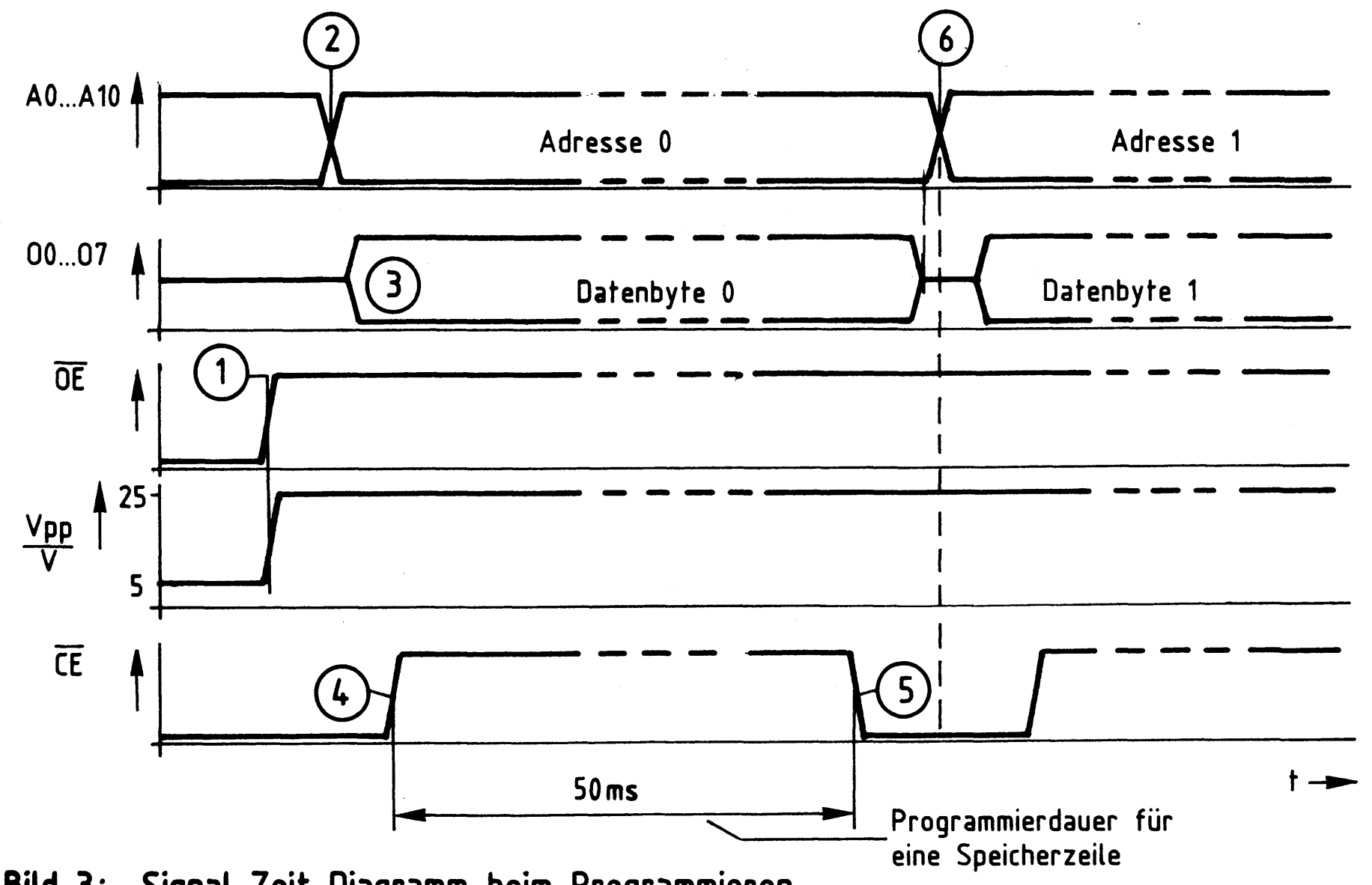


Bild 3: Signal-Zeit-Diagramm beim Programmieren

Beschreibung des Signal-Zeit-Diagramms (Bild 3):

(1) Zunächst wird das Signal am Steuereingang "$\overline{OE}$" auf H-Pegel geschaltet und die Spannung an "V_{pp}" von 5 V auf 25 V erhöht.

(2) Nun wird die Adresse der ersten zu programmierenden Speicherzeile (hier z.B. Adr. 0) auf die Adreßleitungen A0 bis A10 gelegt.

(3) Zu diesem Zeitpunkt gelangt das zu programmierende Datenbyte an die Bausteinanschlüsse 0Ø bis 07, es wird aber noch nicht sofort programmiert.

(4) Nach einer Wartezeit, die garantiert, daß das Datenbyte stabil anliegt, wird das Signal am Steuereingang "$\overline{CE}$" für 50 ms auf H-Pegel geschaltet.

(5) Nach Ablauf der 50 ms führt "$\overline{CE}$" wieder L-Pegel. Das Datenbyte ist nun im EPROM gespeichert. Vor der Programmierung des nächsten Bytes muß wieder eine Pause von einigen µs abgewartet werden. Die Spannung an "V_{pp}" bleibt dabei auf 25 V geschaltet, und "$\overline{OE}$" führt weiterhin H-Pegel.

(6) Der weitere Ablauf gleicht dem ab (2): Zur Programmierung der nächsten Speicherzeile wird die neue Adresse auf die Leitungen A0 bis A10 geschaltet usw.

Da die Wartezeiten zwischen den einzelnen Schritten mit einigen µs gegenüber der 50-ms-Programmierzeit sehr gering sind, wird zur Programmierung eines Bytes (einer Speicherzeile) eine Gesamtzeit von etwa 50 ms benötigt. Die Programmierung aller 2048 Speicherzeilen dauert ungefähr 2 Minuten.
Die in Bild 3 angegebene Reihenfolge beim Anlegen der einzelnen Signale kann auch geändert werden. Zu beachten ist, daß der Programmiervorgang beginnt, wenn die Signale an "$\overline{OE}$" und "$\overline{CE}$" H-Pegel annehmen und an "V_{pp}" 25 V anliegen.

2.3. Das Löschen des "2716"

Die einzelnen Speicherzellen innerhalb eines EPROMs sind aus MOS-Feldeffekt-Transistoren aufgebaut. Ein leitender Transistor stellt den Informatiosgehalt einer logischen 0, ein gesperrter den einer logischen 1 dar. Bei einem fabrikneuen EPROM sind alle Transistoren gesperrt, d.h., jede Speicherzeile (8 Bit) enthält den Inhalt "11111111", dies entspricht hexadezimal "FF".
Durch die Programmierung werden diejenigen Transistoren, die logisch 0 annehmen sollen, in den leitenden Zustand gebracht. Infolge der hohen Programmierspannung gelangen hierbei Ladungsträger auf das isolierte Gate des bisher gesperrten Transistors und sorgen für eine leitende Verbindung zwischen Source und Drain. Durch die extrem gute Isolierung des Gates bleibt die nur einmal aufgebrachte Ladung und damit der programmierte Zustand des Transistors nach Angaben der EPROM-Hersteller für etwa 10 Jahre erhalten.

Durch intensive Bestrahlung der Transistoren mit ultraviolettem Licht ist es möglich, die Gateladung aller Transistoren wieder zu beseitigen. Zu diesem Zweck besitzen EPROMs ein Quarzglasfenster, das UV-Licht durchläßt. Die verwendete UV-Lichtquelle muß bezüglich ihrer Strahlungswellenlänge, Strahlungsdichte und Leistung bestimmte Anforderungen erfüllen. Die im Handel angebotenen EPROM-Löschgeräte sind hierfür ausgelegt und meist für die gleichzeitige Löschung mehrerer EPROMs geeignet. Ein Löschvorgang dauert etwa 15 bis 25 Minuten.
Da das Sonnenlicht und Leuchtstofflampen ebenfalls UV-Anteile besitzen, ist eine Bestrahlung programmierter EPROMs mit diesen Lichtquellen zu vermeiden. Leuchtstofflampen können EPROMs bei direkter Einwirkung innerhalb von 2 bis 3 Jahren löschen, bei Sonnenlicht ist dies schon innerhalb einer Woche möglich. Das Quarzglasfenster eines programmierten EPROMs ist deshalb grundsätzlich mit einem Aufkleber abzudecken, der mit Hinweisen zum "einprogrammierten" EPROM-Inhalt versehen werden kann. Vor dem Löschen eines EPROMs ist das Quarzglasfenster sorgfältig von Klebstoffresten zu reinigen (z.B. mit Spiritus).

3. Der Mikrocomputer als Programmiergerät

Aus der Beschreibung des Programmiervorgangs ergibt sich die grundsätzliche Arbeitsweise eines Programmiergerätes; es muß unter Einhaltung bestimmter Zeiten der Reihe nach alle Speicherzeilen des EPROMs adressieren, das für jede Speicherzeile vorgesehene Datenbyte bereitstellen und mit Hilfe einiger Steuersignale den Programmiervorgang auslösen. Vor, während und nach der Programmierung des EPROMs können Meldungen über den Betriebszustand des Programmiergerätes und das Ergebnis einer Programmierkontrolle ausgegeben werden.

Da sich viele der Arbeitsschritte ständig wiederholen, liegt es nahe, zu ihrer Bewältigung einen Mikrocomputer einzusetzen. Bild 4 zeigt den Blockaufbau eines Programmiergerätes, dessen Elemente aus den Baugruppen des BFZ/MFA-Mikrocomputers bestehen.

Zusätzlich zum Grundaufbau des Mikrocomputers ist zur Bildung eines Programmiergerätes die Baugruppe "EPROM-Programmmierer" erforderlich (Bild 4). Sie enthält einen von außen zugänglichen Spezial-IC-Sockel, der das zu programmierende (oder das zu lesende) EPROM "2716" aufnimmt. Die erforderliche Programmierspannung muß von einem separaten Netzgerät zur Verfügung gestellt werden. Außerdem sind im "EPROM-Programmierer" einige LEDs für Betriebszustandsanzeigen und die erforderliche Steuerelektronik vorhanden.

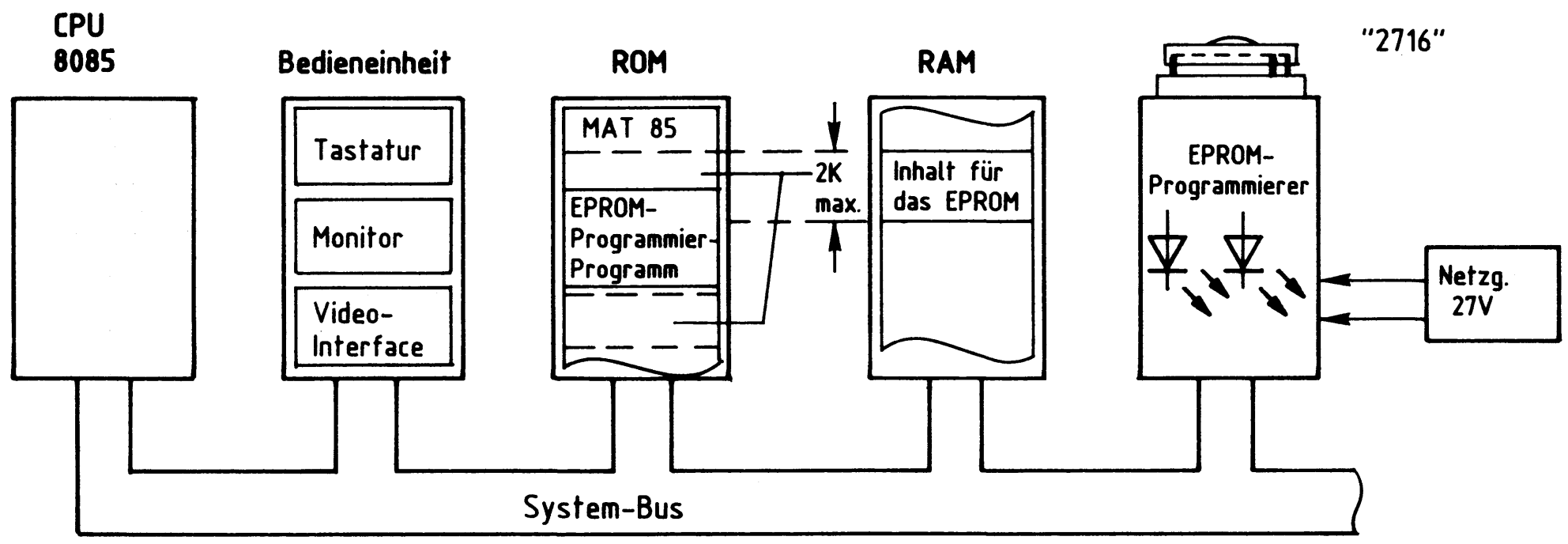


Bild 4: Der Mikrocomputer als Programmiergerät

Im ROM-Speicher des Mikrocomputers befindet sich innerhalb des Betriebssystems "MAT 85" ein spezielles "EPROM-Programmierprogramm", das alle erforderlichen Signale für die Programmierung eines EPROMs bereitstellt. Die CPU arbeitet dieses Programm ab, wenn sie den Befehl hierzu erhält.
Die Bytes, mit denen ein EPROM programmiert werden soll, befinden sich meistens im RAM-Bereich des Mikrocomputers. Der Benutzer des Programmiergerätes muß vor dem Programmieren dafür sorgen, daß sie dorthin gelangen. Hierzu hat er folgende Möglichkeiten:

- Er schreibt die Bytes (z.B. mit Hilfe des Assemblers) selbst in den RAM-Speicher ein.
- Er liest die erforderlichen Daten mit Hilfe des "EPROM-Programmierprogramms" aus einem anderen, bereits programmierten EPROM, das sich vorübergehend im Block "EPROM-Programmierer" befindet, in den RAM-Speicher ein.

Das "EPROM-Programmierprogramm" gestattet es auch, den "Inhalt" für das zu programmierende EPROM direkt aus dem ROM-Speicher des Mikrocomputers zu entnehmen (z.B. um das Betriebsprogramm MAT 85 zu kopieren).
Weitere Hinweise hierzu sowie eine ausführliche Anleitung zur Programmierung befinden sich im fachpraktischen Teil dieser Übung. Im folgenden wird nun die Funktion der Baugruppe "EPROM-Programmierer" beschrieben.

4. Blockschaltbild, Aufbau und Wirkungsweise des EPROM-Programmierers

Bild 5 zeigt das Blockschaltbild der Baugruppe. Sie besteht aus den Schaltungsteilen "Adreßvergleicher", "Programmierbare Parallelschnittstelle", "Betriebszustandsanzeige", "Steuersignaltreiber" und "Programmierspannungsumschalter". Zunächst wird die Wirkungsweise der Baugruppe anhand dieses Blockschaltbildes erklärt.

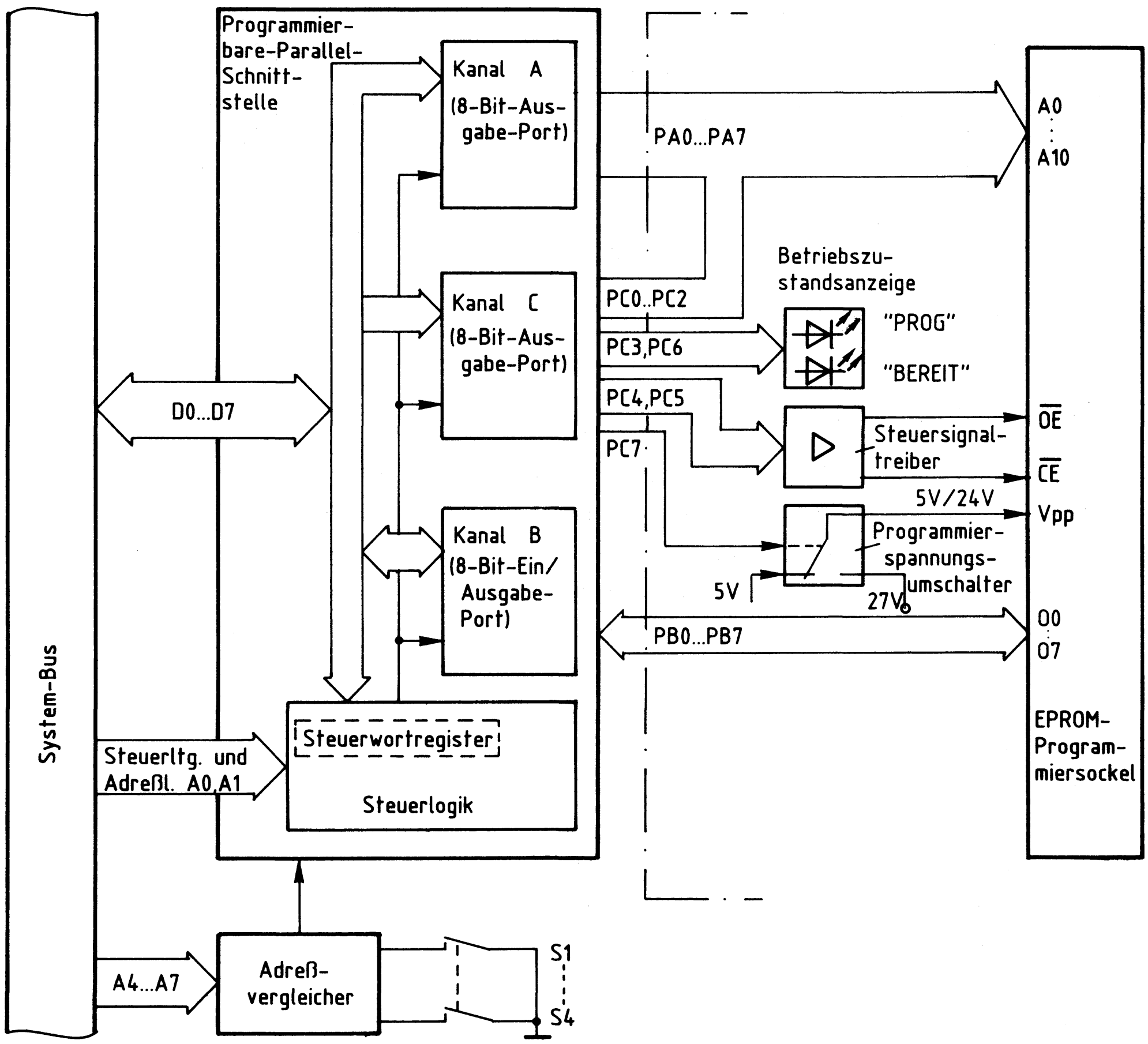


Bild 5: Blockschaltbild der Baugruppe "EPROM-Programmierer"

Die "Programmierbare Parallelschnittstelle" (Bild 5) enthält drei Datenkanäle, die durch Laden eines Steuerwortes in das Steuerwortregister (innerhalb der Steuerlogik) als Ein- oder Ausgabeports programmiert werden können. Dieses Einschreiben des Steuerwortes in das Steuerwortregister nennt man "Initialisieren" des Bausteins. Da mit dem EPROM-Programmierer sowohl "leere" EPROMs programmiert als auch programmierte EPROMs überprüft oder gelesen werden sollen, sind die Betriebsfälle "Programmieren" und "Prüfen oder Lesen" eines "2716" zu unterscheiden.

Für das Programmieren des "2716" müssen die Kanäle A, B und C als Ausgabeports initialisiert sein, weil...
- die acht Leitungen von Kanal A und drei Leitungen von Kanal C als Adreßleitungen für das zu programmierende EPROM dienen sollen
- die restlichen Leitungen von Kanal C als Steuer- und Signalleitungen vorgesehen sind
- die acht Leitungen von Kanal B Datenbytes zum EPROM übertragen sollen.

Für das Prüfen oder Lesen des "2716" müssen die Kanäle A und C ebenfalls als Ausgabeports, Kanal B jedoch als Eingabeport initialisiert sein, weil...
- die Leitungen der Kanäle A und C wie beim Programmieren benutzt werden
- die Leitungen von Kanal B Daten vom EPROM zum Systembus übertragen sollen.

Die Adresse des Steuerwortregisters und die Portadressen sind durch den schaltungstechnischen Aufbau der Baugruppe bestimmt. Der "Adreßvergleicher" gibt den Schnittstellenbaustein nur dann für den Datenaustausch mit dem Mikroprozessor frei, wenn auf dem Adreßbus eine gültige Adresse für eines der drei Ports oder das Steuerwortregister ausgegeben wird.

Über die Portleitungen PC3 und PC6 wird die "Betriebszustandsanzeige" von Bild 5 gesteuert, die mit zwei LEDs die drei folgenden Meldungen ausgibt:
- LED grün, wenn das Programmiergerät initialisiert wurde
- LED rot, wenn gerade ein EPROM programmiert wird
- beide LEDs, wenn das Programmiergerät nicht initialisiert ist, d.h., direkt nach dem Einschalten des Gerätes.

Die "Steuersignaltreiber", die durch die Portleitungen PC4 und PC5 angesteuert werden, haben die Aufgabe, die erforderlichen Signalpegel und Ströme für die EPROM-Steueranschlüsse $\overline{OE}$ und $\overline{CE}$ bereitzustellen.

Der elektronische "Programmierspannungsumschalter", der durch die Portleitung PC7 gesteuert wird, schaltet während des Programmiervorgangs 24 V und während des Prüf- oder Lesevorgangs 5 V auf den EPROM-Anschluß V_{pp}. Hierzu muß dem Umschalter eine externe Gleichspannung von 27 V zugeführt werden. Die gegenüber den Herstellerangaben um 1 V geringere Programmierspannung (statt 25 V nur 24 V) ist ausreichend.
Bild 6 zeigt den Stromlaufplan der Baugruppe "EPROM-Programmierer", der neben dem Blockschaltbild zu allen folgenden Erklärungen mit herangezogen werden sollte.

EPROM-Programmierer

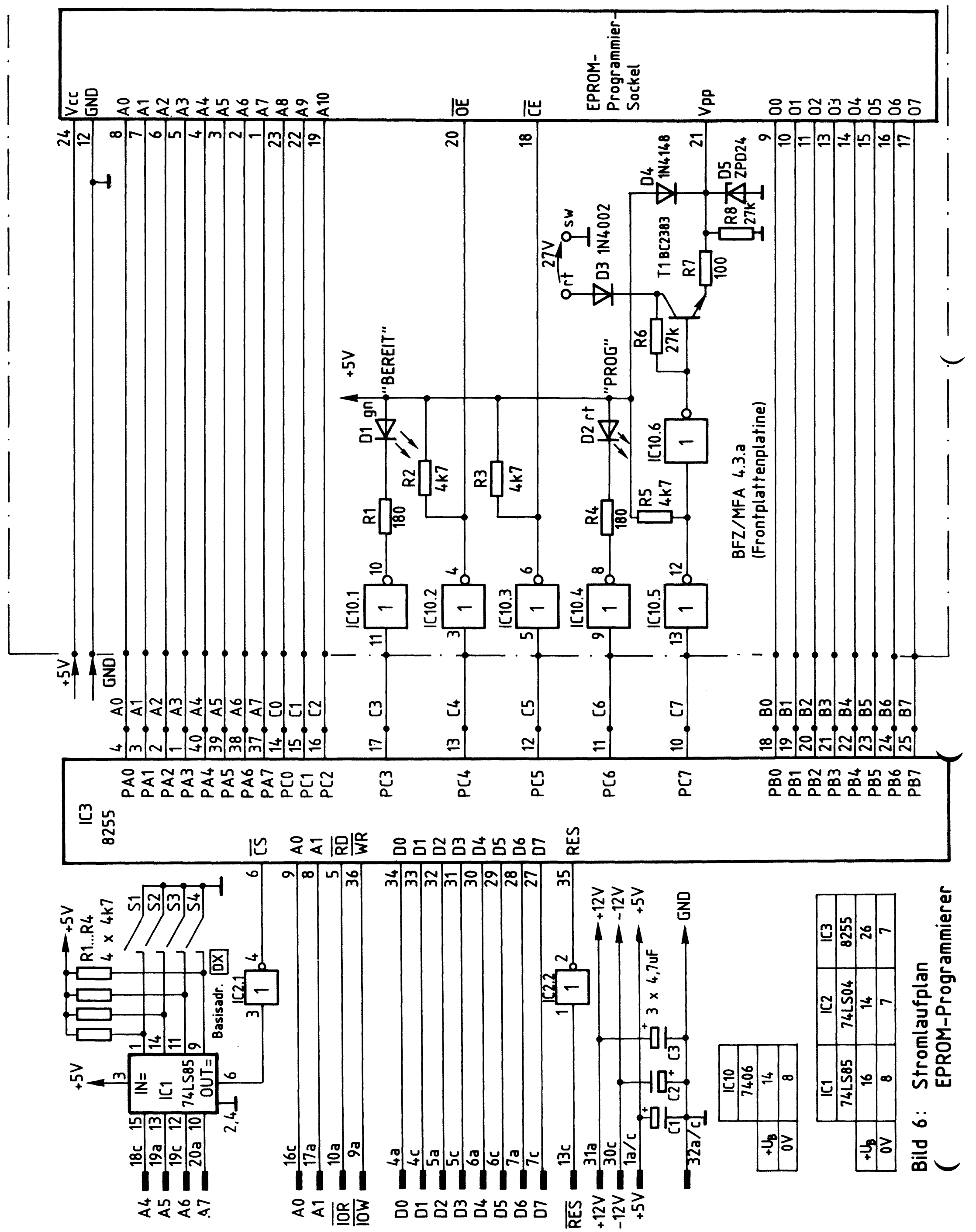


Bild 6: Stromlaufplan EPROM-Programmierer

4.1. Die Programmierbare Parallelschnittstelle und der Adreßvergleicher

Als Programmierbare Parallelschnittstelle wird der Schnittstellenbaustein 8255 verwendet. Bild 7 zeigt ein vereinfachtes Innenschaltbild dieses Bausteins, die zu seinem Betrieb notwendigen Verbindungen zum System-Bus und den Anschluß des Adreßvergleichers.

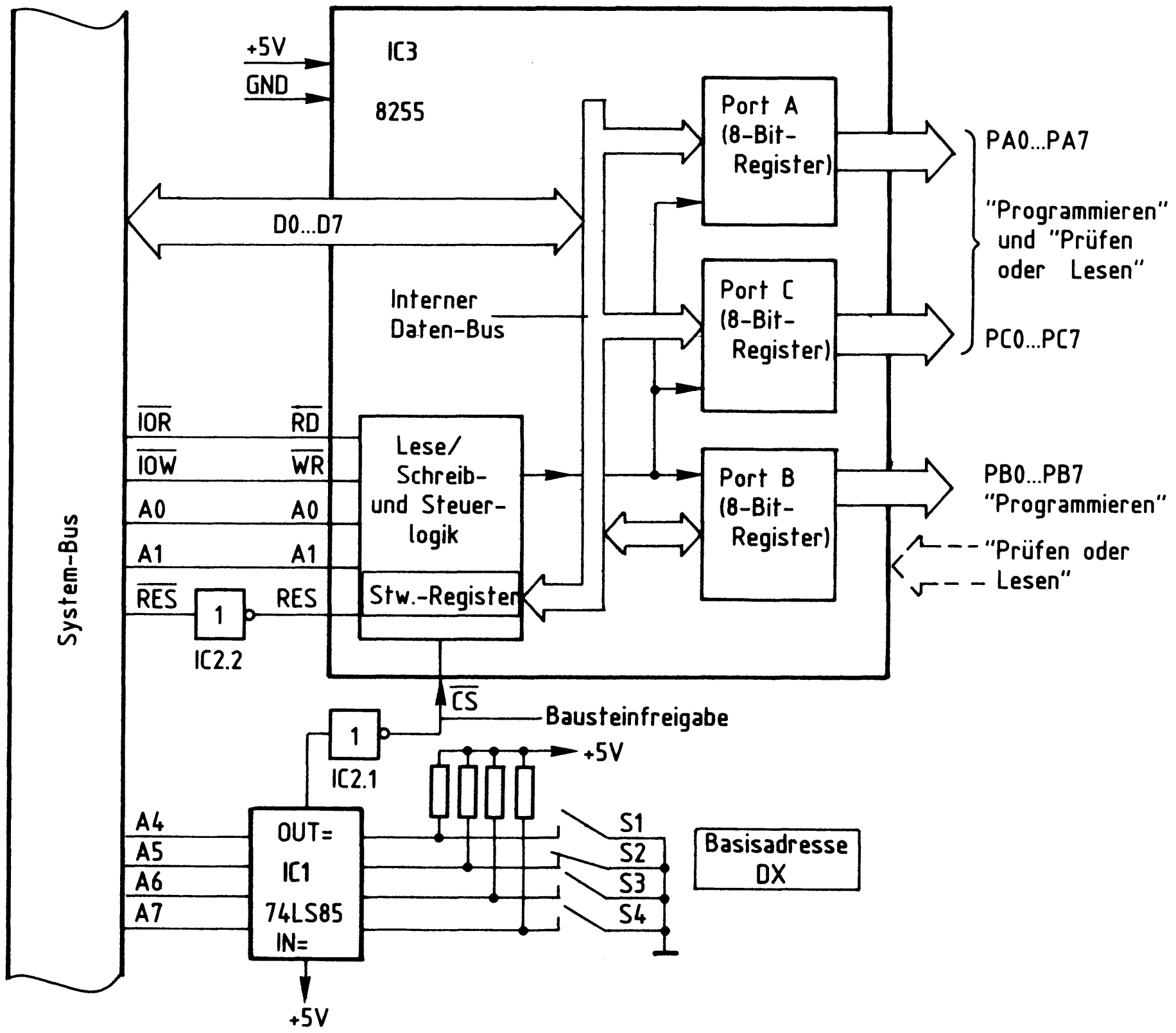


Bild 7: Anschluß des Schnittstellenbausteins 8255 und des Adreßvergleichers

Grundsätzlich können die Datenkanäle A, B und C als Eingabe- oder Ausgabeports programmiert werden. Je nach gewünschter Betriebsart ist zur Programmierung ein vom Bausteinhersteller vorgeschriebenes "Steuerwort" in das "Steuerwort-Register" des "8255" zu laden, das sich in der Lese/Schreib- und Steuerlogik des Bausteins befindet. Dieses Laden des Steuerwortes nennt man "Initialisieren des Bausteins" (initial = am Anfang stehend).

Um den Baustein für den Betrieb "Programmieren eines EPROMs" zu initialisieren, muß das Steuerwort 80H verwendet werden. Für den Betrieb "Prüfen oder Lesen eines EPROMs" ist das Steuerwort 82H erforderlich. Die Bildung der Steuerworte wird in der Übung "Programmierbare Parallelschnittstelle" (BFZ/MFA 4.3.) erklärt.
Das Einschreiben des Steuerwortes in das Steuerwort-Register erfolgt wie die Übergabe eines Datenwortes an ein Ausgabeport: Man gibt zuerst die Port-Adresse auf dem Adreß-Bus aus und stellt dann das Steuerwort auf dem Daten-Bus bereit. Mit dem Steuersignal "$\overline{IOW}$" wird anschließend die Übernahme des Steuerwortes in das Steuerwort-Register ausgelöst.

Ein Datentransport zwischen Daten-Bus und Baustein ist nur möglich, wenn der $\overline{CS}$-Eingang (Chip-Select = Bausteinauswahl) L-Pegel führt (Bild 7). Das Signal an diesem Eingang, das "Bausteinfreigabesignal", kommt vom Adreßvergleicher und wird durch IC2.1 invertiert, weil der Adreßvergleicher an seinem Ausgang "OUT" H-Pegel abgibt.
Dieser H-Pegel tritt jedoch nur auf, wenn die Signalkombination auf den Adreßleitungen A4 bis A7 gleich derjenigen Signalkombination ist, die mit den Schaltern S1 bis S4 eingestellt wurde. Mit der in Bild 7 dargestellten Schaltereinstellung ergeben sich die Adressen für die drei Ports A, B und C und für das Steuerwort-Register wie in Bild 8 dargestellt.

A7	A6	A5	A4	A3	A2	A1	A0	Adressen *)	angespr. Register
1	1	0	1	X	X	0	0	D0 D4 D8 DC	Port A
1	1	0	1	X	X	0	1	D1 D5 D9 DD	Port B
1	1	0	1	X	X	1	0	D2 D6 DA DE	Port C
1	1	0	1	X	X	1	1	D3 D7 DB DF	Steuerwort-Reg.

*) Die Adreßleitungen A2 und A3 werden hier nicht benutzt. Da ihr Pegel 0 oder 1 sein kann, ergeben sich mehrere gültige Adressen für die Ports bzw. das Steuerwort-Register.

Bild 8: Die Bildung der Portadressen

Die Initialisierung der Programmierbaren Parallelschnittstelle mit dem jeweils geforderten Steuerwort (80H oder 82H) erfolgt automatisch bei Aufruf des "EPROM-Programmierprogramms" und seiner verschiedenen Kommandos. Sie werden im praktischen Teil dieser Übung erklärt.

4.2. Die Betriebszustandsanzeige

Dieser Funktionsblock besteht aus den Invertern IC10.1 und IC10.4, den beiden Widerständen R1 und R4, sowie den LEDs D1 und D2 (Bild 6).
Die LEDs leuchten nur, wenn die Inverterausgänge (open Kollektor) L-Signal führen. Dies ist immer dann der Fall, wenn an den Portleitungen PC3 und PC6 H-Signal ausgegeben wird, oder wenn sie sich im hochohmigen Zustand befinden.

Das "EPROM-Programmierprogramm" steuert die LEDs folgendermaßen an:

Betriebszustand	Pegel an PC3	Pegel an PC6	LED BEREIT	LED PROG	Bemerkungen
Baugruppe nicht initialisiert	Z	Z	*	*	Zustand nach Einschalten der Netzspannung, Programmierer nicht betriebsbereit (Z = hochohmig)
Baugruppe initialisiert und lesebereit	H	L	*	-	Zustand nach Aufruf des "Programmierprogramms", EPROM kann in Prog.-Sockel gesteckt werden
Programmieren u. Prüfen	L	H	-	*	EPROM wird programmiert und darf nicht gezogen werden, Prüfen erfolgt automatisch

4.3. Die Steuersignaltreiber

Die Steuersignaltreiber haben die Aufgabe, die erforderlichen Signalpegel an den EPROM-Steuereingängen "$\overline{OE}$" und "$\overline{CE}$" für die verschiedenen Betriebsfälle des Programmiergerätes bereitzustellen. Sie bestehen aus den Invertern IC10.2 und IC10.3 (open Kollektor) und den zugehörigen Arbeitswiderständen R2 und R3 (Bild 6). Das "EPROM-Programmierprogramm" steuert die Treiber wie folgt an:

Betriebszustand	Pegel an PC4	Pegel an PC5	Pegel an $\overline{OE}$	Pegel an $\overline{CE}$	Bemerkungen
Baugr. nicht init.	Z	Z	L	L	Programmierer nicht betriebsbereit
Baugr. init.	L	L	H	H	In diesem Zustand sind die EPROM-Ausgänge hochohmig
Programmieren	L	⊓	H	⊔	"V_{pp}" wird hierbei von 5 V auf 24 V erhöht
Prüfen/Lesen	H	H	L	L	

4.4. Der Programmierspannungsumschalter

Der Programmierspannungsumschalter hat die Aufgabe, die Spannung am EPROM-Anschluß "V_{pp}" während des Programmiervorgangs auf 24 V und während aller anderen Betriebszustände auf 5 V zu schalten. Er wird hierzu durch das "EPROM-Programmierprogramm" über die Portleitung PC7 gesteuert. Bild 9 zeigt den Schaltungsauszug für den Programmierspannungsumschalter.

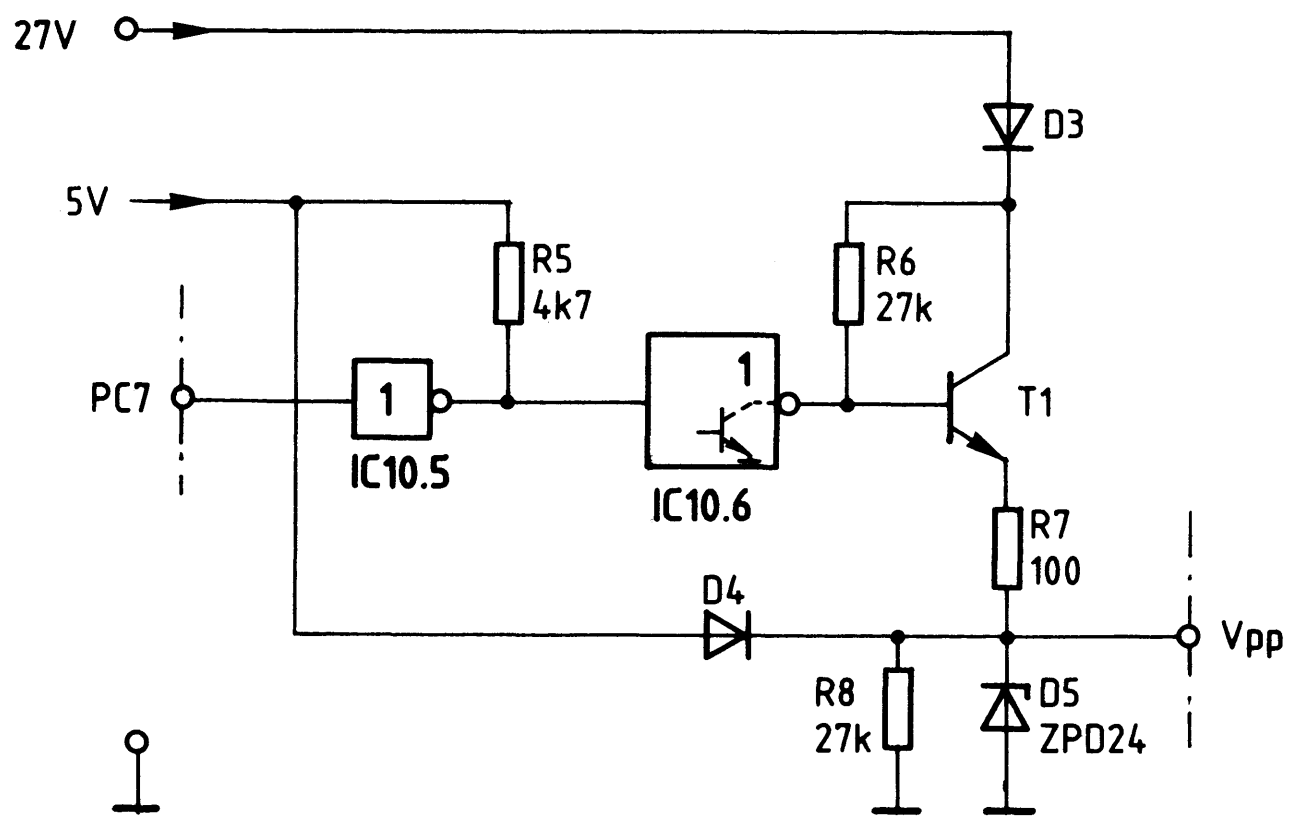


Bild 9: Der Programmierspannungsumschalter

Funktion beim Programmieren (Bild 9):
Das "EPROM-Programmierprogramm" gibt an PC7 H-Pegel aus. Hierdurch sperrt der Ausgangstransistor von IC10.6. Die 27-V-Spannungsquelle treibt über die Verpolungsschutzdiode D3 und über R6 Basistrom in den Transistor T1. Der Transistor leitet und gibt an seinem Emitter eine Spannung von ca. 25,2 V ab. Der Widerstand R7 begrenzt den Strom für die Z-Diode D5, die an den EPROM-Anschluß V_{pp} eine Spannung von 24 V abgibt. Die Diode D4 verhindert beim Programmieren einen Stromfluß vom Emitter zur 5-V-Spannungsquelle.

Funktion in allen anderen Betriebszuständen:
Das "EPROM-Programmierprogramm" gibt an PC7 L-Pegel aus. Der Ausgangstransistor von IC10.6 leitet und verbindet die Basis des Transistors T1 mit 0 V, wodurch T1 sperrt. Über die Diode D4 fließt nun ein Strom in den Arbeitswiderstand R8 und bewirkt am Anschluß V_{pp} eine Spannung von ca. 4,5 V. Diese Spannung reicht nicht aus, um die Z-Diode in den leitenden Zustand zu steuern.

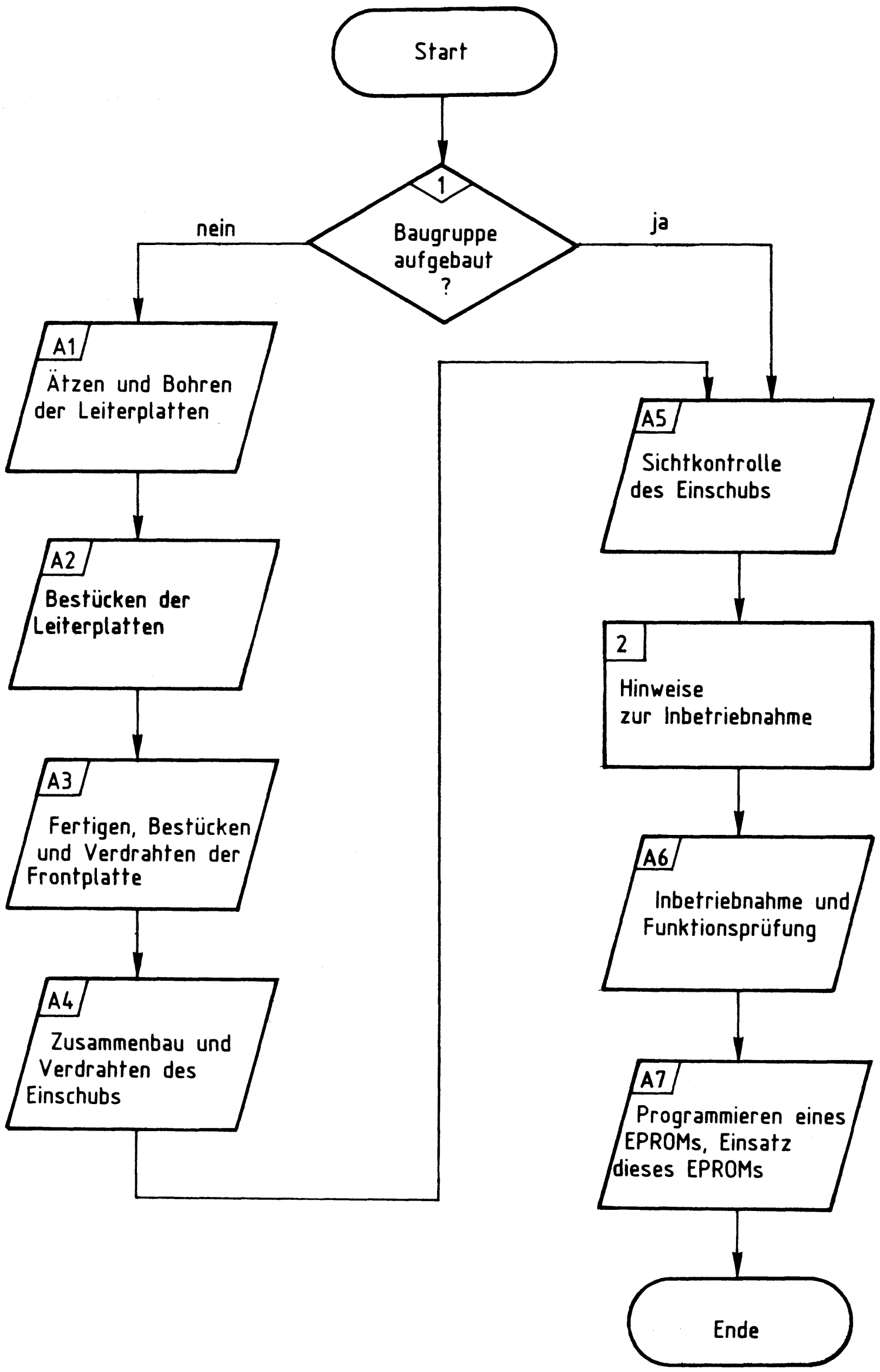
5. Hinweise zum Betrieb des EPROM-Programmierers

Folgende abschließende Hinweise sind beim Einsatz des EPROM-Programmierers zu beachten:

- Startadresse des EPROM-Programmierprogramms: 1E06
- Vor dem Aufruf des EPROM-Programmierprogramms sollten keine EPROMs in die Programmierfassung gesteckt werden.
- Die 27-V-Spannungsquelle darf erst nach dem Aufruf des EPROM-Programmierprogramms angelegt werden.
- Nur wenn die grüne LED "BEREIT" allein leuchtet, dürfen EPROMs in die Programmierfassung eingesetzt oder aus ihr entnommen werden.
- Beim Einsetzen eines EPROMs unbedingt auf richtige Polung achten! Verkehrt eingesetzte EPROMs werden unmittelbar zerstört.
- Achten Sie auf die Programmierdauer, 2 Minuten können sehr lang sein!

EPROM-Programmierer

Flußdiagramm für den Arbeitsablauf



EPROM-Programmierer

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte, ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 4.3.L u. 4.3.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Leiterplatte, ca. 50x110 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	einseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
1	Filmvorlage BFZ/MFA 4.3.a zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C 10 Alu, 2 mm dick, Breite: 50,5 mm	z.B. Intermas Nr. 409-017 670
1	Griff komplett mit Abdeckung T03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Zylinderschraube M2,5x8 DIN 84	
4	Zylinderschraube M2,5x10 DIN 84	
1	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
2	Scheibe 2,7 DIN 125	als Distanzstück für die Zusatzplatine a.d. Frontpl.
6	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
6	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
1	Senkschraube M2,5x10 DIN 963	

EPROM-Programmierer

Stckz.	Benennung/Daten	Bemerkung
1	Miniatur-Schiebeschalter 4polig, DIL	als Codierschalter
1	Steckbuchse für 4-mm-Stecker, Vollkunststoff mit Löt-Steckanschluß 6,3x0,8 mm, Einbau-Ø 8 mm, rot	z.B. Hirschmann Ebi 41 F
1	Steckbuchse für 4-mm-Stecker, Vollkunststoff mit Löt-Steckanschluß 6,3x0,8 mm, Einbau-Ø 8 mm, schwarz	z.B. Hirschmann Ebi 41 F
2	Sechskantmutter, passend zu Steckbuchse	als Distanzstück für die Zusatzplatine a.d. Frontpl.
1	Widerstand 100Ω	alle Widerstände 0,25 W/± 5% Tol.
2	Widerstand 180Ω	
7	Widerstand 4,7 kΩ	
2	Widerstand 27 kΩ	
1	Si-Diode 50 V/0,1 A	z.B. 1 N 4148
1	Si-Diode 100 V/1 A	z.B. 1 N 4002
1	Z-Diode 24 V/500 mW	z.B. ZPD 24
1	Si-NPN-Transistor	z.B. BC 238 B
1	LED, Ø 5 mm, rt	
1	LED, Ø 5 mm, gn	
2	Befestigungshülse für 5-mm-LED, sw	Bef.-Ring kann entfallen
3	Tantal-Elko 4,7 µF/35 V	Tropfenform
1	IC 74 LS 04, Sechs Inverter	
1	IC 7406, Sechs invertierende Treiber	offener Kollektor
1	IC 74 LS 85, 4-Bit-Vergleicher	
1	IC 8255, Programmierbarer Schnittstellen-Baustein	
1	IC-Fassung 40polig	siehe Anmerkung
1	IC-Fassung 16polig	siehe Anmerkung
1	IC-Fassung 14polig	siehe Anmerkung

EPROM-Programmierer

Stckz.	Benennung/Daten	Bemerkung
1	Carrier-IC-Fassung 14polig	
1	Test- u. Programmiersockel 24polig	Textool 224-3344
2	Flachsteckhülse 6,3x0,8 mm, rt, isol.	mit Quetschanschluß 0,75 - 1,5 mm^2
n.B.	Lötdraht	
n.B.	Lötlack	
n.B.	Schaltdraht Ø 0,5 mm, versilbert	
n.B.	Schaltlitze, 0,14 mm^2	26 versch. Farben
n.B.	Schaltlitze, 0,75 mm^2	für die Flachstecker
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften der Frontplatte
n.B.	Plastik-Spray	zum Besprühen der Frontplatte
n.B.	Kabelbinder TY-RAP TY 23M	

Anmerkung

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden.
Ist die Leiterplatte durchkontaktiert, können Sie gewöhnliche IC-Fassungen verwenden.
Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu eignen sich sehr gut die sogen. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen.
Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon 180 mm.

EPROM-Programmierer

Zur Inbetriebnahme der Baugruppe "EPROM-Programmierer" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	Alle Baugruppen komplett aufgebaut und geprüft
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Adapterkarte 64pol. BFZ/MFA 5.3.	
1	Prozessor 8085 BFZ/MFA 2.1.	
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit MAT 85, Basisadresse 0000
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit mind. 4K-RAM auf Adresse E000 u.F800, Basisadresse E000
1	8-Bit-Parallel-Eingabe BFZ/MFA 4.2.	Port-Adresse 01H
1	8-Bit-Parallel-Ausgabe BFZ/MFA 4.1.	Port-Adresse 02H
1	Video-Interface BFZ/MFA 8.2.	
1	ASCII-Tastatur BFZ/MFA 8.1.	
1	Monitor mit Cinch-Anschluß	
1	Gleichspannungsnetzgerät	auf 27 V einstellbar
1	EPROM-Baustein, 2K x 8 Bit, 2716	unprogrammiert

EPROM-Programmierer

1

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "EPROM-Programmierer" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen.

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen Einschubs und Inbetriebnahme → A5

2

In den folgenden Arbeitsschritten wird die Baugruppe "EPROM-Programmierer" in Betrieb genommen und ihre Funktion geprüft.
Dazu benötigen Sie:
- 1 Baugruppenträger mit Busverdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1.)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Adapterkarte 64polig (BFZ/MFA 5.3.)
- 1 Prozessor 8085 (BFZ/MFA 2.1.)
- 1 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit MAT 85, Basisadresse 0000
- 1 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit mindestens zwei 2-K-RAM-Bausteinen auf Adresse E000 und F800, Basisadresse E000
- 1 8-Bit-Parallel-Eingabe (BFZ/MFA 4.2.), Portadresse 01H
- 1 8-Bit-Parallel-Ausgabe (BFZ/MFA 4.1.), Portadresse 02H
- 1 Video-Interface (BFZ/MFA 8.2.)
- 1 ASCII-Tastatur (BFZ/MFA 8.1.)
- 1 Monitor mit Cinch-Anschluß
- 1 Gleichspannungsnetzgerät, auf 27 V, einstellbar

Darüberhinaus sollten Sie den Stromlaufplan und die Bestückungspläne dieser Übung bereithalten.
Alle zur Inbetriebnahme der Baugruppe vorgegebenen Arbeitsblätter enthalten:
- Angaben über den Sinn der jeweiligen Messung
- Aufgabenstellungen, ggf. mit Hinweisen zu möglichen Fehlern

Wenn Sie bei der Lösung der Aufgaben Schwierigkeiten haben, sollten Sie das entsprechende Kapitel der Funktionsbeschreibung noch einmal durcharbeiten.

→ A6

Name:

EPROM-Programmierer

Datum:

A1.1

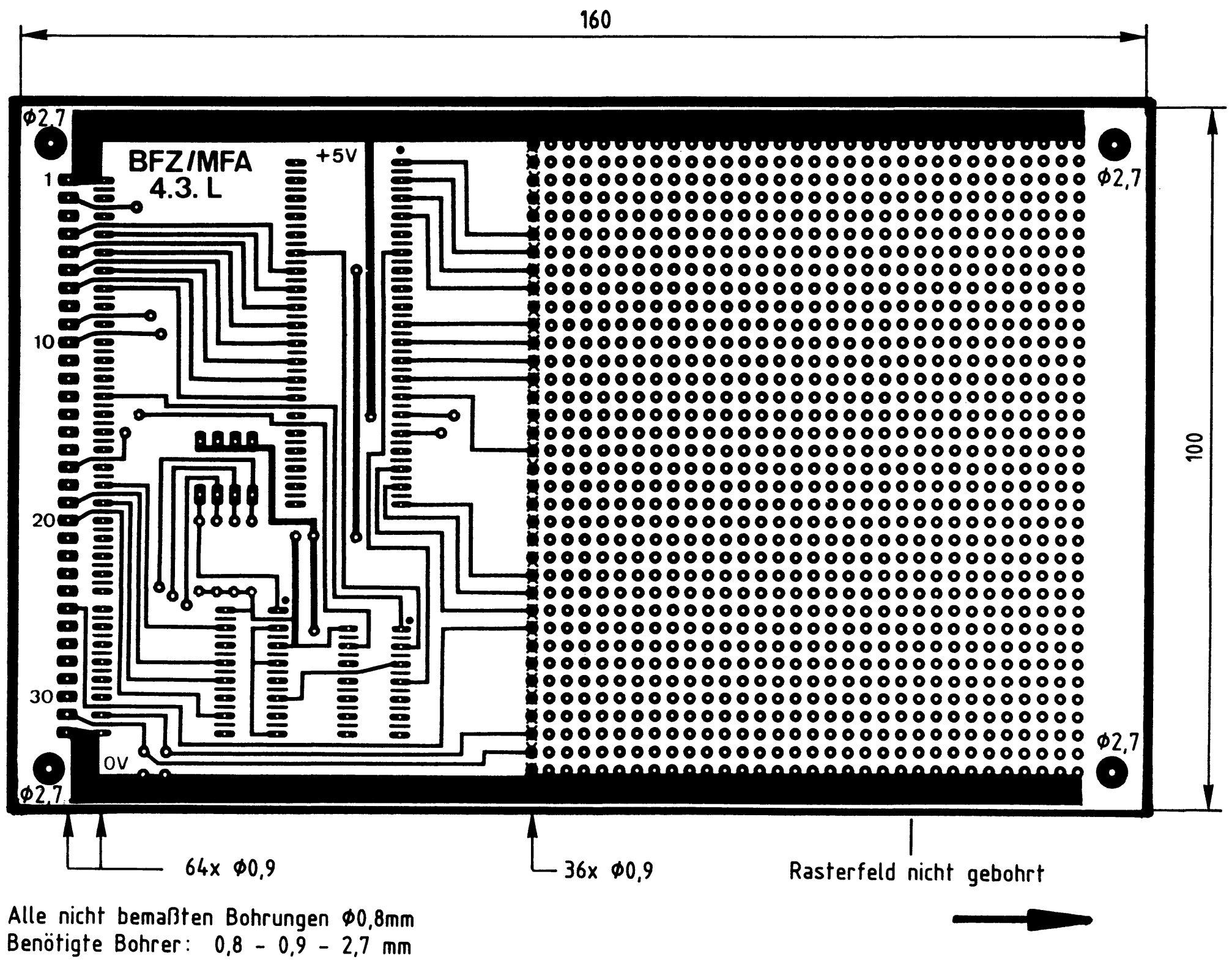
Für die Baugruppe "EPROM-Programmierer" muß eine zweiseitig und eine einseitig kupferkaschierte Leiterplatte angefertigt werden. Stellen Sie die Leiterplatten in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlagen BFZ/MFA 4.3.L und 4.3.B sowie nach BFZ/MFA 4.3.a
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. jeweils auf Maß zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatten nach den folgenden Bohrplänen. Anschließend sind die Seiten der Leiterplatten, die Leiterbahnen führen, zu reinigen und mit Lötlack zu besprühen.

Bohrplan Leiterbahnseite BFZ/MFA 4.3.L



Alle nicht bemaßten Bohrungen Φ0,8mm
Benötigte Bohrer: 0,8 - 0,9 - 2,7 mm

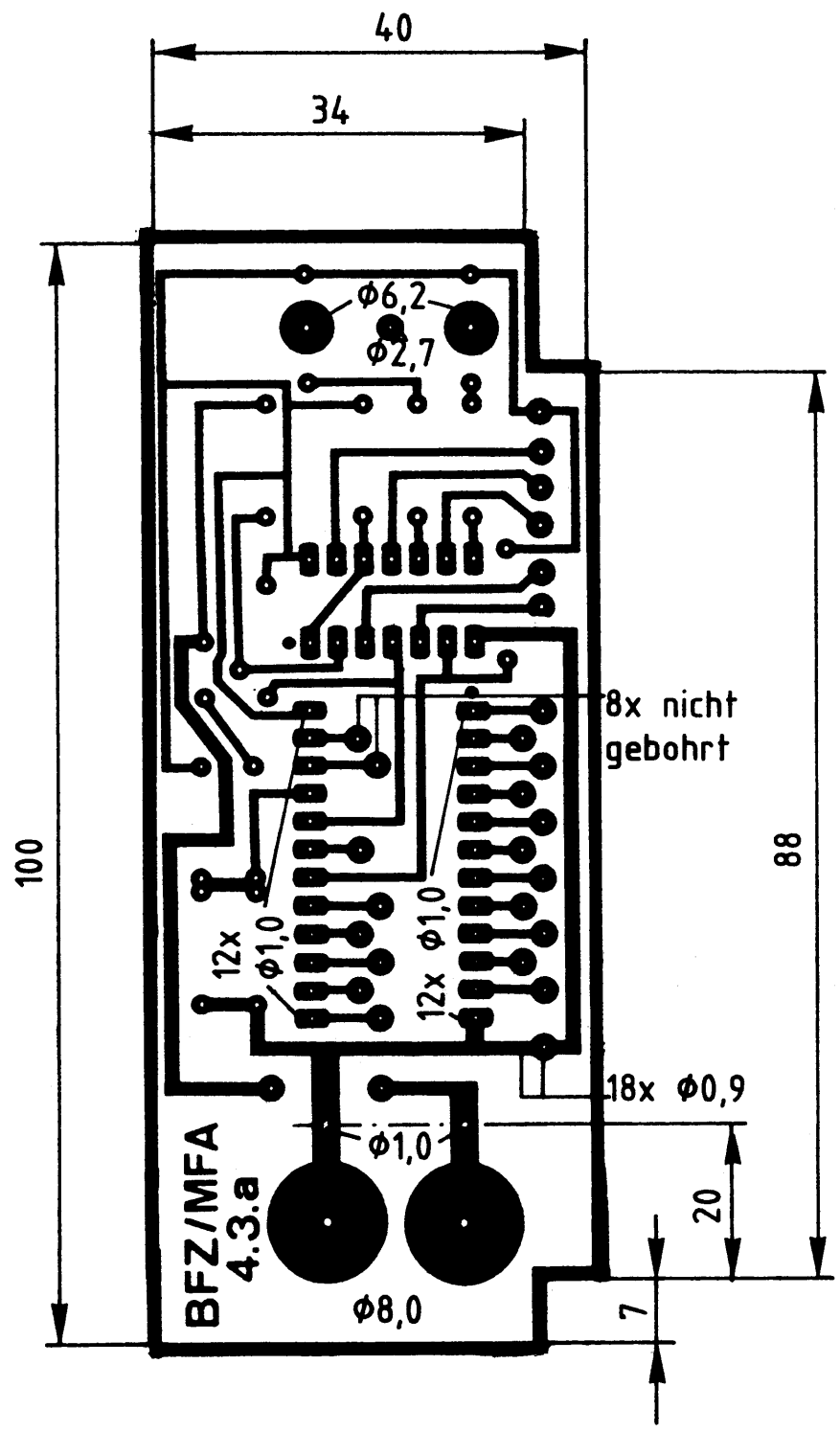
EPROM-Programmierer

Name:

Datum:

A1.2

Bohrplan Leiterbahnseite BFZ/MFA 4.3.a



Alle nicht bemaßten Bohrungen Φ0,8mm
Benötigte Bohrer: 0,8 - 0,9 - 1,0 - 2,7 - 6,2 - 8,0 mm

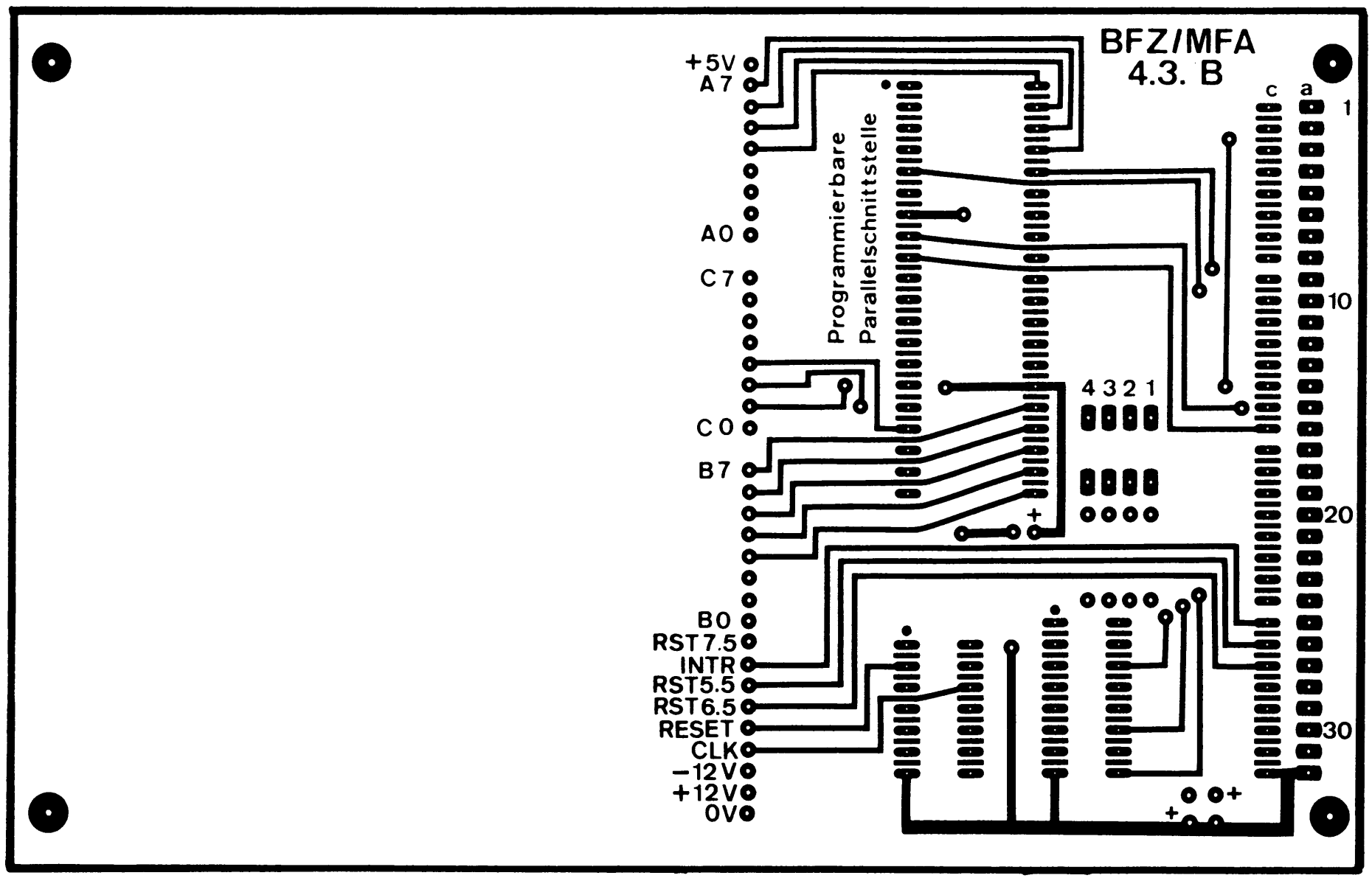
Name:

EPROM-Programmierer

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite der Leiterplatte BFZ/MFA 4.3.

A1.3



→ A2

Name:

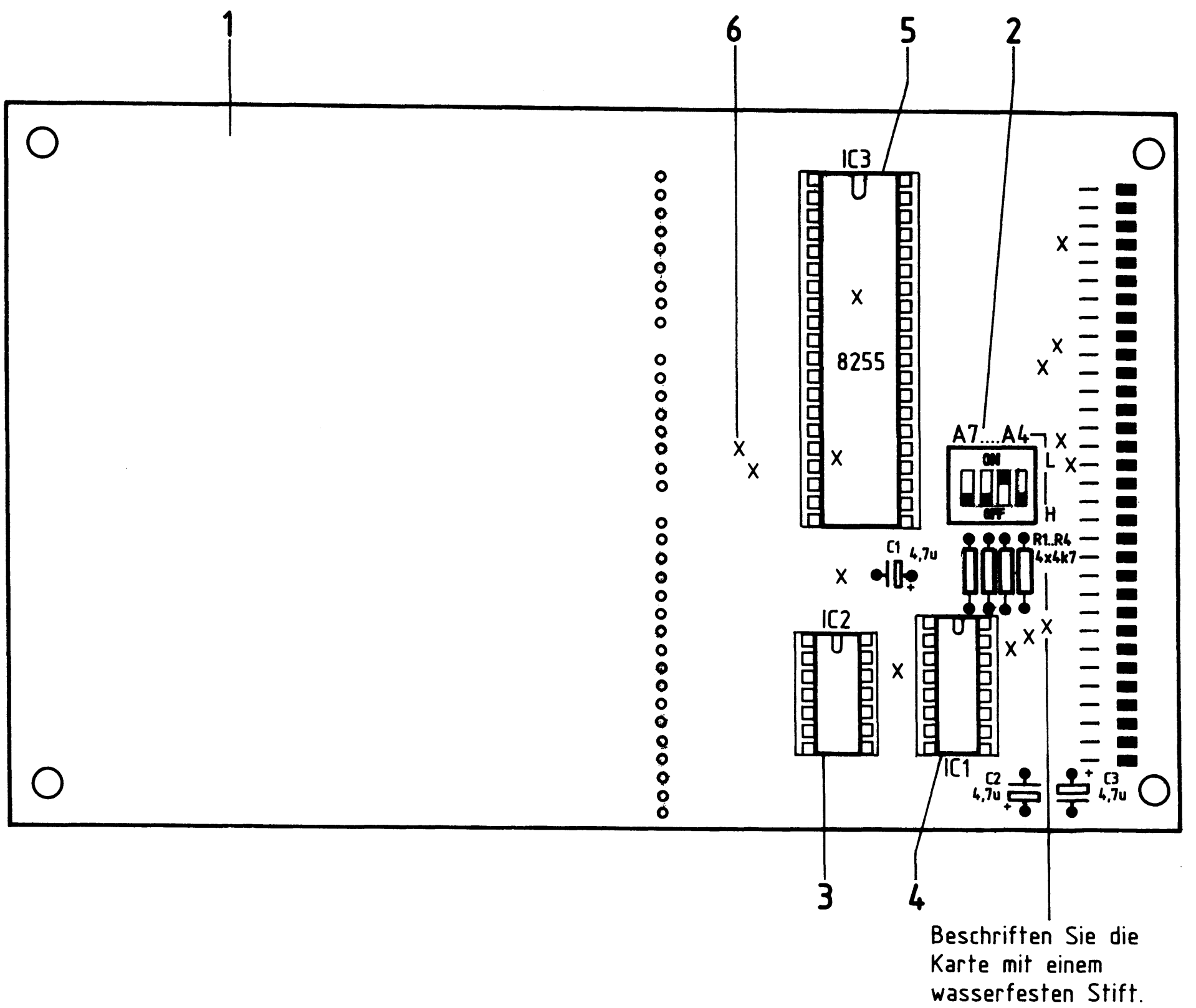
EPROM-Programmierer

Datum:

A2.1

Bestücken Sie die Leiterplatten BFZ/MFA 4.3. und BFZ/MFA 4.3.a mit Hilfe der folgenden Bestückungspläne sowie der Stück- und Bauteillisten. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

Bestückungsplan Leiterplatte BFZ/MFA 4.3.



Name:

EPROM-Programmierer

Datum:

A2.2

Stückliste Leiterplatte BFZ/MFA 4.3.

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.3.	
2	1	Miniatur-Schiebeschalter 4polig	
3	1	IC-Fassung 14polig	siehe Anmerkung
4	1	IC-Fassung 16polig	
5	1	IC-Fassung 40polig	
6	14	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	nur erforderlich bei nicht galv. durchkontaktierter Leiterplatte

Bauteilliste Leiterplatte BFZ/MFA 4.3.

Kennz.	Benennung/Daten	Bemerkung
R1...R4	Widerstand 4,7 kΩ /0,25 W	
C1...C3	Tantal-Elko 4,7 µF/35 V	Tropfenform
IC1	4-Bit-Vergleicher 74 LS 85	
IC2	Sechs Inverter 74 LS 04	
IC3	Programmierbarer Schnittstellen-Baustein 8255	

Anmerkung

Alle ICs werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontaktiert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

Name:

EPROM-Programmierer

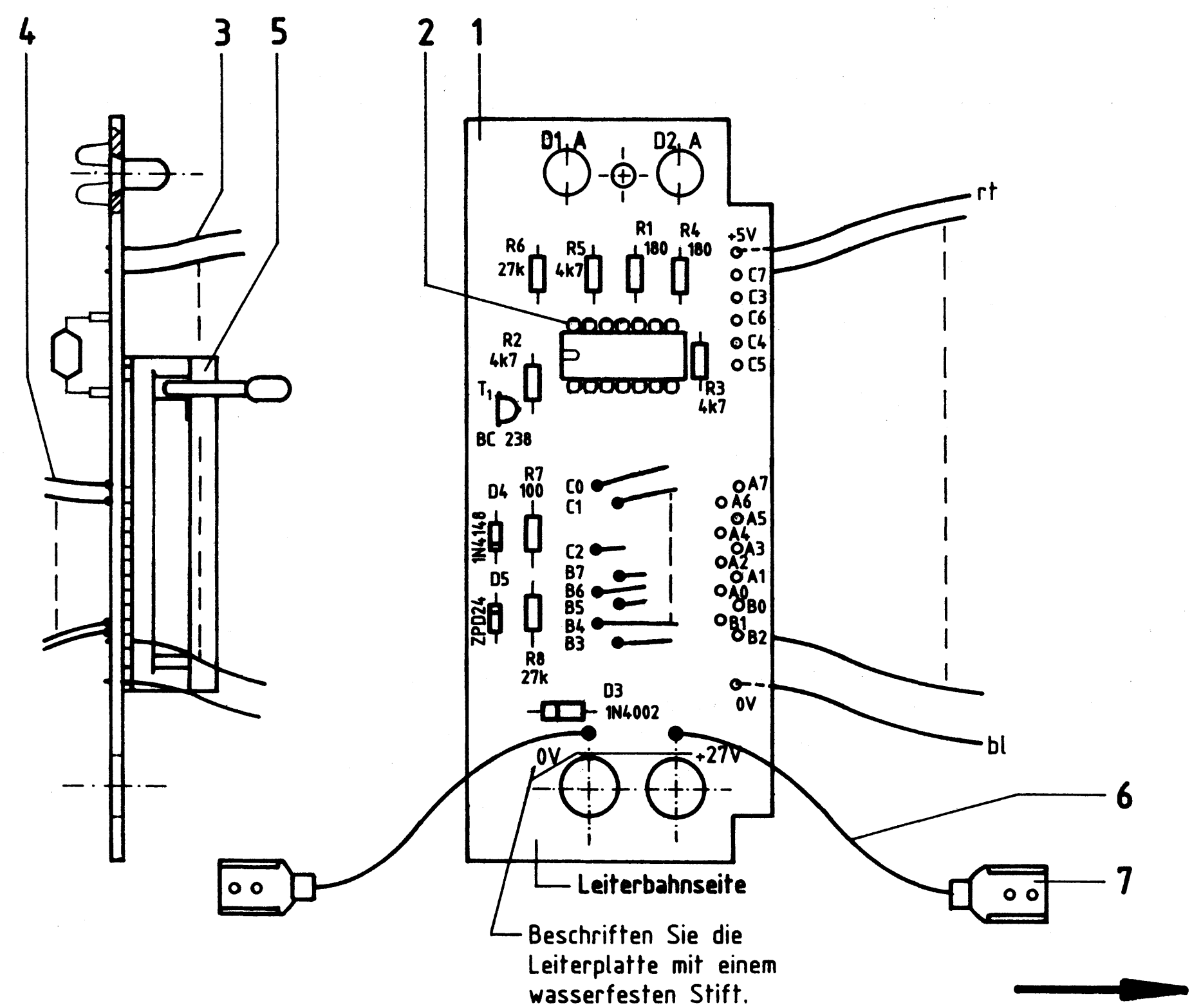
Datum:

A2.3

Der in einem späteren Arbeitsschritt erfolgende Zusammenbau der Leiterplatte BFZ/MFA 4.3.a mit der Frontplatte der Baugruppe erfordert es, daß die Bauteile bei dieser Leiterplatte auf der Leiterbahnseite liegen müssen. Lediglich einige Leitungen und der "Textool-Programmiersockel" (siehe Bestückungsplan) müssen von der "normalen" Bestückungsseite her montiert werden. Bestücken Sie die Leiterplatte bitte in folgenden Schritten:

1. Widerstände und Dioden
2. Transistor und LEDs
3. Carrier-IC-Sockel und IC10 (nach dem Löten)
4. Leitungen auf der Leiterbahnseite
5. Alle auf die "normale" Bestückungsseite ragenden Bauteil- Sockel- und Leitungsenden soweit als möglich kürzen
6. Leitungen auf der "normalen" Bestückungsseite und Programmiersockel

Bestückungsplan Leiterplatte BFZ/MFA 4.3.a



EPROM-Programmierer

Name:

Datum:

Stückliste Leiterplatte BFZ/MFA 4.3.a

A2.4

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.3.a	
2	1	Carrier-IC-Fassung 14polig	
3	18	Schaltlitze 0,14 mm^2, 150 mm lg.	Farben nach eigener Wahl, freies Ende abis. u. verzinnt
4	8	Schaltlitze 0,14 mm^2, 150 mm lg.	Farben nach eigener Wahl, freies Ende abis. u. verzinnt
5	1	Textool-Programmiersockel 24pol.	
6	2	Schaltlitze 0,75 mm^2, 60 mm lg.	
7	2	Flachsteckhülse 6,3x0,8 mm, rt	

Bauteilliste Leiterplatte BFZ/MFA 4.3.a

Kennz.	Benennung/Daten	Bemerkung
R1	Widerstand 180Ω	
R2, R3	Widerstand 4,7 kΩ	
R4	Widerstand 180Ω	
R5	Widerstand 4,7 kΩ	
R6	Widerstand 27 kΩ	
R7	Widerstand 100Ω	
R8	Widerstand 27 kΩ	
D1	LED gn, Ø 5 mm	
D2	LED rt, Ø 5 mm	
D3	Si-Diode 1N 4002	
D4	Si-Diode 1N 4148	
D5	Z-Diode ZPD 24	
IC10	Sechs Invertierende Treiber 7406	
T1	Si-NPN-Transistor	z.B. BC 238 B

→ A3

Name:

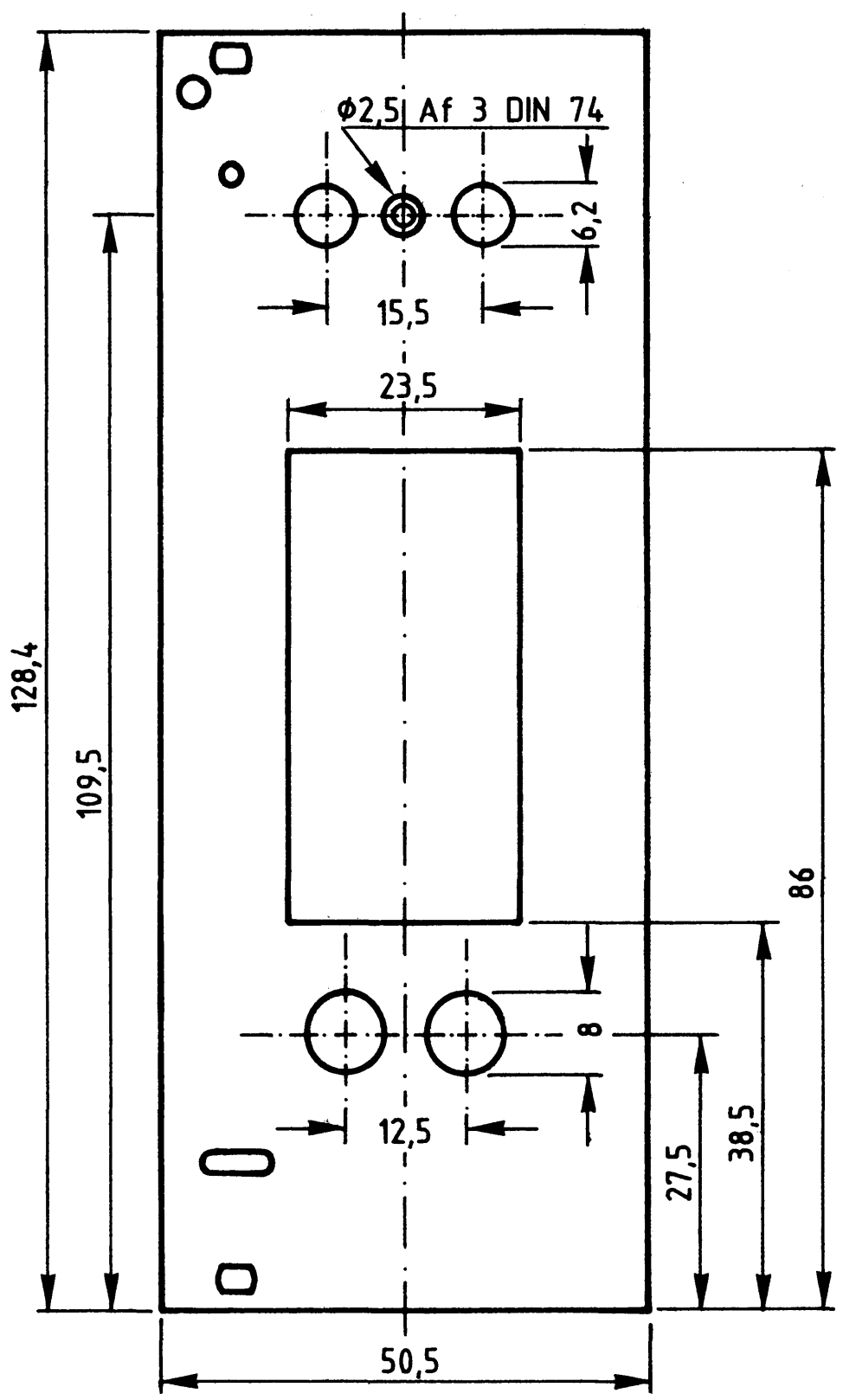
EPROM-Programmierer

Datum:

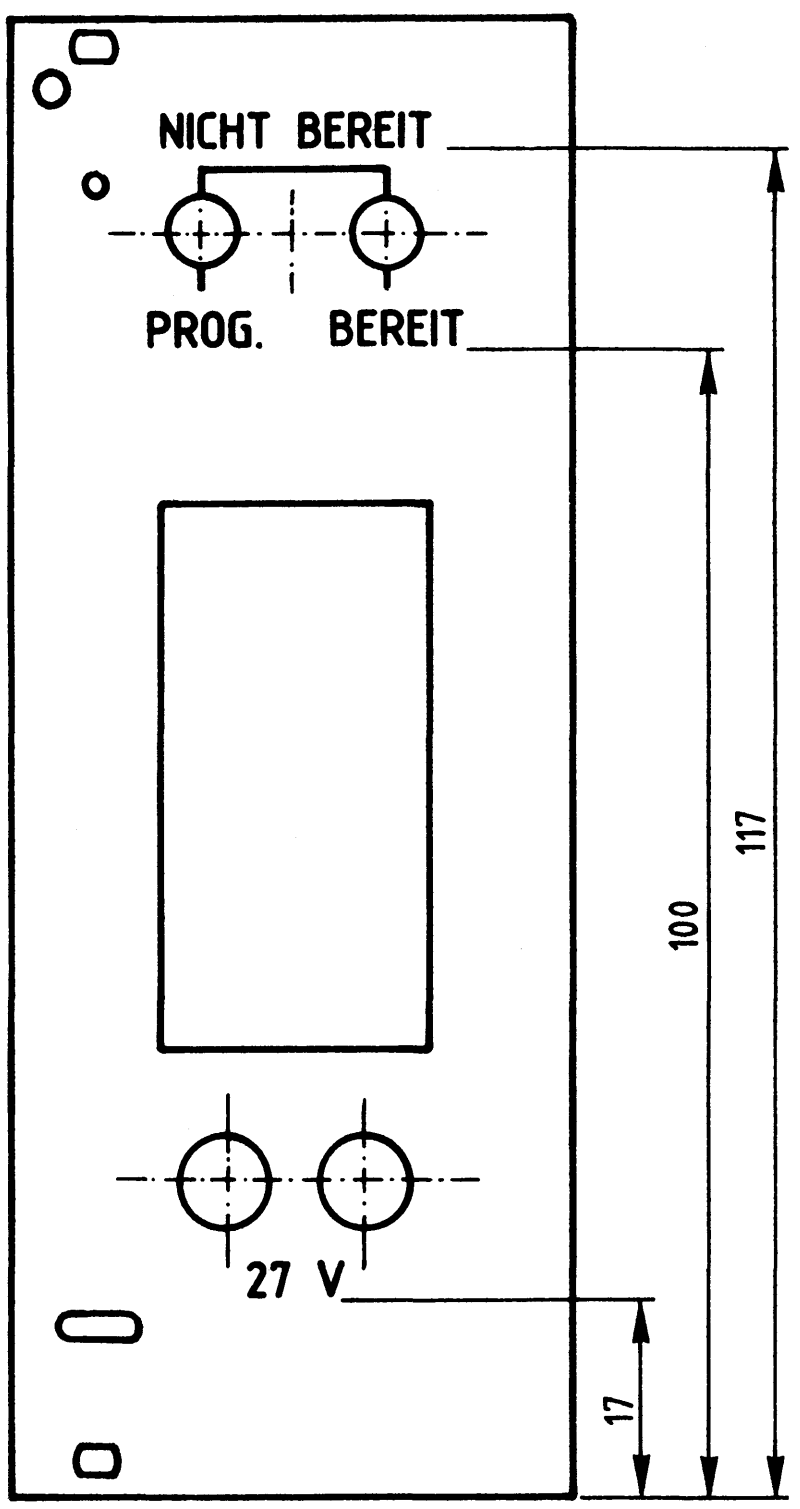
A3.1

Stellen Sie die Frontplatte nach den folgenden Zeichnungen her. Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden. Die Beschriftung kann mit einem Tuscheschreiber oder Abreibebuchstaben erfolgen. Nach dem Beschriften sollten Sie die Frontplatte mit Plastik-Spray besprühen.

Bohrplan Frontplatte



Beschriftungsvorschlag



Schriftgröße 3 mm

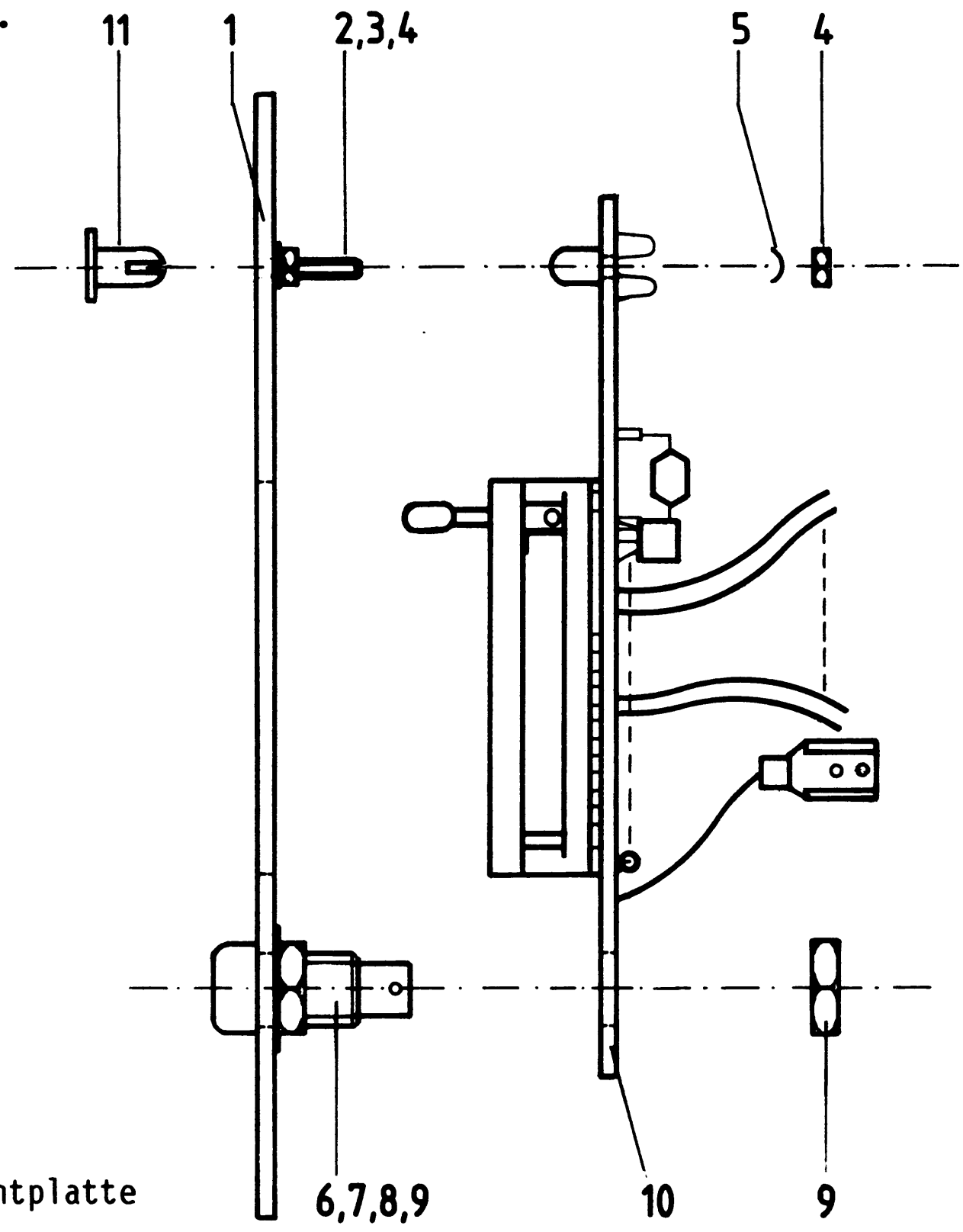
Name:

EPROM-Programmierer

Datum:

Bestücken Sie die Frontplatte nach der folgenden Zeichnung und der Stückliste.

A3.2



Stückliste Frontplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2	1	Senkschraube M2,5x10 DIN 963	
3	2	Scheibe 2,7 DIN 125	
4	2	Sechskantmutter M2,5 DIN 439	
5	1	Federscheibe A2,7 DIN 137	
6	1	Steckbuchse für 4-mm-Stecker,rt	links in Sicht Fp.Vorders.
7	1	Steckbuchse für 4-mm-Stecker, sw	
8	2	Wellscheibe, passend zu Pos. 6 u. 7	Bestandteil der Steckbuchse
9	4	Sechskantmutter für Pos. 6 u. 7	Bestandteil der Steckbuchse
10	1	Leiterplatte BFZ/MFA 4.3.a	
11	2	Befestigunghülse für LED	

→ A4

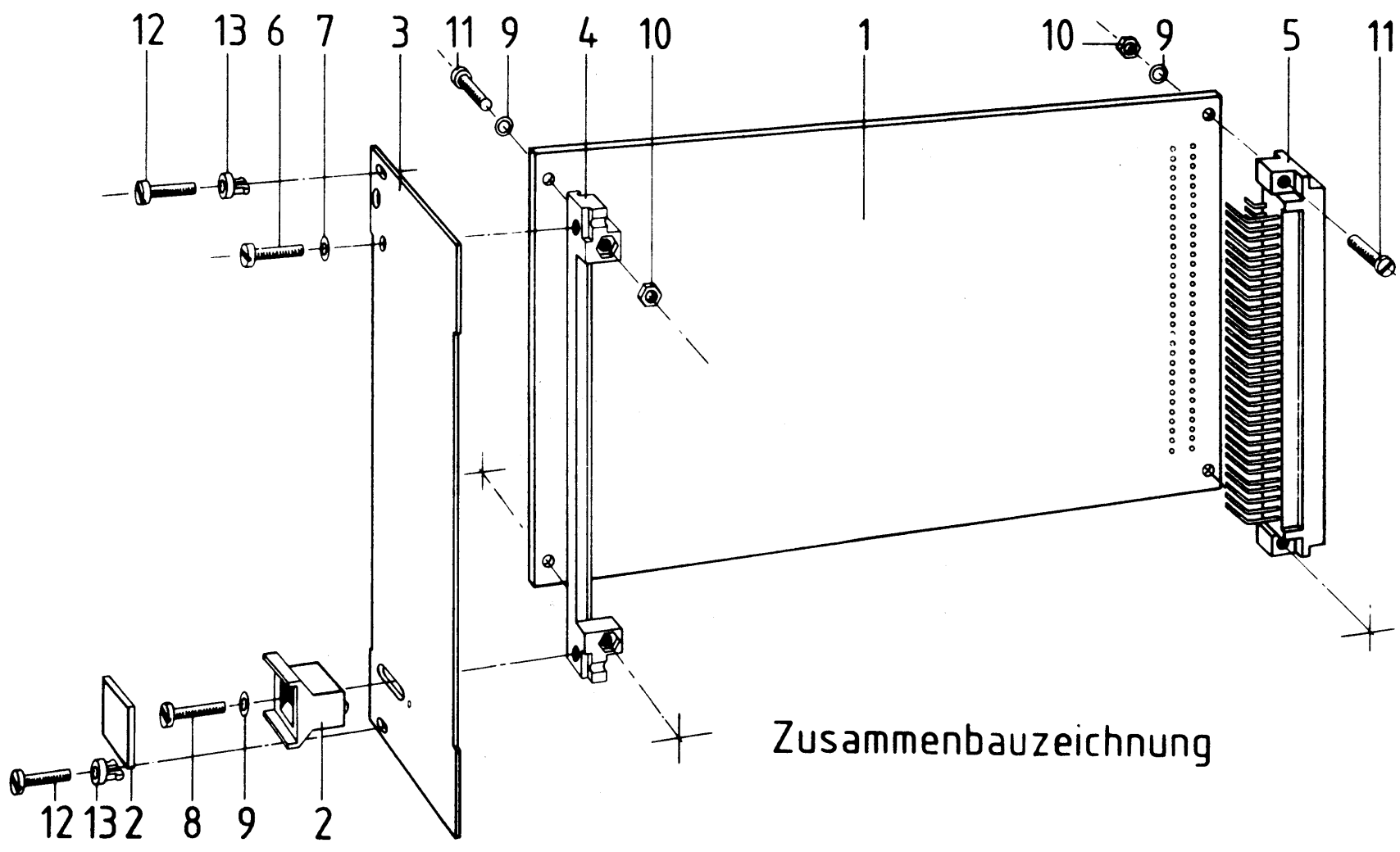
Name:

EPROM-Programmierer

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Anschließend wird verdrahtet.

A4.1



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.3.	kompl. bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt
4	1	Frontverbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M2,5x 8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	1	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	4	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

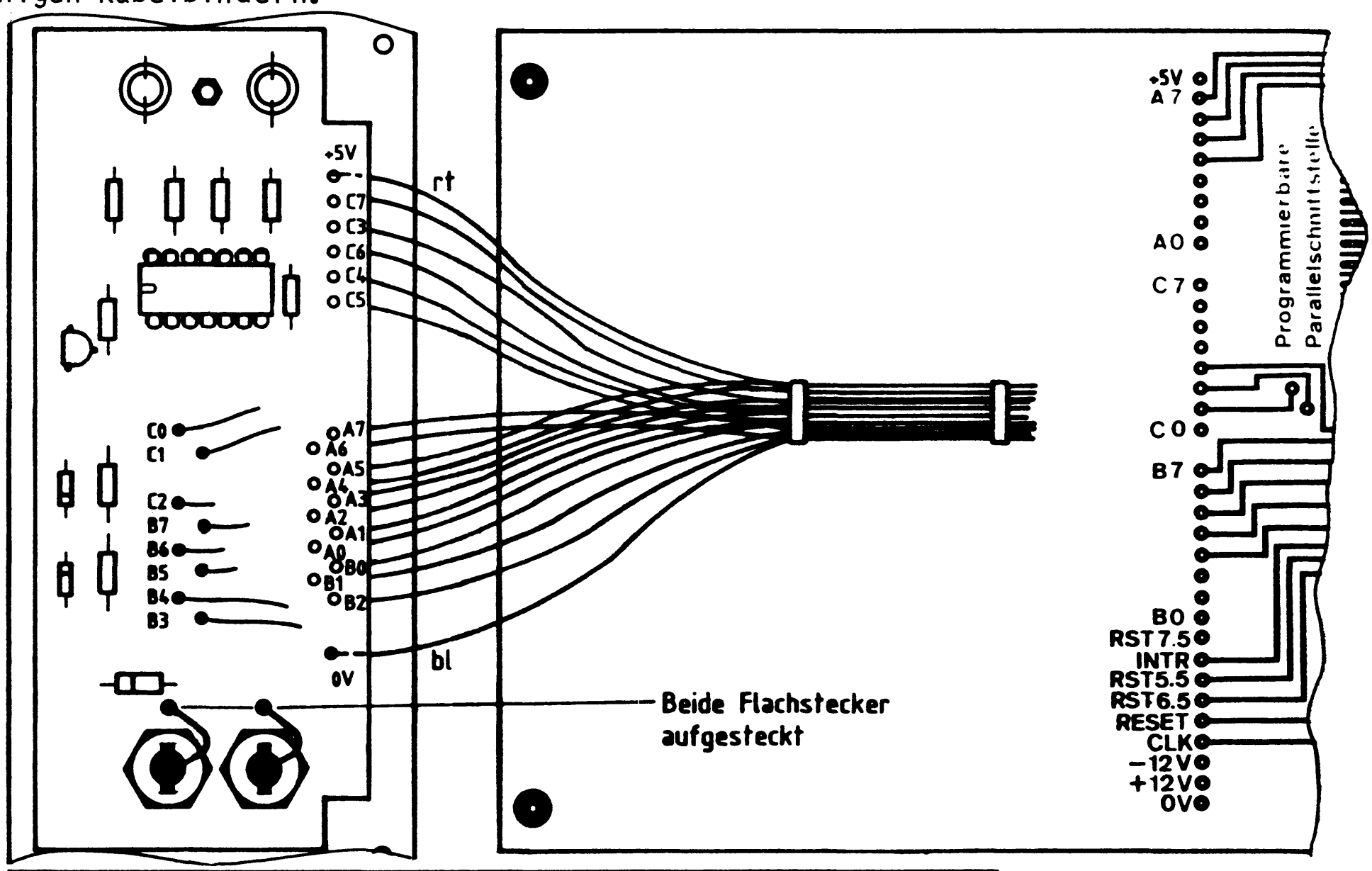
Name:

EPROM-Programmierer

Datum:

A4.2

Tragen Sie nun die Aderfarben der Leitungen der Frontplattenplatine in untenstehenden Verdrahtungsplan ein und löten Sie dann die freien Enden dieser Leitungen an die angegebenen Anschlüsse der Hauptplatine an. Bündeln Sie die Leitungen mit einigen Kabelbindern.



Anschluß Frontpl. Platine	Ader-Farbe	Anschluß Haupt-Platine	Anschluß Frontpl. Platine	Ader-Farbe	Anschluß Haupt-Platine
A0		A0	B5		B5
A1		A1	B6		B6
A2		A2	B7		B7
A3		A3	C0		C0
A4		A4	C1		C1
A5		A5	C2		C2
A6		A6	C3		C3
A7		A7	C4		C4
B0		B0	C5		C5
B1		B1	C6		C6
B2		B2	C7		C7
B3		B3	+5 V	rt	+5 V
B4		B4	0 V	bl	0 V

→ A5

Name:

EPROM-Programmierer

Datum:

Sichtkontrolle

A5

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und die Bestückungspläne bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf der mit "L" bezeichneten Seite der Hauptplatine (Leiterbahnseite, Lötseite) und auf der Lötseite der Frontplattenplatine alle Bauteilanschlüsse sachgemäß angelötet?
Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.
Es dürfen auf der Frontplattenplatine keine Bauteil- oder Leitungsanschlüsse die Frontplatte berühren.
Bei galvanisch nicht durchkontaktierter Hauptplatine müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei solch einer Leiterplatte alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstücken durchkontaktiert sein.

Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind alle ICs richtig eingesteckt?
- Ist der DIL-Schalter eingesetzt?

Gesamtaufbau

Kontrollieren Sie auch die Montage der Frontplatte.

2 ←

Name:

EPROM-Programmierer

Datum:

Prüfen der Betriebsspannung für die ICs

A6.1

Zuerst muß die Betriebsspannung aller ICs an den entsprechenden IC-Stiften gemessen werden. Gehen Sie hierzu folgendermaßen vor:

- Baugruppe über Adapter am System-Bus
- Außer Netzgerät keine anderen Baugruppen eingeschoben
- Betriebsspannung eingeschaltet
- Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabelle ein.

	IC1	IC2	IC3	IC10
Typ				
+UB-Pin				
0V-Pin				
UB				

Vorbereitungen für die Funktionsprüfung

In den folgenden Arbeitsschritten wird zunächst die Funktion der Parallelschnittstelle und danach die Funktion der Zusatzplatine überprüft. Bereiten Sie hierzu bitte folgendes vor:

- IC10 auf der Zusatzplatine des EPROM-Programmierers entfernen
- Baugruppennummer "DX" mit DIL-Schalter einstellen (siehe Bestückungsplan)
- EPROM-Programmierer über Adapter in den Baugruppenträger stecken
- alle erforderlichen Baugruppen des BFZ/MFA-Mikrocomputers in den Baugruppenträger stecken, Gerät einschalten und Betriebsprogramm starten

Name:

EPROM-Programmierer

Datum:

Prüfen der Parallelschnittstelle

A6.2

Zur Prüfung der Parallelschnittstelle werden mit Hilfe des MAT-85-Kommandos "OUT" zunächst die Ports A, B und C als Ausgabeports programmiert und anschließend an die Ports die Datenwerte 55H bzw. AAH ausgegeben. Gehen Sie bei der Prüfung wie folgt vor:

- Steuerwort 80H an Portadresse D3H (Steuerwort-Register) ausgeben
- Datenwort 55H nacheinander an die Portadressen D0H, D1H u. D2H (Port A, B u. C) ausgeben
- Messen Sie die Pegel an den Anschlußpunkten der Ports auf der Hauptplatine und tragen Sie die Meßwerte (Ist-Pegel) in untenstehende Tabelle ein.
- Verfahren Sie danach in gleicher Weise nach Ausgabe des Datenwortes AAH.

Portanschluß	Nach Ausgabe von 55H		Nach Ausgabe von AAH	
	Ist-Pegel	Soll-Pegel	Ist-Pegel	Soll-Pegel
A0		1		0
A1		0		1
A2		1		0
A3		0		1
A4		1		0
A5		0		1
A6		1		0
A7		0		1
B0		1		0
B1		0		1
B2		1		0
B3		0		1
B4		1		0
B5		0		1
B6		1		0
B7		0		1
C0		1		0
C1		0		1
C2		1		0
C3		0		1
C4		1		0
C5		0		1
C6		1		0
C7		0		1

Name:

EPROM-Programmierer

Datum:

Prüfung der Funktion der Zusatzplatine

A6.3

Zu dieser Prüfung werden wieder die Datenwerte 55H u. AAH an die Ports A, B u. C ausgegeben. Durch Einsatz von IC10 auf der Zusatzplatine werden die Funktionsgruppen dieser Platine mit in die Prüfung einbezogen. Gehen Sie bei der Prüfung wie folgt vor:

- Betriebsspannung ausschalten
- IC10 in den Sockel auf der Zusatzplatine einstecken
- Betriebsspannung einschalten und Betriebssystem starten; nun sollten beide LEDs des EPROM-Programmierers aufleuchten
- An die Frontplattenbuchsen des EPROM-Programmiergerätes eine Spannung von 27 V anschließen
- Steuerwort 80H an Portadresse D3H (Steuerwort-Register) ausgeben
- Datenwert 55H der Reihe nach an die Ports A bis C ausgeben; nach der Ausgabe des Datenwertes 55H muß die rote LED leuchten, die grüne LED darf nicht leuchten
- Messen Sie die Pegel an den in folgender Tabelle angegebenen Anschlüssen des Programmiersockels und tragen Sie die Werte in diese Tabelle ein.
- Verfahren Sie dann in gleicher Weise nach Ausgabe des Datenwortes AAH. Nach der Ausgabe des Datenwertes AAH muß die grüne LED leuchten, die rote LED darf nicht leuchten.

Signal	Pin	Nach Ausgabe von 55H		Nach Ausgabe von AAH	
		Ist-Pegel	Soll-Pegel	Ist-Pegel	Soll-Pegel
A0	8		1		0
A1	7		0		1
A2	6		1		0
A3	5		0		1
A4	4		1		0
A5	3		0		1
A6	2		1		0
A7	1		0		1
A8	23		1		0
A9	22		0		1
A10	19		1		0

(Fortsetzung auf der nächsten Seite)

Name:

EPROM-Programmierer

Datum:

A6.4

Signal	Pin	Nach Ausgabe von 55H		Nach Ausgabe von AAH	
		Ist-Pegel	Soll-Pegel	Ist-Pegel	Soll-Pegel
$\overline{OE}$	20		0		1
$\overline{CE}$	18		1		0
V_{pp}	21		5 V		24 V
D0	9		1		0
D1	10		0		1
D2	11		1		0
D3	13		0		1
D4	14		1		0
D5	15		0		1
D6	16		1		0
D7	17		0		1

Wenn die von Ihnen gemessenen Pegelwerte den in den Tabellen angegebenen Vergleichswerten (Soll-Pegel) entsprechen, kann davon ausgegangen werden, daß die Baugruppe funktioniert.
Haben Sie hiervon abweichende Werte gemessen, sollten Sie die folgenden Punkte noch einmal sorgfältig überprüfen:

- Ist der DIL-Schalter auf den Adreßwert "DX" eingestellt?
- Ist die Baugruppe richtig verdrahtet?
- Wurde die Programmierbare Parallelschnittstelle vor der Ausgabe der Datenwerte richtig initialisiert?

Wenn alles in Ordnung ist, kann nun im nächsten Arbeitsschritt ein EPROM des Typs 2716 programmiert werden.

→ A7

Name:

EPROM-Programmierer

Datum:

Das Programmieren eines EPROMs

A7.1

Zur Programmierung eines EPROMs sind folgende Vorbereitungen erforderlich:

- EPROM-Programmierer ohne Adapterkarte in den Baugruppenträger einsetzen
- Netzteil mit U = 27 V an den EPROM-Programmierer anschließen
- Baugruppen "8-Bit-Parallel-Eingabe (Adresse 01) und "8-Bit-Parallel-Ausgabe" (Adresse 02) einsetzen
- Eingabe des folgenden Testprogramms mit Hilfe des Assemblers:
  (Es dient lediglich zur Überprüfung Ihres Mikrocomputers)

```
KMD > ASSEMBLER
START-ADR = 0000  F800

E000  DB 01     TEST: IN 01        ;Daten der 8-Bit-Parallel-Eingabe mit
                                   ;der Adresse 01 in den Akku des Pro-
                                   ;zessors einlesen
E002  D3 02           OUT 02       ;Akkuinhalt an die 8-Bit-Parallel-
                                   ;Ausgabe mit der Adresse 02 ausgeben
E004  C3 00E0         JMP TEST     ;Beginne von vorn und wiederhole
                                   ;diesen Vorgang
E007                  END          ;Assembler-Ende
```

- Starten Sie das Programm mit Hilfe des GO-Kommandos. Nun werden die Daten der Eingabe-Baugruppe gelesen und an die Ausgabe-Baugruppe übergeben. Dieser Vorgang wiederholt sich ständig.
- Verändern Sie die Stellung der Datenschalter der Eingabe-Baugruppe. Wenn bei der Ausgabe-Baugruppe stets die gleichen LEDs leuchten wie bei der Eingabe-Baugruppe, ist alles in Ordnung. Anderenfalls sind eventuell die Adreßschalter der Ein- oder Ausgabe-Baugruppe nicht richtig eingestellt.
- Wenn Ihr Gerät einwandfrei arbeitet, geben Sie das folgende Programm, das später in einem EPROM gespeichert werden soll, mit Hilfe des Assemblers ab Adresse E000 in den RAM-Speicher des Computers ein. Die Wirkung dieses Programms wird später erklärt.
  Achtung: Das Programm darf nicht mit Hilfe des GO-Kommandos gestartet werden, da es für den Adreßbereich 0000 geschrieben ist!

Name:

EPROM-Programmierer

Datum:

A7.2

```
KMD > ASSEMBLER
START-ADR = E000

E000  3E 03        MVI A,03     ;) Erstes Bitmuster
E002  D3 02        OUT 02       ;} ausgeben
E004  DB 01        IN 01        ;Zeitfaktor für Warteschleife einlesen
E006  06 FF        MVI B,0FF    ;)
E008  05           DCR B        ; | Warteschleife zur Anzeige des
E009  C2 0800      JNZ 0008     ;} ersten Bitmusters
E00C  3D           DCR A        ;|
E00D  C2 0600      JNZ 0006     ;)
E010  3E C0        MVI A,0C0    ;) Zweites Bitmuster
E012  D3 02        OUT 02       ;} ausgeben
E014  DB 01        IN 01        ;Zeitfaktor für Warteschleife einlesen
E016  06 FF        MVI B,0FF    ;)
E018  05           DCR B        ; | Warteschleife zur Anzeige des
E019  C2 1800      JNZ 0018     ;} zweiten Bitmusters
E01C  3D           DCR A        ;|
E01D  C2 1600      JNZ 0016     ;)
E020  C3 0000      JMP 0000     ;Rücksprung zum Programmanfang
E023               END          ;Assembler-Ende
```

- Prüfen Sie das eingegebene Programm mit Hilfe des Disassemblers. Es muß mit der Programmliste übereinstimmen. Anschließend sollen Sie sich wieder im Betriebsprogramm befinden ("KMD > " wird angezeigt).
- Rufen Sie mit Hilfe des GO-Kommandos unter der Start-Adresse 1E06 das EPROM-Programmierprogramm des Betriebssystems auf. Hierdurch wird die Parallelschnittstelle des EPROM-Programmierers automatisch richtig initialisiert. Auf dem Bildschirm muß folgende Meldung erscheinen:

```
*** EPROM-PROGRAMMER ***
 TEST
 READ
 PROG
 COMP
 QUIT

* _
```

Name:

EPROM-Programmierer

Datum:

A7.3

Nach dem Erscheinen der Meldung darf nur noch die grüne LED auf der Frontplatte des EPROM-Programmierers leuchten. Sie meldet, daß die Baugruppe bereit ist, zu arbeiten.
Nun wird vom EPROM-Programmierprogramm eine Eingabe erwartet, die aus dem Anfangsbuchstaben eines der fünf möglichen Kommandos besteht. Die Kommandos haben folgende Bedeutung:

TEST: Das Programmierprogramm prüft, ob das zu programmierende EPROM vollständig gelöscht ist. Alle Speicherzeilen besitzen dann den Wert "FF". In diesem Fall meldet das Betriebsprogramm auf dem Bildschirm "READY". Die Meldung "NOT READY" erscheint, wenn das EPROM nicht richtig gelöscht, defekt oder gar nicht vorhanden ist.

READ: Der Inhalt eines in die Programmierfassung eingesetzten EPROMs wird gelesen (von engl. read, lesen). Nach dem Aufruf von "READ" muß die Anfangsadresse eines 2-K-RAM-Speicherbereiches angegeben werden, in den die gelesenen EPROM-Daten eingeschrieben werden. Wichtig: Damit durch die Funktion "READ" nicht der RAM-Bereich des Betriebssystems überschrieben wird, darf die eingegebene Start-Adresse höchstens den Wert F400 besitzen!

PROG: Das EPROM wird mit dem Inhalt eines beliebigen 2-K-Speicherbereichs des Mikrocomputers programmiert. Nach dem Aufruf von "PROG" muß die Anfangsadresse dieses Speicherbereichs angegeben werden. Der Programmiervorgang dauert etwa 2 Minuten. Nach der Programmierung vergleicht der Computer den EPROM-Inhalt mit dem Daten-Quellbereich. Bei erfolgreicher Programmierung erscheint auf dem Bildschirm die Meldung "READY", sonst "NOT READY".

COMP: Vergleich des EPROM-Inhaltes mit dem Inhalt eines 2-K-Speicherbereichs des Mikrocomputers (von engl. compare, vergleichen). Nach dem Aufruf von "COMP" muß die Anfangsadresse des Speicherbereichs angegeben werden, der mit dem EPROM-Inhalt auf Übereinstimmung geprüft wird. Bei gleichen Speicherinhalten erscheint auf dem Bildschirm die Meldung "READY", sonst "NOT READY".

QUIT: Verlassen des Programmierprogramms, Rückkehr zum Betriebssystem MAT 85 (von engl. quit, verlassen).

Name:

EPROM-Programmierer

Datum:

Arbeitsschritte zur Programmierung eines EPROMs:

A7.4

- Prüfen Sie, ob das zu programmierende EPROM gelöscht ist. Hierzu ein EPROM des Typs 2716 richtig in die Programmierfassung einsetzen (die Markierung für Pin 1 zeigt nach oben). Anschließend die Taste "T" betätigen. Nach kurzer Zeit erscheint "READY" oder "NOT READY". Bei "NOT READY" muß das EPROM gelöscht oder ausgetauscht und der Test wiederholt werden.
- Betätigen Sie, wenn beim vorherigen Test "READY" gemeldet wurde, zum Programmieren des EPROMS die Taste "P". Geben Sie bei der Frage nach der Start-Adresse E000 ein. Dort befindet sich das von Ihnen eingegebene Programm. Nun leuchtet die rote LED "PROG" des Programmiergerätes und signalisiert hierdurch, daß der Programmiervorgang durchgeführt wird. Nach ca. 2 Minuten wird entweder "READY" oder "NOT READY" gemeldet. Bei "NOT READY" hat die Programmierung nicht geklappt. Gründe hierfür können eine fehlende oder zu geringe Programmierspannung oder ein defektes EPROM sein.

Die nächsten Schritte dienen zum Kennenlernen der Kommandos "COMP", "READ" und "QUIT".

- Betätigen Sie die Taste "C", und geben Sie bei der Frage nach der Start-Adresse E000 ein. Nach kurzer Zeit sollte "READY" gemeldet werden, da hierbei die EPROM-Daten mit dem Inhalt des Speicherbereichs verglichen werden, der zur Programmierung des EPROMs verwendet wurde.
- Schalten Sie den gesamten Mikrocomputer für etwa 10 Sekunden aus. Die 27-V-Spannungsquelle kann bei dieser Gelegenheit entfernt werden, da sie nicht mehr benötigt wird.
- Nach dem Wiedereinschalten und dem Start des Betriebsprogramms wird wieder das EPROM-Programmierprogramm ab Adresse 1E06 aufgerufen.
- Vergleichen Sie nun den EPROM-Inhalt mit dem Speicherinhalt ab Adresse E000. Nun wird "NOT READY" gemeldet, da durch das Ausschalten des Gerätes die Speicherinhalte des RAM-Speichers verlorengegangen sind.
- Betätigen Sie die Taste "R". Als Start-Adresse wählen Sie E000. Nach kurzer Zeit erscheint die Meldung "READY" und signalisiert, daß der Inhalt des EPROMs in den angegebenen Speicherbereich geschrieben wurde.
  Bei einem erneuten Vergleich durch "COMP" wird jetzt "READY" gemeldet, da der EPROM-Inhalt durch "READ" in den Speicherbereich ab E000 geschrieben wurde.
- Betätigen Sie die Taste "Q". Es erscheint die Meldung des Betriebssystems.

Name:

EPROM-Programmierer

Datum:

A7.5

Nun können Sie mit Hilfe des Disassemblers den Speicherbereich ab E000 untersuchen. Sein Inhalt bzw. seine Befehle entsprechen den bei der Assemblierung eingegebenen Werten.

Einsatz des programmierten EPROMs

Nehmen Sie jetzt das programmierte EPROM aus der Programmierfassung und versehen es mit einem Aufkleber, der neben dem Datum die folgende Beschriftung trägt: "Blinkp. 0000". Hierdurch wird das im EPROM gespeicherte Programm als Blinkprogramm mit der Start-Adresse 0000 gekennzeichnet.

Entfernen Sie nach dem Ausschalten des Mikrocomputers folgende Baugruppen aus dem Baugruppenträger:
- Video-Interface (BFZ/MFA 8.2.) mit ASCII-Tastatur und Monitor
- RAM-Baugruppe (8-K-RAM/EPROM, BFZ/MFA 3.1.)
- EPROM-Programmiergerät (BFZ/MFA 4.3.a)

Ersetzen Sie in der EPROM-Baugruppe des Mikrocomputers das EPROM IC11 des Betriebssystems MAT 85 durch das von Ihnen programmierte EPROM. Das auszutauschende EPROM befindet sich direkt hinter der Frontplatte und besitzt die Anfangsadresse 0000.
Nach dem Wiedereinschalten des Mikrocomputers müssen einige LEDs der 8-Bit-Parallel-Ausgabe blinken. Dabei sind abwechselnd B0 und B1 sowie B6 und B7 eingeschaltet. Die Blinkgeschwindigkeit kann durch die Schalter der 8-Bit-Parallel-Eingabe verändert werden.

Die Funktion des Mikrocomputers wird jetzt nur durch das von Ihnen programmierte EPROM bestimmt.

Auf der nächsten Seite ist das Flußdiagramm des Blinkprogramms angegeben. Weitere Hinweise zur Funktion des Programms können Sie den Kommentaren der Programmliste im Arbeitsschritt A7.2 entnehmen. Arbeiten Sie das Blinkprogramm selbständig durch.

Bitte vergessen Sie nicht, zum Schluß wieder das Original-EPROM des Betriebssystems MAT 85 einzusetzen, damit der Mikrocomputer wie gewohnt arbeitet. Dies sollten Sie genau überprüfen.

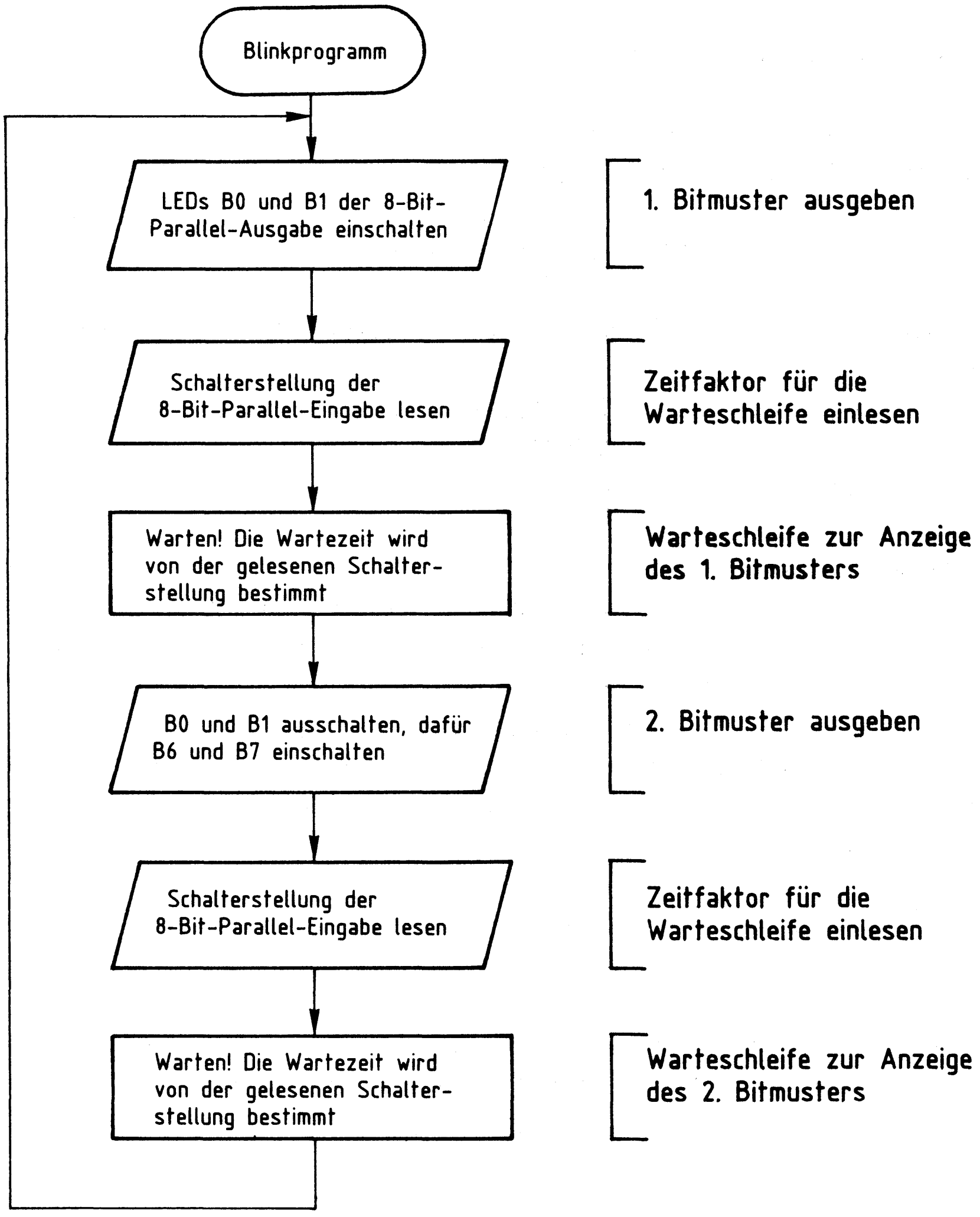
Name:

EPROM-Programmierer

Datum:

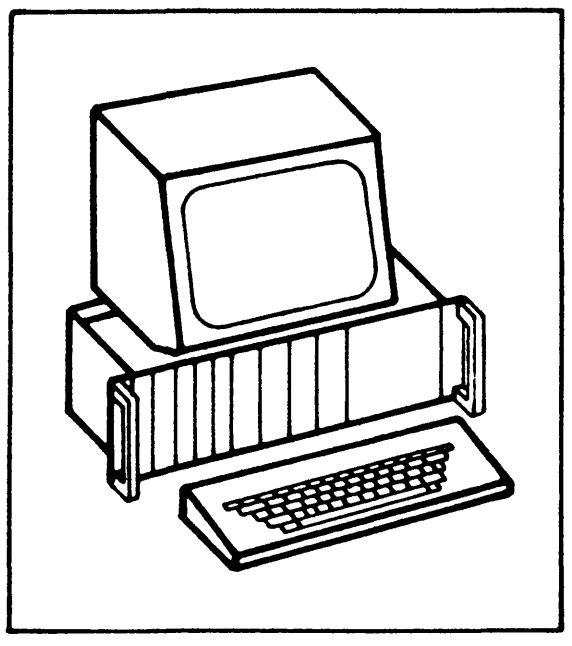
A7.6

Flußdiagramm des Blinkprogramms



Damit ist die Übung beendet.

FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



Drucker-Interface

BFZ/MFA 4.3.b

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

Drucker-Interface

1. Einleitung

Bei der Erstellung längerer Programme für Mikrocomputer entsteht sehr schnell der Wunsch, die Programmtexte (Quellcode) in gedruckter Form vorliegen zu haben. Arbeiten, wie die Fehlersuche im Programm, deren Berichtigungen, das Einbringen von Erweiterungen und die Programmdokumentation lassen sich wesentlich besser durchführen, wenn der Programmtext zusammenhängend überschaut werden kann.
Zur Erstellung solcher Programmausdrucke werden in der Mikrocomputertechnik häufig Matrixdrucker verwendet, die eine Vielzahl von Druckoperationen (Zeichensätze, Schriftarten, Sonderfunktionen) bieten, eine hohe Druckgeschwindigkeit besitzen und sehr preisgünstig zu erwerben sind.
Drucker erfordern als Mikrocomputer-Ausgabegeräte eine Interface-Baugruppe, die den speziellen Ablauf der Datenübertragung zwischen Mikrocomputer und Drucker unterstützt; außerdem muß hierzu ein Programm zur Verfügung stehen.

Das in der vorliegenden Übung beschriebene Drucker-Interface ist für den Anschluß des Matrix-Druckers RX 80 (und der Typen MX 80 bzw. FX 80) der Firma EPSON an den BFZ/MFA-Mikrocomputer vorgesehen. Das Programm zur Steuerung der Datenübertragung ist im Betriebsprogramm MAT 85 enthalten.
Andere Drucker, die eine "Centronics-Schnittstelle" (Parallelübertragung der Daten mit Synchronisation und Handshaking) besitzen, können ebenfalls an das Drucker-Interface angeschlossen werden. Hierbei sollten aber die Hinweise im Anhang dieser Übung beachtet werden, da die Centronics-Schnittstellen unterschiedlicher Drucker-Hersteller voneinander abweichen können.

2. Wirkungsweise und Blockschaltbild des Matrix-Druckers RX 80

Der Drucker RX 80 ist ein "Punktmatrix-Nadeldrucker", dessen Druckkopf 9 übereinanderliegende Drucknadeln besitzt, die mit gleichmäßiger Geschwindigkeit an einem Farbband und am Papier vorbeibewegt werden. Zur Darstellung eines Zeichens sorgt eine elektronische Steuerung dafür, daß die entsprechenden Nadeln zur richtigen Zeit auf das Farbband schlagen und dabei einen Farbpunkt auf dem Papier erzeugen. Bild 1 zeigt als Beispiel den Buchstaben A, dargestellt in einer 9x9 Punktmatrix.

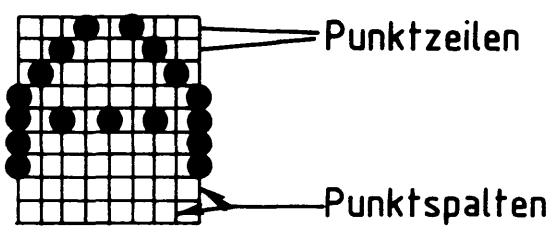


Bild 1: Darstellung des Buchstaben A in einer 9x9 Matrix

Nachdem die Drucknadeln einer Punktspalte betätigt wurden, wartet die Steuerung eine bestimmte Zeit, bevor sie die Nadeln zur Darstellung der nächsten Punktspalte aktiviert. Durch Veränderung dieser Wartezeit lassen sich unterschiedliche Schriftbreiten erzeugen. Eine entsprechende Ansteuerung der Drucknadeln ermöglicht mehrere Zeichensätze (z.B. Deutscher, Englischer, Dänischer Zeichensatz), und zur Änderung der Zeilenabstände können unterschiedliche Papiervorschübe gewählt werden.
Die Steuerung der internen Druckfunktionen und des Datenverkehrs zwischen Drucker und Sendegerät, daß dem Drucker die darzustellenden Zeichen im ASCII-Code übermittelt, erfolgt innerhalb des Druckers durch ein eigenes Mikrocomputer-System. Bild 2 zeigt das Blockschaltbild dieses Systems.

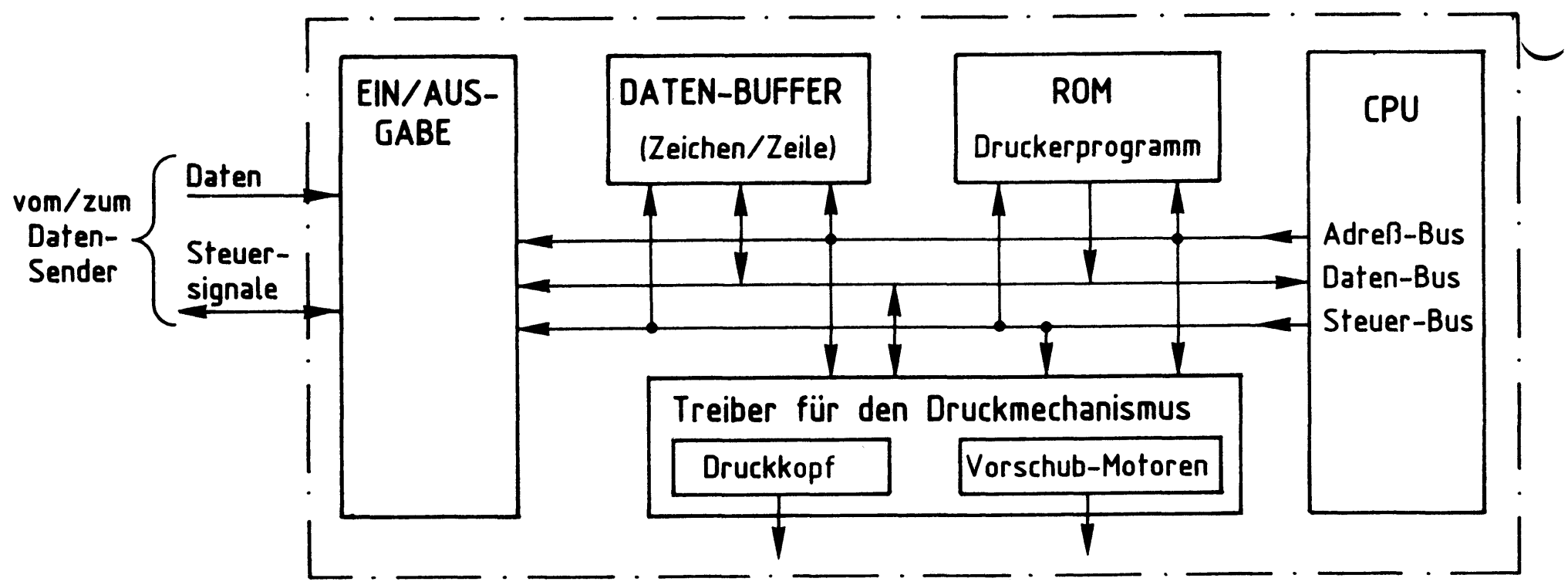


Bild 2: Blockschaltbild des Druckers RX 80 (Prinzip)

Das Programm zur Steuerung des Druckers befindet sich im ROM-Speicher. Über das Ein-/ Ausgabeport findet der Verkehr mit dem Datensender statt. Der Daten-Buffer enthält jeweils den Code für die gerade zu druckende Zeile.

3. Die wichtigsten Anschlußleitungen des Druckers RX 80

Damit der Datensender die Datenbytes der zu druckenden Zeichen nicht alle auf einmal an den Drucker sendet, besitzt der Drucker RX 80 neben den Datenleitungen eine Reihe von Steuerleitungen, mit deren Hilfe der Datenverkehr zwischen Datensender und Drucker gesteuert wird.
Bild 3 zeigt die wichtigsten Anschlüsse des Druckers RX 80

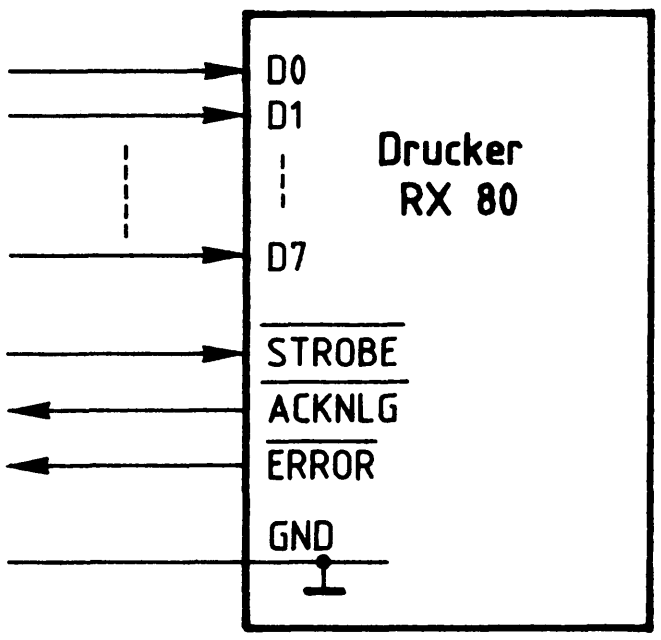


Bild 3: Anschlußbild des Druckers RX 80

Die Anschlüsse des Druckers haben folgende Bedeutung:

D0 bis D7: Über diese 8 Datenleitungen werden die Datenbytes der zu druckenden Zeichen vom Datensender zum Drucker gesendet (Parallelübertragung). Sie werden in den Daten-Buffer übernommen, wenn das $\overline{\text{STROBE}}$-Signal LOW ist.

$\overline{\text{STROBE}}$: Mit dem $\overline{\text{STROBE}}$-Signal (strobe= Markierung, Impuls) wird dem Drucker signalisiert, daß Daten auf den Datenleitungen bereit stehen und übernommen werden sollen.

$\overline{\text{ACKNLG}}$: Mit einem LOW-Impuls (12 µs) auf der $\overline{\text{ACKNLG}}$-Leitung (von acknowledge = bestätigen) meldet der Drucker, daß er die Daten verarbeitet hat und wieder empfangsbereit ist.

$\overline{\text{ERROR}}$: Durch LOW-Pegel auf dieser Leitung (error= Fehler) meldet der Drukker dem Datensender, daß er nicht empfangsbereit ist. Gründe für diese Meldung sind:

- Drucker im OFF-LINE-Betrieb (vom Datensender getrennt)
- Papier zu Ende
- interner Fehler

4. Ablauf des Datenverkehrs zwischen Datensender (Mikrocomputer) und Drucker

Bild 4 zeigt, wie der Drucker über die oben beschriebenen Leitungen an ein Mikrocomputer-System angeschlossen wird.

Im RAM-Speicher des Mikrocomputers befinden sich die Datenbytes des Textes, den der Drucker ausdrucken soll. Dieser Text muß Byte für Byte mit Hilfe eines Programms, das sich im ROM- oder im RAM-Speicher des MC befindt, über die Datenleitungen zum Drucker übertragen werden.

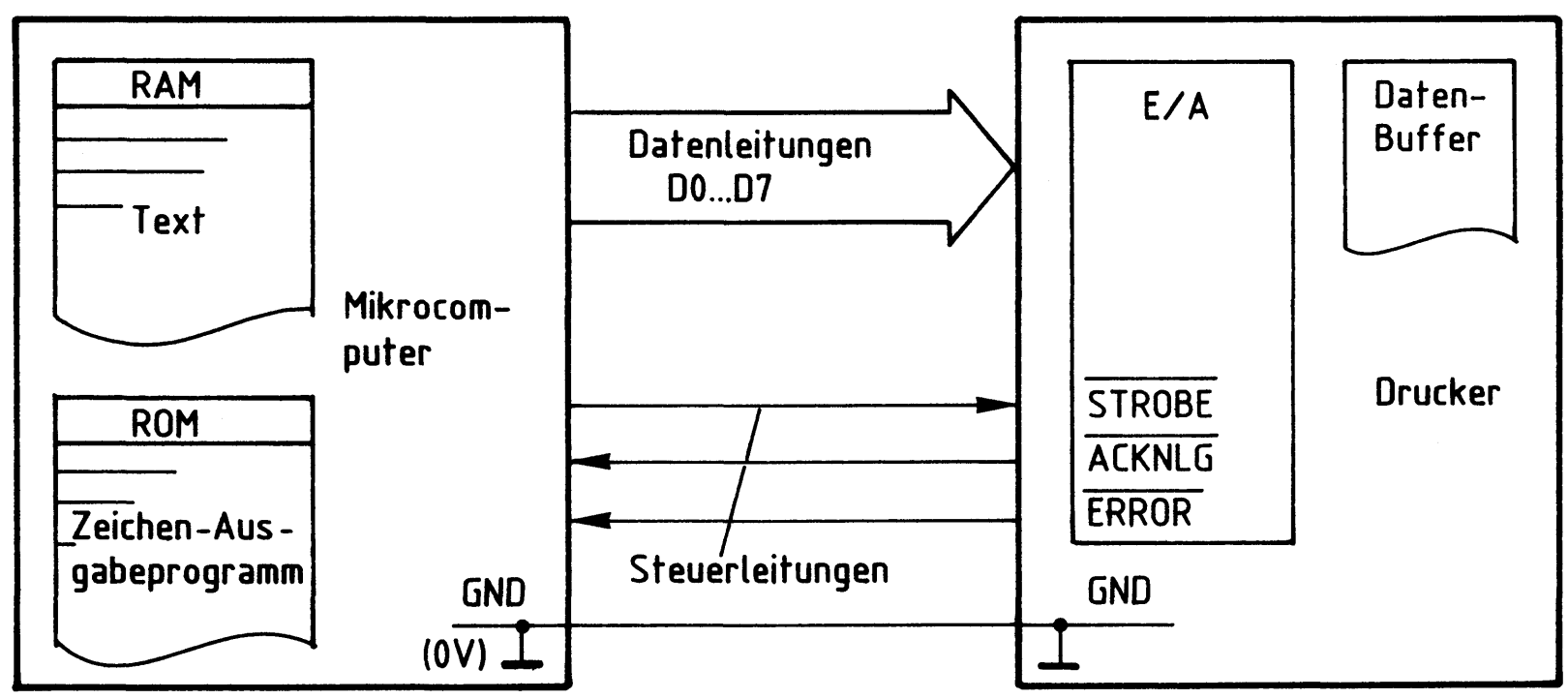


Bild 4: Anschluß des Druckers an ein Mikrocomputer-System

Die Steuerung dieser Datenübertragung erfolgt durch die Signale der beiden Steuerleitungen $\overline{\text{STROBE}}$ und $\overline{\text{ACKNLG}}$. Die $\overline{\text{ERROR}}$-Leitung bleibt zunächst unberücksichtigt. Bild 5 zeigt den zeitlichen Ablauf für die Übertragung einiger Datenbytes.

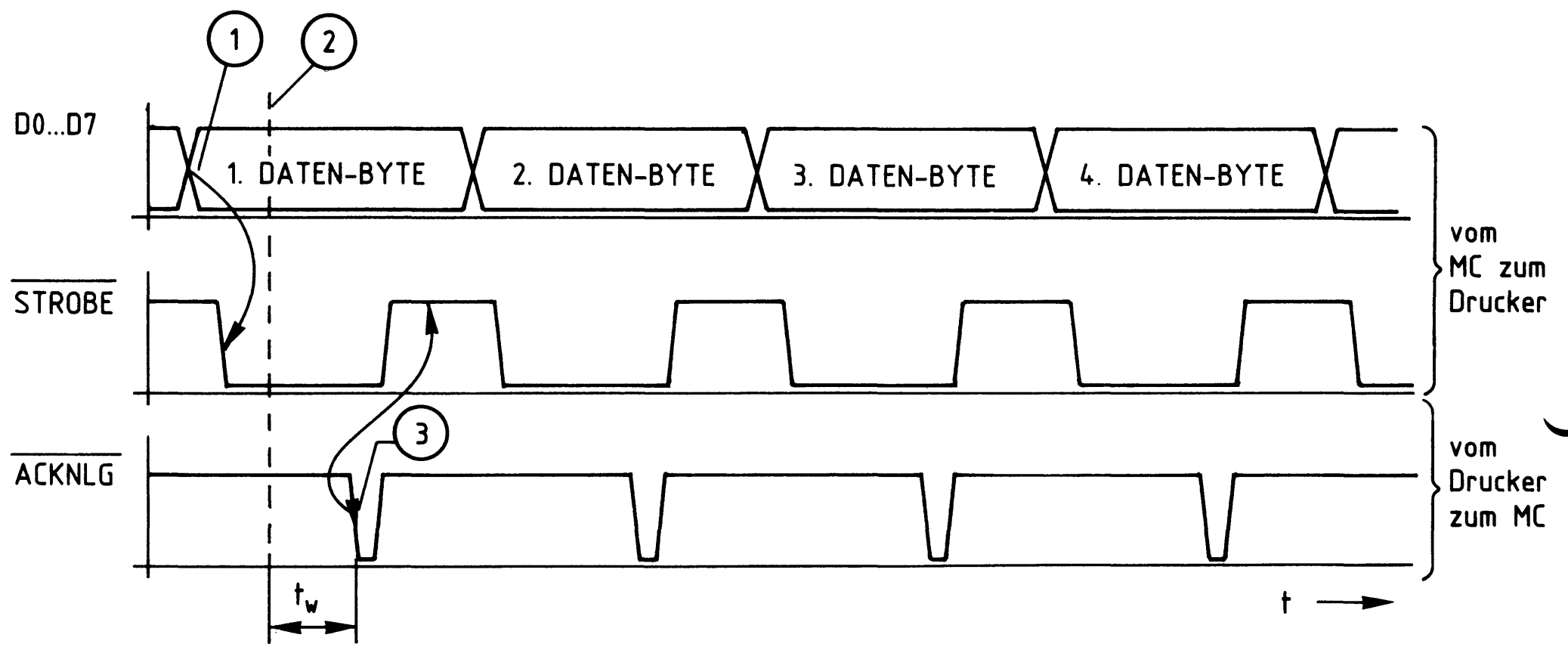


Bild 5: Zeitlicher Ablauf der Übertragung von Datenbytes vom Mikrocomputer zum Drucker

Erklärungen zu Bild 5:

(1) Zu diesem Zeitpunkt hat der Mikrocomputer den ASCII-Code des ersten Datenbytes auf die Datenleitungen D0 bis D7 geschaltet (Leitungen eines Ausgabeports, auf die Innenschaltung des Mikrocomputers wird später eingegangen). Kurz danach schaltet er das $\overline{\text{STROBE}}$-Signal auf L-Pegel. Hierdurch signalisiert er dem Drucker, daß ein Datenbyte übernommen werden kann.

(2) Ist der Drucker empfangsbereit, so übernimmt er das angebotene Datenbyte und verarbeitet es. Der genaue Zeitpunkt der Übernahme hängt von druckerinternen Aktivitäten ab.

(3) Nachdem der Drucker das empfangene Datenbyte intern verarbeitet hat, schaltet er das $\overline{\text{ACKNLG}}$-Signal kurzzeitig auf L-Pegel. Die Zeit, die der Drucker intern zur Verarbeitung des Datenbyts benötigte, ist hier mit t_W bezeichnet worden. Sie hängt von druckerinternen Gegebenheiten ab. Mit der abfallenden Flanke des $\overline{\text{ACKNLG}}$-Signals wird innerhalb des Mikrocomputers das $\overline{\text{STROBE}}$-Signal wieder auf H-Pegel geschaltet. Dies ist für den Mikrocomputer das Zeichen, daß er mit der Übertragung des nächsten Datenbyts beginnen kann.

Durch das beschriebene Verfahren der Datenübertragung mit Hilfe der beiden Steuerleitungen $\overline{\text{STROBE}}$ und $\overline{\text{ACKNLG}}$ ist sichergestellt, daß der Mikrocomputer erst dann ein neues Datenbyte in den Speicher seines Ausgabeports schreibt und dies dem Drucker meldet ($\overline{\text{STROBE}}$), wenn der Drucker die Übernahme des vorigen Datenbytes ausdrücklich quittiert hat ($\overline{\text{ACKNLG}}$).
In Anlehnung an die alte Sitte, den Abschluß eines Geschäftes durch Handschlag zu besiegeln, wird das beschriebene Verfahren der Datenübertragung auch "Handshake-Verfahren" (handshake = Handschlag) genannt.

5. Das Ausgabeport des Mikrocomputers

Da für den Datenverkehr zwischen Mikrocomputer und Drucker mehr als acht Leitungen benötigt werden, ist der Drucker nicht über eine einfache 8-Bit-Parallel-Ausgabe an den Mikrocomputer angeschlossen, sondern über den "Programmierbaren Schnittstellenbaustein 8255". Bild 6 zeigt ein stark vereinfachtes Blockschaltbild dieses Bausteins.
Er enthält die drei voneinander unabhängigen 8-Bit-Daten-Ports A, B und C, die zur Anpassung an die vielfältigen Erfordernisse der Peripheriegeräte in drei Betriebsarten 0, 1 und 2 benutzt werden können. Die gewünschte Betriebsart muß vor dem ersten Betrieb der einzelnen Ports programmiert werden. Dies geschieht durch Senden eines entsprechenden "Steuerwortes" an das Steuerwort-Register.

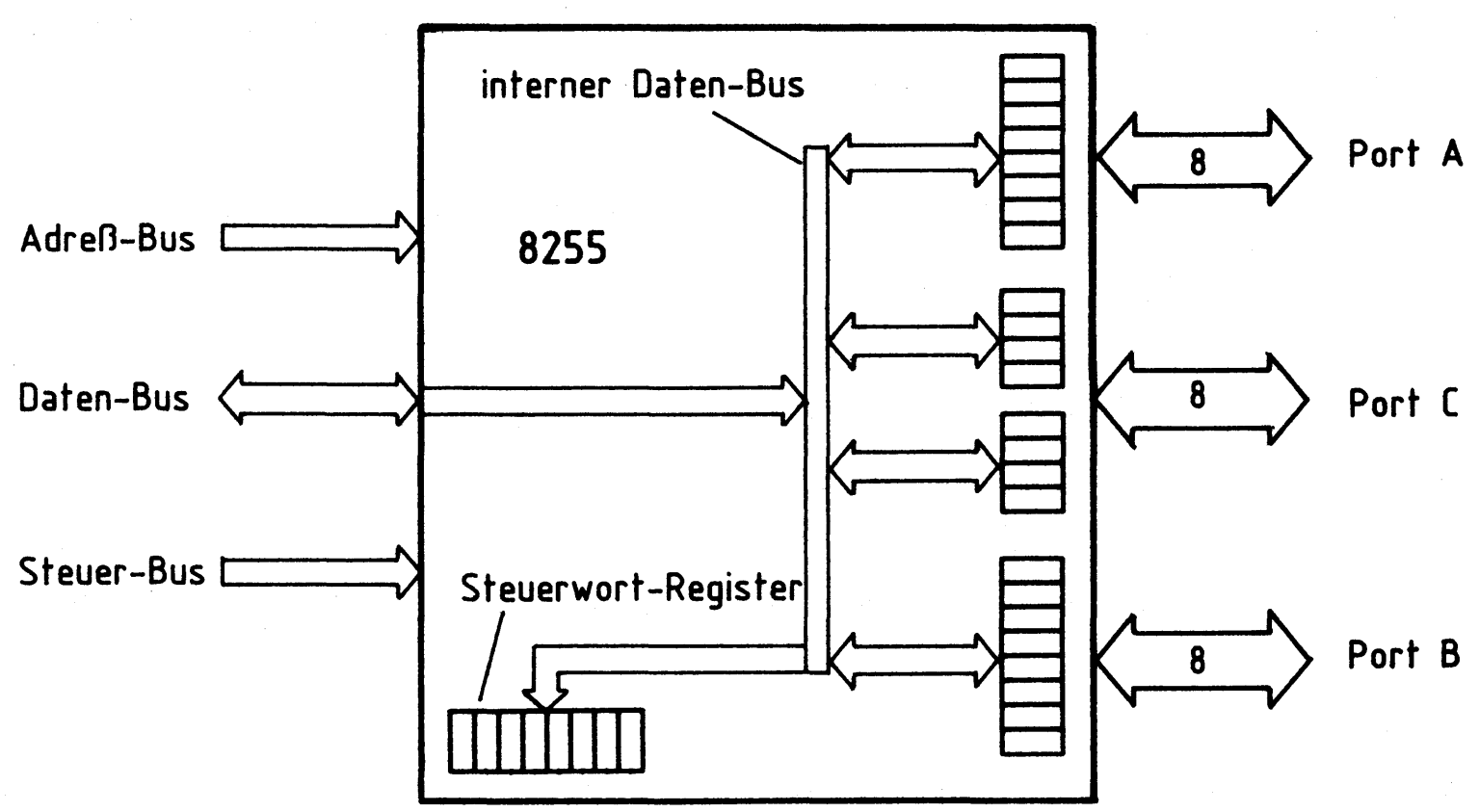


Bild 6: Vereinfachtes Blockschaltbild des 8255

Die wesentlichen Merkmale der drei möglichen Betriebsarten sind:

Betriebsart 0: Die drei Ports werden wie Ein- oder Ausgabebaugruppen behandelt, d.h. Daten werden an das ausgewählte Port ausgegeben oder aus ihm gelesen.

Betriebsart 1: Die Ports A und/oder B werden als Eingabe- oder Ausgabe-Port betrieben, wobei jedem der beiden Ports vier Leitungen des Ports C als Steuer- und Quittungssignale mit festgelegter Funktion zugeordnet sind (Siehe Bild 7).

Betriebsart 2: Diese Betriebsart, die nur mit Port A möglich ist, gestattet einen 8-Bit-Datenaustausch mit der Peripherie, wobei Daten gesendet und empfangen werden können. Hierbei sind dem Port A fünf Leitungen des Ports C mit fest vorgegebener Funktion zugeordnet, womit der Datenfluß von Port A gesteuert werden kann.

Für die Ansteuerung des Druckers wird die Betriebsart 1 verwendet, die deshalb zunächst näher erklärt wird. Informationen zur Betriebsart 0 finden Sie in der Fachpraktischen Übung BFZ/MFA 4.3.

5.1. Die Betriebsart 1 des Schnittstellenbausteins 8255

Bild 7 zeigt die grundsätzlichen Einsatzmöglichkeiten des Schnittstellenbausteins 8255 in der Betriebsart 1 und seinen prinzipiellen Anschluß an den System-Bus des Mikrocomputers.

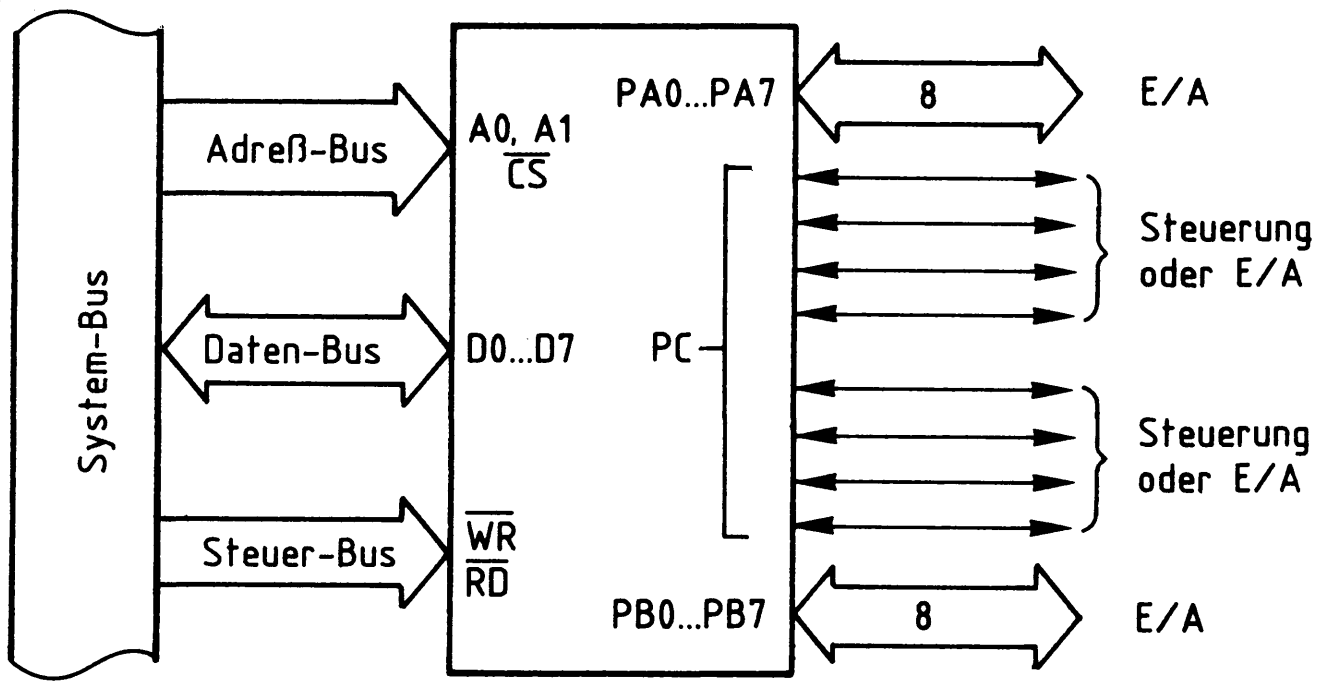


Bild 7: Grundfunktionen des 8255 in Betriebsart 1

Für den Einsatz des Bausteins als Druckerschnittstelle soll Port A als Ausgabeport dienen. Nach Angaben des Bausteinherstellers haben dann die Portleitungen PC7, PC6 und PC3 fest vorgegebene Funktionen, und die Portleitungen PC4 und PC5 können als Ein- oder Ausgabeleitungen verwendet werden. Eine der Leitungen (PC5) dient als Eingang für das vom Drucker stammende $\overline{\text{ERROR}}$-Signal.
Die Bildung des für die gewünschte Aufgabe notwendigen Steuerwortes wird später erklärt. Bild 8 zeigt zunächst das für den Druckerbetrieb zutreffende Innenschaltbild des 8255 sowie den Anschluß des Druckers.

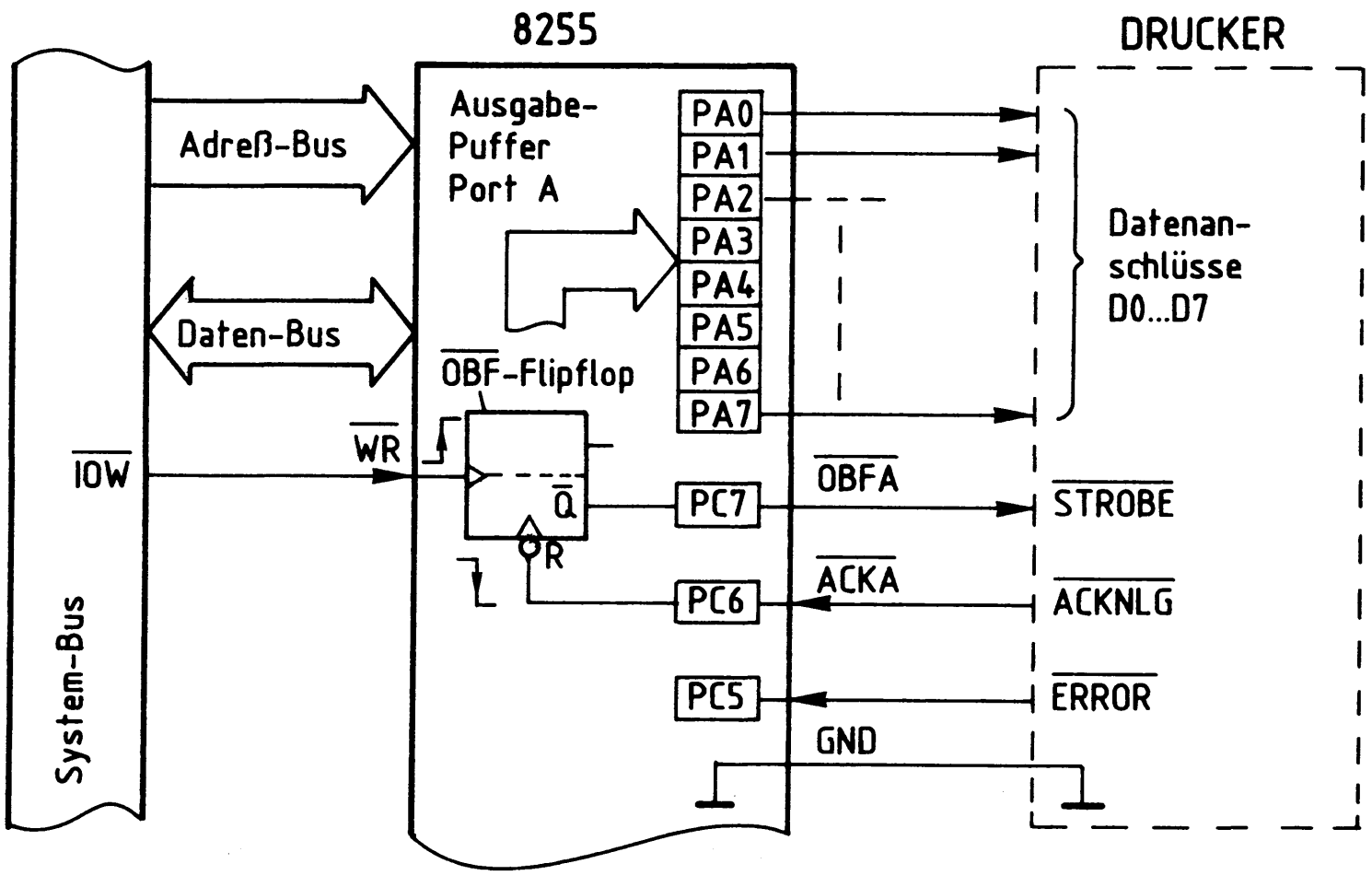


Bild 8: Der Schnittstellenbaustein 8255 als Drucker-Interface

Drucker-Interface

Der Datenverkehr zwischen Mikroprozessor und Schnittstellenbaustein und zwischen Schnittstellenbaustein und Drucker ist in folgendem Signal-Zeitdiagramm (Bild 9) dargestellt.

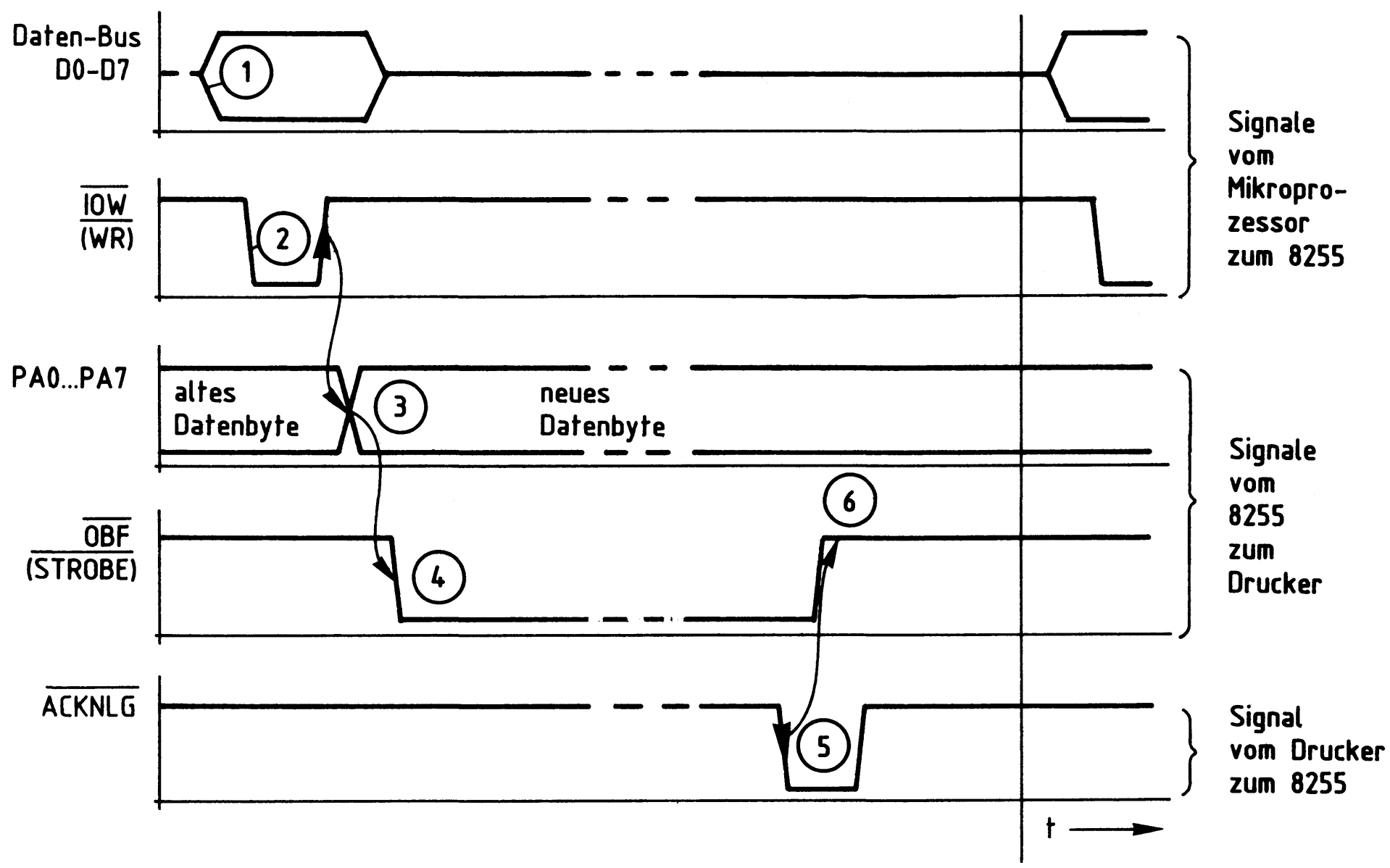


Bild 9: Signal-Zeitdiagramm zum Datenverkehr zwischen Mikroprozessor und Schnittstellenbaustein 8255 und zwischen 8255 und Drucker

Erklärungen zum Signal-Zeitdiagramm (Bild 9), siehe hierzu auch Bild 8:

(1) Der Mikroprozessor stellt das an den Drucker auszugebende Datenbyte auf dem Daten-Bus bereit.

(2) Mit L-Pegel auf der Steuerleitung $\overline{IOW}$ zeigt der Prozessor an, daß er das Datenbyte in den Ausgabe-Puffer von Port A schreiben will.

(3) Mit der L-H-Flanke des Steuersignals $\overline{IOW}$ wird das Datenbyte in den Puffer übernommen und erscheint (nach kurzer Verzögerungszeit) an den Port-Ausgängen PA0 bis PA7. Mit der gleichen Signalflanke wird innerhalb des 8255 das $\overline{OBF}$-Flipflop (Output Buffer Full, Ausgabe-Puffer gefüllt) gesetzt.

(4) Das Ausgangssignal $\overline{Q}$ des $\overline{OBF}$-Flipflops nimmt L-Pegel an. Es ist über die Portleitung PC7 mit dem $\overline{STROBE}$-Eingang des Druckers verbunden und signalisiert dem Drucker mit L-Pegel, daß ein Datenbyte für ihn bereit steht.

(5) Nachdem der Drucker das Datenbyte übernommen und verarbeitet hat, schaltet er sein $\overline{\text{ACKNLG}}$-Signal kurzzeitig auf L-Pegel. Mit der H-L-Flanke dieses Signals wird das $\overline{\text{OBF}}$-Flipflop bzw. das $\overline{\text{STROBE}}$-Signal wieder auf H-Pegel zurückgesetzt.

(6) Ab diesem Zeitpunkt kann die Übertragung eines neuen Datenbyts zum Drucker beginnen. Hierzu ist allerdings erforderlich, daß dem Mikroprozessor der H-Pegel der $\overline{\text{STROBE}}$-Leitung bzw. der Zustand des $\overline{\text{OBF}}$-Flipflops bekannt ist. Das Programm, das für die gesamte Datenübertragung zwischen Mikroprozessor und Drucker verantwortlich ist, muß also durch Abfrage der Portleitung PC7 den Ausgangszustand des $\overline{\text{OBF}}$-Flipflops ermitteln. Nur wenn dieser Ausgang H-Pegel führt, darf ein neues Datenbyte an den Drucker übertragen werden. Im fachpraktischen Teil dieser Übung wird ein solches Programm behandelt.

5.2. Die $\overline{\text{ERROR}}$-Leitung

Die Portleitungen PC4 und PC5 können in der gewählten Betriebsweise als Ein- oder Ausgänge programmiert werden. Da die $\overline{\text{ERROR}}$-Leitung (PC5) ein Druckerausgang ist und PC4 nicht benötigt wird, werden beide Leitungen als Eingänge programmiert.
Durch Abfrage der Leitung PC5 und Auswertung ihres Signalzustandes (L-Pegel bedeutet "Fehler") läßt sich z.B. eine Meldung wie "Drucker nicht betriebsbereit" auf dem Bildschirm ausgeben.

5.3. Die Bildung des Steuerwortes für die Betriebsart 1

Die gewünschte Betriebsweise muß vor dem Betrieb der einzelnen Ports programmiert werden. Dies geschieht grundsätzlich durch Senden eines "Steuerwortes" an das Steuerwort-Register, das sich innerhalb des Schnittstellenbausteins befindet (Bild 6). Das Einschreiben des Steuerwortes in das Steuerwort-Register nennt man "Initialisieren" des Bausteins (Setzen von Anfangsbedingungen).
Hierzu sind folgende Schritte erforderlich:

- Der Akkumulator des Prozessors muß mit dem Wert des erforderlichen Steuerwortes geladen werden. Hierzu eignet sich der Befehl "MVI A,konst" des Prozessors 8085.
- Aus dem Akku muß das Steuerwort nun an das Steuerwort-Register ausgegeben werden. Hierzu dient der Befehl "OUT adr" des Prozessors 8085. Die Adresse für das Steuerwort-Register ist "E3H". Dies wird später erklärt.

Bei der Initialisierung ist zu beachten, daß durch H-Pegel am RESET-Eingang des Bausteins (Bild 12) das Steuerwort-Register gelöscht und alle Ports in den Eingabezustand gebracht werden. Nach jeder Betätigung der RESET-Taste oder nach einem Kaltstart des Mikrocomputers muß der Baustein daher neu initialisiert werden.

Jedes Steuerwort zur Initialisierung besitzt acht Bit (D0 bis D7), wobei jedes einzelne Bit eine bestimmte Funktion des Bausteins steuert. Bild 10 stellt den Aufbau des Steuerwortes dar.

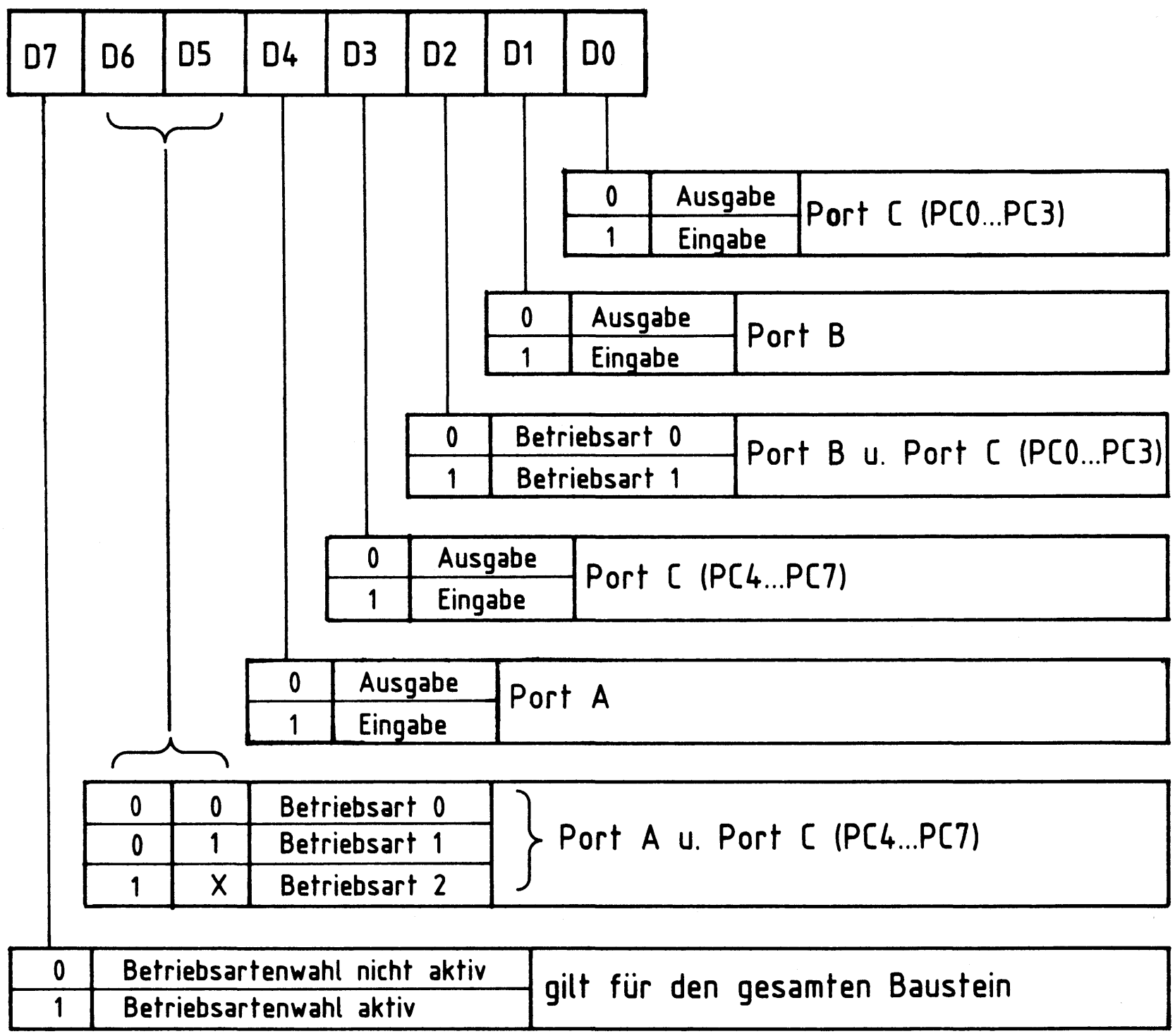


Bild 10: Aufbau des Steuerwortes und Bedeutung der einzelnen Bits

Aus Bild 10 ist nicht erkennbar, welche Port-Bits in der Betriebsart 1 (falls sie gewählt wird) bestimmte vorgegebene Funktionen besitzen. Zur Festlegung des Steuerwortes werden daher die in Bild 11 dargestellten zusätzlichen Angaben des Baustein-Herstellers herangezogen.

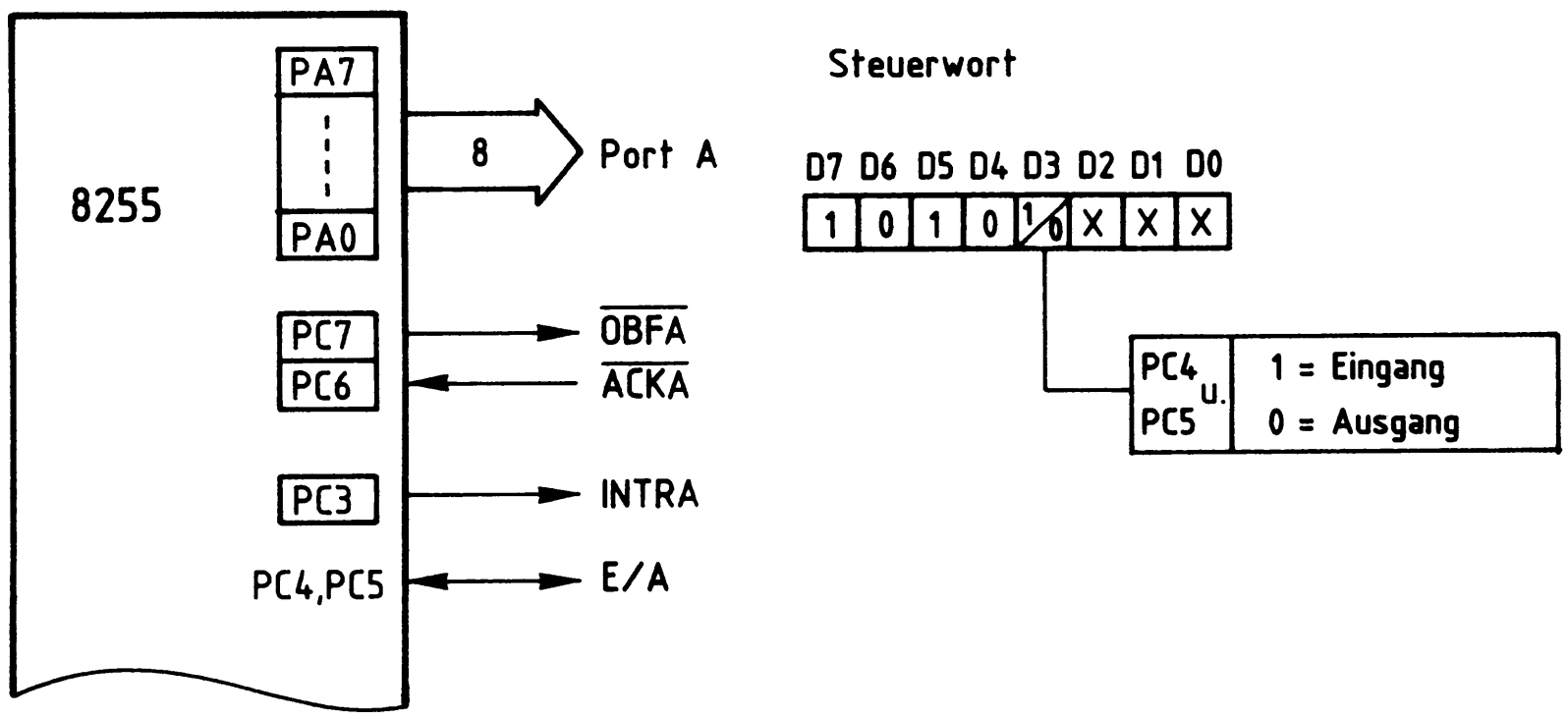


Bild 11: Betriebsart 1 für Port A

Die mit "X" versehenen Signalzustände der Bits D0 bis D2 (Bild 11) dienen zur Bestimmung der Funktion von Port B, sofern dieses Port auch in der Betriebsart 1 arbeiten soll. Der Ausgang PC3 wird hier nicht gebraucht.

Aus folgenden Bedingungen und den Bildern 10 und 11 soll nun das erforderliche Steuerwort gebildet werden:

- Port A und die zugehörigen Leitungen von Port C sollen in Betriebsart 1 arbeiten.
- Port A soll als Ausgabe-Port dienen.
- die nicht mit festen Funktionen belegten Leitungen von Port C, PC4 und PC5 sollen Eingänge sein.
- Port B und die restlichen Leitungen von Port C sollen in der Betriebsart 0 und als Eingänge betrieben werden.

Hieraus ergibt sich...

für Bit.....	D7	D6	D5	D4	D3	D2	D1	D0
der Signalzustand	1	0	1	0	1	0	1	1
und das Steuerwort	A				B			

Mit der folgenden Befehlssequenz kann das gefundene Steuerwort AB an das Steuerwort-Register mit der Adresse E3 übergeben werden:

```
Befehl        | Kommentar
--------------+-------------------------------
 ...          ; ...
MVI A,AB      ; Steuerwort in den Akku laden
OUT E3        ; und an das Stw.-Register ausgeben
 ...          ; ...
```

6. Blockschaltbild, Aufbau und Wirkungsweise der Baugruppe

Bild 12 zeigt das Blockschaltbild der Baugruppe "Drucker-Interface", die aus den Schaltungsteilen "Adreßvergleicher" und "Programmierbarer Schnittstellenbaustein (8255)" besteht. Die zum Anschluß des Druckers notwendigen Daten- und Steuerleitungen sind auf einen 25poligen Stecker geführt und stehen auf der Frontplatte der Baugruppe zur Verfügung. Da das Zusammenwirken von Mikroprozessor, Schnittstellenbaustein und Drucker bereits behandelt wurde, wird bei den folgenden Erklärungen nur noch auf die Eingangssignale des Schnittstellenbausteins eingegangen.

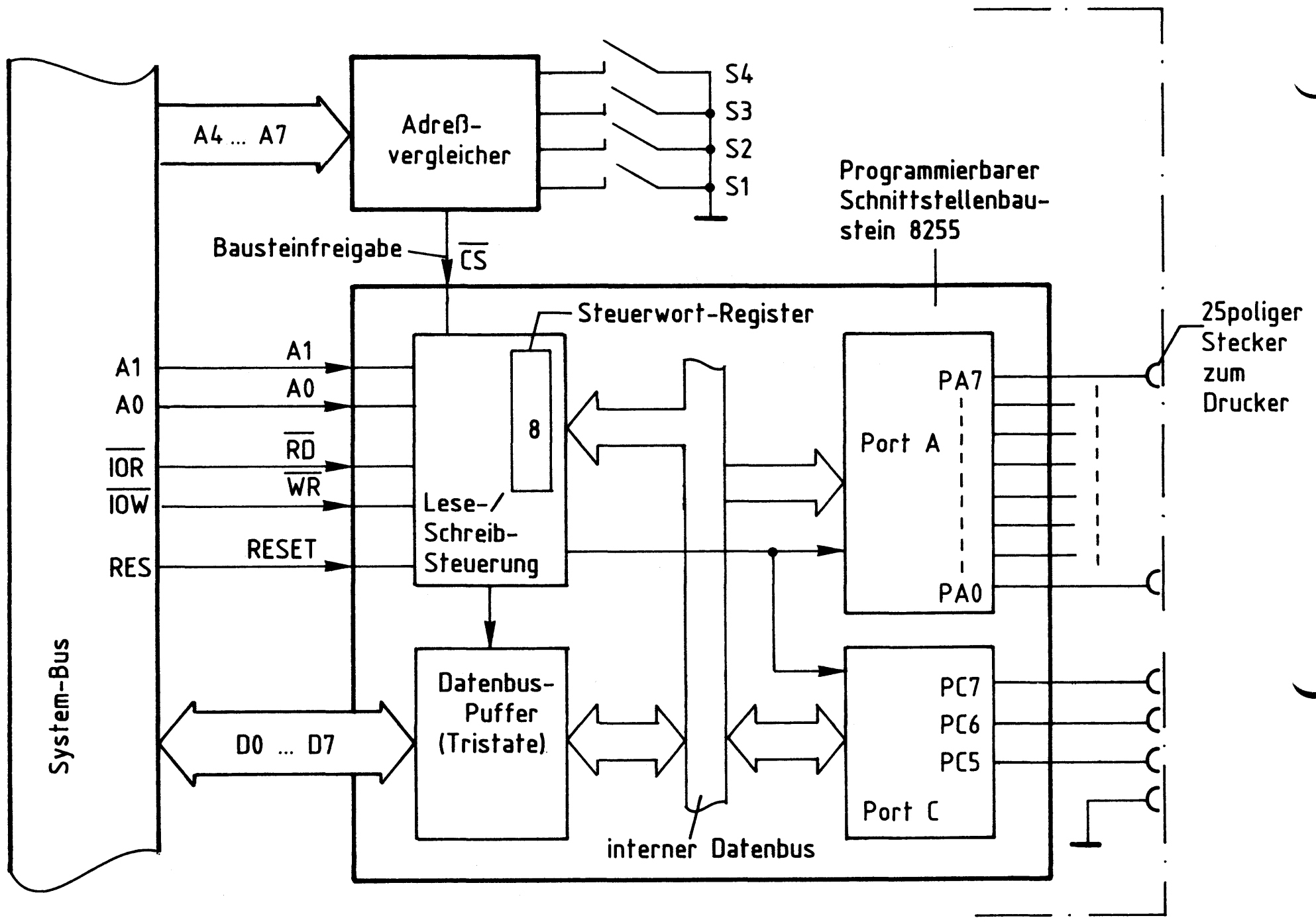


Bild 12: Blockschaltbild der Baugruppe Drucker-Interface

Alle Signale, die vom Mikroprozessor an den Drucker oder vom Drucker zum Mikroprozessor gelangen, werden über den internen Datenbus und den Datenbus-Puffer transportiert. Die Adressierung der Ports A und C und des Steuerwort-Registers erfolgt über die Adreßleitungen A0 und A1.
Mit Hilfe der Steuerleitungen $\overline{IOR}$ bzw. $\overline{IOW}$ wird der Datentransport in die jeweilige Richtung ausgelöst. Ein Datentransport ist jedoch nur möglich, wenn der Schnittstellenbaustein durch den "Adreßvergleicher" über die Leitung "Bausteinfreigabe" freigegeben ist. Andernfalls ist der Datenbus-Puffer hochohmig.

6.1. Der Adreßvergleicher und die Baugruppennummer

Der Mikroprozessor steuert das "Drucker-Interface" wie jede andere Ein- und Ausgabeeinheit an. Da in einem Mikrocomputer-System nur jeweils eine einzige Einheit aktiviert sein darf, müssen alle im System vorhandenen Ein- und Ausgabeeinheiten unterschiedliche Baugruppennummern besitzen. Aus diesem Grund ist die Baugruppennummer mit Hilfe von Schaltern einstellbar. Ein Adreßvergleicher übernimmt die Aufgabe, die Baugruppe nur dann zu aktivieren, wenn der Prozessor diejenige Adresse aussendet, die der eingestellten Baugruppennummer entspricht. Bild 13 zeigt die Schaltung dieses Adreßvergleichers.

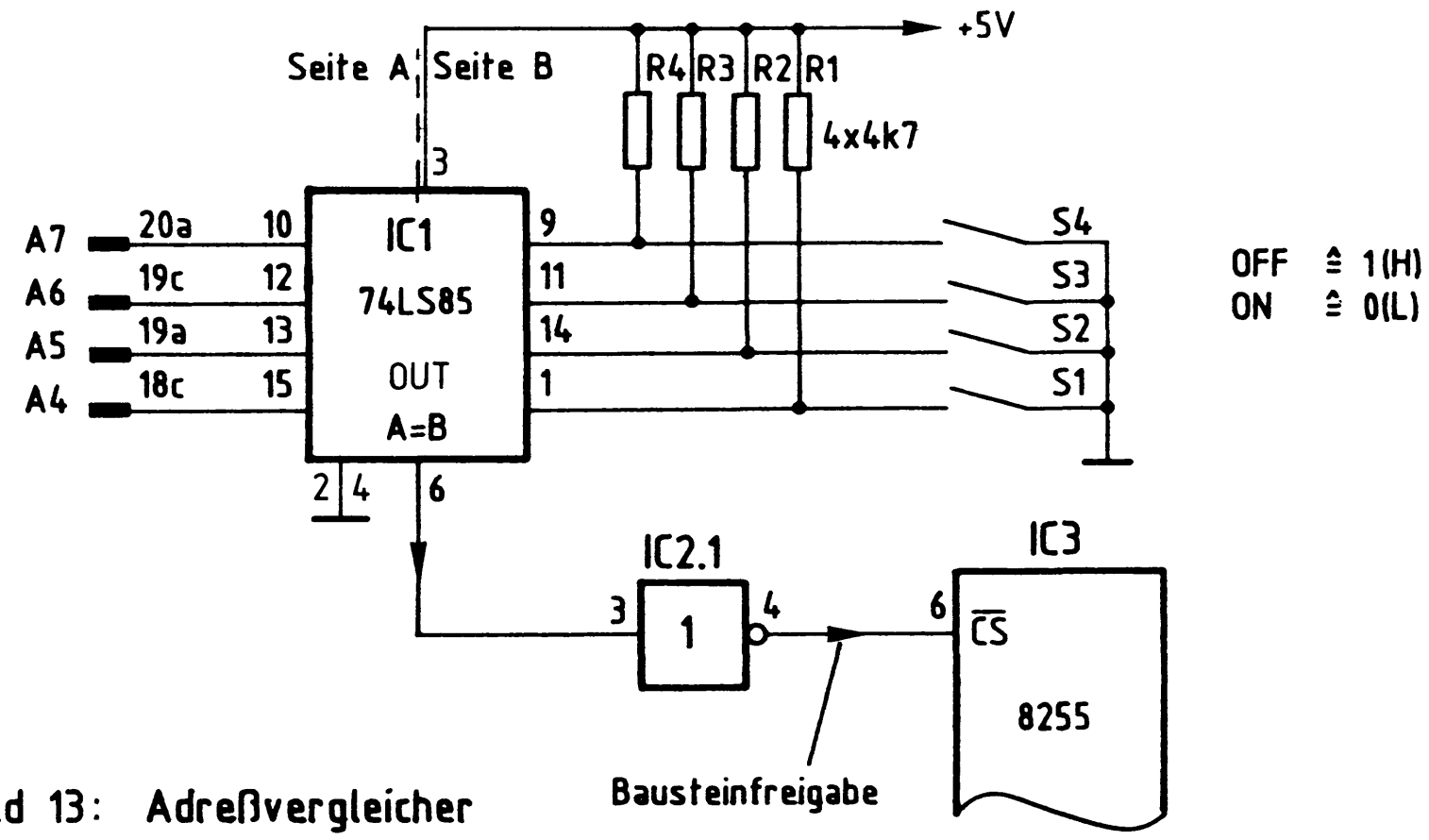


Bild 13: Adreßvergleicher

Nur wenn die Bitkombination auf den Adreßleitungen A4 bis A7 gleich der mit den Schaltern S1 bis S4 eingestellten Bitkombination ist, gibt der 4-Bit-Vergleicher IC1 an seinem Ausgang "A=B" ein H-Signal ab (Bild 13). Da zur Aktivierung des 8255 jedoch ein L-Signal am $\overline{CS}$-Eingang notwendig ist, wird das Ausgangssignal von IC1 durch IC2.1 invertiert.

Der Prozessor gibt beim Ansprechen einer Ein- oder Ausgabebaugruppe stets eine vollständige 8-Bit-Adresse an den Adreßleitungen A0 bis A7 aus. Bei dem hier vorgenommenen Adreßvergleich werden jedoch die Adreßleitungen A0 bis A3 nicht berücksichtigt. Aus diesem Grund steht nicht der volle Adreßbereich von 00H bis FFH mit 256 verschiedenen Adreßwerten zur Verfügung, sondern mit den Schaltern S1 bis S4 lassen sich lediglich 16 verschiedene Signalzustände (Baugruppennummern) einstellen. Da diese Schalter den vier höherwertigen Adreßbits A4 bis A7 zugeordnet sind, kann die Baugruppennummer nur die Werte von 0XH bis FXH annehmen. Das "X" steht hier für die vier niederwertigen Adreßbits A0 bis A3, die beim Adreßvergleich nicht benutzt werden. Die Tabelle in Bild 14 zeigt die Bildung der möglichen Baugruppennummern.

A7 (S4)	A6 (S3)	A5 (S2)	A4 (S1)	A3	A2	A1	A0	HEX-Adresse
				- unberücksichtigt -				
0	0	0	0	—	—	—	—	0 X
0	0	0	1	—	—	—	—	1 X
0	0	1	0	—	—	—	—	2 X
0	0	1	1	—	—	—	—	3 X
0	1	0	0	—	—	—	—	4 X
1	0	1	1	—	—	—	—	B X
1	1	0	0	—	—	—	—	C X
1	1	0	1	—	—	—	—	D X
1	1	1	0	—	—	—	—	E X
1	1	1	1	—	—	—	—	F X

niederwertiger Adreßteil

höherwertiger Adreßteil

Bild 14: Bildung der Baugruppennummern der Baugruppe Drucker-Interface

Im fachpraktischen Teil dieser Übung werden die Schalter S1 bis S4 bei der Inbetriebnahme der Baugruppe folgendermaßen eingestellt:

S4(A7)	S3(A6)	S2(A5)	S1(A4)
OFF	OFF	OFF	ON
1	1	1	0

Hierdurch ergibt sich die Baugruppennummer "EXH". Grundsätzlich kann jede der 16 möglichen Baugruppennummern verwendet werden. Es ist aber darauf zu achten, daß alle Ein- oder Ausgabe-Baugruppen eines Mikrocomputer-Systems unterschiedliche Adressen besitzen, da es andernfalls zu Schäden am Gerät kommen kann.

6.2. Die Adressierung der Ports und des Steuerwort-Registers

Beim Lesen der einzelnen Eingabeports, beim Ausgeben von Daten über die Ausgabeports und beim Einschreiben von Steuerworten in das Steuerwort-Register muß dem Baustein 8255 über die Adreßanschlüsse A0 und A1 mitgeteilt werden, welcher der vier internen Blöcke (drei Ports und ein Steuerwort-Register, siehe Bild 6) am gewünschten Datenverkehr beteiligt sein soll. Bild 15 zeigt die Adressierung der Blöcke durch die Adreßleitungen A0 und A1.

A1	A0	Port/Register
0	0	Port A
0	1	Port B
1	0	Port C
1	1	Steuerwort-Register

Bild 15: Adressierung der Ports und des Steuerwort-Registers

Die vollständige Adreßbildung unter Verwendung der Adreßleitungen A0 bis A7 ist in Bild 16 dargestellt.

A7	A6	A5	A4	A3	A2	A1	A0	Adressen (Hex)	angesprochen wird ...
1	1	1	0	X	X	0	0	E0, E4, E8, EC	Port A
1	1	1	0	X	X	0	1	E1, E5, E9, AD	Port B *)
1	1	1	0	X	X	1	0	E2, E6, EA, EE	Port C
1	1	1	0	X	X	1	1	E3, E7, EB, EF	Steuerwort-Register

Port- und Steuerwort-Register-Auswahl

nicht angeschlossen, daher 0 oder 1 möglich

Baugruppennummer, mit S1 bis S4 einstellbar von 0XH bis FXH, hier gewählt: "EXH"

*) Wird beim "Drucker-Interface" nicht benötigt.

Bild 16: Adreßbildung mit den Adreßleitungen A0 bis A7

Die Bitkombination an A4 bis A7 (Bild 16) entspricht der mit den Adreßschaltern S1 bis S4 eingestellten Baugruppennummer. Die Bitkombination an A0 und A1 bestimmt, ob eines der drei Ports oder das Steuerwort-Register des Bausteins angewählt wird. Die Adreßleitungen A2 und A3 sind nicht angeschlossen, daher kann ihr Signalzustand "1" oder "0" sein. Hieraus ergeben sich vier mögliche Adressen für jedes Port und das Steuerwort-Register. Port A kann beispielsweise unter den Adressen E0H, E4H, E8H und ECH angesprochen werden. Diese "Mehrfachadressierung" ist durch die einfache Schaltung bedingt, die nicht alle Adreßleitungen zur Adreßbildung verwendet. Alle Adressen beginnen aber stets mit der durch S1 bis S4 gebildeten Hex-Zahl (hier mit "E"). Um Verwirrungen zu vermeiden, sollten die Ports und das Steuerwort-Register fortlaufend z.B. unter den Adressen E0H, E1H, E2H und E3H angesprochen werden. Es wäre natürlich auch möglich, sie z.B. unter den Adressen E8H, E5H, EEH und E7H zu erreichen.

6.3. Die Steuerung der Datenübertragungsrichtung

Nachdem der Mikroprozessor die Adresse eines der beiden Ports (A oder C) oder des Steuerwort-Registers ausgegeben hat, steuert er durch L-Pegel auf einer der beiden Steuerleitungen $\overline{IOR}$ oder $\overline{IOW}$, ob er Daten aus Port C lesen oder zum Port A bzw. dem Steuerwort-Register senden will. Die beiden Steuerleitungen sind mit den Bausteinanschlüssen $\overline{RD}$ und $\overline{WR}$ verbunden (Bild 12). Mit den Pegeln an diesen Eingängen wird innerhalb des Bausteins über die "Lese/Schreib-Steuerung" die Datenübertragungsrichtung gesteuert. In Zusammenwirken mit den Pegeln auf den Bausteineingängen A0, A1 und $\overline{CS}$ erfolgt der Zugriff zu den beiden Ports und dem Steuerwort-Register wie in Bild 17 dargestellt:

A1	A0	$\overline{CS}$	$\overline{RD}$	$\overline{WR}$	Datenübertr.Richtung, DBus-Puffer-Zustand
1	0	0	0	1	Daten von Port C zum System-Bus
0	0	0	1	0	Daten vom System-Bus an Port A
1	1	0	1	0	Daten vom System-Bus an das Steuerwort-Reg.
X	X	1	X	X	Datenbus-Puffer vom System-Bus getrennt

Bild 17: Steuerung der Datenübertragungsrichtung und des Datenbus-Puffers

In das Steuerwort-Register kann nur geschrieben werden. Bei H-Pegel am $\overline{CS}$-Eingang wird der Datenbus-Puffer in den hochohmigen Zustand geschaltet und dadurch vom System-Bus getrennt. Die Pegel auf den Eingängen A0, A1, $\overline{RD}$ und $\overline{WR}$ sind dann für die Funktion des Bausteins bedeutungslos.

7. Schaltungsbeschreibung

Bild 18 zeigt den Stromlaufplan der Baugruppe "Drucker-Interface".

Die Betriebsspannung für die ICs der Baugruppe beträgt 5 V. Sie wird durch den Kondensator C1 abgeblockt. Der Adreßvergleicher wird durch IC1, die Widerstände R1 bis R4 und die Schalter S1 bis S4 gebildet. Durch L-Signal an Pin 6 wird der Schnittstellenbaustein 8255 bei Adressengleichheit freigegeben und kann über die Datenleitungen D0 bis D7 Daten vom Prozessor empfangen oder an ihn ausgeben.

Drucker-Interface

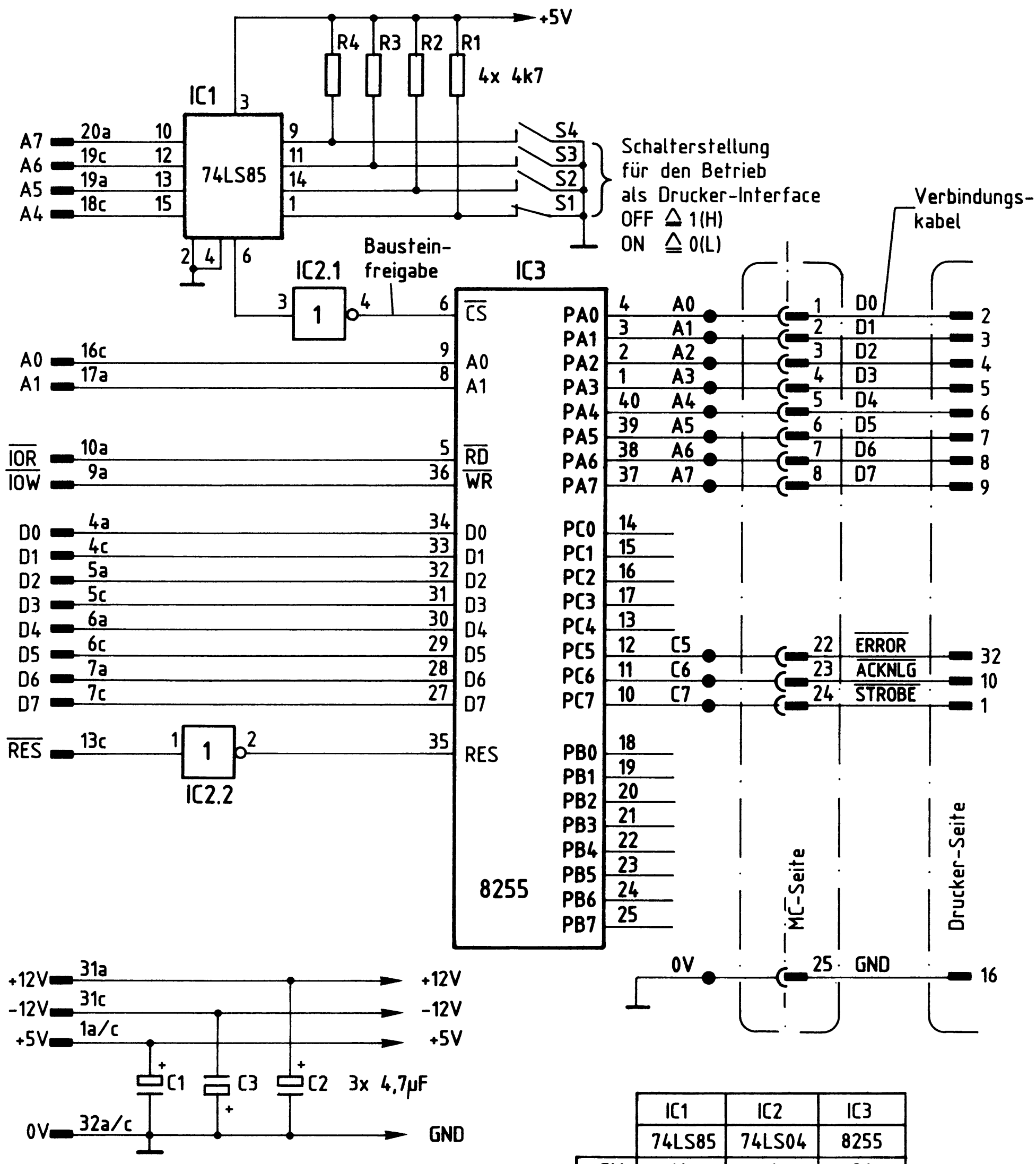


Bild 18: Stromlaufplan "Drucker-Interface"

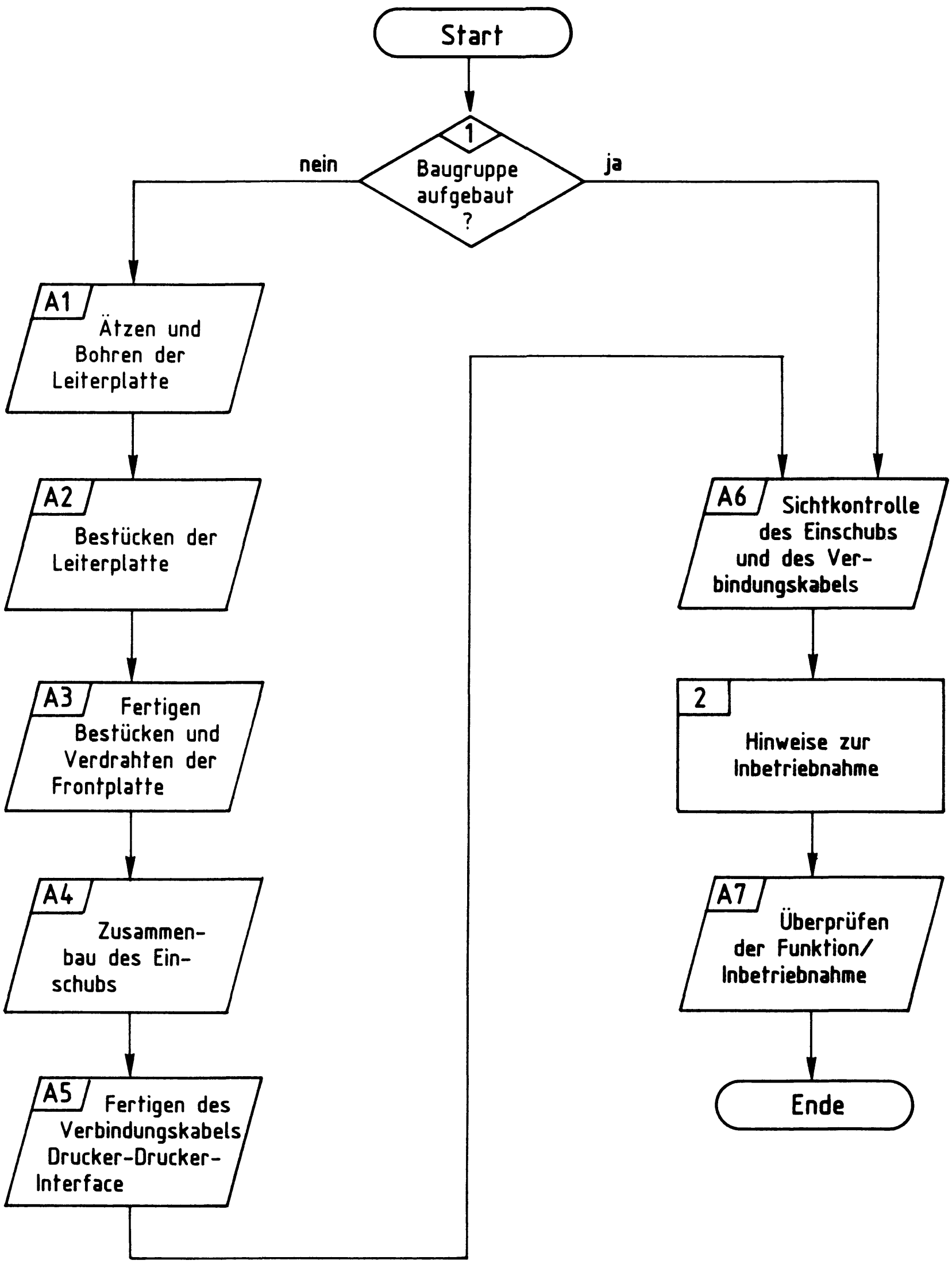
	IC1	IC2	IC3
	74LS85	74LS04	8255
+5V	16	14	26
0V	8	7	7

Die Adreßleitungen A0 und A1 dienen zur Auswahl der im Innern von IC3 vorhandenen Ports A bis C und des Steuerwort-Registers (Bild 18). Die Leitungen $\overline{IOR}$ und $\overline{IOW}$ lösen das Lesen bzw. Schreiben der Daten aus.
Das vom Prozessor gelieferte $\overline{RESET}$-Signal ist L-aktiv und wird durch IC2.2 invertiert, da IC3 zum Zurücksetzen ein H-Signal benötigt. Hierdurch werden beim Einschalten des Mikrocomputers alle Ports auf "Eingabe" geschaltet.
Die für das Drucker-Interface verwendeten Portanschlüsse sind auf einen 25poligen Buchsenstecker geführt. Die zugehörigen Signale werden über ein Kabel, das zum Drucker-Interface gehört, an den Drucker übertragen.

8. Betrieb des Druckers mit dem BFZ/MFA-Mikrocomputer

Das Betriebsprogramm MAT 85 enthält alle notwendigen Programmschritte, die zum Betrieb des Druckers erforderlich sind. Hinweise hierzu finden Sie auf den Seiten 65 und 66 der Beschreibung des Betriebsprogramms "MAT 85", BFZ/MFA 7.1.

Flußdiagramm für den Arbeitsablauf



Drucker-Interface

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte ca. 110x170 mm Epoxid Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) und mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 4.3.L und 4.3.B zum Bel. der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C 05 Alu, 2mm dick, Breite 25,1 mm	z.B. Intermas Nr. 409-017 665
1	Griff komplett mit Abdeckung	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364a/c Nr. 9722.333.401
3	Zylinderschraube M2,5x 8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
7	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
6	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
1	Miniatur-Schiebeschalter 4polig, DIL	
4	Widerstand 4,7 kΩ /0,25 W	
3	Tantal-Elko 4,7 µF/35 V	Tropfenform
1	IC 74 LS 04, Sechs Inverter	
1	IC 74 LS 85, 4-Bit-Vergleicher	
1	IC 8255, Programmierbarer Peripherer Schnittstellen-Baustein	

Drucker-Interface

Stckz.	Benennung/Daten	Bemerkung
1	IC-Fassung 40polig DIL	siehe Anmerkung
1	IC-Fassung 16polig DIL	
1	IC-Fassung 14polig DIL	
1	Buchsenstecker 25polig mit Lötanschluß	z.B. Harting Best.Nr. 0967 0252 704
1	Stiftstecker 25polig mit Lötanschluß	z.B. Harting Best.Nr. 0967 0252 604
1	Steckgehäuse für Stiftstecker 25polig	z.B. Harting Best.Nr. 0967 0250 505
1	Stecker für Drucker Epson RX 80 36polig, komplett mit Gehäuse	z.B. Amphenol Nr. 57-30360
2 m	Steuerleitung LiYY 16x0,14 mm^2	
n.B.	Schaltlitze 0,14 mm^2	verschiedene Farben
n.B.	Lötdraht	
n.B.	Lötlack	
n.B.	Cu-Draht, Ø 0,5 mm, versilbert	
n.B.	Reinigungsmittel	zum Entfetten d. Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften d. Frontplatte
n.B.	Klarlackspray	
n.B.	Kabelbinder TY-RAP TY 23M	

Anmerkung:

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden.
Ist die Leiterplatte durchkontaktiert, können Sie gewöhnliche IC-Fassungen verwenden.
Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu eignen sich sehr gut die sogen. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen.
Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon ca. 180 mm.

Drucker-Interface

Zur Inbetriebnahme der Baugruppe "Drucker-Interface" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	Alle Baugruppen komplett aufgebaut und geprüft
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Bus-Signalgeber BFZ/MFA 5.1.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64pol. BFZ/MFA 5.3.	
1	Prozessor 8085 BFZ/MFA 2.1.	
2	8-K-RAM/EPROM BFZ/MFA 3.1.	1x bestückt mit MAT 85 1x bestückt mit mind. 2-K-RAM ab Adresse F800
1	Video-Interface BFZ/MFA 8.2.	
1	ASCII-Tastatur BFZ/MFA 8.1.	
1	Datensichtgerät	
1	Matrix-Drucker RX 80	oder ähnlich

Drucker-Interface

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "Drucker-Interface" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen. 1

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen Einschubs und Inbetriebnahme → A6

In den folgenden Arbeitsschritten wird die Baugruppe "Drucker-Interface" in Betrieb genommen und ihre Funktion geprüft. 2

Dazu benötigen Sie:

-1 Baugruppenträger mit Busverdrahtung (BFZ/MFA 0.1.)
-1 Bus-Abschluß (BFZ/MFA 0.2.)
-1 Trafo-Einschub (BFZ/MFA 1.1.)
-1 Spannungsregelung (BFZ/MFA 1.2.)
-1 Bus-Signalgeber (BFZ/MFA 5.1.)
-1 Bus-Signalanzeige (BFZ/MFA 5.2.)
-1 Adapterkarte 64polig (BFZ/MFA 5.3.)
-1 Prozessor 8085 (BFZ/MFA 2.1.)
-1 8-K-RAM/EPROM (BFZ/MFA 3.1.) bestückt mit Betriebssystem MAT 85
-1 8-K-RAM/EPROM (BFZ/MFA 3.1.) bestückt mit 2-K-RAM ab Adr. F800H
-1 Video-Interface (BFZ/MFA 8.2.)
-1 ASCII-Tastatur (BFZ/MFA 8.1.)
-1 Datensichtgerät
-1 Drucker (RX 80 oder vergleichbar)

Darüberhinaus sollten Sie den Stromlaufplan und den Bestückungsplan der Übung "Drucker-Interface" bereithalten.

Alle zur Inbetriebnahme der Baugruppe vorgegebenen Arbeitsblätter enthalten: 2

- Angaben über den Sinn der jeweiligen Messung
- Angaben über einzustellende Bedingungen (z.B. Schalterstellungen)
- Aufgabenstellungen, ggf. mit Hinweisen zu möglichen Fehlern

Wenn Sie bei der Lösung der Aufgaben Schwierigkeiten haben, sollten Sie das entsprechende Kapitel der Funktionsbeschreibung noch einmal durcharbeiten.

→ A7

Name:

Drucker-Interface

Datum:

Für die Baugruppe "Drucker-Interface" muß eine zweiseitig kupferkaschierte Leiterplatte angefertigt werden.

A1.1

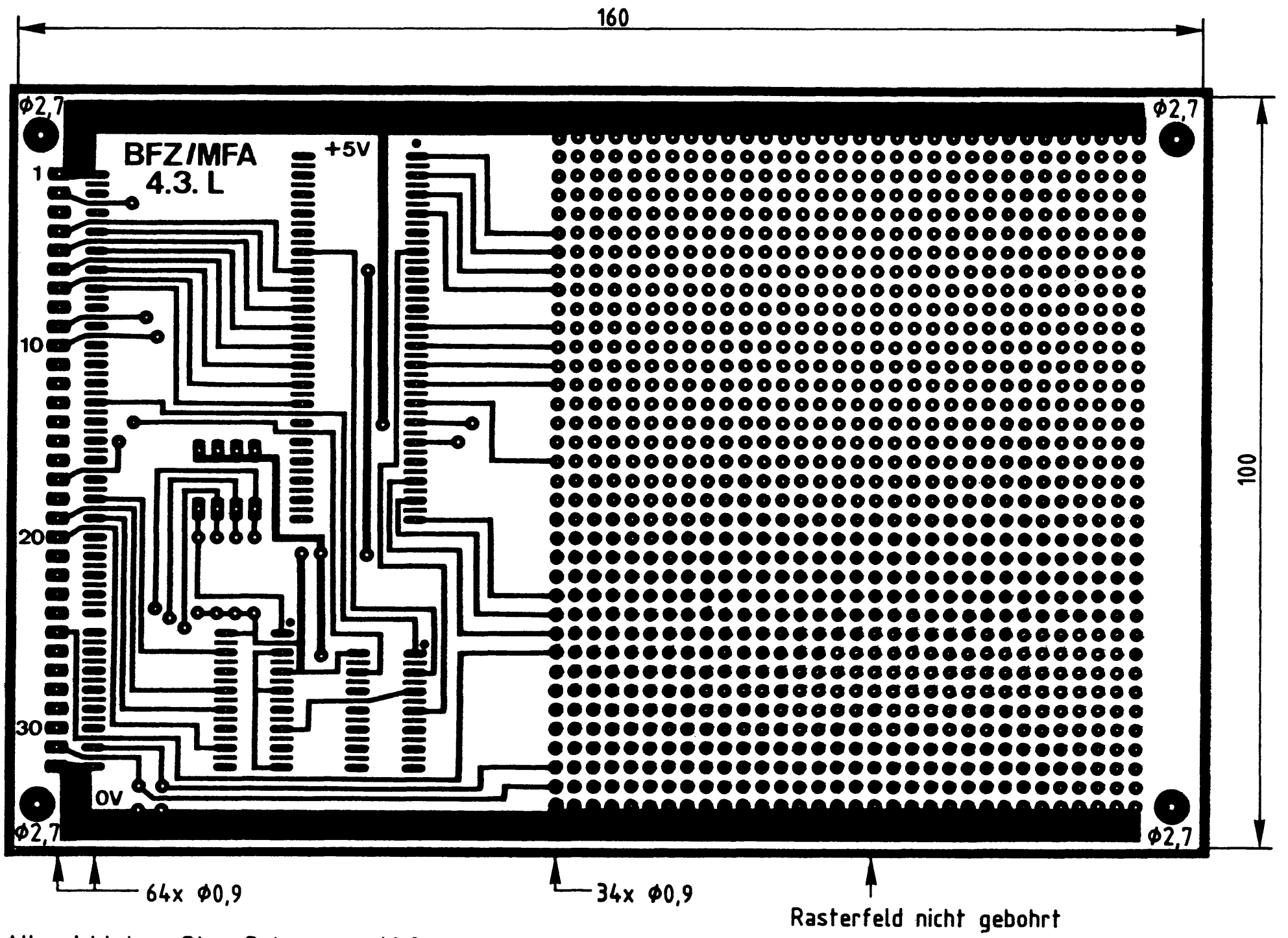
Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlage BFZ/MFA 4.3.L und 4.3.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß (100x160 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatte nach folgendem Bohrplan. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

Bohrplan (Leiterbahnseite)



Alle nicht bemaßten Bohrungen Φ0,8 mm
Benötigte Bohrer: 0,8 - 0,9 - 2,7 mm

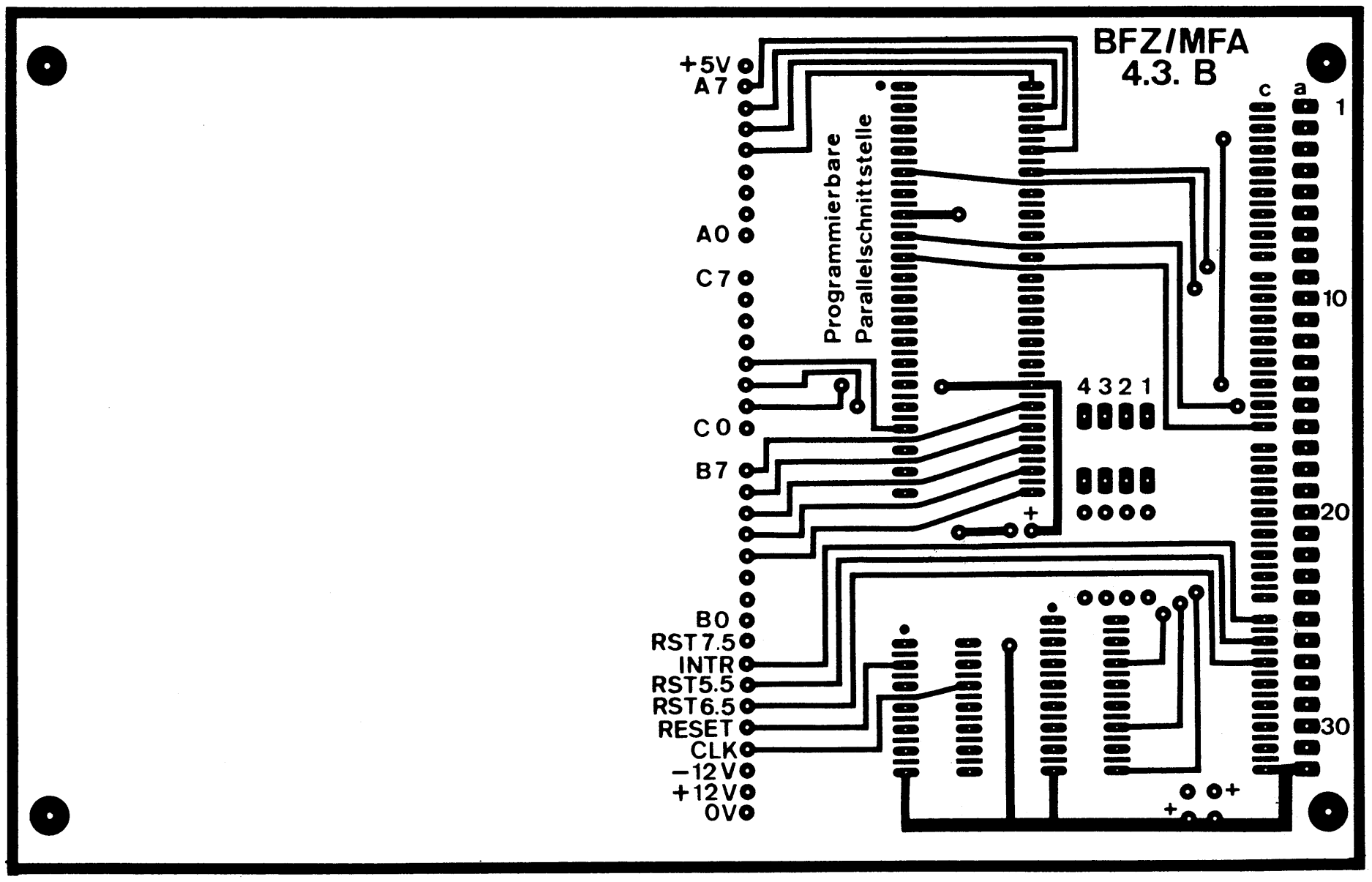
Name:

Drucker-Interface

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite der Leiterplatte BFZ/MFA 4.3.

A1.2



→ A2

Drucker-Interface

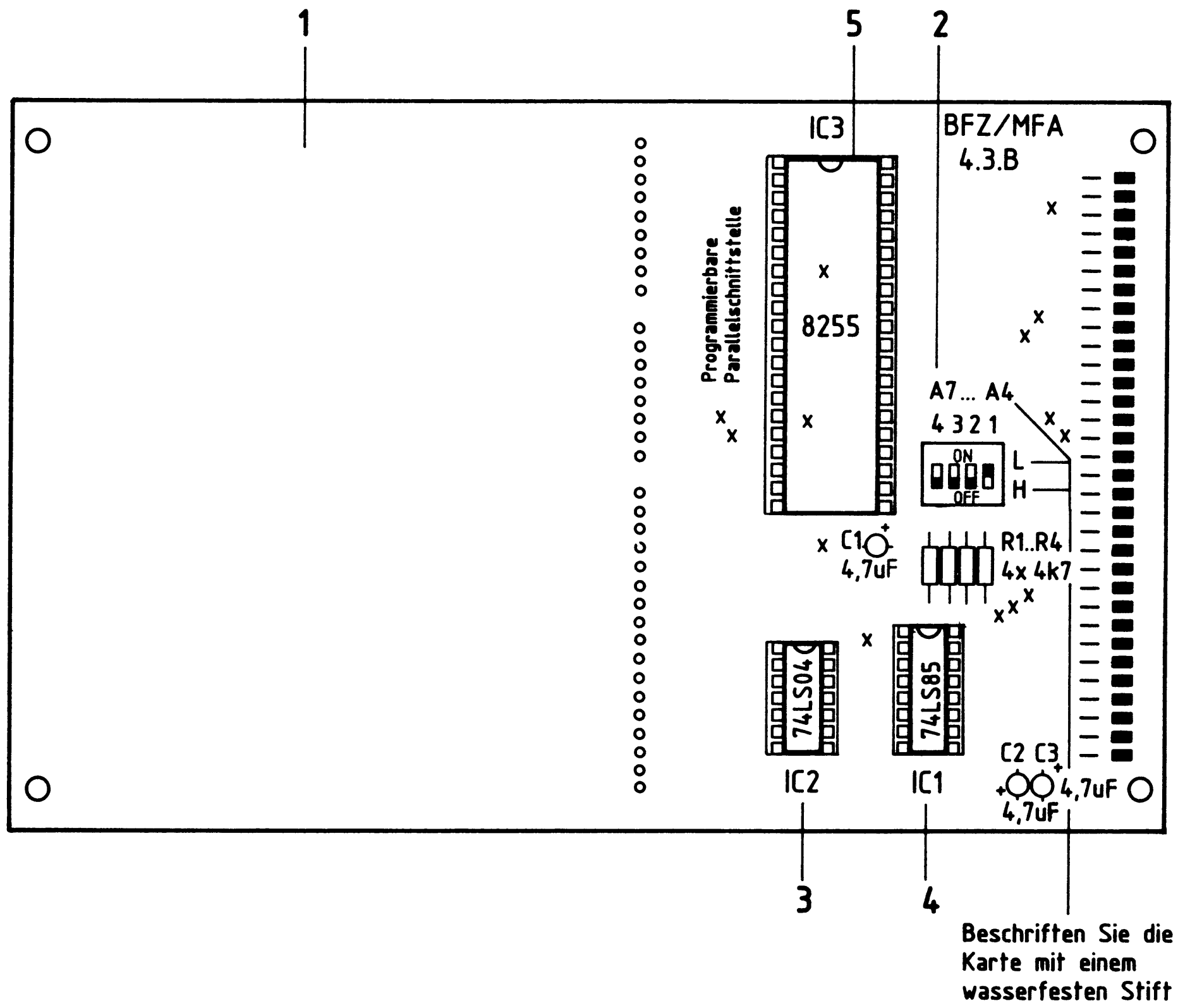
Name:

Datum:

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

A2.1

Bestückungsplan Leiterplatte



Name:

Drucker-Interface

Datum:

Stückliste Leiterplatte

A2.2

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.3.	
2	1	Miniatur-Schiebeschalter 4polig	
3	1	IC-Fassung 14polig	siehe Anmerkung
4	1	IC-Fassung 16polig	siehe Anmerkung
5	1	IC-Fassung 40polig	siehe Anmerkung
6	14	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm CuAg	nur erforderlich bei nicht galv. durchkontaktierter Leiterplatte

Bauteilliste Leiterplatte

Kennz.	Benennung/Daten	Bemerkung
R1...R4	Widerstand 4,7 kΩ /0,25 W	
C1...C3	Tantal-Elko 4,7 µF/35 V	Tropfenform
IC1	4-Bit-Vergleicher 74 LS 85	
IC2	Sechs Inverter 74 LS 04	
IC3	Programmierbarer Peripherer Schnittstellen-Baustein 8255	

Anmerkung:

Alle ICs werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontaktiert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

→ A3

Name:

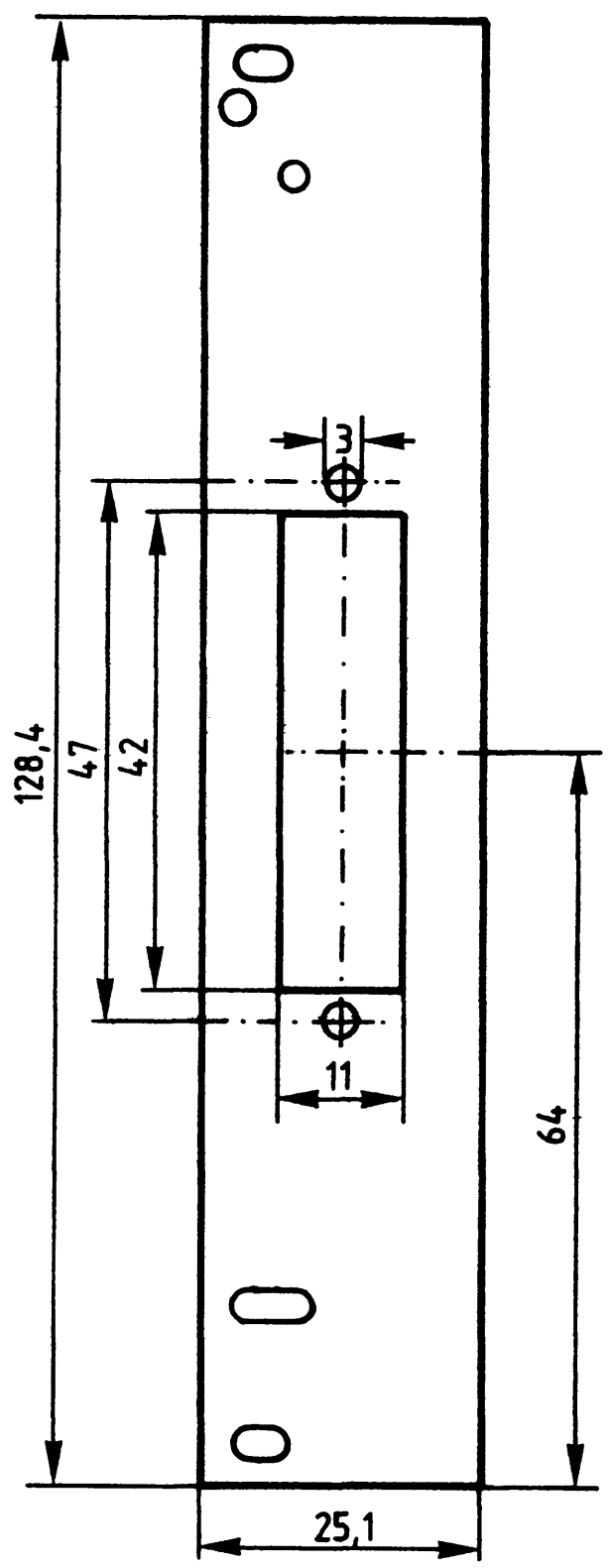
Drucker-Interface

Datum:

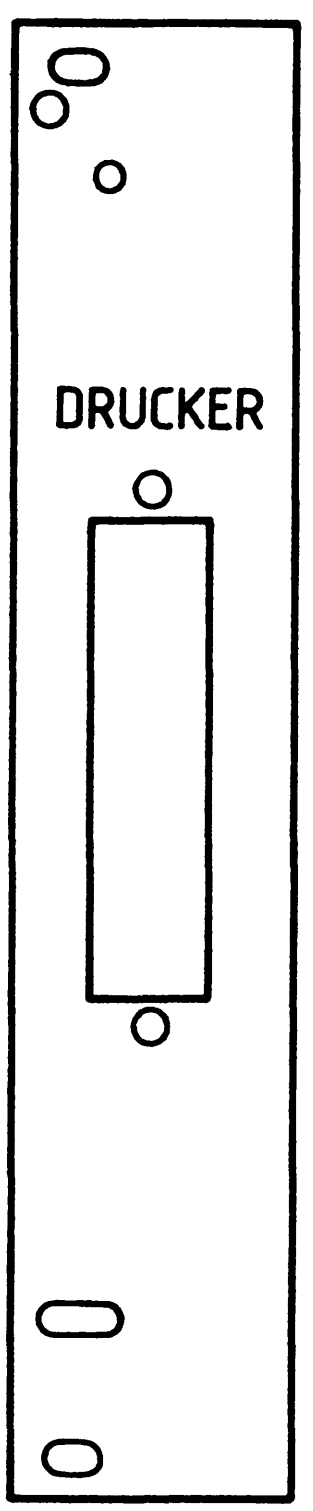
Stellen Sie die Frontplatte nach den folgenden Zeichnungen her. Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden. Die Beschriftung kann mit einem Tuscheschreiber oder mit Abreibebuchstaben erfolgen. Nach dem Beschriften sollten Sie die Frontplatte mit Plastik-Spray besprühen.

A3.1

Bohrplan Frontplatte



Material: Frontplatte L-C05
Alu 2 mm dick



Beschriftungsvorschlag

Name:

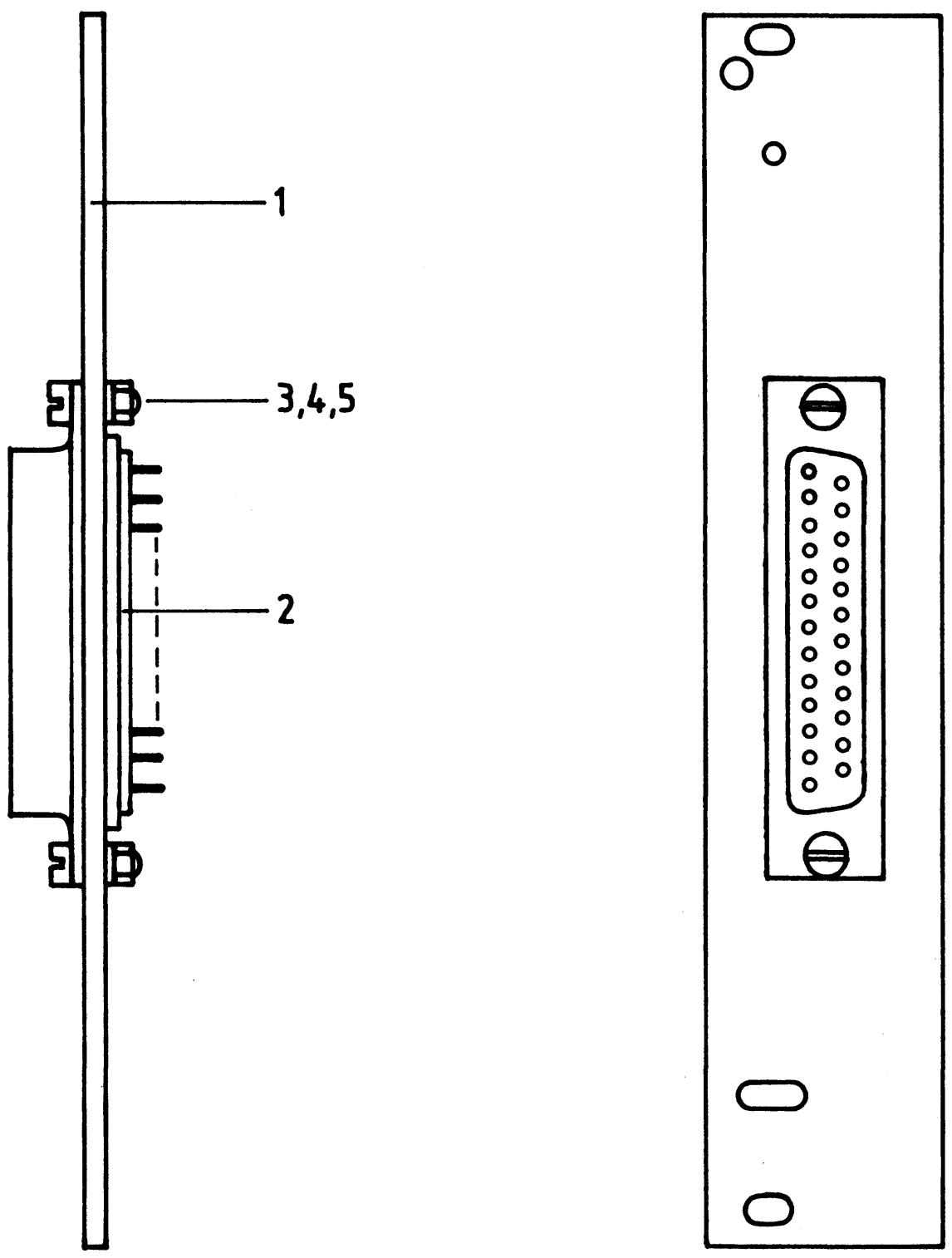
Drucker-Interface

Datum:

Bestücken Sie die Frontplatte nach dem folgenden Bestückungsplan und der Stückliste.

A3.2

Bestückungsplan Frontplatte



Stückliste Frontplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2	1	Buchsenstecker 25polig mit Lötanschluß	
3	2	Zylinderschraube M2,5x 8 DIN 84	
4	2	Federscheibe A2,7 DIN 137	
5	2	Sechskantmutter M2,5 DIN 439	

Name:

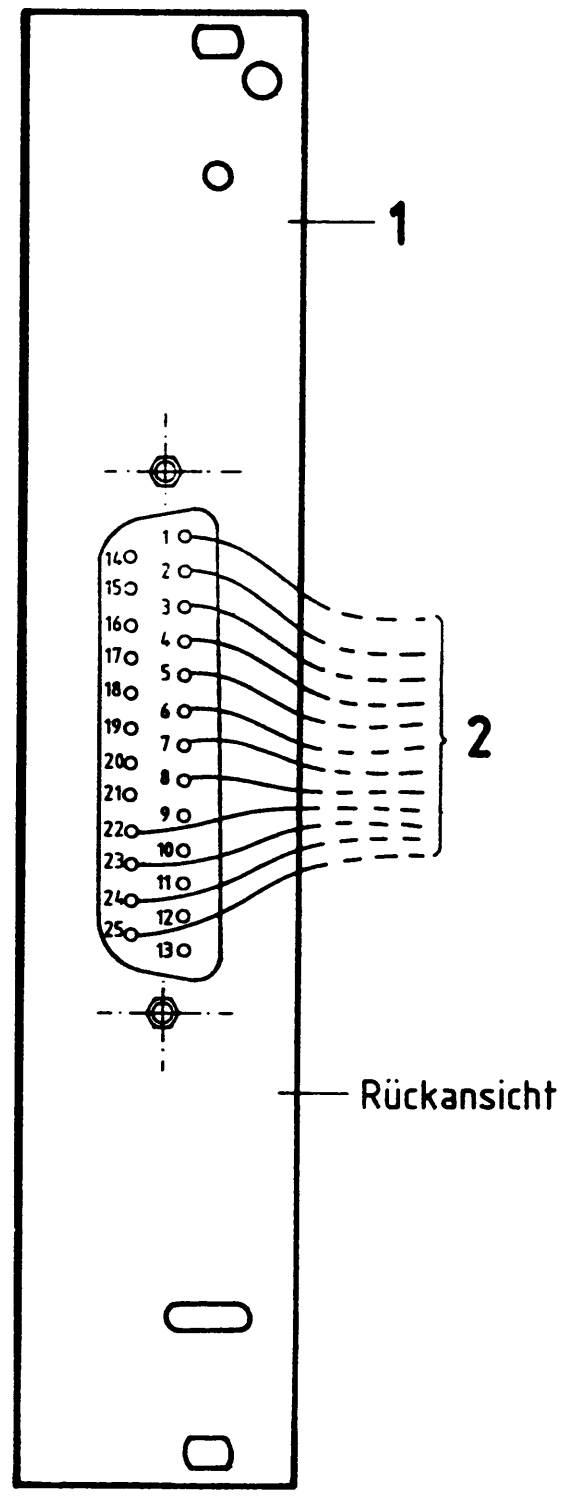
Drucker-Interface

Datum:

Verdrahten Sie die Frontplatte nach folgendem Verdrahtungsplan und der Stückliste. Die Aderfarben der Ihnen zur Verfügung stehenden Litzen werden im folgenden Arbeitsgang in einen Belegungsplan übertragen.

A3.3

Verdrahtungsplan Frontplatte



Stückliste zum Verdrahtungsplan der Frontplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2	12	Schaltlitze 0,14 mm^2, 130 mm lg.	Farben nach eigener Wahl, freies Ende abisoliert und verzinnt

→ A4

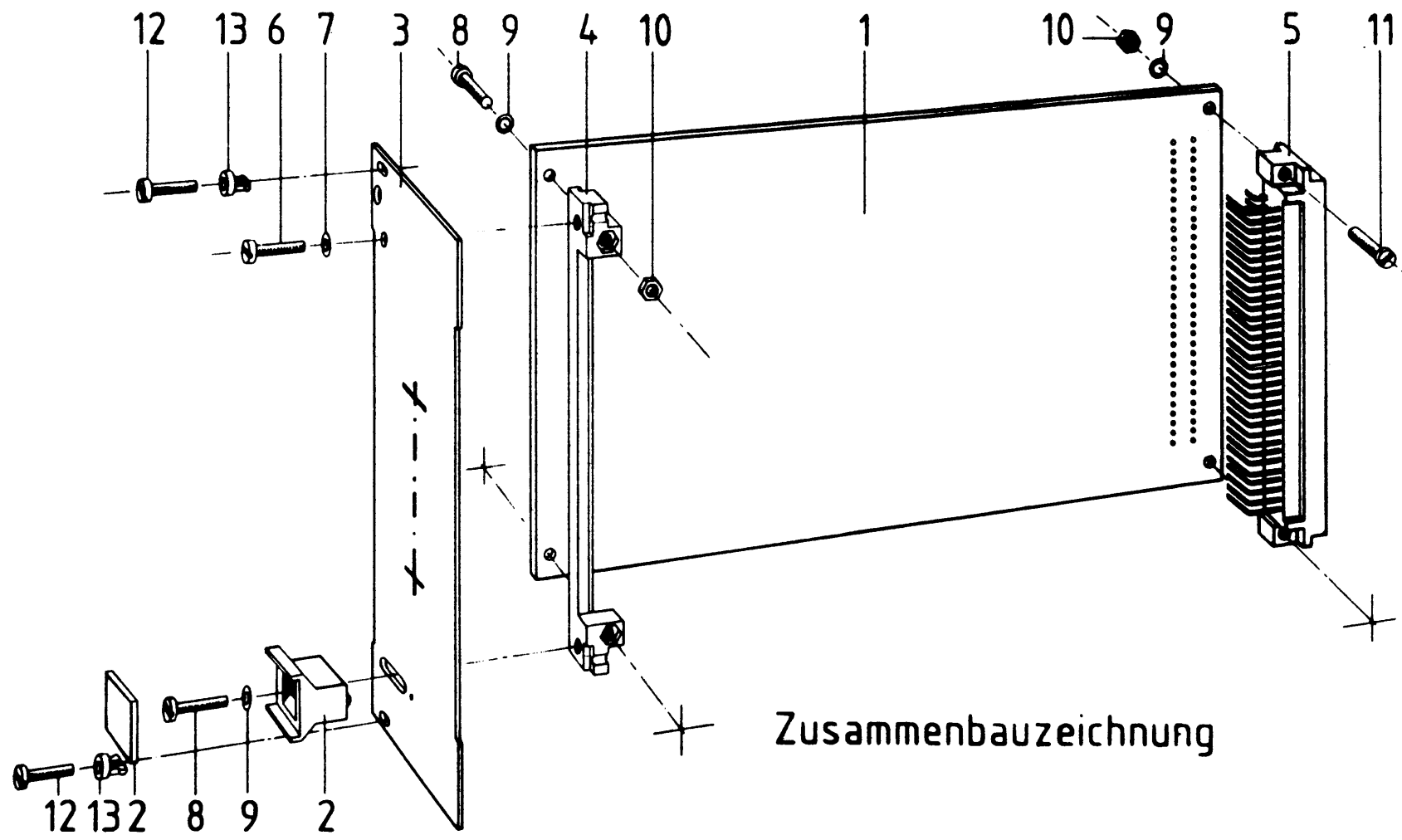
Name:

Drucker-Interface

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Anschließend wird verdrahtet.

A4.1



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/ Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.3.	bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt
4	1	Frontverbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M2,5x 8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

Name:

Drucker-Interface

Datum:

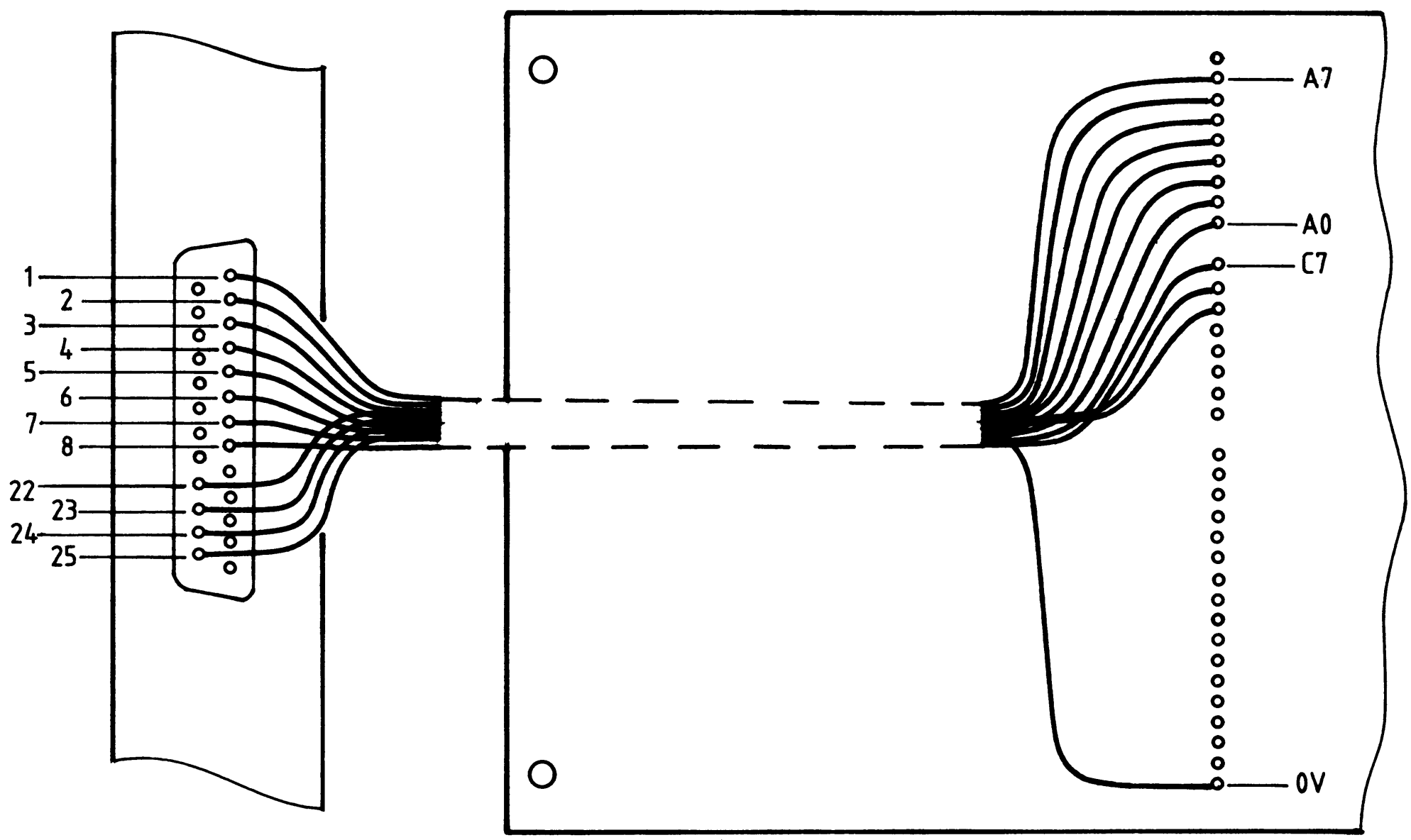
Tragen Sie zunächst die Aderfarben der verdrahteten Litzen in den folgenden Steckerbelegungsplan ein. Verbinden Sie die Litzen dann mit den entsprechenden Lötanschlüssen auf der Leiterplatte. Bündeln Sie die Leitungen anschließend mit einigen Kabelbindern.

A4.2

Steckerbelegungsplan

Buchsen-Stecker Nr.	Ader-farbe	Anschluß Leiterplatte	Buchsen-Stecker Nr.	Ader-farbe	Anschluß Leiterplatte
1		A0	22		C5
2		A1	23		C6
3		A2	24		C7
4		A3	25		0V
5		A4			
6		A5			
7		A6			
8		A7			

Verdrahtungsplan Frontplatte - Leiterbahnseite



Material: n.B. Kabelbinder

Name:

Drucker-Interface

Datum:

Fertigen Sie nun das Verbindungskabel für den Anschluß des Drukkers an das Drucker-Interface. Gehen Sie hierbei wie folgt vor:

A5.1

- Isolieren Sie das 16adrige Kabel auf beiden Seiten ca. 40 mm ab.
- Isolieren Sie die Aderenden ca. 3 mm ab und verzinnen Sie diese.
- Löten Sie die Aderenden entsprechend dem folgenden Belegungsplan und der Zusammenbauzeichnung zuerst an die Lötanschlüsse des 25poligen Steckers an (Drucker-Interface-Seite). Tragen Sie hierbei die von Ihnen gewählten Aderfarben in den Belegungsplan ein.
- Montieren Sie das Steckergehäuse, achten Sie dabei auf eine einwandfreie Zugentlastung des Kabels.
- Löten Sie dann in gleicher Weise und mit Hilfe des Belegungsplanes die anderen Aderenden an die Lötanschlüsse des 36poligen Steckers an (Drucker-Seite). Beachten Sie, daß das Kabel eventuell vorher durch das Steckergehäuse (je nach Ausführung) gezogen werden muß! Montieren Sie anschließend auch das Steckergehäuse.

Belegungsplan für die Stecker

25pol. Stecker Lötanschluß Nr.	Aderfarbe	36pol. Stecker Lötanschluß Nr.	Signalname
1		2	D0
2		3	D1
3		4	D2
4		5	D3
5		6	D4
6		7	D5
7		8	D6
8		9	D7
22		32	$\overline{\text{ERROR}}$
23		10	$\overline{\text{ACKNLG}}$
24		1	$\overline{\text{STROBE}}$
25		16	GND (0V)

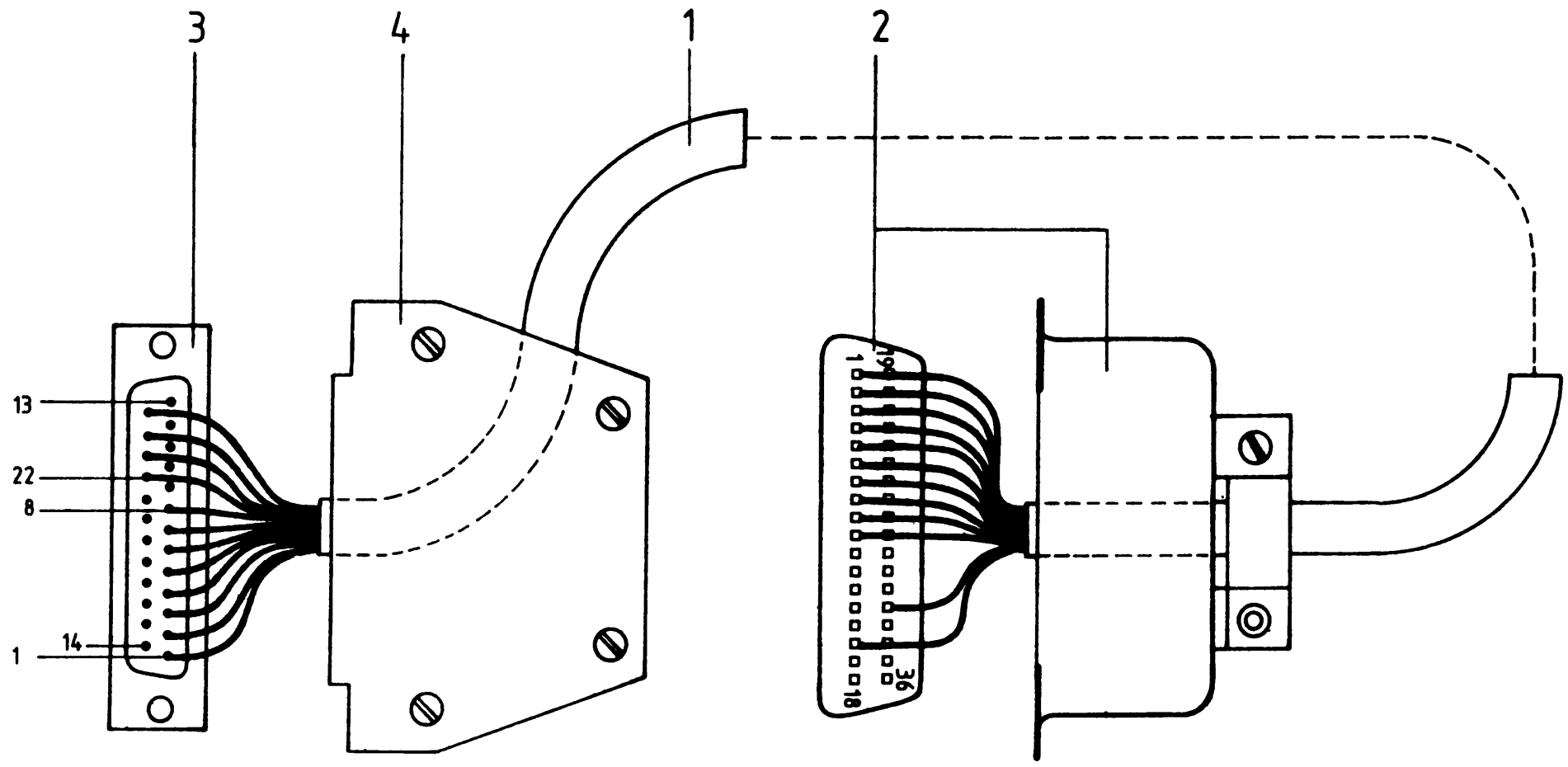
Name:

Drucker-Interface

Datum:

Zusammenbauzeichnung für die Stecker

A5.2



Stückliste für das Verbindungskabel

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	2 m	Steuerleitung LiYY 16x 0,14 mm^2	
2	1	36poliger Stecker für Drucker-Seite	kpl. mit Gehäuse
3	1	25poliger Stecker für Drucker-Interface - Seite	
4	1	Steckergehäuse für Position 3	

→ A6

Name:

Drucker-Interface

Datum:

Sichtkontrolle

A6

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?
Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.
Bei galvanisch nicht durchkontaktierten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontaktierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstücken durchkontaktiert sein.

Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind alle ICs richtig eingesteckt?
- Ist der DIL-Schalter eingesetzt?

Gesamtaufbau, Verbindungskabel Drucker-Interface - Drucker

Kontrollieren Sie auch die Montage der Frontplatte.
Prüfen Sie mit einem Durchgangsprüfer alle im Stromlaufplan eingetragenen Leitungswege des Verbindungskabels auf Durchgang und eventuelle Kurzschlüsse.

Drucker-Interface

Name:

Datum:

Prüfen der Betriebsspannung für die ICs

A7.1

Zuerst muß die Betriebsspannung aller ICs an den entsprechenden IC-Stiften gemessen werden. Gehen Sie hierzu folgendermaßen vor:

- Baugruppe über Adapter am System-Bus
- Außer Netzgerät keine anderen Baugruppen eingeschoben
- Betriebsspannung eingeschaltet
- Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabelle ein.

	IC1	IC2	IC3
Typ			
+UB-Pin			
0V-Pin			
UB			

Name:

Drucker-Interface

Datum:

Prüfen des Adreßvergleichers

A7.2

Die zu dieser Prüfung benötigten Adreßsignale müssen Sie mit dem Bus-Signalgeber erzeugen.

Gehen Sie bei der Prüfung in folgender Reihenfolge vor:

- Baugruppe über Adapter am System-Bus
- Stellen Sie mit den Schaltern S1 bis S4 die in der oberen Tabelle geforderten Pegel ein.
- Ermitteln Sie daraus die zugehörige Baugruppennummer und tragen Sie diese in die Tabelle ein.
- Messen Sie die Pegel am Ausgang des Adreßvergleichers (IC1 Pin 6) und am $\overline{CS}$-Eingang des 8255 (IC3 Pin 6) für die beiden in der unteren Tabelle geforderten Fälle, und tragen Sie die Meßergebnisse in diese Tabelle ein.

Schalter	S4	S3	S2	S1
Schalterpegel	H	H	L	L
Baugruppen-Nr.				

Pegel an...	IC1 Pin 6	IC3 Pin 6
wenn Adr.= Baugr.Nr.		
wenn Adr.≠ Baugr.Nr.		

Mit den Schaltern S1 bis S4 haben Sie die Baugruppennummer "CX" eingestellt. Wenn Sie mit dem Bus-Signalgeber die Adresse "XXCX" ausgeben, muß an IC1 Pin 6 H-Pegel und an IC3 Pin 6 L-Pegel anliegen.

Stellen Sie nun mit den Schaltern S1 bis S4 die Baugruppennummer "EX" ein!

Name:

Drucker-Interface

Datum:

Initialisieren der Parallelschnittstelle

A7.3

Zunächst soll die Parallelschnittstelle für die Betriebsart 0 initialisiert werden. Dies erfolgt durch Einschreiben eines Steuerwortes in das Steuerwort-Register.
Alle erforderlichen Adreß- und Datensignale liefert der Bus-Signalgeber. Die Daten- und Adreßsignale werden von der Bus-Signalanzeige angezeigt.
Die Adresse des Steuerwort-Registers ist E3H.

Bilden Sie mit Hilfe von Bild 10 der Funktionsbeschreibung das Steuerwort für folgende Bedingungen:
- Betriebsart 0
- die Ports A, B und C sollen Ausgabeports sein

Tragen Sie die ermittelten Bit-Werte und den daraus gebildeten Hex-Wert des Steuerwortes in die folgende Tabelle ein.

Datenbit	D7	D6	D5	D4	D3	D2	D1	D0
Bit-Wert								
Steuerwort Hex.								

Übergeben Sie nun das gefundene Steuerwort an das Steuerwort-Register, indem Sie ...
- die Adresse des Steuerwort-Registers mit den Adreßschaltern des Bus-Signalgebers einstellen
- das Steuerwort mit den Datenschaltern des Bus-Signalgebers auf den Daten-Bus schalten
- das Steuersignal $\overline{IOW}$ auslösen.

Alle weiteren Prüfschritte erfordern diese Initialisierung. Betätigen Sie daher nun nicht mehr die RESET-Taste (Falls die CPU-Baugruppe im Baugruppenträger steckt)!
Zur Kontrolle Ihrer Arbeit ist das erforderliche Steuerwort angegeben: Es besitzt den Hex-Wert 80.

Name:

Drucker-Interface

Datum:

Überprüfung der Ausgabeports

A7.4

Die Prüfung erfolgt durch Ausgabe der Daten-Bytes 55H bzw. AAH und Messen der Pegel an den Ausgangsleitungen der jeweiligen Ports (nicht an den Anschlüssen des 8255). Hierdurch werden auch die Leiterbahnen zwischen den Portanschlüssen des Schnittstellenbausteins und den Platinenanschlüssen mit in die Prüfung einbezogen.

Port A, Portadresse EOH:

- Stellen Sie mit dem Bus-Signalgeber die erforderliche Portadresse für Port A ein.
- Geben Sie das Daten-Byte 55H auf den Daten-Bus.
- Erzeugen Sie das Steuersignal $\overline{IOW}$.
- Prüfen Sie die Pegel an den Portleitungen A0 bis A7.
- Tragen Sie die gemessenen Pegel in die Tabelle ein.

Portleitung	A7	A6	A5	A4	A3	A2	A1	A0
Sollpegel	L	H	L	H	L	H	L	H
Istpegel								

- Übergeben Sie nun das Daten-Byte AAH an Port A.
- Prüfen Sie wie oben die Pegel an den Portleitungen A0 bis A7.
- Tragen Sie die gemessenen Pegel in die Tabelle ein.

Portleitung	A7	A6	A5	A4	A3	A2	A1	A0
Sollpegel	H	L	H	L	H	L	H	L
Istpegel								

Name:

Drucker-Interface

Datum:

Prüfen Sie in gleicher Weise Ausgabeport B. Es besitzt die Portadresse E1H.

A7.5

Portleitung	A7	A6	A5	A4	A3	A2	A1	A0
Sollpegel	L	H	L	H	L	H	L	H
Istpegel								

Portleitung	A7	A6	A5	A4	A3	A2	A1	A0
Sollpegel	H	L	H	L	H	L	H	L
Istpegel								

Prüfen Sie in gleicher Weise Ausgabeport C. Es besitzt die Portadresse E2H.

Portleitung	A7	A6	A5	A4	A3	A2	A1	A0
Sollpegel	L	H	L	H	L	H	L	H
Istpegel								

Portleitung	A7	A6	A5	A4	A3	A2	A1	A0
Sollpegel	H	L	H	L	H	L	H	L
Istpegel								

Wenn die gemessenen Pegel den Sollpegeln entsprechen, kann davon ausgegangen werden, daß die Baugruppe funktionsbereit ist.
Wenn Sie andere Pegel messen, sollten Sie zunächst an den IC-Anschlüssen messen (eventuell liegt eine Leiterbahnunterbrechung vor) und dann die Initialisierung wiederholen (Steuerwort falsch oder durch Reset gelöscht).

Drucker-Interface

Name:

Datum:

Inbetriebnahme des Druckers

A7.6

In diesem Arbeitsschritt sollen mit Hilfe des Bus-Signalgebers (und der Bus-Signalanzeige) ASCII-Zeichen über das Drucker-Interface an den Drucker gesendet werden.
Es wird davon ausgegangen, daß für diese Prüfung der Drucker RX 80 (MX 80 od. FX 80) der Firma EPSON oder ein ähnlicher Typ zur Verfügung steht. Vor dem Einschalten des Druckes sind folgende Punkte zu beachten:

- Betriebsanleitung des Druckers lesen! Es sollte die werkseitige Grundeinstellung der DIL-Schalter innerhalb des Druckers vorliegen.
- deutschen Zeichensatz einstellen
- Farbband muß richtig eingesetzt sein
- Druckpapier muß eingelegt sein
- Der Drucker muß über das Druckerverbindungskabel mit dem Drucker-Interface des Mikrocomputers verbunden sein.
- Die Netzleitung des Druckers muß angeschlossen sein.

Schalten Sie nun die Netzspannung für Drucker und Mikrocomputer ein.
Der Druckkopf fährt in die linke Position.

Am Drucker müssen folgende Kontrollampen leuchten:
- POWER (leuchtet, wenn Netzschalter eingeschaltet ist)
- READY (leuchtet, wenn Papier eingelegt ist)
- ON LINE (leuchtet, wenn der Drucker bereit ist, Zeichen zu empfangen)

Zum Senden von Zeichen zum Drucker müssen Sie das Drucker-Interface zunächst initialisieren, indem Sie ...
- die Adresse des Steuerwort-Registers E3H mit den Adreßschaltern und
- das Steuerwort ABH mit den Datenschaltern einstellen und
- die Übertragung des Steuerwortes mit der Taste IOW auslösen

Nun können Sie über Port A (Adresse EOH) beliebig viele ASCII-Zeichen an den Drucker ausgeben.
Der Drucker überprüft jedes empfangene Zeichen daraufhin, ob es sich um ein "Steuerzeichen", das Einleitungszeichen für eine "Fluchtsequenz" oder um ein "druckbares Zeichen" handelt.

Name:

Drucker-Interface

Datum:

A7.7

Steuerzeichen dienen dazu, einfache Druckerfunktionen wie z.B. einen Zeilenvorschub oder einen Seitenvorschub per Programm zu steuern. Diese Funktionen werden meist unmittelbar nach Empfang des betreffenden Steuerzeichens ausgelöst.
Fluchtsequenzen sind Zeichenfolgen von 2 bis 3 Bytes, mit deren Hilfe sich besondere Druckfunktionen wie verschiedene Schriftarten oder unterschiedliche Zeilenabstände steuern lassen. Sie werden mit dem ASCII-Zeichen ESC (1BH) (von escape = Flucht) eingeleitet, gefolgt von weiteren Zeichen zur Steuerung der bestimmten Funktion. Die jeweilige Funktion macht sich erst im Verlauf des Druckvorgangs bemerkbar (z.B. Breitschrift einzelner Worte).
Druckbare Zeichen, manche Steuerzeichen und die Fluchtsequenzen speichert der Drucker zunächst in seinem Daten-Buffer und gibt sie erst dann aus, wenn dieser Buffer voll ist, oder wenn es ihm durch ein Steuerzeichen ausdrücklich befohlen wird.

Die Ausgabe von Zeichen an den Drucker erfolgt mit Hilfe des Bus-Signalgebers, indem Sie...
- die Adresse von Port A (E0H) mit den Adreßschaltern einstellen
- jeweils den ASCII-Code des gewünschten Zeichens mit den Datenschaltern einstellen
- die Übertragung jedes einzelnen Zeichens durch Betätigung der IOW-Taste auslösen.

Geben Sie nun die in der folgenden Tabelle aufgeführten Steuerzeichen an den Drucker aus und beschreiben Sie ihre Wirkung:

ASCII-Code	Steuer-zeichen	Wirkung
07	BEL	
0A	LF	

Zur Kontrolle: Nach Übergabe von 07 ertönt im Drucker der Summer. BEL ist die Abkürzung für "bell" (engl.) = Klingel.
Nach Übergabe von 0A wird das Papier um eine Zeile weitertransportiert (Zeilenvorschub). LF ist die Abkürzung für "line feed" (engl.) = Zeilenvorschub.

Name:

Drucker-Interface

Datum:

Senden Sie die folgenden Bytes an den Drucker aus und beschreiben Sie die Wirkung:

A7.8

Bytes :	49	63	68	20	62	69	6E	20	62	65	72	65	69	74	0D
Wirkung :															

Zur Kontrolle: Nach Übergabe des letzten Zeichens (0D) wird der Text "Ich bin bereit" ausgedruckt. "0D" ist das Steuerzeichen für die Auslösung des Druckens. Der Druckkopf bleibt nach Beendigung des Ausdrucks auf der Position nach dem letzten Zeichen stehen.

Damit die nächsten zu druckenden Zeichen nicht über die bereits ausgedruckten Zeichen geschrieben werden, müssen Sie jetzt ein "LF" ausgegeben.

Die folgende Zeichenreihe enthält eine Fluchtsequenz. Geben Sie die Zeichen an den Drucker aus und beschreiben Sie die Wirkung.

Bytes :	1B	57	01	43	6F	6D	70	75	74	65	72	1B	57	00	0D
Wirkung :															

Zur Kontrolle: Nach Übergabe des letzten Zeichens (0D) wird der Text "Computer" in Breitschrift ausgedruckt. Eingeschaltet wurde diese Funktion durch die Sequenz 1B 57 01 und ausgeschaltet durch 1B 57 00.

Betrieb des Druckers in Verbindung mit dem Mikrocomputer

Im nächsten Schritt werden Sie ein Drucker-Steuerprogramm in den BFZ/MFA-Mikrocomputer eingeben, mit dessen Hilfe ein Text, der im RAM-Speicher des Computers abgelegt ist, an den Drucker gesendet und ausgedruckt wird.

Hierzu gehen Sie bitte folgendermaßen vor:
- Mikrocomputer und Drucker ausschalten
- Bus-Signalgeber, Bus-Signalanzeige und Adapterkarte entfernen
- Baugruppe Prozessor 8085 in den Baugruppenträger einsetzen
- Baugruppe 8-K-RAM/EPROM, bestückt mit MAT 85, einsetzen

Name:

Drucker-Interface

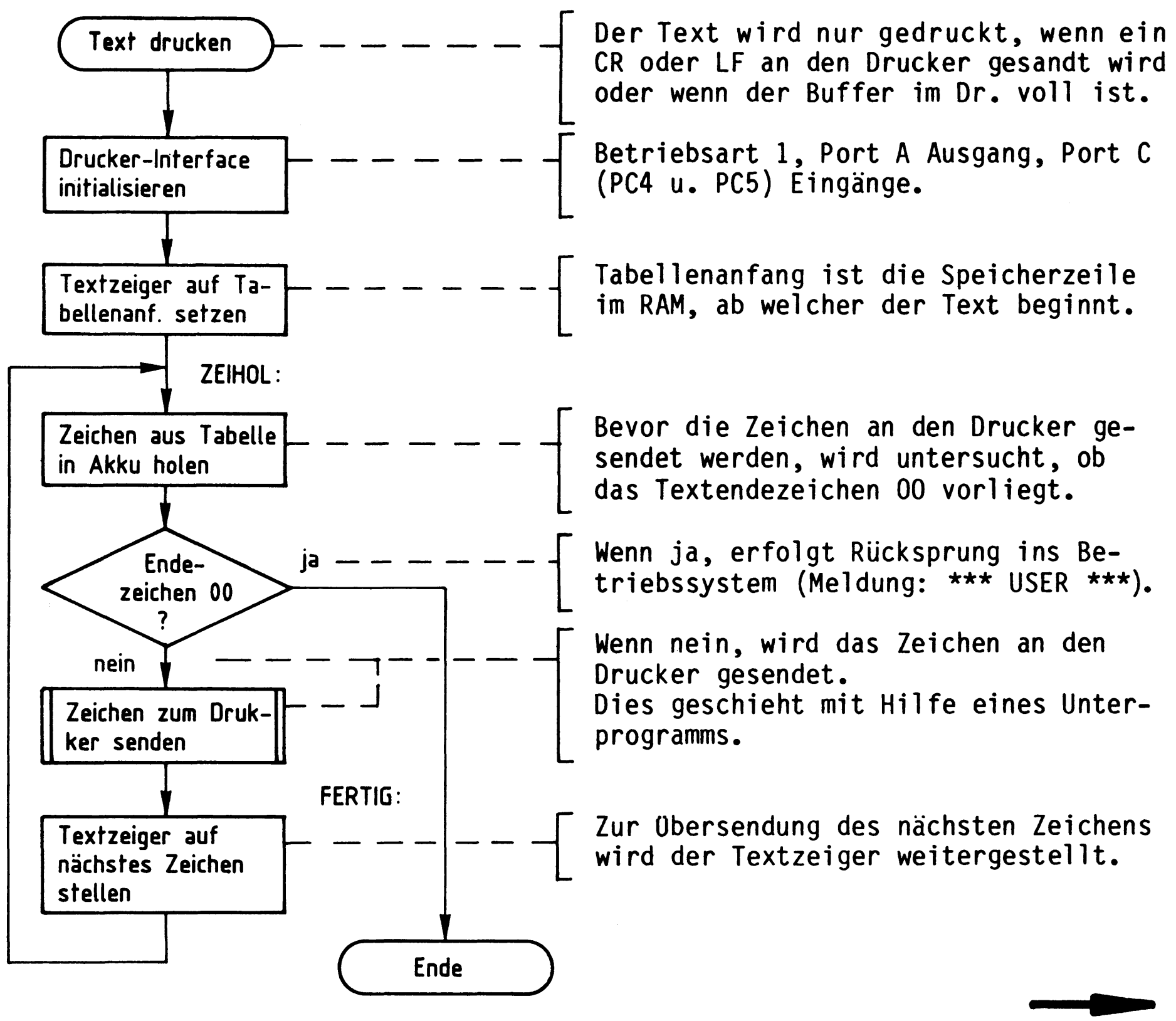
Datum:

A7.9

- Baugruppe 8-K-RAM/EPROM, bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800H einsetzen (Basisadresse E000H)
- Video-Interface in den Baugruppenträger einsetzen
- ASCII-Tastatur und Monitor an das Video-Interface anschließen
- Drucker-Interface in den Baugruppenträger einsetzen
- Drucker an das Drucker-Interface anschließen
- Betriebsspannung für Drucker und Mikrocomputer einschalten
- Betriebsprogramm durch Betätigen der SPACE-Taste starten

Auf dem Monitor müssen nun alle Kommandos des Betriebsprogramms erscheinen. Vor Eingabe des Programms mit dem "Assembler" sollten Sie zunächst das Flußdiagramm und die Kommentare hierzu durcharbeiten.

Flußdiagramm zum Programm "Text drucken"



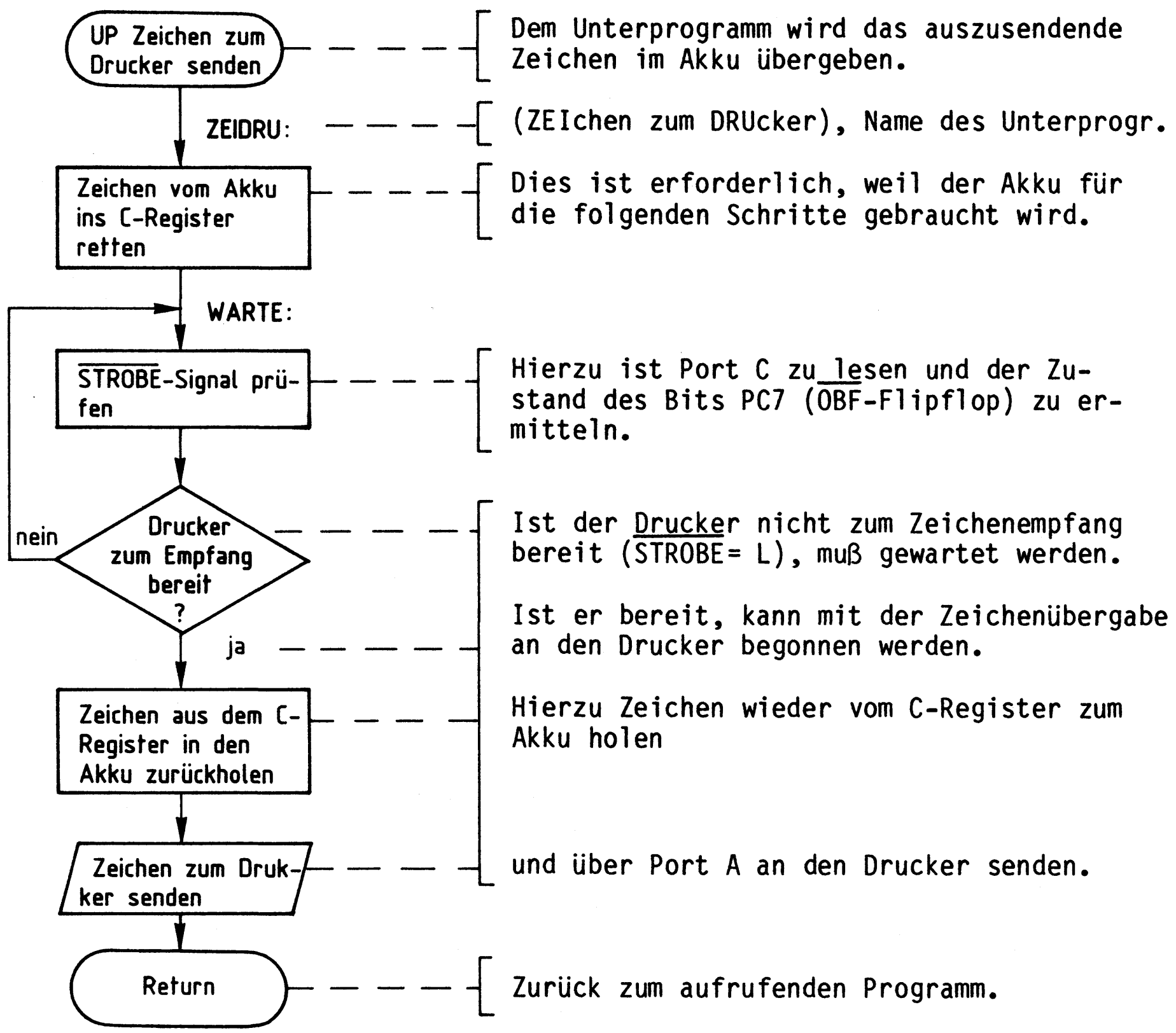
Name:

Drucker-Interface

Datum:

Flußdiagramm zum Unterprogramm "Zeichen zum Drucker senden"

A7.10



Geben Sie nun das folgende Assemblerprogramm ab Adresse F800H ohne die durch Semikolon abgesetzten Kommentare in den Mikrocomputer ein.
Starten Sie das Programm anschließend bei Adresse F800 mit dem GO-Kommando.

Name:

Drucker-Interface

Datum:

KMD > ASSEMBLER
START-ADR =0000 F800

A7.11

```
F800            MVI A,ØAB       ; Akku mit dem Steuerwort laden
F802            OUT ØE3         ; und an das Steuerwort-Register übergeben
F804            LXI H,TABANF    ; Textzeiger auf den Tabellenanfang setzen

F807  ZEIHOL:   MOV A,M         ; Zeichen aus der Tabelle in den Akku holen
F808            ORA A           ; Ist das Zeichen im Akku 00? (Textendezeichen)
F809            JZ FERTIG       ; Wenn ja, Sprung nach "FERTIG"
F80C            CALL ZEIDRU     ; Wenn nicht, Unterprogramm "Zeichen zum Drucker"
                                ; senden" aufrufen ("ZEIDRU")
F80F            INX H           ; Textzeiger auf das nächste Zeichen setzen
F810            JMP ZEIHOL      ; Mit der Ausgabe des nächsten Zeichens bei
                                ; "ZEIHOL" fortfahren
                                ;
F813  FERTIG:   RST 1           ; Zurück zum Betriebsprogramm.
                                ;
                                ; Unterprogramm "Zeichen zum Drucker senden"
                                ; Das auszusendende Zeichen wird dem Unter-
                                ; programm im Akku übergeben
                                ; Der Inhalt des C-Registers wird zerstört
F814  ZEIDRU:   MOV C,A         ; Zeichen vom Akku ins C-Register retten
                                ;
F815   WARTE:   IN ØE2          ; Zum Prüfen des STROBE-Sign. Port C lesen
F817            ANI 8Ø          ; und Bit PC7 abfragen, ob Drucker empfangsber.
F819            JZ WARTE        ; Wenn nicht, auf Empfangsbereitschaft warten;
F81C            MOV A,C         ; wenn ja, das auszugebende Zeichen vom C-Re-
                                ; gister zum Akku zurückholen
F81D            OUT ØEØ         ; und über Port A zum Drucker senden
F81F            RET             ; Zurück zum aufrufenden Programm.

F820            ORG ØF85Ø       ; Hier soll Tabellenanfang ("TABANF") liegen
F850  TABANF:   DB 'BALD IST DIE UEBUNG BEENDET, ETWAS GEDULD NOCH',ØA,ØD,ØØ

F881            END             ; Assembler-Ende
```

Name:

Drucker-Interface

Datum:

Nach dem Start des Programms muß der Drucker folgenden Text ausdrucken:

A7.12

BALD IST DIE UEBUNG BEENDET, ETWAS GEDULD NOCH

Schalten Sie den Mikrocomputer bitte noch nicht aus!

Betrieb des Druckers mit dem MC-Betriebsprogramm "MAT 85"

Das Betriebsprogramm MAT 85 enthält einen Programmteil, mit dessen Hilfe Sie den Druckbetrieb ein- und ausschalten können. Ist er eingeschaltet, so werden alle Zeichen, die auf dem Bildschirm erscheinen, auch ausgedruckt.
Diese Funktion soll nun überprüft werden.

- Einschalten des Druckbetriebs — (Hierbei wird das Drucker-Interface automatisch initialisiert)

```
KMD >  GO
 START-ADR =XXXX 1E00

*** PRINTER ON ***
```

- - Rufen Sie das Kommando GO auf. 1E00 ist die Einschaltadresse!

- - Diese Meldung auf dem Bildschirm zeigt an, daß der Druckbetrieb eingeschaltet ist. Der Drucker erzeugt zwei Zeilenvorschübe und bringt den Druckkopf in die Ausgangsposition.

- Ausdruck eines Programms - - - Es soll das Programm ausgedruckt werden, das Sie im Arbeitsschritt A7.10 in den RAM-Speicher geladen haben.

Name:

Drucker-Interface

Datum:

Das Ausdrucken eines Programms geschieht mit Hilfe des Disassemblers.

A7.13

```
KMD >  DISASSEMBLER
 START-ADR =XXXX F800
 STOP -ADR =YYYY F81F
F800 3E AB            MVI  A,AB
F802 D3 E3            OUT  E3
F804 21 50F8          LXI  H,TABANF
F807 7E       ZEIHOL: MOV  A,M
F808 B7               ORA  A
F809 CA 13F8          JZ   FERTIG
F80C CD 14F8          CALL ZEIDRU
F80F 23               INX  H
F810 C3 07F8          JMP  ZEIHOL
F810 CF       FERTIG: RST  1
F814 4F       ZEIDRU: MOV  C,A
F815 DB E2    WARTE:  IN   E2
F817 E6 80            ANI  80
F819 CA 15F8          JZ   WARTE
F81C 79               MOV  A,C
F81D D3 E0            OUT  E0
F81F C9               RET
                      END
```

Rufen Sie den Disassembler auf
Startadresse F800
Stopadresse F81F
Dies ist der vom Drucker ausgegebene Text

- Ausschalten des Druckbetriebs

```
KMD >  GO
 START-ADR =XXXX 1E03
*** PRINTER OFF ***
```

Rufen Sie das Kommando GO auf
1E03 ist die Ausschaltadresse!
Diese Meldung erscheint nur auf dem Bildschirm

Damit ist die Übung beendet!

Drucker-Interface (Anhang)

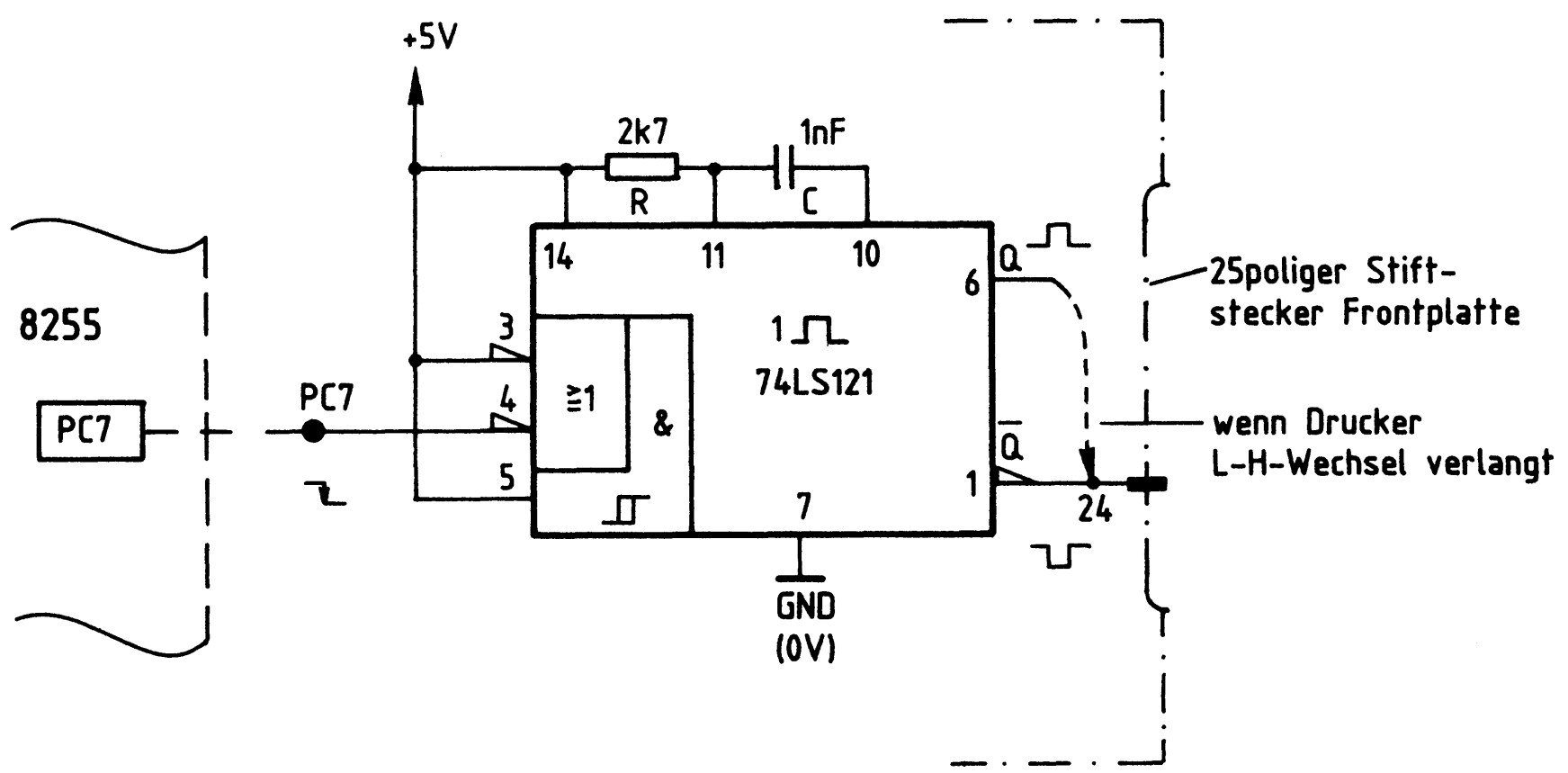
Name:

Datum:

Hinweise zum Anschluß anderer Drucker

Wenn Sie anstelle eines EPSON-Druckers RX 80, MX 80 oder FX 80 einen anderen Drucker mit "Centronics-Schnittstelle" benutzen wollen, müssen Sie aus dessen Bedienungshandbuch ermitteln, ob die Steuersignale "$\overline{\text{STROBE}}$" und "$\overline{\text{ACKNLG}}$" Ihres Druckers den gleichen zeitlichen Verlauf besitzen wie beim RX 80. Die Centronics-Schnittstelle ist nur hinsichtlich der Steckerbelegung genormt, nicht aber in Bezug auf die zeitlichen Bedingungen der Steuersignale.

Manche Drucker benötigen als $\overline{\text{STROBE}}$-Signal einen Impuls von bestimmter Mindestdauer, den der Schnittstellenbaustein 8255 nicht abgeben kann. In diesem Fall müssen Sie die vorhandene $\overline{\text{STROBE}}$-Leitung auf dem Drucker-Interface unterbrechen und entsprechend folgendem Vorschlag eine Monostabile Kippstufe in die Unterbrechungsstelle einbauen.

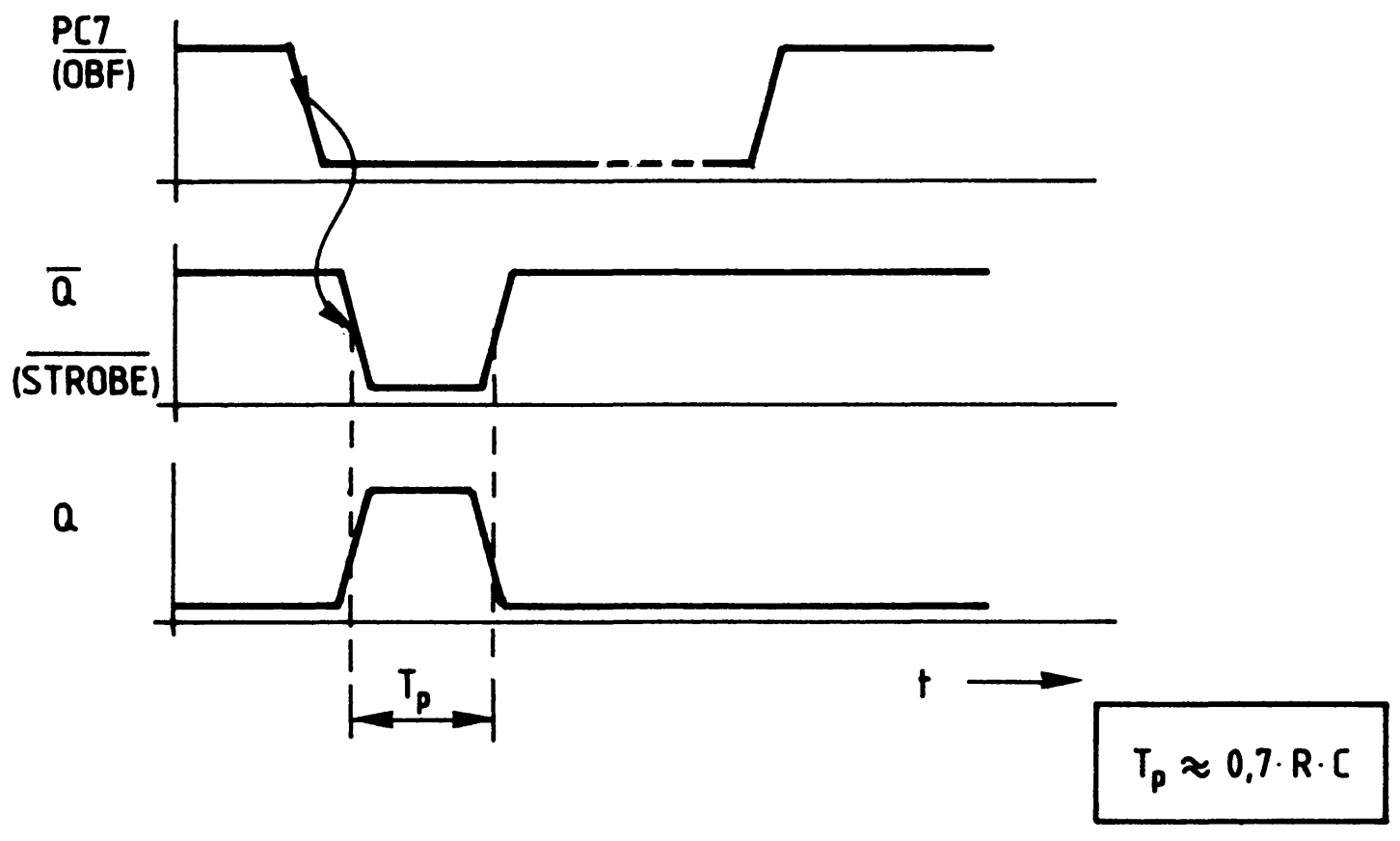


Name:

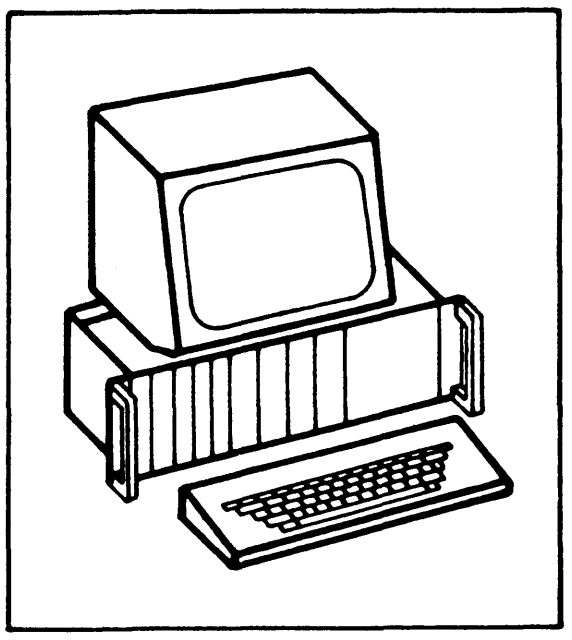
Drucker-Interface (Anhang)

Datum:

Das folgende Signal-Zeit-Diagramm zeigt den Zusammenhang zwischen dem STROBE-Signal, das der "8255" erzeugt und den Ausgangssignalen der zusätzlich eingebauten Monostabilen Kippstufe.
Achten Sie darauf, ob Ihr Drucker einen H-L-Wechsel oder einen L-H-Wechsel an seinem $\overline{\text{STROBE}}$-Eingang benötigt.



FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



Zeitwerk (4fach)

BFZ/MFA 4.3.c.

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

Zeitwerk (4fach)

1. Einleitung

Für viele Anwendungen in der Steuerungstechnik ist die Einhaltung von Verzögerungszeiten zwischen zwei Ereignissen notwendig. Die Baugruppe " Zeitwerk (4fach)" dient dazu, vier Ausgangssignale zu erzeugen, die nach Ansteuerung durch entsprechende Eingangssignale zeitverzögert auftreten. Die Verzögerungszeiten zwischen Ein- und Ausgangssignalen können mit Trimmpotentiometern in weiten Bereichen eingestellt werden. Außerdem wird durch LEDs angezeigt, in welchem Zustand sich die Ein- und Ausgänge der Zeitstufen befinden. In einem getrennten Schaltungsteil der Baugruppe können die logischen Zustände von acht Signalen mit LEDs angezeigt werden. Damit ist es z.B. möglich, die Betriebszustände innerhalb einer Steuerung anzuzeigen.
Das "Zeitwerk (4fach)" besteht aus der "Programmierbaren Parallelschnittstelle" und einer Zusatzplatine zur Aufnahme der Zeitstufen und Anzeigen. Hierdurch wird es möglich, die Wirkungsweise des Schnittstellenbausteins anhand eines konkreten Anwendungsbeispiels kennenzulernen.
Ein Einsatzgebiet der Baugruppe besteht darin, sie als Zeitgeber- und Anzeige-Funktionsgruppe innerhalb einer "Speicherprogrammierbaren Steuerung" (SPS) einzusetzen. Eine solche SPS-Steuerung läßt sich sehr einfach mit den MFA-Baugruppen und der speziell dafür entwickelten Software-Erweiterung (MAT 85+, Steuerbasic, SPS) aufbauen.

2. Blockschaltbild, Aufbau und Wirkungsweise des Zeitwerks (4fach)

Bild 1 zeigt das Blockschaltbild der Baugruppe. Sie besteht aus den Schaltungsteilen "Adreßvergleicher", "Programmierbare Parallelschnittstelle", "Zeitwerke mit Anzeigen" und "Zustandsanzeigen". Zunächst wird die Wirkungsweise der Baugruppe anhand dieses Blockschaltbildes erklärt.

Die "Programmierbare Parallelschnittstelle" enthält drei Datenkanäle, die durch Laden eines Steuerwortes in die interne Steuerlogik als Eingabe- oder Ausgabeports programmiert werden können. Für den vorgesehenen Anwendungsfall werden die Kanäle A und C als Ausgabeports und der Kanal B als Eingabeport programmiert.
Die Adresse der Steuerlogik und die Portadressen sind durch den schaltungstechnischen Aufbau (Hardware) bestimmt. Der Adreßvergleicher gibt den Schnittstellenbaustein nur dann für den Datenaustausch mit dem Mikroprozessor frei, wenn auf dem Adreß-Bus eine gültige Adresse für eines der drei Ports oder die Steuerlogik ausgegeben wird.

Zeitwerk (4fach)

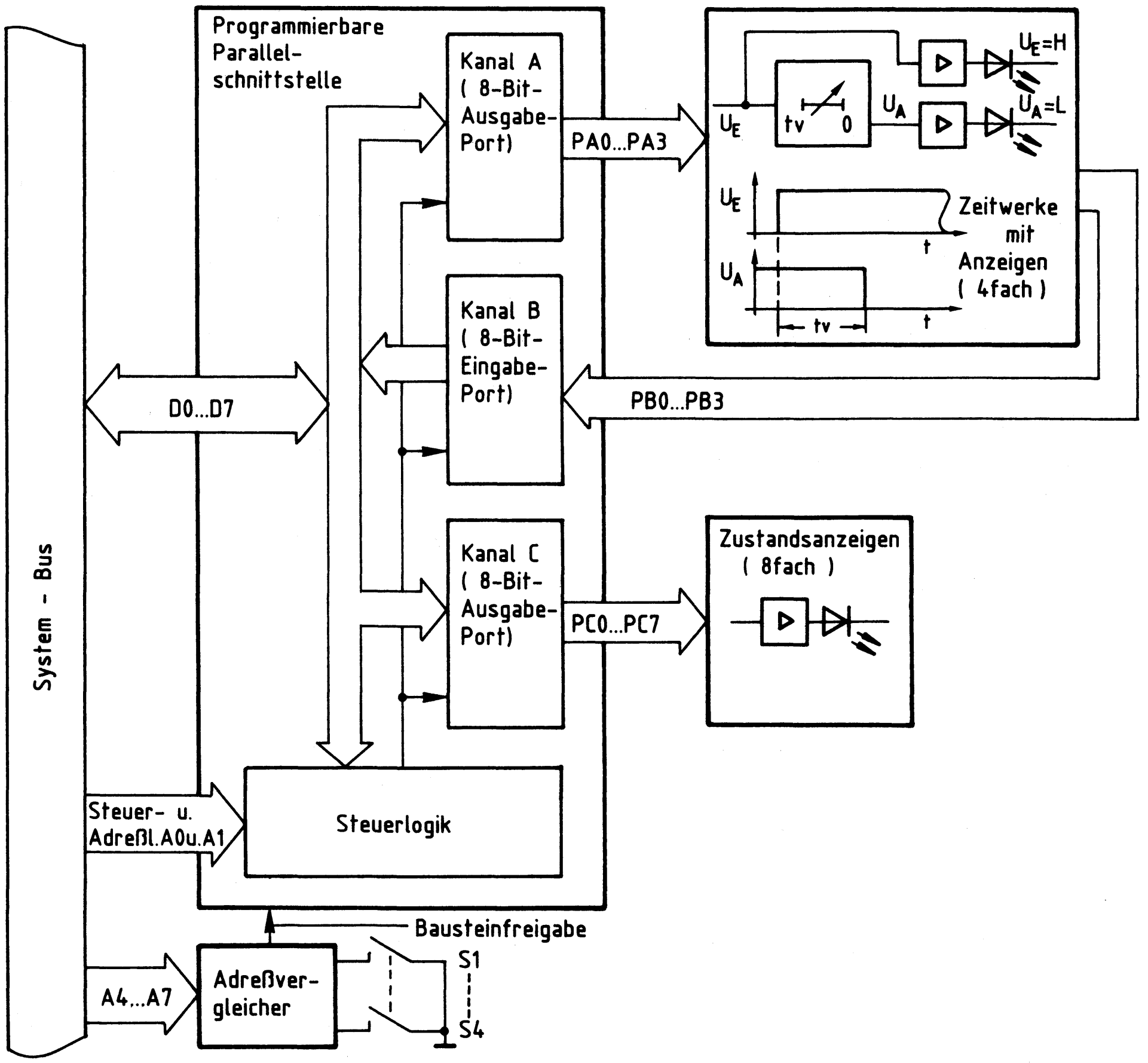


Bild 1: Blockschaltbild Zeitwerk (4fach)

Über die Ausgabeleitungen PA0 bis PA3 des Ports A wird der Block "Zeitwerke mit Anzeigen" angesteuert. Er enthält vier voneinander unabhängige einstellbare Verzögerungsglieder (Zeitwerke) mit den dazugehörigen Anzeigen für das Start-Signal (U_E = H) und die Anzeige, daß die Verzögerungszeit abgelaufen ist (U_A = L).
Die Ausgangssignale der Verzögerungsglieder werden dem Eingabeport B über die Leitungen PB0 bis PB3 zugeführt und können durch Abfrage dieses Ports vom Prozessor gelesen werden.
Die acht Leitungen des Ausgabeports C (PC0 bis PC7) sind mit dem Block "Zustandsanzeigen" verbunden. Dieser Block enthält acht LED-Treiber, die entsprechende LEDs ansteuern und dient zur Pegelanzeige (H-Pegel) der über diese Portleitungen ausgegebenen Datenbits.
Bild 2 zeigt den Stromlaufplan der Baugruppe "Zeitwerk (4fach)", der zu allen folgenden Erklärungen mit herangezogen werden sollte.

Zeitwerk (4fach)

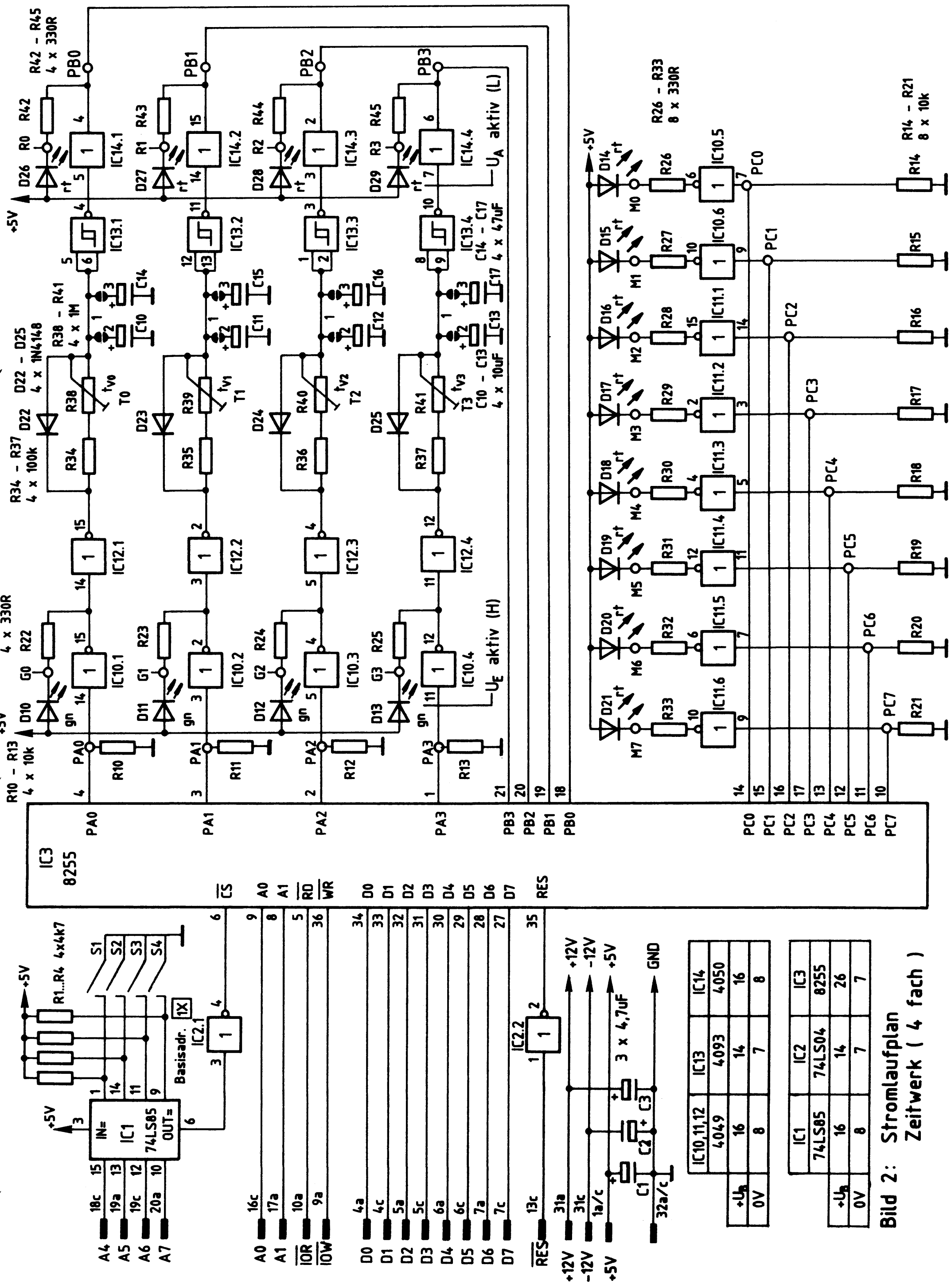


Bild 2: Stromlaufplan
Zeitwerk (4 fach)

2.1. Die Programmierbare Parallelschnittstelle und der Adreßvergleicher

Als Programmierbare Parallelschnittstelle wird der Schnittstellenbaustein 8255 verwendet. Bild 3 zeigt ein vereinfachtes Innenschaltbild dieses Bausteins, die zu seinem Betrieb notwendigen Verbindungen zum System-Bus und den Anschluß des Adreßvergleichers.

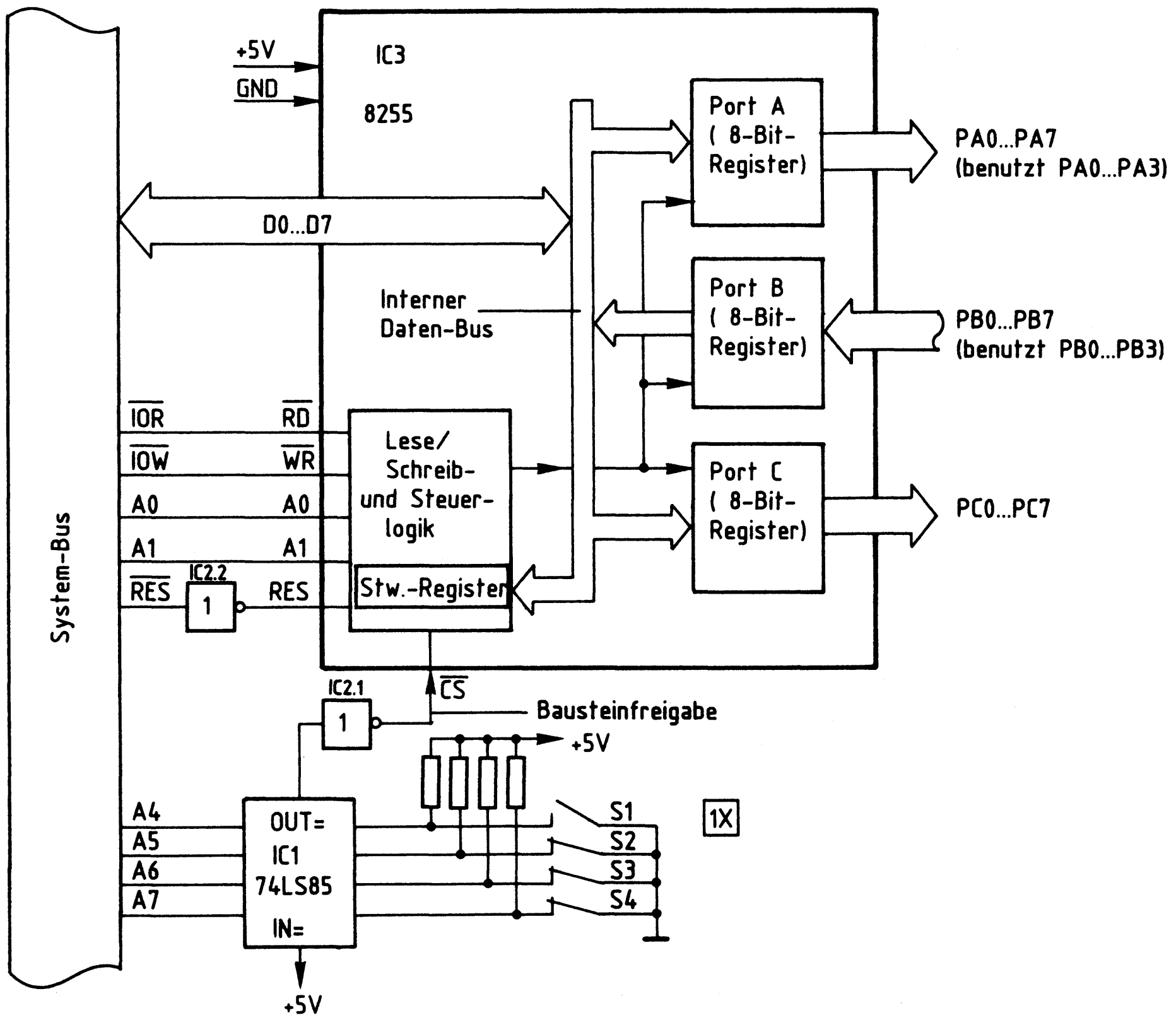


Bild 3: Anschluß des Schnittstellenbausteins 8255 und des Adreßvergleichers

Grundsätzlich können die Datenkanäle A, B und C als Eingabe- oder Ausgabeports programmiert werden. Je nach gewünschter Betriebsart ist zur Programmierung ein vom Bausteinhersteller vorgeschriebenes "Steuerwort" in das "Steuerwort-Register" zu laden, das sich in der Lese/Schreib- und Steuerlogik des Bausteins befindet. Dieses Laden des Steuerwortes nennt man "Initialisieren des Bausteins" (initial= am Anfang stehend). Um die in Bild 3 dargestellte Funktion des Bausteins zu erhalten, muß das Steuerwort 82H verwendet werden (die Bildung der Steuerworte wird in der FPU "Programmierbare Parallelschnittstelle BFZ/MFA 4.3. erklärt).

Zeitwerk (4fach)

Das Einschreiben des Steuerwortes in das Steuerwort-Register erfolgt grundsätzlich genauso, wie die Übergabe eines Datenwortes an ein Ausgabeport: Man gibt zuerst die Port-Adresse auf dem Adreß-Bus aus und stellt dann das Steuerwort auf dem Daten-Bus bereit. Mit dem Steuersignal $\overline{IOW}$ wird anschließend die Übernahme des Steuerwortes in das adressierte Register ausgelöst.
Die Tabelle in Bild 4 zeigt, welche Signalpegel an den Leitungen A0, A1 und $\overline{CS}$ zur Erzielung der gewünschten Funktionen für unseren Anwendungsfall benötigt werden.

A1	A0	$\overline{RD}$	$\overline{WR}$	$\overline{CS}$	Funktion
L	L	H	L	L	Daten vom Daten-Bus nach Port A
L	H	L	H	L	Daten von Port B zum Daten-Bus
H	L	H	L	L	Daten vom Daten-Bus nach Port C
H	H	H	L	L	Daten vom Daten-Bus zum Steuerwort-Register
X	X	X	X	H	Baustein vom Daten-Bus getrennt

"X" bedeutet, daß die Pegel der damit bezeichneten Leitungen für die Funktion bedeutungslos sind.

Bild 4: Signalpegel an den Adreß- und Steuerleitungen des Bausteins 8255, abhängig von den Bausteinfunktionen

Ein Datentransport zwischen Daten-Bus und Baustein ist nur möglich, wenn der $\overline{CS}$-Eingang (Chip-Select = Bausteinauswahl) L-Pegel führt (Bild 4). Das Signal an diesem Eingang, das "Bausteinfreigabesignal", kommt vom Adreßvergleicher und wird durch IC2.1 invertiert, weil der Adreßvergleicher an seinem Ausgang "OUT" H-Pegel abgibt.
Dieser H-Pegel tritt jedoch nur auf, wenn die Signalkombination auf den Adreßleitungen A4 bis A7 gleich derjenigen Signalkombination ist, die mit den Schaltern S1 bis S4 eingestellt ist. Mit der in Bild 3 dargestellten Schaltereinstellung und den aus Bild 4 entnommenen Pegeln für die Adreßleitungen A0 und A1 ergeben sich nun die Adressen für die drei Ports A, B und C und für das Steuerwort-Register wie in Bild 5 dargestellt.

A7	A6	A5	A4	A3	A2	A1	A0	Adressen *)	Angespr. Register
0	0	0	1	X	X	0	0	10 14 18 1C	Port A
0	0	0	1	X	X	0	1	11 15 19 1D	Port B
0	0	0	1	X	X	1	0	12 16 1A 1E	Port C
0	0	0	1	X	X	1	1	13 17 1B 1F	Steuerwort-Reg.

*) Die Adreßleitungen A2 und A3 werden hier nicht benutzt. Da ihr Pegel 0 oder 1 sein kann, ergeben sich mehrere gültige Adressen für die Ports bzw. das Steuerwort-Register.

Bild 5: Die Bildung der Adressen aus den Pegeln der Adreßleitungen A0 bis A7

Die Initialisierung des Schnittstellenbausteins kann nun z.B. mit dem Bus-Signalgeber in folgenden Schritten vorgenommen werden:

1. Adresse 13H (Steuerwort-Register) auf den Adreß-Bus geben
2. Steuerwort 82H auf den Daten-Bus geben
3. Steuersignal $\overline{IOW}$ auslösen

Nach dieser Initialisierung haben die Datenkanäle folgende Funktion:

- Kanal A wird Ausgabeport (Adr. 10)
- Kanal B wird Eingabeport (Adr. 11)
- Kanal C wird Ausgabeport (Adr. 12)

Wird die Baugruppe innerhalb eines Mikrocomputer-Systems als Ein/Ausgabe-Baugruppe verwendet, so kann ihre Initialisierung z.B. durch folgendes Programm erfolgen:

```
Befehl     | ;Kommentar
-----------+-------------------------------------------
  ...      ; ...
MVI A,82   ;Akku mit dem Wert des Steuerwortes laden
OUT 13     ;Akkuwert in das Steuerwort-Register schreiben
  ...      ; ...
```

2.2. Die Zeitwerke mit Anzeigen

Bild 6 zeigt die Schaltung eines der vier Zeitwerke mit Anzeigen. An den Eingang dieser Stufe wird der Ausgang PA0 des Ausgabeports A angeschlossen. Der Ausgang der Stufe wird mit dem Eingang PB0 des Eingabeports B verbunden.

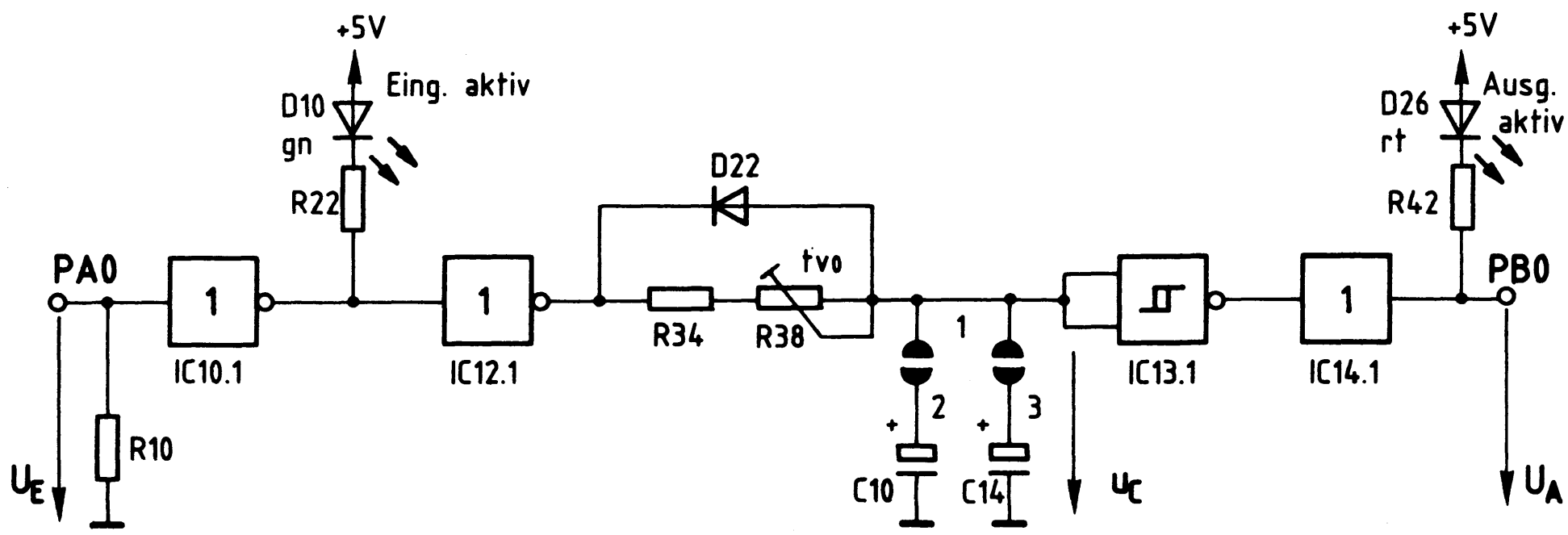


Bild 6: Zeitwerk T0 mit Anzeige

Wenn das Zeitwerk T0 über die Portleitung PA0 L-Pegel erhält oder wenn PA0 hochohmig ist (Tristate-Ausgänge!), befindet sich die Schaltung in ihrer Ruhelage. An ihrem Ausgang PB0 stellt sich dann H-Pegel ein und die beiden LEDs D10 und D26 leuchten nicht.
Schaltet der Mikrocomputer durch Aussenden eines geeigneten Datenwortes über Port A den Eingang auf H-Pegel, wird das Zeitwerk gestartet.
Der Ausgang des ersten Inverters IC10.1 führt dann L-Pegel, so daß die grüne LED D10 leuchtet. Hiermit wird der Start des Zeitwerks angezeigt. Der Ausgang des folgenden Inverters IC12.1 führt den gleichen Signalpegel wie der Eingang des Zeitwerks. Dieser H-Pegel wird durch das RC-Glied verzögert dem Eingang des Schmitt-Triggers IC13.1 zugeführt. Erst wenn sich die Kondensatoren C10 und C14 soweit aufgeladen haben, daß die Schaltschwelle (U_{S1}) des Schmitt-Triggers erreicht ist, erfolgt ein Signalwechsel von H- nach L-Pegel am Ausgang des Schmitt-Triggers. Gleichzeitig leuchtet LED D26 auf und zeigt den Ablauf der Zeitverzögerung an. Die Verzögerungszeit t_v ist mit dem Trimmpotentiometer R38 einstellbar und hängt von der Wahl der Widerstände R34 und R38 und der Kapazität der Kondensatoren C10 und C14 ab. Bild 7 zeigt die zeitlichen Verläufe der Spannungen U_E, U_A und u_C.

Zeitwerk (4fach)

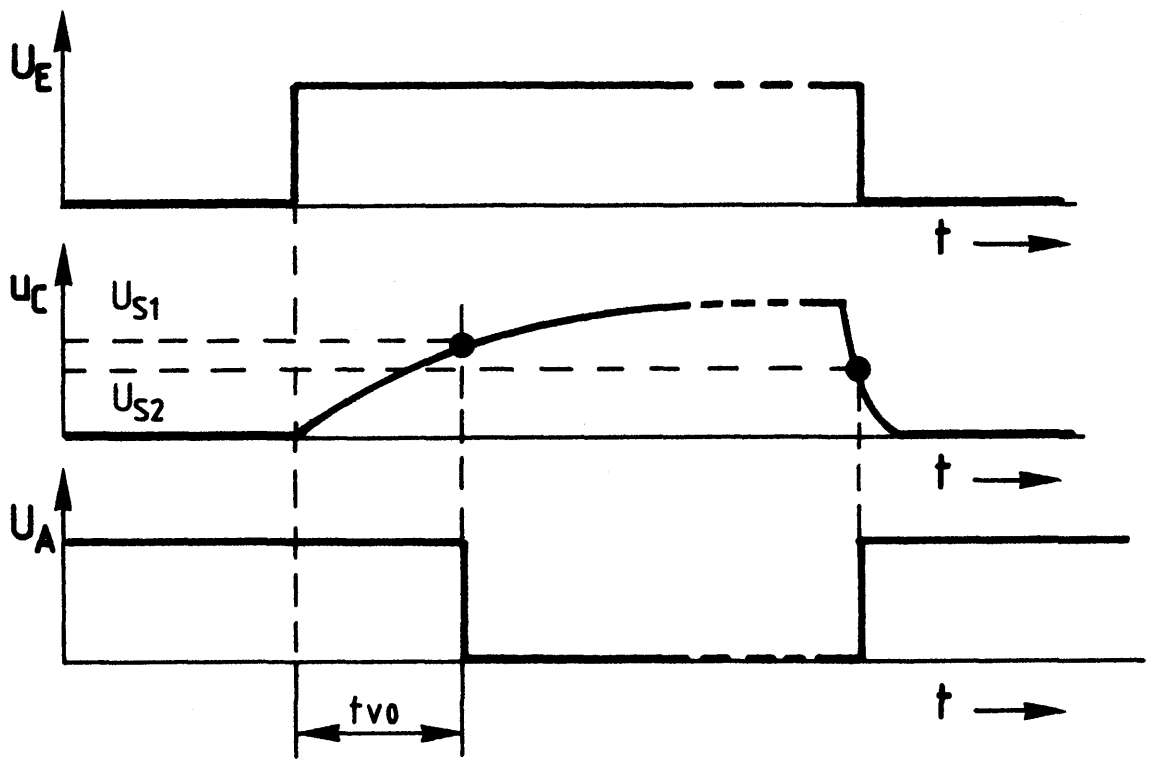


Bild 7: Zeitlicher Verlauf von U_E, U_A und u_C

Ein Rücksetzen des Zeitwerks kann durch Ausgabe eines geeigneten Datenwortes über Port A erfolgen, indem der Eingang des Zeitwerks wieder L-Pegel erhält. Hierdurch wird der Stromfluß durch die LED D10 unterbrochen. Der Ausgang des Inverters IC12.1 nimmt dann ebenfalls L-Pegel an, und die Kondensatoren entladen sich sehr schnell über die Diode D22 nach Masse. Unterschreitet die Kondensatorspannung u_C die Ausschaltschwellenspannung U_{S2} des Schmitt-Triggers, so nimmt dessen Ausgang H-Pegel an. Das folgende Bild 8 zeigt den zeitlichen Zusammenhang zwischen dem Leuchten der beiden LEDs und dem Eingangspegel.

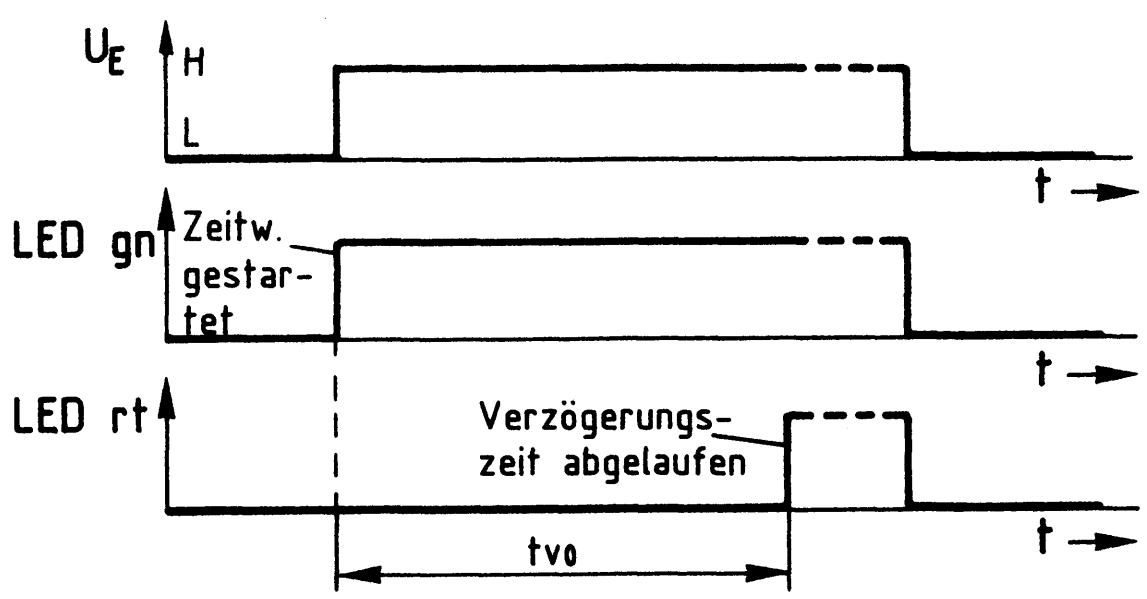


Bild 8: Zusammenhang zwischen U_E und dem Leuchten der LEDs zur Anzeige des gestarteten Zeitwerks und der abgelaufenen Verzögerungszeit

Zeitwerk (4fach)

Bild 9 zeigt das Verhalten des Zeitwerks, wenn das Eingangssignal bereits vor dem Ablauf der Verzögerungszeit wieder auf L-Pegel umschaltet.

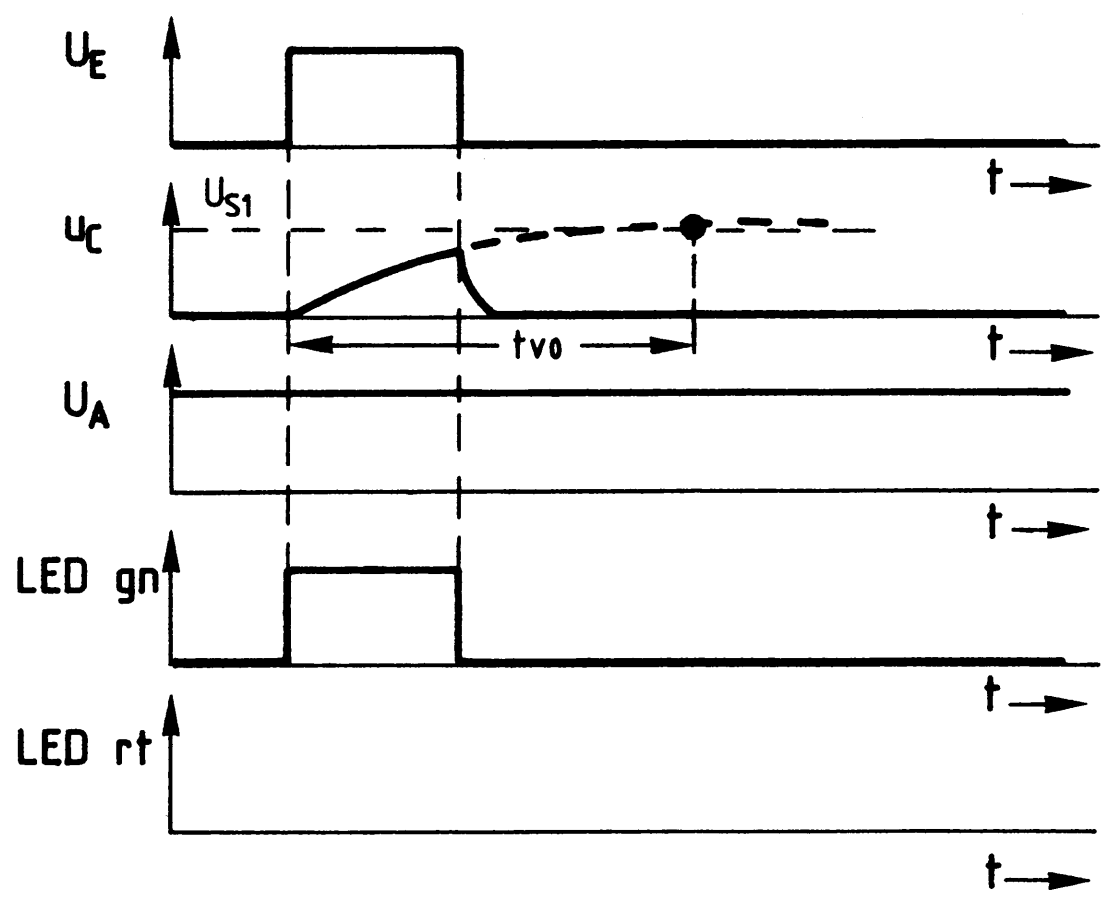


Bild 9: Zeitlicher Verlauf von U_E, u_C und U_A für den Fall, daß U_E kürzer als tv0 ansteht

Da die Kondensatorspannung in der zur Verfügung stehenden Zeit die Eingangsschwellenspannung U_{S1} des Schmitt-Triggers nicht erreicht, faßt dieser den Pegel der Spannung als L-Pegel auf und liefert an seinem Ausgang H-Pegel, so daß die grüne LED nicht leuchten kann.
Die rote LED leuchtet nur solange, wie die Eingangsspannung ansteht.

2.2.1. Die Einstellung der Verzögerungszeit

Die Verzögerungszeit t_{v0} wird durch zwei Einstellmöglichkeiten bestimmt. Durch die Lötbrücken 1-2 und 1-3 ist eine Grobeinstellung in drei Stufen möglich. Eine Feineinstellung kann mit dem Trimmwiderstand R38 vorgenommen werden (Bild 6).
Den kürzesten Zeitbereich erzielt man, wenn nur die Brücke zum Kondensator mit der kleinsten Kapazität geschlossen wird (1-2). Der längste Zeitbereich ergibt sich durch die Parallelschaltung beider Kondensatoren, indem die Brücken 1-2 und 1-3 geschlossen werden.
Die folgende Tabelle gibt die jeweils kleinste und größte Zeit für die drei Grobstufen an.

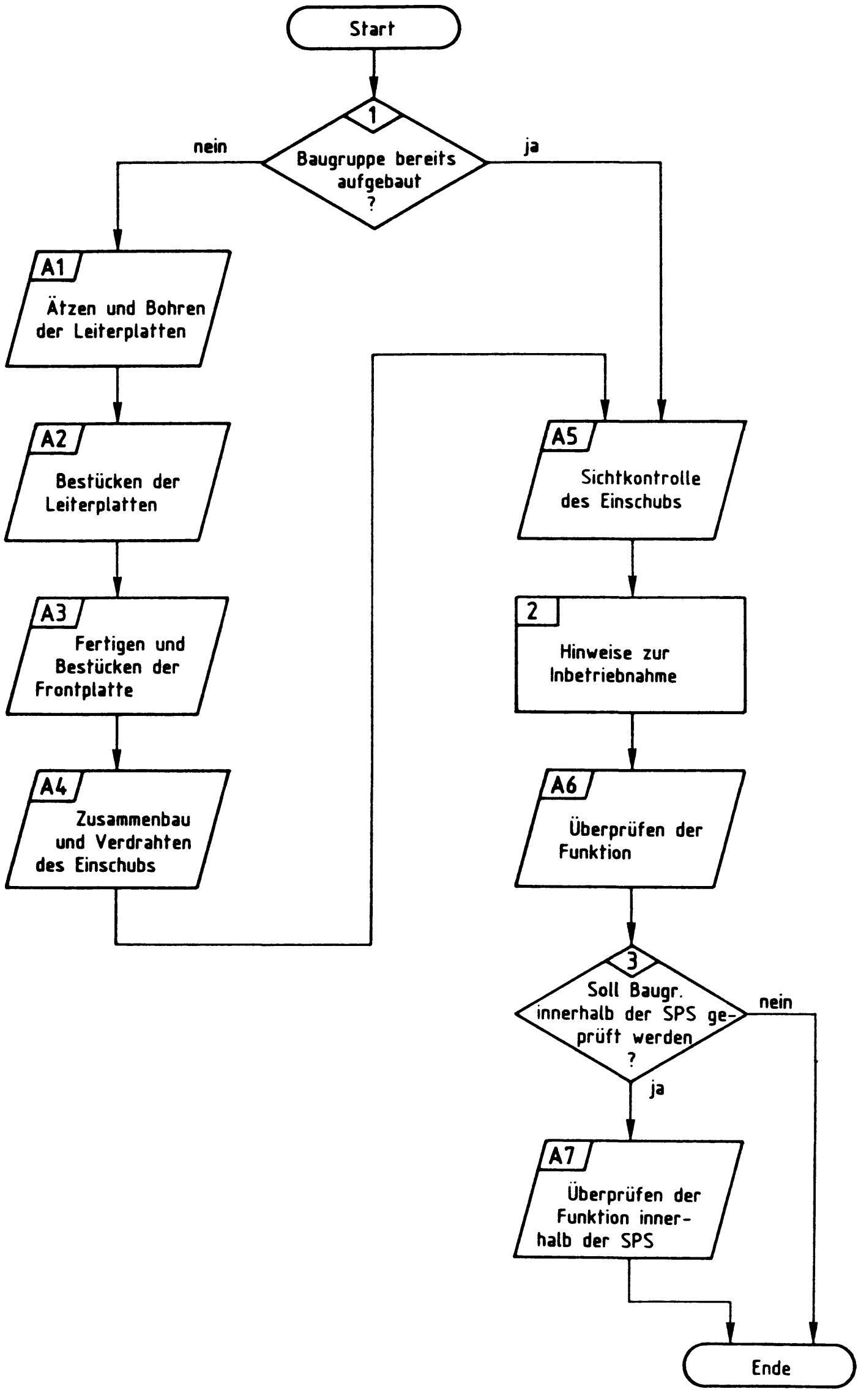
	wirksamer Kondensator (Kapazität)		
	C10 (10 µF)	C14 (47 µF)	C10 + C14 (57 µF)
Brücke	1-2	1-3	1-2 und 1-3
t_{vmin}	2 s	5 s	6 s
t_{vmax}	12 s	54 s	65 s

2.3. Die Zustandsanzeigen

Die LEDs der Zustandsanzeigen werden über die Leitungen des Ausgabeports C durch Ausgabe geeigneter Datenworte angesteuert (Bild 2).
Die "Pull-Down-Widerstände" R14 bis R21 sorgen dafür, daß die Anzeigen nicht leuchten, solange die Anschlüsse PC0 bis PC7 L-Pegel besitzen oder solange diese Anschlüsse hochohmig sind. Führt einer der Ausgänge H-Pegel, so ermöglicht der dazugehörende Inverter einen Stromfluß durch die betreffende LED.

Zeitwerk (4fach)

Flußdiagramm für den Arbeitsablauf



Zeitwerk (4fach)

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte 85x110 mm, Mat.: Epoxid Glashartgewebe (Hwg 2372)	doppelseitig Cu-kaschiert (35 µm) und mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 4.3.c.L und 4.3.c.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Leiterplatte 110x170 mm Mat.: Epoxid Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) und mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 4.3.L und 4.3.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C10 Alu, 2 mm dick, Breite 50,5 mm	z.B. Intermas Nr. 409-017 670
1	Griff komplett mit Abdeckung T03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-017 830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364a/c Nr. 9722.333.401
4	Zylinderschraube M2,5x6 DIN 84	
1	Zylinderschraube M2,5x8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
13	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
8	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
4	Sechskant-Distanzstück, einseitig mit Gewindebolzen M2,5, andere Seite Innengewinde M2,5 SW 4 mm, 10 mm lang	z.B. Bürcklin 18 H 160

Zeitwerk (4fach)

Stckz.	Benennung/Daten	Bemerkung
20	Befestigungshülse für LED, sw	Einbau-Ø 6 mm
20	Befestigungsring für LED, sw	
12	LED, Ø 5 mm, rot	
4	LED, Ø 5 mm, grün	
16	Widerstand 330Ω	Alle Widerstände 0,25 W/± 5% Tol.
4	Widerstand 4,7 kΩ	
12	Widerstand 10 kΩ	
4	Widerstand 100 kΩ	
4	Spindeltrimmer 1 MΩ, mit 20 Spindelumdrehungen, Maße 19,3x5,08x6,35 mm 0,5 W/40°C RM 7,6x5,1x2,54 mm	Cermet Typ 95p
4	Tantal-Elko 47 µF/35 V	Tropfenform
4	Tantal-Elko 10 µF/35 V	Tropfenform
3	Tantal-Elko 4,7 µF/35 V	Tropfenform
4	Si-Diode	z.B. 1 N 4148
2	IC-Fassung 14polig DIL	siehe Anmerkung auf der nächsten Seite
5	IC-Fassung 16polig DIL	
1	IC-Fassung 40polig DIL	
3	IC 4049, Sechs Inverter	
1	IC 4050, Sechs Treiber	
1	IC 4093, Vier NAND-Schmitt-Trigger	
1	IC 74 LS 04, Sechs Inverter	
1	IC 74 LS 85, 4-Bit-Vergleicher	
1	IC 8255, Programmierbarer-Parallel-Schnittstellen-Baustein	
1	Miniatur-Schiebeschalter 4polig, DIL	

Stckz.	Benennung/Daten	Bemerkung
n.B.	Isolierschlauch, Ø 2...2,5 mm	
n.B.	Kabelbinder TY-523 M	Thomas & Betts
n.B.	Lötdraht	
n.B.	Schaltdraht, Ø 0,5 mm, versilbert	
n.B.	Schaltlitze 0,25 mm^2	verschiedene Farben
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften der Frontplatte
n.B.	Klarlackspray	
n.B.	Lötlack	

Anmerkung:

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden.
Ist die Leiterplatte durchkontaktiert, können Sie gewöhnliche IC-Fassungen verwenden. Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu eignen sich sehr gut die sogen. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen. Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon ca. 380 mm.

Zur Inbetriebnahme der Baugruppe "Zeitwerk (4fach)" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	Alle Baugruppen komplett aufgebaut und geprüft
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsreglung BFZ/MFA 1.2.	
1	Bus-Signalgeber BFZ/MFA 5.1.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3.	

Zeitwerk (4fach)

Soll die Baugruppe als Funktionsgruppe innerhalb einer "Speicherprogrammierbaren Steuerung" (SPS) geprüft werden, benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Prozessor 8085 BFZ/MFA 2.1.	
1	8-K-RAM/EPROM BFZ/MFA 3.1. *)	bestückt mit MAT 85 Basisadresse 0000
1	8-K-RAM/EPROM BFZ/MFA 3.1. *)	bestückt mit Software-Erweiterung (MAT 85+, Steuerbasic, SPS), Basisadresse 2000
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit mind. zwei 2-K-RAM-Bausteinen ab Adresse E000 und F800, Basisadresse E000
1	8-Bit-Parallel-Eingabe BFZ/MFA 4.2.	Portadresse 00
1	8-Bit-Parallel-Ausgabe BFZ/MFA 4.1.	Portadresse 00
1	Video-Interface BFZ/MFA 8.2.	an die Software-Erweiterung angepaßt
1	ASCII-Tastatur BFZ/MFA 8.1.	an die Software-Erweiterung angepaßt
1	Monitor mit Cinch-Anschluß	

*) Anstelle der beiden 8-K-RAM-EPROM-Baugruppen kann auch eine 16-K-RAM/EPROM-Baugruppe (BFZ/MFA 3.2.) eingesetzt werden. Ihre Basisadresse muß dann auf 0000 eingestellt werden.

Zeitwerk (4fach)

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "Zeitwerk (4fach)" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen. 1

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen Einschubs und Inbetriebnahme → A5

In den folgenden Arbeitsschritten wird die Baugruppe "Zeitwerk (4fach)" in Betrieb genommen und ihre Funktion geprüft. 2

Dazu benötigen Sie:
- 1 Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.
- 1 Bus-Abschluß BFZ/MFA 0.2.
- 1 Trafo-Einschub BFZ/MFA 1.1.
- 1 Spannungsregelung BFZ/MFA 1.2.
- 1 Bus-Signalgeber BFZ/MFA 5.1.
- 1 Bus-Signalanzeige BFZ/MFA 5.2.
- 1 Adapterkarte 64polig BFZ/MFA 5.3.

Alle aufgeführten Teile komplett aufgebaut und geprüft.

Darüberhinaus sollten Sie den Stromlaufplan und den Bestückungsplan der Übung "Zeitwerk (4fach)" bereithalten.

Alle zur Inbetriebnahme der Baugruppe vorgegebenen Arbeitsblätter enthalten:
- Angaben über den Sinn der jeweiligen Messung
- Angaben über einzustellende Bedingungen (z.B. Schalterstellungen)
- Aufgabenstellungen, ggf. mit Hinweisen zu möglichen Fehlern

Wenn Sie bei der Lösung der Aufgaben Schwierigkeiten haben, sollten Sie das entsprechende Kapitel der Funktionsbeschreibung noch einmal durcharbeiten.

→ A6

Zeitwerk (4fach)

3

Im folgenden wird die Baugruppe "Zeitwerk (4fach)" als Teil einer "Speicherprogrammierbaren Steuerung" (SPS) eingesetzt und geprüft.

Zum Aufbau einer SPS-Steuerung mit dem BFZ/MFA-Mikrocomputer benötigen Sie neben der Spannungsversorgung folgende Baugruppen im Baugruppenträger:

- Prozessor 8085 BFZ/MFA 2.1.
- 8-K-RAM/EPROM BFZ/MFA 3.1., bestückt mit MAT 85, Basisadresse 0000 *)
- 8-K-RAM/EPROM BFZ/MFA 3.1., bestückt mit Software-Erweiterung MAT 85+ (MAT 85+, Steuerbasic, SPS), Basisadresse 2000 *)
- 8-K-RAM/EPROM BFZ/MFA 3.1., bestückt mit mind. zwei 2-K-RAM-Bausteinen ab Adresse E000 und F800, Basisadresse E000
- 8-Bit-Parallel-Eingabe BFZ/MFA 4.2., Portadresse 00
- 8-Bit-Parallel-Ausgabe BFZ/MFA 4.1., Portadresse 00
- Video-Interface BFZ/MFA 8.2.
- ASCII-Tastatur BFZ/MFA 8.1.
- Monitor mit Cinch-Anschluß
- Zeitwerk (4fach) BFZ/MFA 4.3.c., Basisadresse 1X

*) Anstelle der beiden 8-K-RAM-EPROM-Baugruppen kann auch eine 16-K-RAM/EPROM-Baugruppe (BFZ/MFA 3.2.) eingesetzt werden. Ihre Basisadresse muß dann auf 0000 eingestellt werden.

Der Umgang mit der SPS-Steuerung wird als bekannt vorausgesetzt.

→ A7

Name:

Zeitwerk (4fach)

Datum:

A1.1

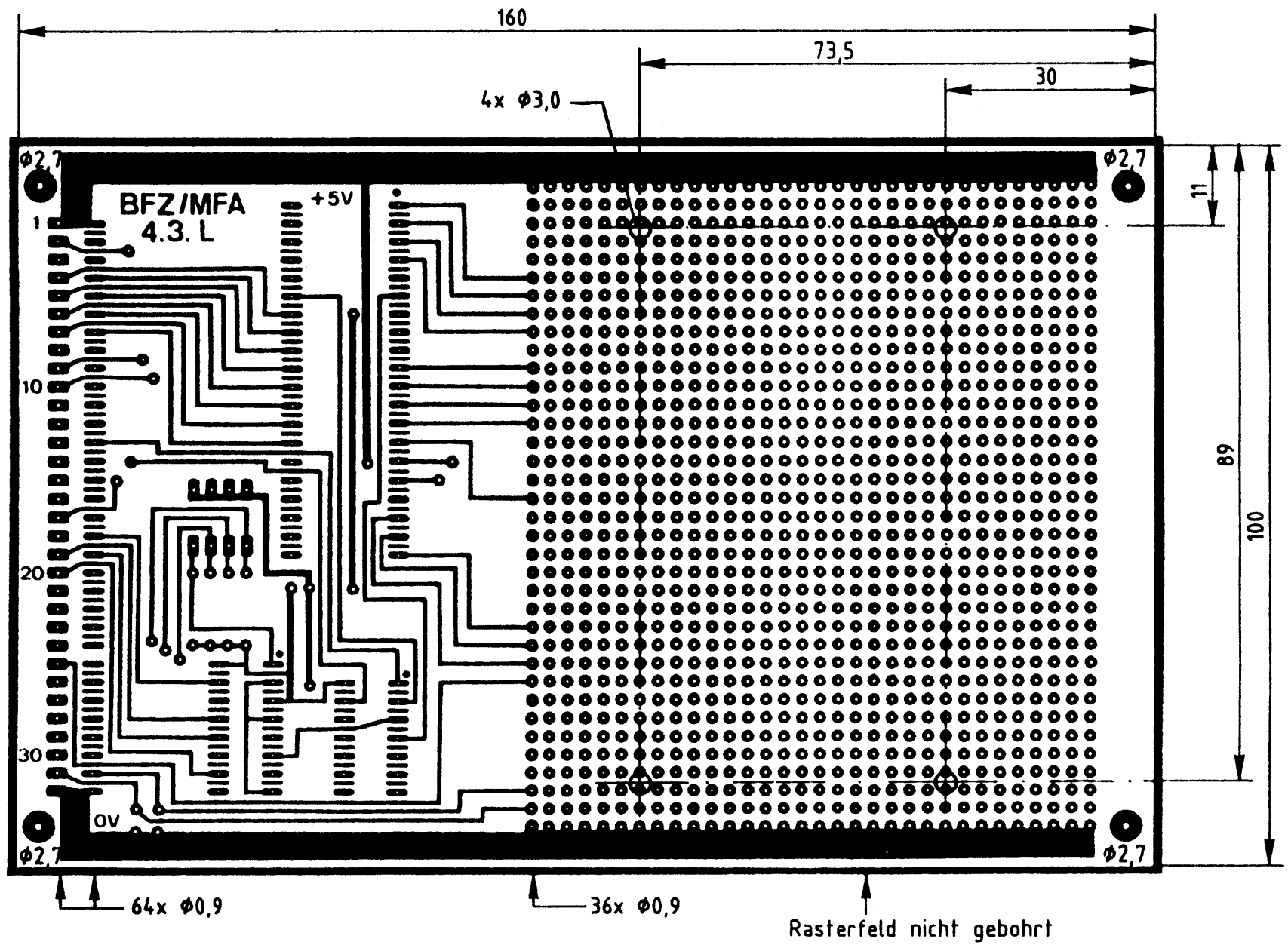
Für die Baugruppe "Zeitwerk (4fach)" müssen zwei doppelseitig-kupferkaschierte Leiterplatten geätzt werden. Stellen Sie die Leiterplatten in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlagen BFZ/MFA 4.3.L und 4.3.B sowie nach BFZ/MFA 4.3.c.L und 4.3.c.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Jeweils auf Fertigmaß zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatten nach den folgenden Bohrplänen. Anschließend sind jeweils beide Seiten zu reinigen und mit Lötlack zu besprühen.

Bohrplan Leiterbahnseite 4.3.L



Alle nicht bemaßten Bohrungen Ø0,8mm
Benötigte Bohrer: 0,8 - 0,9 - 2,7 - 3,0 mm

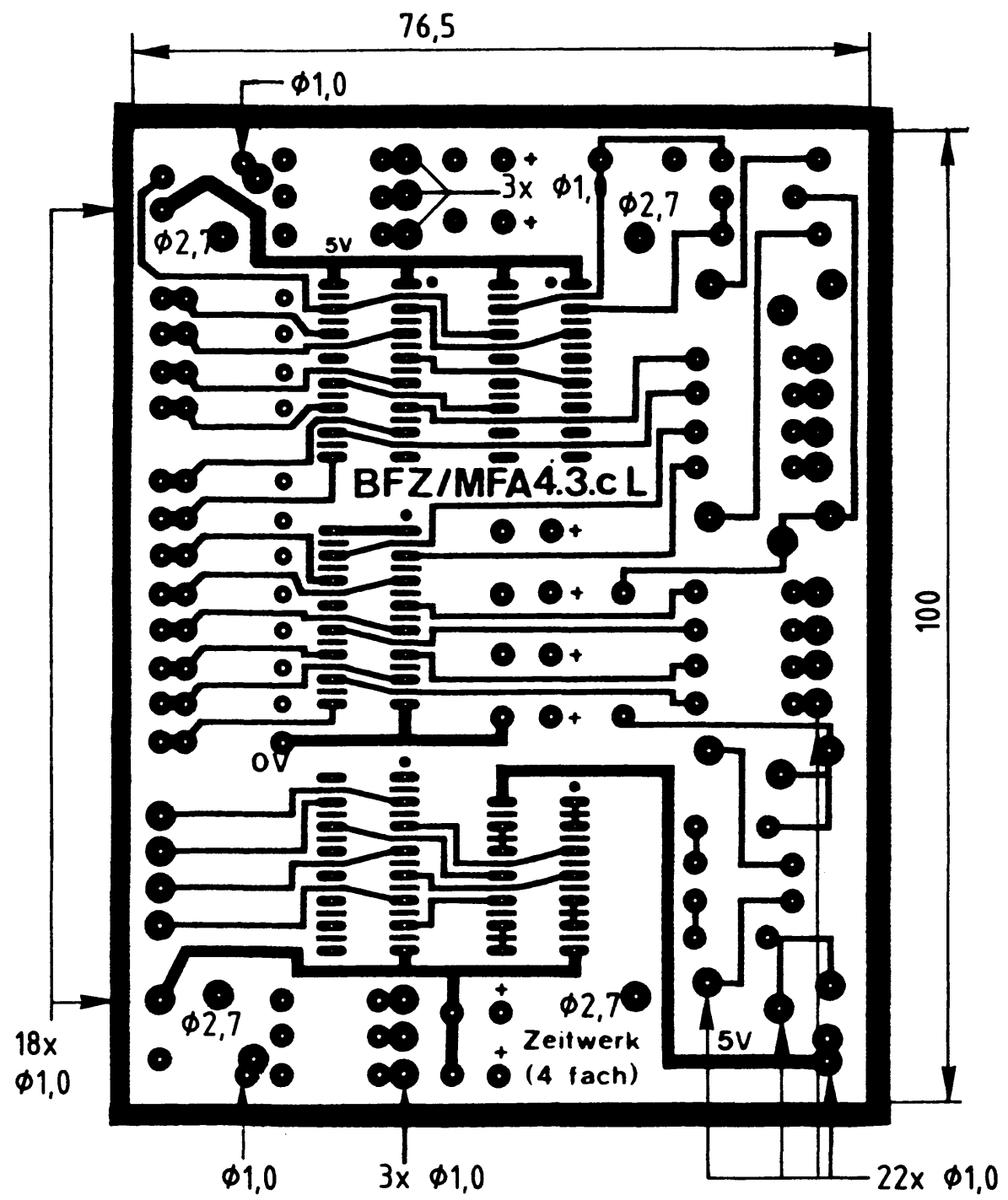
Name:

Zeitwerk (4fach)

Datum:

A1.2

Bohrplan Leiterbahnseite 4.3.c.L



Alle nicht bemaßten Bohrungen Φ0,8mm
Benötigte Bohrer: 0,8 - 1,0 - 2,7 mm

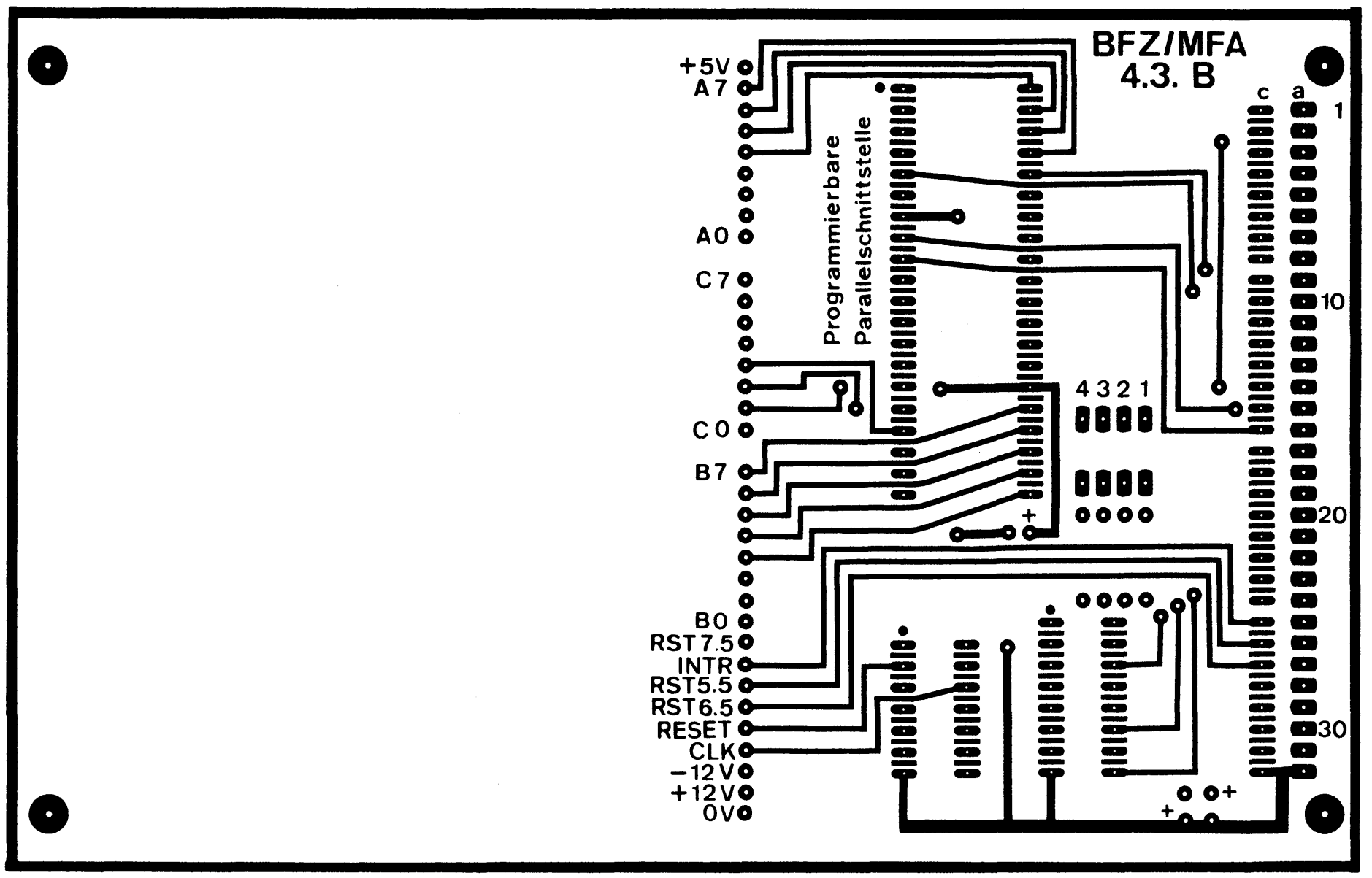
Name:

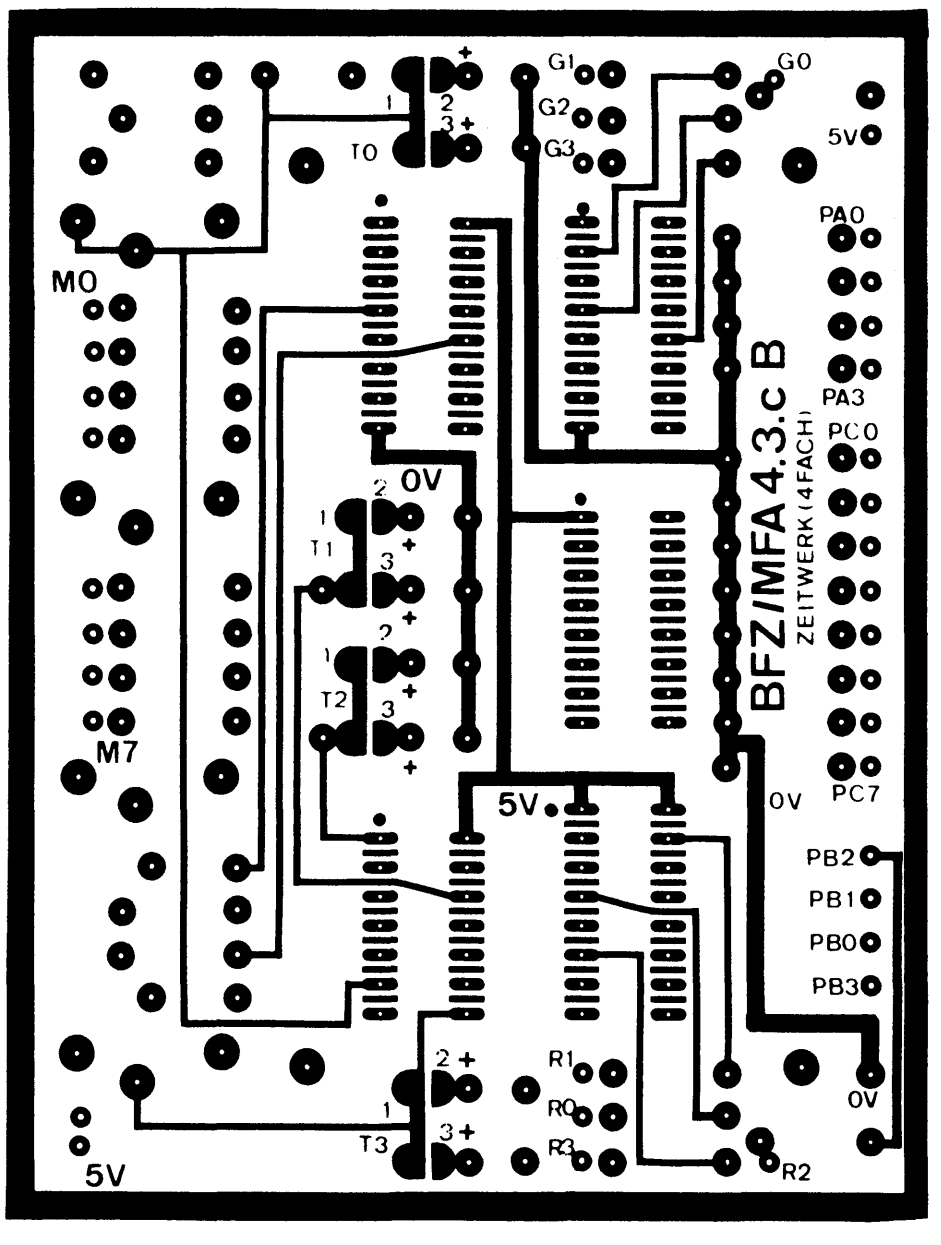
Zeitwerk (4fach)

Datum:

Die folgenden Abbildungen zeigen die Layouts der Bestückungsseiten der Leiterplatten BFZ/MFA 4.3. und 4.3.c.

A1.3





→ A2

Zeitwerk (4fach)

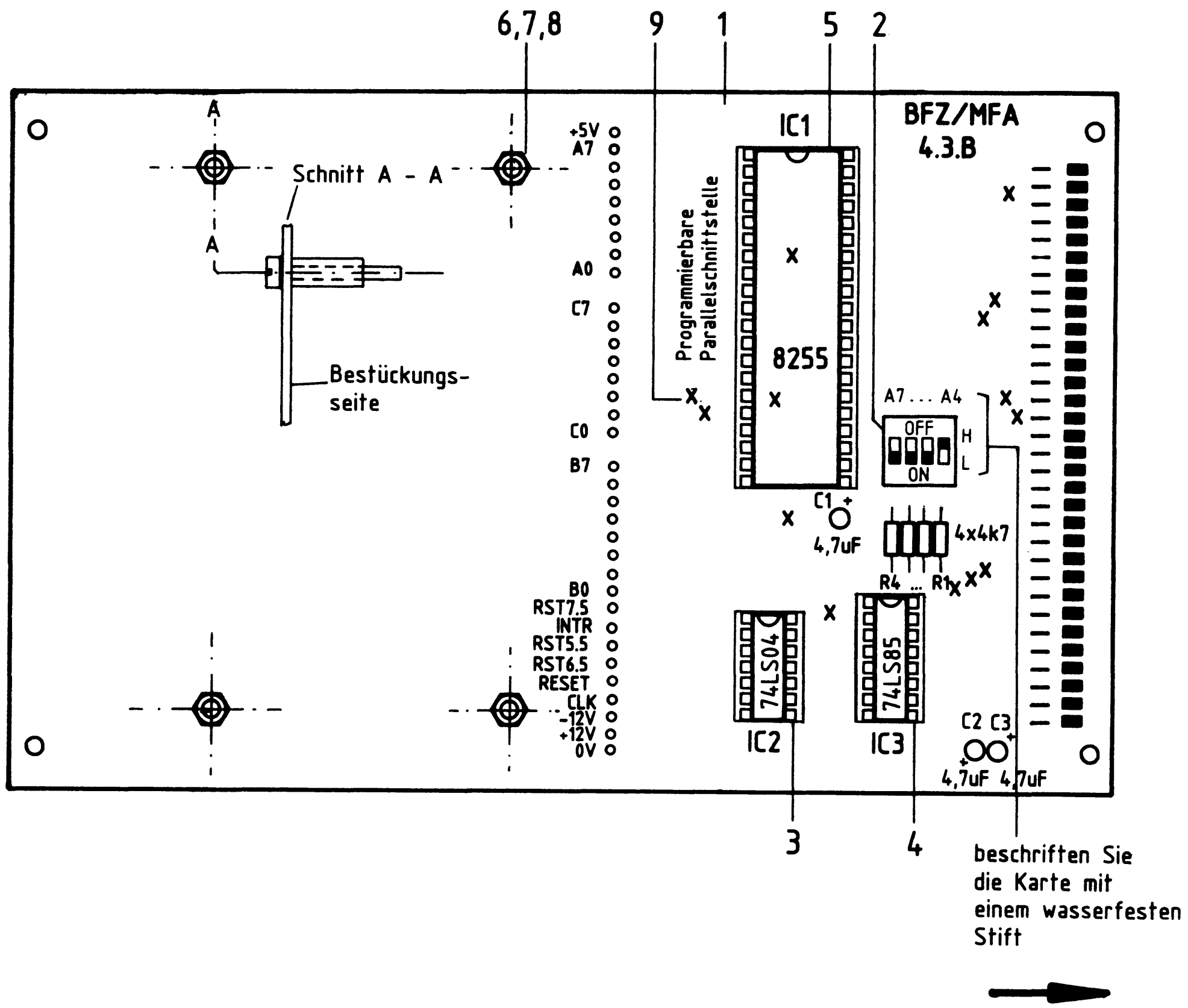
Name:

Datum:

Bestücken Sie die Leiterplatten BFZ/MFA 4.3. und BFZ/MFA 4.3.c. mit Hilfe der folgenden Bestückungspläne, Bauteil- und Stücklisten. Vor der Bestückung sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

A2.1

Bestückungsplan Leiterplatte BFZ/MFA 4.3.



Zeitwerk (4fach)

Name:

Datum:

Stückliste Leiterplatte BFZ/MFA 4.3.

A2.2

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.3.	
2	1	Miniatur-Schiebeschalter 4polig	
3	1	IC-Fassung 14polig	siehe Anmerkung 1
4	1	IC-Fassung 16polig	
5	1	IC-Fassung 40polig	
6	4	Sechskant-Distanzstück einseitig mit Innengewinde	
7	4	Federscheibe A2,7 DIN 137	
8	4	Zylinderschraube M2,5x6 DIN 84	
9	14	Durchkontaktierung hergestellt aus Schaltdraht 0,5 mm CuAg	nur erforderlich bei nicht galvanisch durchkontaktierter Leiterplatte

Bauteilliste Leiterplatte BFZ/MFA 4.3.

Kennz.	Benennung/Daten	Bemerkung
R1...R4	Widerstand 4,7 kΩ	
C1...C3	Tantal-Elko 4,7 µF/35 V	Tropfenform
IC 1	4-Bit-Vergleicher 74 LS 85	
IC 2	Sechsfach Inverter 74 LS 04	
IC 3	Programmierbarer Parallelschnittstellenbaustein 8255	

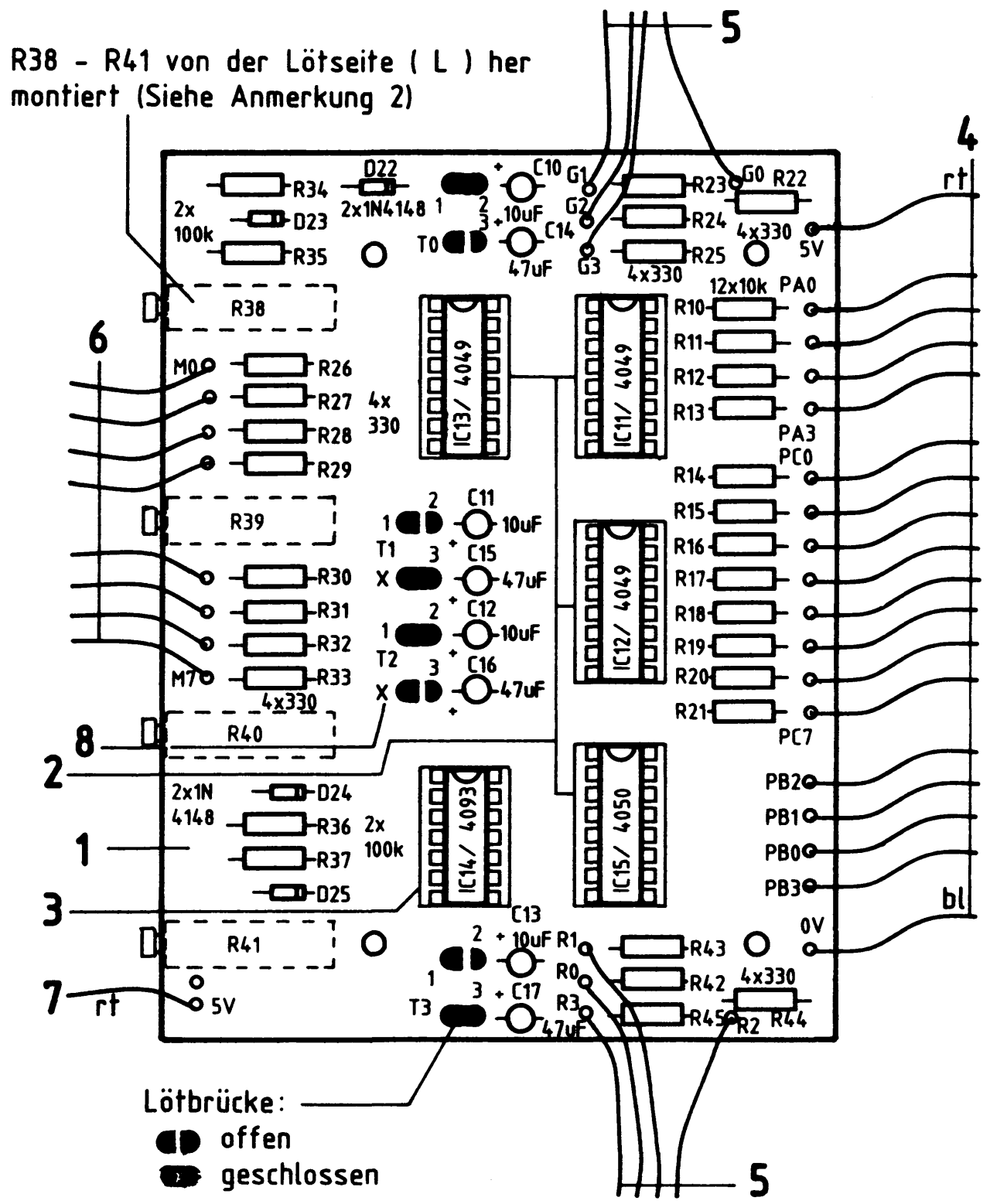
Name:

Zeitwerk (4fach)

Datum:

Bestückungsplan Leiterplatte BFZ/MFA 4.3.c

A2.3



Stückliste Leiterplatte BFZ/MFA 4.3.c.

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.3.c.	
2	4	IC-Fassung 16polig	siehe Anmerkung 1
3	1	IC-Fassung 14polig	siehe Anmerkung 1
4	18	Schaltlitze 0,25 mm^2, 25 mm lang	Farben rt, bl und nach Wahl, freies Ende verzinnt
5	8	Schaltlitze 0,25 mm^2, 100 mm lang	Farben nach Wahl, genaue Länge wird später angepaßt
6	8	Schaltlitze 0,25 mm^2, 40 mm lang	Farben nach Wahl, freies Ende verzinnt
7	1	Schaltlitze 0,25 mm^2, 25 mm lang	Farbe rot, freies Ende verzinnt
8	2	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm CuAg	nur erforderlich bei nicht galvanisch durchkontaktierter Leiterplatte

Name:

Zeitwerk (4fach)

Datum:

Bauteilliste Leiterplatte BFZ/MFA 4.3.c.

A2.4

Kennz.	Benennung/Daten	Bemerkung
R10...R21	Widerstand 10 kΩ	
R22...R33	Widerstand 330 Ω	
R34...R37	Widerstand 100 kΩ	
R38...R41	Spindeltrimmer 1 MΩ	siehe Anmerkung 2
R42...R45	Widerstand 330 Ω	
C10...C13	Tantal-Elko 10 µF/35 V	Tropfenform
C14...C17	Tantal-Elko 47 µF/35 V	Tropfenform
D22...D25	Si-Diode 1 N 4148	
IC10...IC12	Sechs Inverter 4049	
IC13	Vier NAND Schmitt-Trigger 4093	
IC14	Sechs Treiber 4050	

Anmerkung 1:
Alle ICs werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontaktiert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

Anmerkung 2:
Bei nicht galvanisch durchkontaktierter Leiterplatte müssen Sie die Spindeltrimmer auf der mit L bezeichneten Leiterplattenseite verlöten. Dazu ist es erforderlich, die Trimmer etwa mit 1 mm Abstand von der Leiterplatte zu montieren.

→ A3

Zeitwerk (4fach)

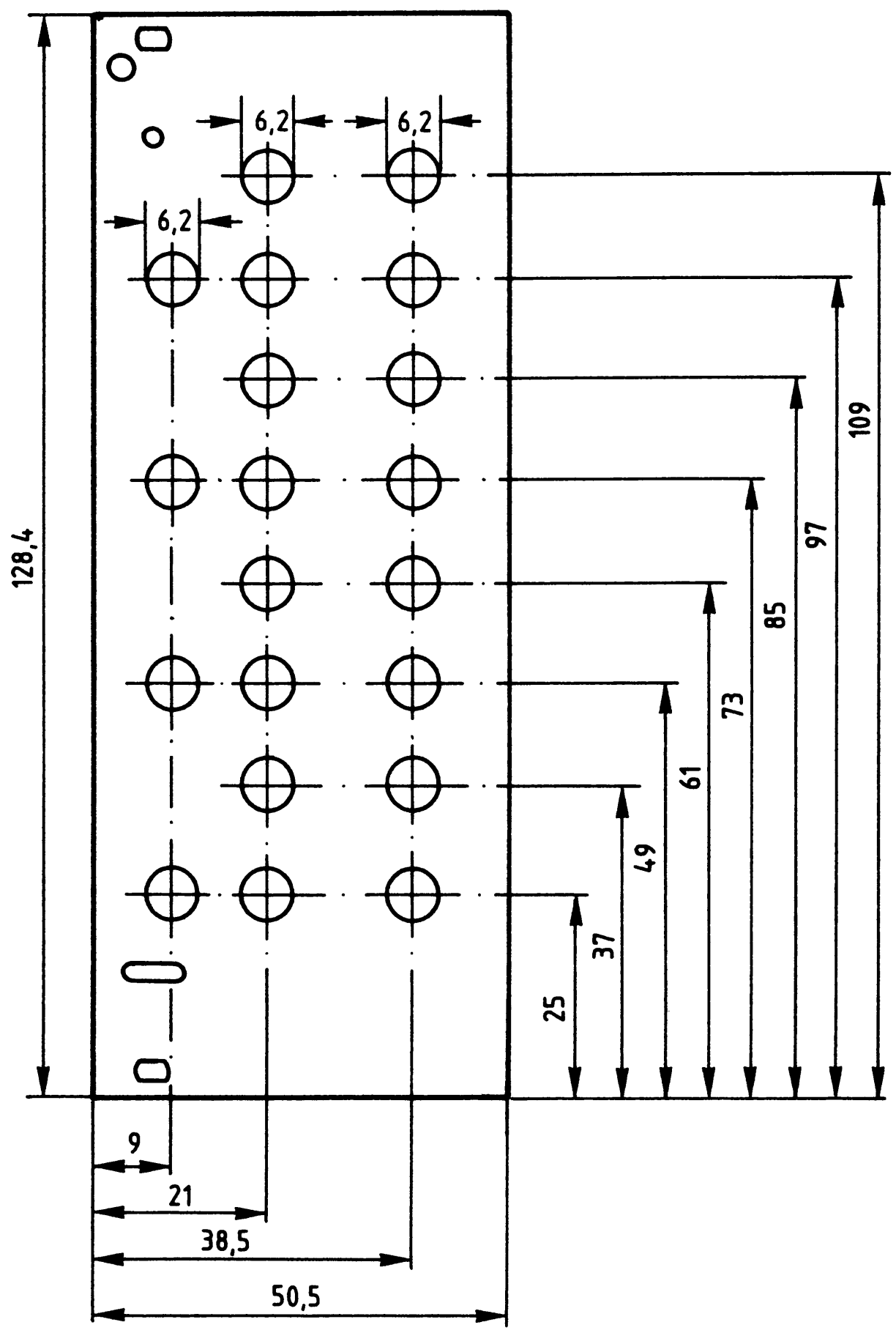
Name:

Datum:

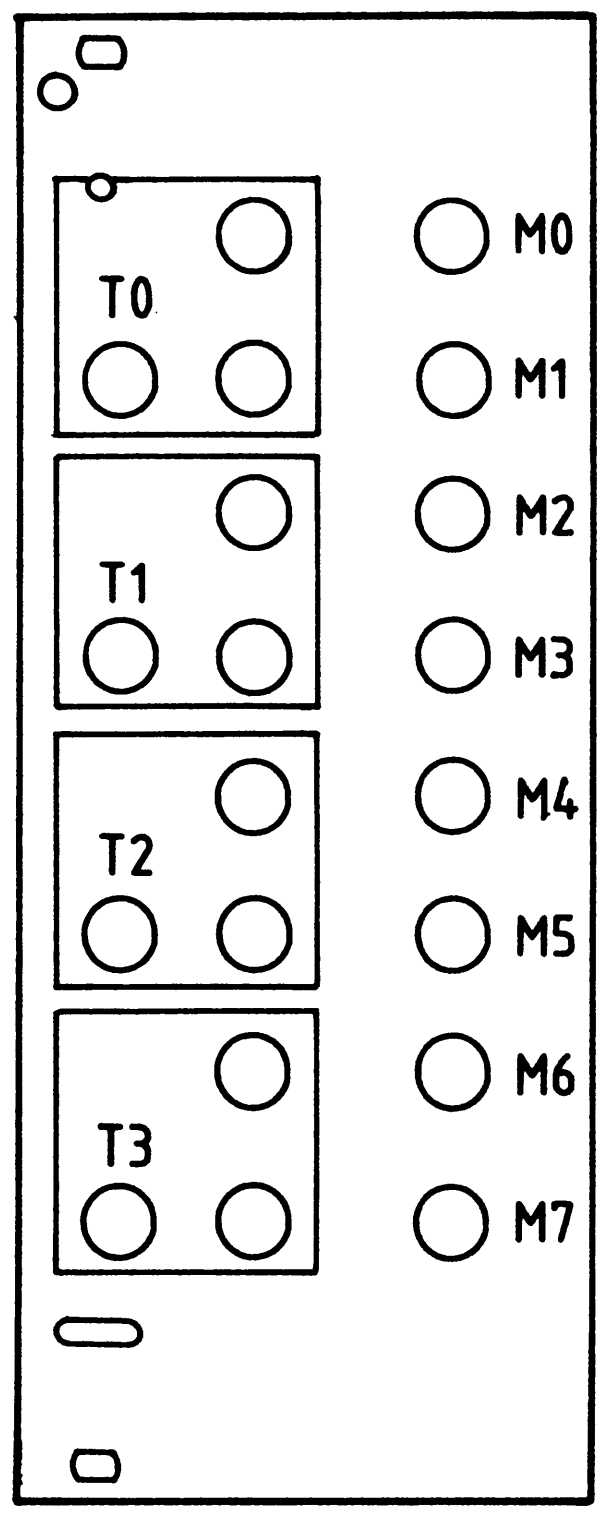
A3.1

Stellen Sie die Frontplatte nach folgenden Zeichnungen her. Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden. Die Beschriftung kann mit einem Tuscheschreiber oder mit Abreibebuchstaben erfolgen. Nach dem Beschriften sollten Sie die Frontplatte mit Plastik-Spray besprühen.

Bohrplan Frontplatte



Beschriftungsvorschlag



Schrifthöhe 3,5 mm

Material: Frontplatte L - C10 Alu 2 mm dick

Name:

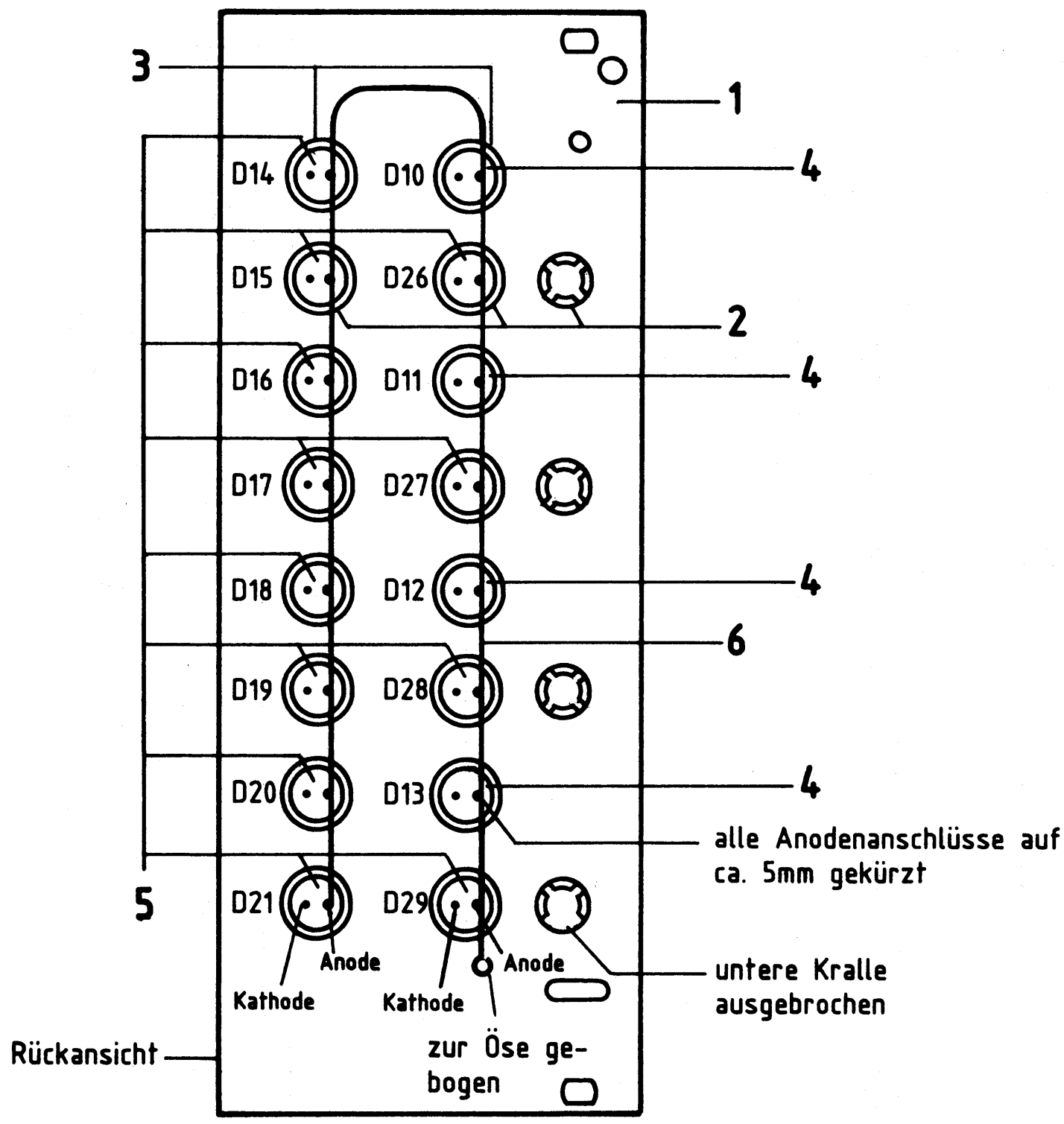
Zeitwerk (4fach)

Datum:

Bestücken und verdrahten Sie die Frontplatte nach Bestückungsplan und Stückliste.

A3.2

Bestückungsplan Frontplatte



Stückliste Frontplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2	20	Befestigungshülse für LED	
3	16	Befestigungsring für LED	
4	4	Leuchtdiode grün	Ø 5 mm
5	12	Leuchtdiode rot	Ø 5 mm
6	1	Cu-Draht Ø 0,5 mm, ca. 230 mm lang	zum Verbinden aller Anoden

→ A4

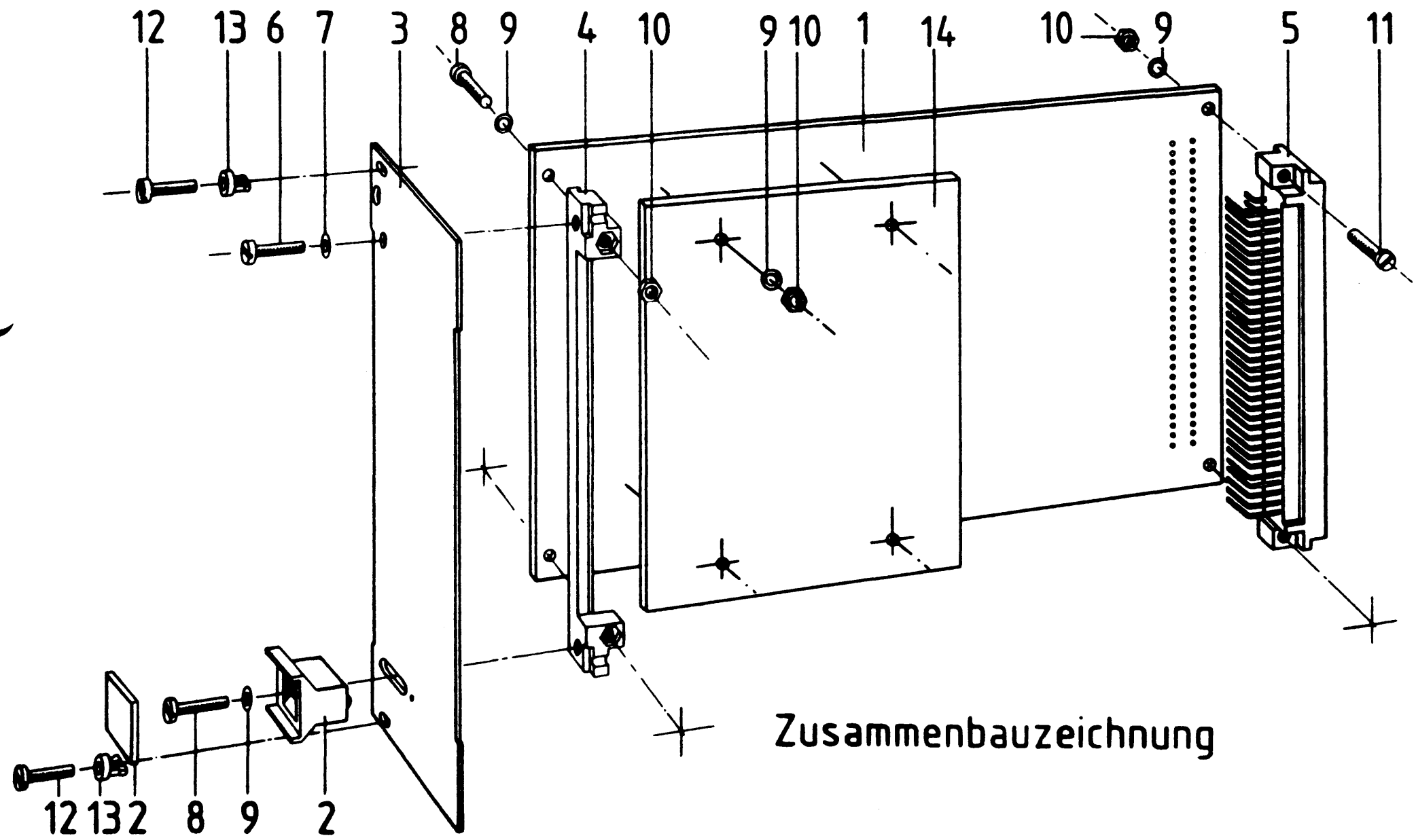
Name:

Zeitwerk (4fach)

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Anschließend wird verdrahtet.

A4.1



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.3.	kpl. bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt
4	1	Verbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	9	Federscheibe A2,7 DIN 137	
10	8	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft B M2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	
14	1	Leiterplatte BFZ/MFA 4.3.c.	kpl. bestückt

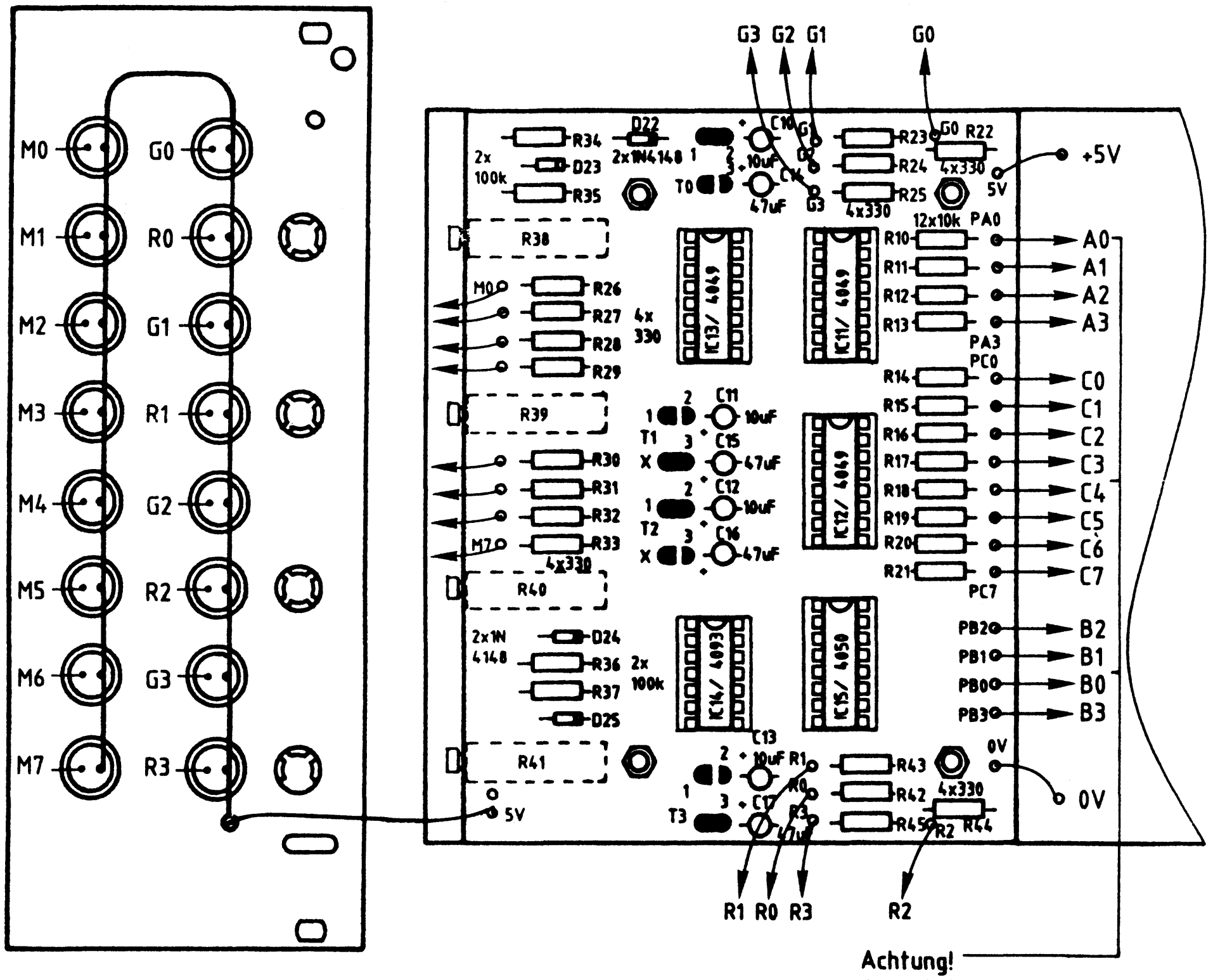
Name:

Zeitwerk (4fach)

Datum:

Verdrahten Sie den Einschub nach dem folgenden Verdrahtungsplan. Isolieren Sie die Kathodenanschlüsse der LEDs. Die Länge der Anschlußleitungen ist nach Bedarf zu kürzen. Sichern Sie die Leitungen mit TY-RAP-Kabelbindern.

A4.2



Achtung!
Anschlußbezeichnungen auf der oberen und unteren Leiterplatte werden entgegengesetzt gezählt

→ A5

Name:

Zeitwerk (4fach)

Datum:

Sichtkontrolle

A5

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf den mit "L" bezeichneten Seiten der Karten (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?
Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.
Bei galvanisch nicht durchkontaktierten Leiterplatten müssen auch Lötstellen auf den mit "B" bezeichneten Kartenseiten (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontaktierten Leiterplatten alle in den Bestückungsplänen mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstücken durchkontaktiert sein.

Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos und Dioden richtig eingebaut?
- Sind alle ICs richtig eingesteckt?
- Ist der DIL-Schalter richtig geschaltet?
  (S1: OFF, S2 bis S4: ON; maßgebend ist die Beschriftung auf der Platine)
- Sind die Lötbrücken für die zeitbestimmenden Kondensatoren geschlossen?
  (mindestens eine Brücke pro Zeitwerk)

Gesamtaufbau

Kontrollieren Sie auch die Montage der Bauteile in der Frontplatte sowie die Verdrahtung der Frontplatte und die Verbindungen zwischen Frontplatte und Leiterplatte.

Name:

Zeitwerk (4fach)

Datum:

Prüfen der Betriebsspannung für die ICs

A6.1

Zuerst muß die Betriebsspannung aller ICs an den entsprechenden IC-Stiften gemessen werden. Gehen Sie hierzu folgendermaßen vor:

- Baugruppe über Adapter am System-Bus
- Außer Netzgerät keine anderen Baugruppen eingeschoben
- Betriebsspannung eingeschaltet
- Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabelle ein.

	IC1	IC2	IC3	IC10	IC11	IC12	IC13	IC14
Typ	74LS85							
Positive Versorgung an Pin ...	16							
Masse an Pin ...	8							
U_B	5V							

Die LEDs aller vier Zeitwerke und die acht LEDs der Zustandsanzeigen M0 bis M7 (Merkeranzeigen) dürfen nicht leuchten.

Name:

Zeitwerk (4fach)

Datum:

Überprüfung des $\overline{CS}$-Signals

A6.2

Das $\overline{CS}$-Signal des Parallelen Schnittstellenbausteins (IC3) darf nur dann L-Pegel führen, wenn die Signalkombination auf den Adreßleitungen A4 bis A7 derjenigen Signalkombination entspricht, die mit den DIL-Schaltern S1 bis S4 vorgegeben ist.

Die zur Überprüfung notwendigen Adreßsignale liefert der Bus-Signalgeber. Zur Erzeugung der Signalkombinationen der Adreßleitungen A4 bis A7 dient der zweite Schalter (von rechts) des vierstelligen "ADDRESS-Schalters". Bei der vorgegebenen Stellung der DIL-Schalter S1 bis S4 muß der ADDRESS-Schalter auf "XX1X" gestellt werden und der ON/OFF-Schalter in Stellung "ON" stehen.

Stellen Sie die in folgender Tabelle angegebenen Adressen ein und messen Sie jeweils den Pegel des $\overline{CS}$-Signals (IC3, Pin 6). Tragen Sie die Werte in die Tabelle ein.

Vom Bus-Signalgeber ausgegebene Adresse	$\overline{CS}$ (IC3, Pin 6)	Erkenntnis:
0010		
AC1F		
0B20		
0016		

Bei Schwierigkeiten sollten Sie sich noch einmal das Kap. 2.1. der Funktionsbeschreibung durchlesen.

Name:

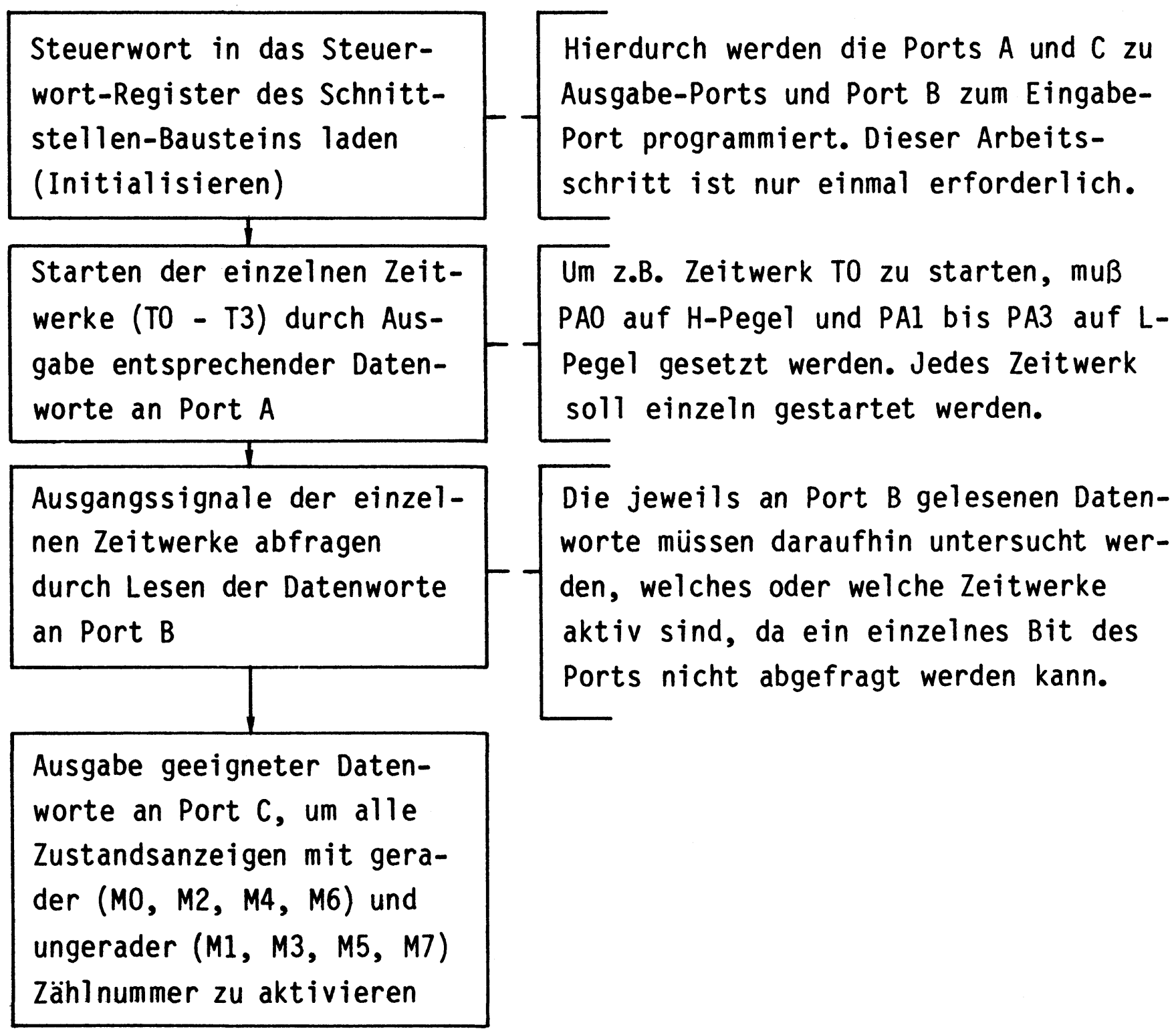
Zeitwerk (4fach)

Datum:

Überprüfung der Zeitwerke T0 bis T3 und der Zustandsanzeigen

A6.3

Das folgende Flußdiagramm zeigt die Arbeitsschritte, die zur Prüfung der einzelnen Zeitwerke notwendig sind.



Stellen Sie die zeitbestimmenden Trimmpotis aller vier Zeitwerke auf Rechtsanschlag (Maximalwert). Sie haben dann genügend Zeit, die Funktion der Zeitwerke zu beobachten.

Name:

Zeitwerk (4fach)

Datum:

A6.4

<table>
<tr><th>Anweisung</th><th>Anzeige/Wirkung/Kommentar</th></tr>
<tr><td>Eingabe eines Steuerwortes in das Steuerwort-Register des Parallelen Schnittstellenbausteins mit dem Bus-Signalgeber:

<table><tr><td>ADDRESS</td><td>0013</td></tr><tr><td>DATA</td><td>82</td></tr><tr><td>Steuertaste</td><td>IOW</td></tr></table></td><td>Hierdurch wird erreicht, daß Port A zum Ausgabeport (Adr. 10), Port B zum Eingabeport (Adr. 11) und Port C zum Ausgabeport (Adr. 12) wird. Diese Adressen ergeben sich durch Anschluß der System-Adreßleitungen A0 und A1 an die gleichen Bausteinanschlüsse und die Erzeugung des $\overline{CS}$-Signals mit den Adreßleitungen A4-A7. Die Bildung des Steuerwortes ist in der Übung BFZ/MFA 4.3. erklärt.</td></tr>
<tr><td>Starten des Zeitwerks T0 durch Ausgabe eines H-Signals an PA0 mit dem Bus-Signalgeber:

<table><tr><td>ADDRESS</td><td>0010</td></tr><tr><td>DATA</td><td>01</td></tr><tr><td>Steuertaste</td><td>IOW</td></tr></table></td><td>Durch das Datenwort 01 nehmen die Port-Bits folgende Pegel an:

<table><tr><td>PA7</td><td>...</td><td>PA2</td><td>PA1</td><td>PA0</td></tr><tr><td>L</td><td>...</td><td>L</td><td>L</td><td>H</td></tr></table>
Die grüne LED der Zeitstufe T0 muß nach Betätigung der IOW-Taste aufleuchten, die rote LED dieser Stufe nach Ablauf der Verzögerungszeit t_{v0} (ca. 12 s).</td></tr>
<tr><td>Abfragen des Ausgangssignalzustandes des Zeitwerkes T0 an Port B mit dem Bus-Signalgeber bzw. der Bus-Signalanzeige:

<table><tr><td>ADDRESS</td><td>0011</td></tr><tr><td>Steuertaste</td><td>IOR</td></tr></table></td><td>DATA: XE (Nur, solange IOR betätigt ist!)

Für X kann jeder Wert zwischen 0 und F angezeigt werden, da die Eingänge PB4 bis PB7 nicht belegt sind. Der Wert E kommt wie folgt zustande:

E ≙ <table><tr><td>PB3</td><td>PB2</td><td>PB1</td><td>PB0</td></tr><tr><td>H</td><td>H</td><td>H</td><td>L</td></tr></table>
Ein aktiviertes Zeitwerk, dessen Verzögerungszeit t_v abgelaufen ist, liefert an seinem Ausgang L-Signal.</td></tr>
</table>

Zeitwerk (4fach)

Name:

Datum:

Überprüfen Sie nun nach dem Muster der vorigen Seite und den folgenden Tabellen die Funktion der übrigen Zeitwerke.

A6.5

Anweisung

	Aufgabe	ADDR	DATA	Taste
T1	Starten	0010	02	IOW
	Ausg.les.	0011	-	IOR
T2	Starten	0010	04	IOW
	Ausg.les.	0011	-	IOR
T3	Starten	0010	08	IOW
	Ausg.les.	0011	-	IOR
T1 + T3	Starten	0010	0A	IOW
	Ausg.les.	0011	-	IOR

Anzeige/Wirkung/Kommentar

DATA
-
XD
-
XB
-
X7
-
X5

(Anzeige Bus-Signalgeber)

Diese Werte werden nur angezeigt, wenn die jeweiligen Verzögerungszeiten der Zeitwerke abgelaufen sind (also die roten LEDs leuchten) und die IOR-Taste betätigt ist. Das letzte Beispiel zeigt, daß durch ein geeignetes Datenwort beliebige Zeitwerke kombiniert gestartet werden können.

T0 bis T3 löschen	ADDR	DATA	Taste
	0010	00	IOW

Alle LEDs der Zeitwerke verlöschen.

Ausgabe eines Datenwortes an Port C zur Aktivierung der Zustandsanzeigen mit gerader Zählnummer (M0, M2, M4, M6):

ADDRESS	0012
DATA	55
Taste	IOW

Die Zustandsanzeigen M0, M2, M4 und M6 müssen leuchten.

Name:

Zeitwerk (4fach)

Datum:

A6.6

Anweisung	Anzeige/Wirkung/Kommentar
Ausgabe eines Datenwortes an Port C zur Aktivierung der Zustandsanzeigen mit ungerader Zählnummer: ADDRESS 0012 DATA AA Taste IOW	Die Zustandsanzeigen M1, M3, M5 und M7 müssen leuchten.
Löschen Sie nun die Zustandsanzeigen nach obigem Muster: ADDRESS DATA Taste	

3 ←

Name:

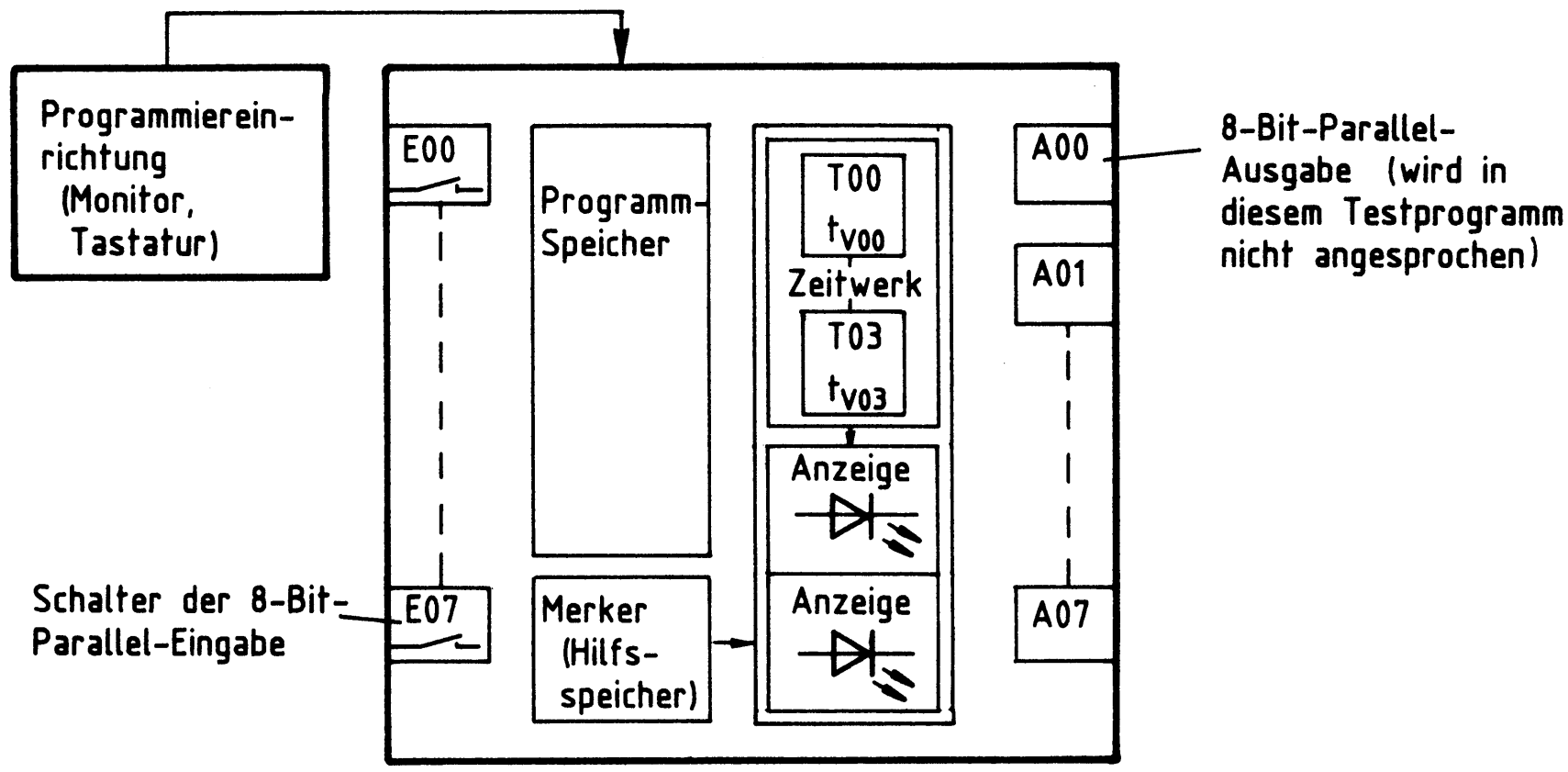
Zeitwerk (4fach)

Datum:

Anwendung der Baugruppe innerhalb einer SPS-Steuerung

A7.1

Die Baugruppe "Zeitwerk (4fach)" soll nun als Funktionsgruppe innerhalb einer "Speicherprogrammierbaren Steuerung" (SPS) eingesetzt und geprüft werden.
Das folgende Bild zeigt die Funktionsgruppen der mit dem BFZ/MFA-Mikrocomputer aufgebauten SPS-Steuerung.
Die einzelnen Stufen der Baugruppe "Zeitwerk (4fach)" werden, weil es die Software-Erweiterung MAT 85+ so erfordert, mit T00 bis T03 bezeichnet und die damit erzielbaren Verzögerungszeiten mit t_{V00} bis t_{V03}.



Funktionsgruppen einer SPS-Steuerung

Das SPS-Programm zur Überprüfung der Baugruppe "Zeitwerk (4fach)" wird vor der Programmeingabe zunächst besprochen.
Bei ausgeschaltetem Schalter E07 (B7 des Eingabe-Ports) soll das Einschalten (kurzzeitig oder dauernd) des Schalters E00 (B0) folgenden Ablauf bewirken:

- Starten des Zeitwerks T00

- Nach Ablauf von t_{V00}:
  - setzen der Merker M00 und M01
  - Anzeige der Merkerzustände
  - starten des Zeitwerks T01

Name:

Zeitwerk (4fach)

Datum:

A7.2

- Nach Ablauf von t_{V01}:
  - setzen der Merker M02 und M03
  - Anzeige der Merkerzustände
  - starten des Zeitwerkes T02

- Nach Ablauf von t_{V02}:
  - setzen der Merker M04 und M05
  - Anzeige der Merkerzustände
  - starten des Zeitwerkes T03

- Nach Ablauf von t_{V03}:
  - setzen der Merker M06 und M07
  - Anzeige der Merkerzustände

- Durch Einschalten des Schalters E07 (B7) sollen jederzeit alle Zeitwerke und Merker zurückgesetzt und deren Zustandsanzeigen gelöscht werden können.

Geben Sie nun das Programm in den Programmspeicher der SPS-Steuerung ein.

ANF:	<ENDE>	*E00
	<ENDE>	*/E07
	<ENDE>	=ST00
	<ENDE>	*T00
	<ENDE>	=M00
	<ENDE>	=M01
	<ENDE>	=ST01
	<ENDE>	*T01
	<ENDE>	=M02
	<ENDE>	=M03
	<ENDE>	=ST02
	<ENDE>	*T02
	<ENDE>	=M04
	<ENDE>	=M05
	<ENDE>	=ST03
	<ENDE>	*T03
	<ENDE>	=M06
	<ENDE>	=M07
	<ENDE>	*E07
	<ENDE>	=RT00
	<ENDE>	=RT01
	<ENDE>	=RT02
	<ENDE>	=RT03
	<ENDE>	

Name:

Zeitwerk (4fach)

Datum:

- Starten Sie das eingegebene Programm.
- Stellen Sie Schalter B7 der Eingabebaugruppe in Stellung "Aus".
- Stellen Sie Schalter B0 der Eingabebaugruppe in Stellung "Ein".

A7.3

Der folgende Programmablauf muß nun zu beobachten sein:

- LED T0 grün leuchtet (Zeitwerk T0 wurde gestartet)

- nach Ablauf der Verzögerungszeit t_{V0} leuchten zusätzlich die LEDs
  T0 rot
  M0
  M1 (die Merker wurden gesetzt)
  T1 grün (Zeitwerk T1 wurde gestartet)

- nach Ablauf der Verzögerungszeit t_{V1} leuchten zusätzlich die LEDs
  T1 rot
  M2
  M3
  T2 grün (Zeitwerk T2 wurde gestartet)

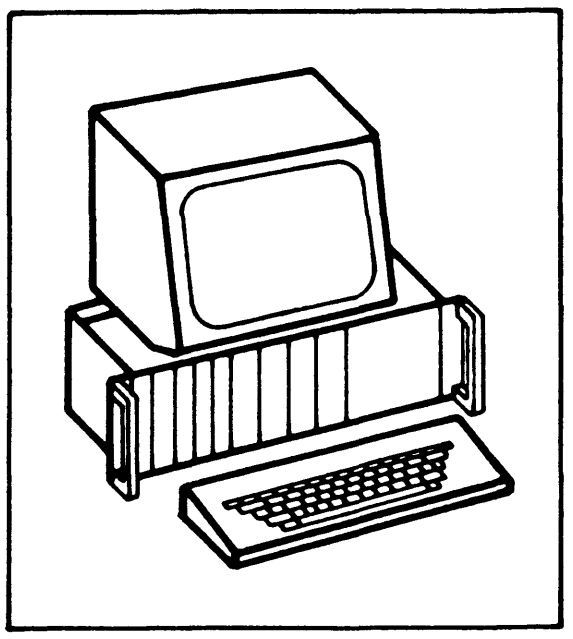
- nach Ablauf der Verzögerungszeit t_{V2} leuchten zusätzlich die LEDs
  T2 rot
  M4
  M5
  T3 grün (Zeitwerk T3 wurde gestartet)

- nach Ablauf der Verzögerungszeit t_{V3} leuchten zusätzlich die LEDs
  T3 rot
  M6
  M7

Dieser Ablauf kann zu jeder Zeit durch Einschalten des Schalters B7 an der Eingabebaugruppe unterbrochen werden. Hierdurch werden alle LEDs ausgeschaltet und die vier Zeitwerke zurückgesetzt. Ein erneuter Start des beschriebenen Ablaufs ist nur möglich, wenn B7 wieder ausgeschaltet und B0 anschließend kurzzeitig eingeschaltet wird.

Damit ist die Übung beendet.

FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



Programmierbare Serienschnittstelle

BFZ/MFA 4.4.

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

Programmierbare Serienschnittstelle

1. Einleitung

Jeder Mikrocomputer enthält neben dem Prozessor und dem Speicher Ein- und Ausgabeeinheiten, über die der Datenverkehr mit Geräten außerhalb des Mikrocomputers stattfindet. Häufig bezeichnet man Ein- und Ausgabeeinheiten auch als "Eingabe- bzw. Ausgabe-Ports" oder als "Eingabe- bzw. Ausgabeschnittstellen" und die Geräte außerhalb des Mikrocomputers als "Peripheriegeräte".
Die zu übertragenden Daten können entweder seriell oder parallel übermittelt werden. Bei der seriellen Übertragung werden die einzelnen Bits eines Datenbytes nacheinander über eine Leitung gesendet oder empfangen, während sie bei der parallelen Datenübertragung gleichzeitig über entsprechend viele Leitungen geführt werden.
Innerhalb einer bestimmten Zeit kann mit der parallelen Datenübertragung eine wesentlich größere Datenmenge übermittelt werden als mit der seriellen. Der Aufwand ist jedoch durch die hohe Leitungszahl recht groß. Daher wird die Parallelübertragung vor allem eingesetzt, wenn große Datenmengen in kurzer Zeit über geringe Entfernungen übertragen werden müssen. Beispiele hierzu sind der Anschluß von Schnelldruckern oder Floppy-Disk-Datenspeichern an Computersysteme.
Bei großen Entfernungen zwischen Peripheriegerät und Mikrocomputer bevorzugt man die serielle Datenübertragung. Dies ist z.B. im Fernschreibverkehr, beim Bildschirmtext (BTX) und beim TELETEXT der Fall. Hier werden häufig Telefonleitungen zur Datenfernübertragung verwendet. Bestimmte Peripheriegeräte werden allerdings auch bei geringen Entfernungen seriell angesteuert, wie z.B. Kassettenrecorder zur magnetischen Datenaufzeichnung.

In dieser Übung wird eine serielle Ein-/Ausgabebaugruppe zum BFZ/MFA-Mikrocomputer beschrieben, die einen programmierbaren Schnittstellenbaustein mit seriellem Datensender und seriellem Datenempfänger besitzt. Die Programmierbarkeit des Schnittstellenbausteins ermöglicht die Verarbeitung aller gebräuchlichen Datenübertragungsformate, wodurch die "Programmierbare Serienschnittstelle" universell verwendbar ist. Sie wird direkt in den Baugruppenträger des BFZ/-MFA-Mikrocomputers eingesetzt und ist ohne Abgleich betriebsbereit.
Die Erklärung der programmierbaren Serienschnittstelle beschränkt sich auf die asynchrone Betriebsweise und ist auf den Einsatz im BFZ/MFA-Computer abgestimmt. Darüber hinausgehende Informationen müssen den Datenbüchern der Bausteinhersteller entnommen werden.

2. Grundlagen der seriellen Datenübertragung

Zur seriellen Datenübertragung ist ein serieller Datensender, eine Übertragungsleitung und ein serieller Datenempfänger erforderlich. Da die Daten eines Mikrocomputers auf dem Datenbus in paralleler Form vorliegen, erfolgt im Datensender eine Parallel-/Seriell-Umwandlung. Der Empfänger besitzt eine Seriell-/Parallel-Umwandlung, wodurch wieder die parallele Datenform entsteht. Die Wandlung paralleler Daten in serielle und umgekehrt erfolgt z.B. mit Hilfe von Schieberegistern. Bild 1 zeigt das Prinzip der seriellen Datenübertragung, wobei zur Vereinfachung der Darstellung von einem 5-Bit-Datenbus ausgegangen wird.

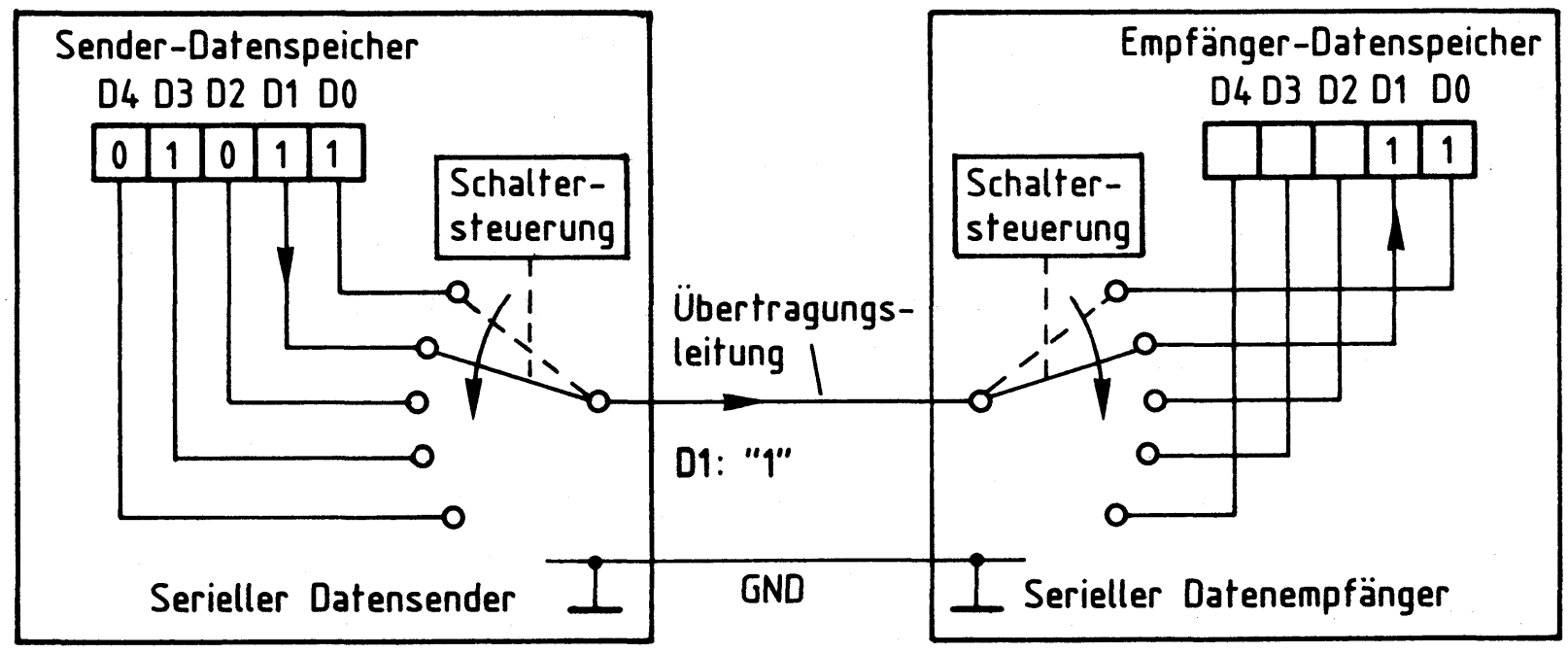


Bild 1: Prinzip der seriellen Datenübertragung

Im seriellen Datensender befindet sich ein Sender-Datenspeicher, der das auszugebende Datenwort "01011" enthält (Bild 1). Es stammt z.B. aus dem Akku eines Prozessors und ist über den Datenbus in den Sender-Datenspeicher gelangt.

Der 5polige Umschalter des Datensenders schaltet nacheinander für eine gewisse Zeit jedes Datenbit auf die Übertragungsleitung durch und wechselt dann zum nächsten Bit. Die Übertragung beginnt stets beim niederwertigsten Bit D0. Im Empfänger befindet sich ebenfalls ein Umschalter, über den die ankommenden Datenbits einzeln in den Empfänger-Datenspeicher gelangen. In der gezeichneten Schalterstellung wird gerade das Bit D1 übertragen. Die Umschalter im Sender und Empfänger werden jeweils durch eine "Schaltersteuerung" betätigt.

Für eine korrekte Datenübertragung müssen folgende Bedingungen erfüllt sein:

- Die Umschaltung der Schalter muß gleichzeitig ("synchron") erfolgen. Dies wird durch die Verwendung der gleichen Taktfrequenz der Schaltersteuerungen im Sender und im Empfänger erreicht. Durch die Taktfrequenz wird die sog. "Baudrate" bestimmt. Sie ist ein Maß für die Anzahl der pro Sekunde übertragenen Bits.

- Der Empfänger muß den Beginn der Datenübertragung erkennen können, damit er seinen Schalter in die Anfangsposition stellen kann. Hierzu dient ein zusätzliches Bit, das "Startbit", das vor den Datenbits vom Sender ausgegeben wird.
- Auf der Sender- und der Empfängerseite muß die gleiche Datenwortbreite (z.B. 5 Bit) vorliegen. Hierdurch kann der Empfänger das Ende einer Datenübertragung feststellen. Zur Trennung zweier Datentelegramme wartet der Sender nach der Ausgabe der Datenbits eine gewisse Zeit, bevor eine neue Übertragung beginnt. Diese Zeit wird durch "Stopbits" bestimmt.

2.1. Die Baudrate

Auf der Sender- und der Empfängerseite muß stets die gleiche Schaltgeschwindigkeit vorliegen, was durch die Verwendung der gleichen Taktfrequenz erzielt wird. Die Höhe der Taktfrequenz bestimmt, wieviel Bit pro Sekunde übertragen werden. Die Einheit der Übertragungsgeschwindigkeit ist 1 Bd (Baud, nach dem franz. Ing. Baudot) und bedeutet 1 Bit pro Sekunde. Bei 300 Bd werden z.B. in einer Sekunde 300 Bit übertragen, wobei ein Bit eine zeitliche Dauer von 3,33 ms besitzt. Bild 2 gibt einige in der Datenübertragungstechnik häufig verwendete Baudraten, die zugehörige zeitliche Länge eines Bits und typische Einsatzgebiete hierzu an.

Übertragungsgeschwindigkeit (Baudrate) in Bd	Länge eines Bits (Dauer der Übertragung eines Bits) in ms	Anwendungsbeispiele
50	20	TTY (Teletype, Fernschreiber), RTTY
75	13,3	(Radio-Teletype, Funkfernschreiber),
110	9,1	teilweise BTX (Bildschirmtext)
300	3,3	Datenübertragung über Telefon-
600	1,67	leitungen, Fernkopierer, BTX, Daten-
1200	0,83	speicherung auf Tonbandkassetten,
2400	0,42	TELETEXT; Anschluß von Terminals an
4800	0,21	Computer, innerbetriebliche Daten-
9600	0,1	übertragung, schnelle Drucker und
19200	0,05	Datenstationen

Bild 2: Gebräuchliche Baudraten

2.2. Das Startbit und die Stopbits

Damit der Datenempfänger den Anfang einer Datenübertragung erkennt, fügt der Datensender ein zusätzliches Bit, das "Startbit", in den Datenstrom ein. Es wird vor dem ersten Datenbit ausgesendet und hat stets L-Pegel. Außerdem ist festgelegt, daß die Übertragungsleitung im Ruhezustand, also vor dem Aussenden des Startbits, H-Pegel besitzt.
Nach der Übertragung des Startbits und der Datenbits folgt stets eine Pause, die durch sog. Stopbits gebildet wird, bevor das nächste Datenwort zur Übertragung gelangt. Diese Pause hat mindestens eine Dauer von einem Bit, wird aber meistens länger gewählt (1,5 Bit, 2 Bit oder mehr). Die Pause zwischen zwei Datenworten ist zur Trennung der Datentelegramme erforderlich. Außerdem kann der Sender in dieser Zeit neue Daten zur Aussendung entgegennehmen und der Empfänger die empfangenen Daten weiterverarbeiten (z.B. abspeichern). Startbit und Stopbits werden im Empfänger wieder aus dem Datenstrom entfernt, so daß nur die eigentlichen Datenbits erhalten bleiben.
Bild 3 zeigt das Impuldsdiagramm bei der seriellen Datenübertragung von fünf Datenbits mit Start- und zwei Stopbits. Hierbei wird (wie im Beispiel von Bild 1) der Datenwert "01011" übertragen.

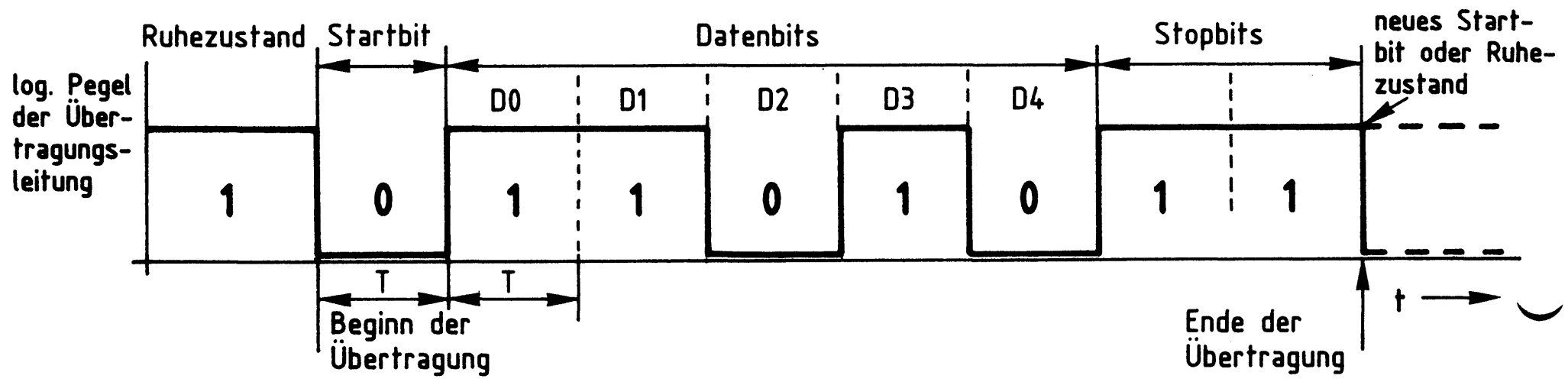


Bild 3: Serielle Übertragung mit Start- und Stopbits

Vor dem Beginn der Übertragung, im Ruhezustand, führt die Übertragungsleitung 1-Signal (Bild 3). Der erste 1/0-Wechsel wird vom Empfänger als Beginn der Datenübertragung (Beginn des Startbits) aufgefaßt. Alle Bits besitzen die Dauer T, durch welche die Übertragungsgeschwindigkeit (Baudrate) festgelegt ist.

Im Empfänger, der dieselbe Baudrate wie der Sender besitzt, wird davon ausgegangen, daß die fünf Datenbits nach dem Startbit jeweils im Abstand T auftreten. Aus Sicherheitsgründen wartet der Empfänger aber nicht nur die Zeit T ab, bis er das erste Datenbit aufnimmt, sondern noch etwas länger.

Die Abfrage der Übertragungsleitung zur Ermittlung des ersten Datenbits erfolgt 1,5 T nach der 1/0-Flanke des Startbits und somit in der "Bitmitte" von D0. Hierdurch wird mit Sicherheit nicht der Bitwechsel, sondern stets der eingeschwungene Zustand der Übertragungsleitung erfaßt. Alle weiteren Bits werden im Abstand T betrachtet. Bild 4 zeigt dies im einzelnen.

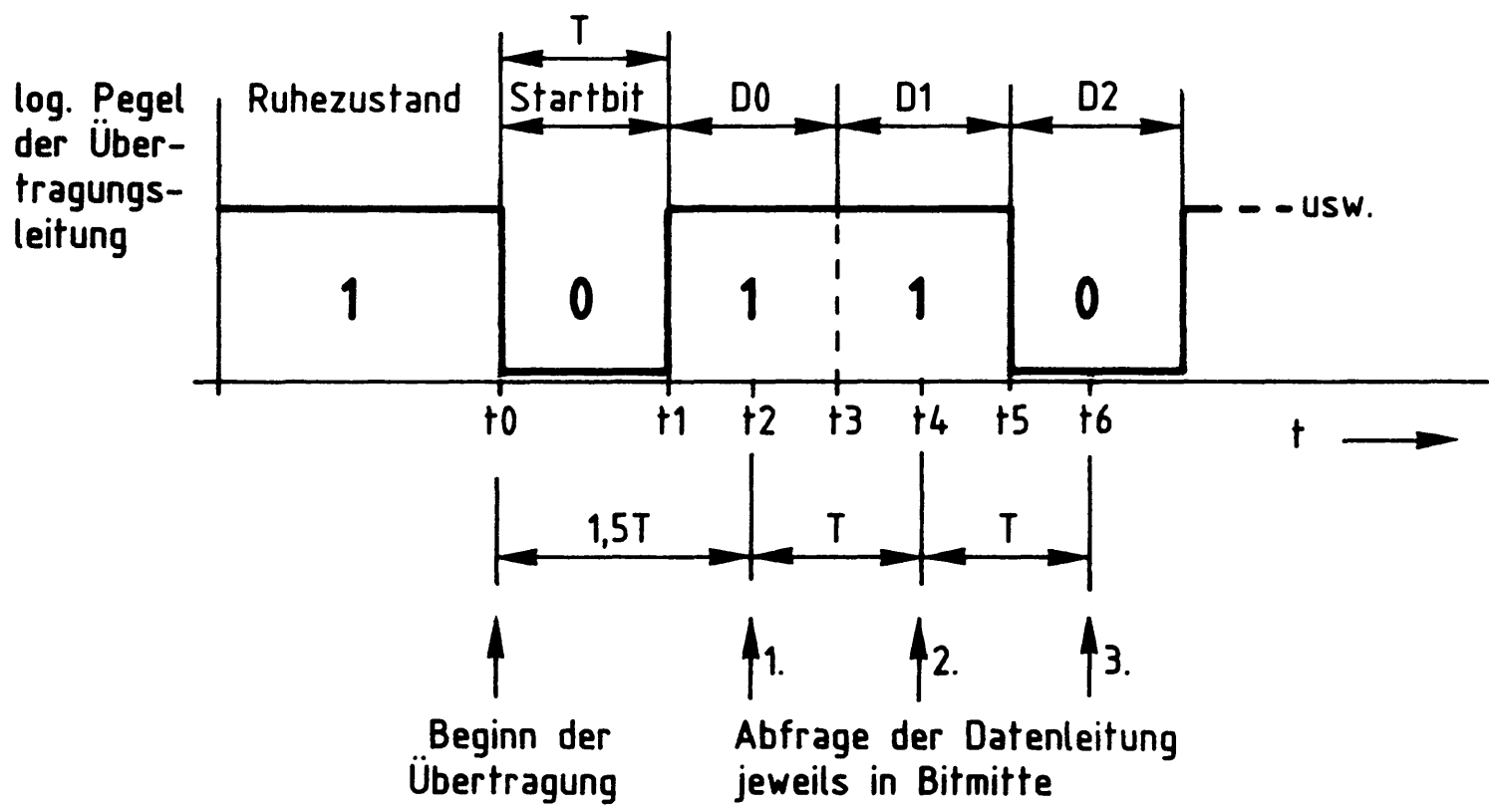


Bild 4: Abfrage der Datenleitung in Bitmitte

Zum Zeitpunkt t0 tritt das Startbit auf und zum Zeitpunkt t1 das erste Datenbit (Bild 4). 1,5 Perioden nach dem Beginn des Startbits ist zum Zeitpunkt t2 die Mitte des ersten Datenbits erreicht, bei welcher der Empfänger den Bitwert liest. Nach jeweils einer weiteren Taktzeit werden immer zur Bitmitte die folgenden Datenbits erfaßt (D1 bei t4, D2 bei t6 usw.). Durch diese Vorgehensweise werden die Zeitpunkte, an denen sich die Daten ändern können (t1, t3, t5 usw.), mit Sicherheit nicht erfaßt, sondern erst die stabilen, eingeschwungenen Signalzustände der Übertragungsleitung.

2.3. Das Paritätsbit

Vielfach soll auf der Empfängerseite kontrolliert werden, ob bei der seriellen Datenübertragung Fehler auftreten. Dies ist mit Hilfe des "Paritätsbits" (Parität = Gleichheit) möglich. Das Paritätsbit wird (nur bei gewünschter Fehlerkontrolle) zusätzlich als Prüfbit nach den Datenbits, aber vor den Stopbits ausgesendet. Es besitzt in Abhängigkeit vom Datenwert 1- oder 0-Signal, wobei der Wert des Paritätsbits vom Datensender selbständig nach bestimmten Kriterien berechnet und dann automatisch an das letzte Datenbit angefügt wird.

Man unterscheidet zwei Arten, das Paritätsbit zu bilden: Bei der "geraden Parität" (engl. "Parity even") nimmt das Paritätsbit den Wert an, der erforderlich ist, zusammen mit den Datenbits eine gerade Anzahl von 1-Signalen (0, 2, 4 usw.) zu bilden. Wählt man die "ungerade Parität" (engl. "Parity odd"), nimmt das Paritätsbit denjenigen Wert an, der zur Erzielung einer ungeraden Anzahl von 1-Signalen (1, 3, 5 usw.) erforderlich ist. Bild 5 zeigt ein Beispiel zur geraden Parität.

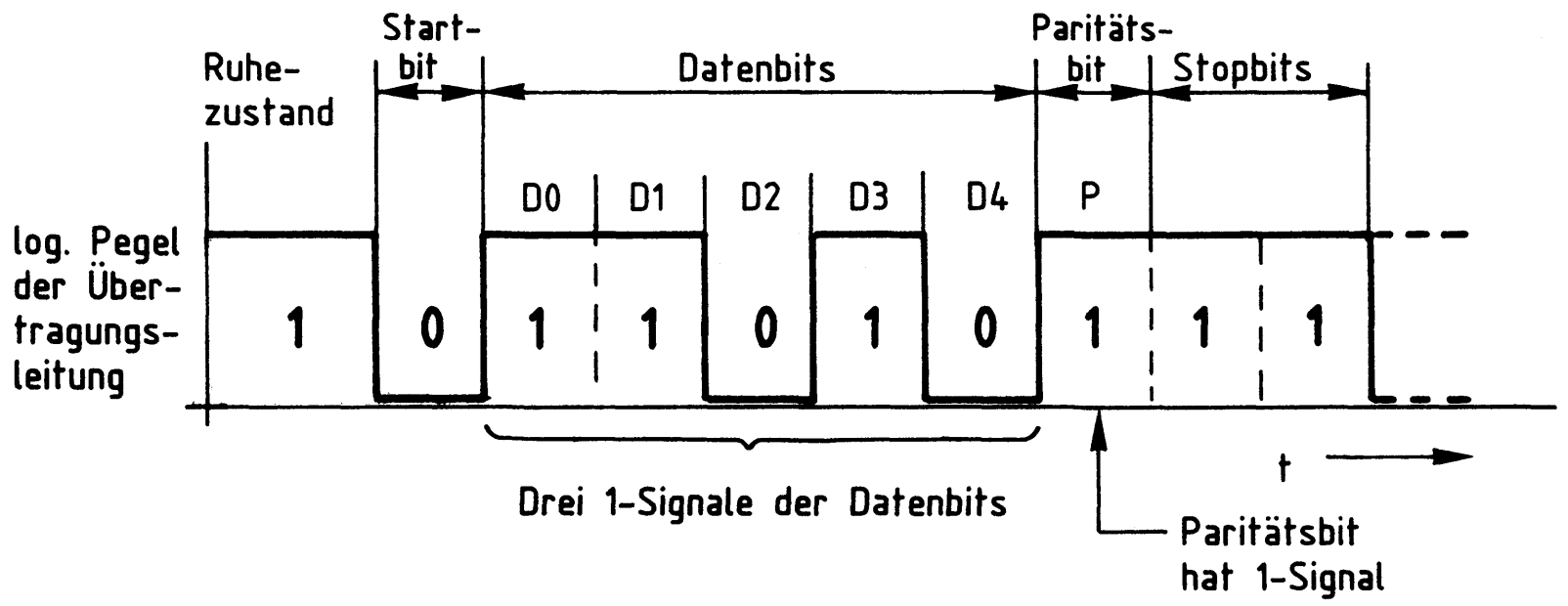


Bild 5: Gerade Parität (Beispiel 1)

In Bild 5 wird der Datenwert 01011, der dreimal 1-Signal besitzt, mit gerader Parität übertragen. Das Paritätsbit nimmt in diesem Beispiel 1-Signal an, damit insgesamt vier 1-Signale (eine gerade Zahl) auftreten.
Im Datenempfänger wird aus den fünf Datenbits selbständig ein Paritätsbit berechnet und mit dem empfangenen Paritätsbit verglichen. Sind beide gleich, kann mit hoher Wahrscheinlichkeit von einer korrekten Datenübertragung ausgegangen werden. Mit Hilfe des Paritätsbits lassen sich allerdings nicht alle Übertragungsfehler (z.B. Doppelbitfehler) erkennen.

Bild 6 zeigt als weiteres Beispiel zur geraden Parität die Übertragung des Datenwertes 01010. Da hier zwei 1-Signale (eine gerade Zahl) vorkommen, tritt das Paritätsbit diesmal mit 0-Signal auf, damit die gerade Gesamtzahl der 1-Signale erhalten bleibt.

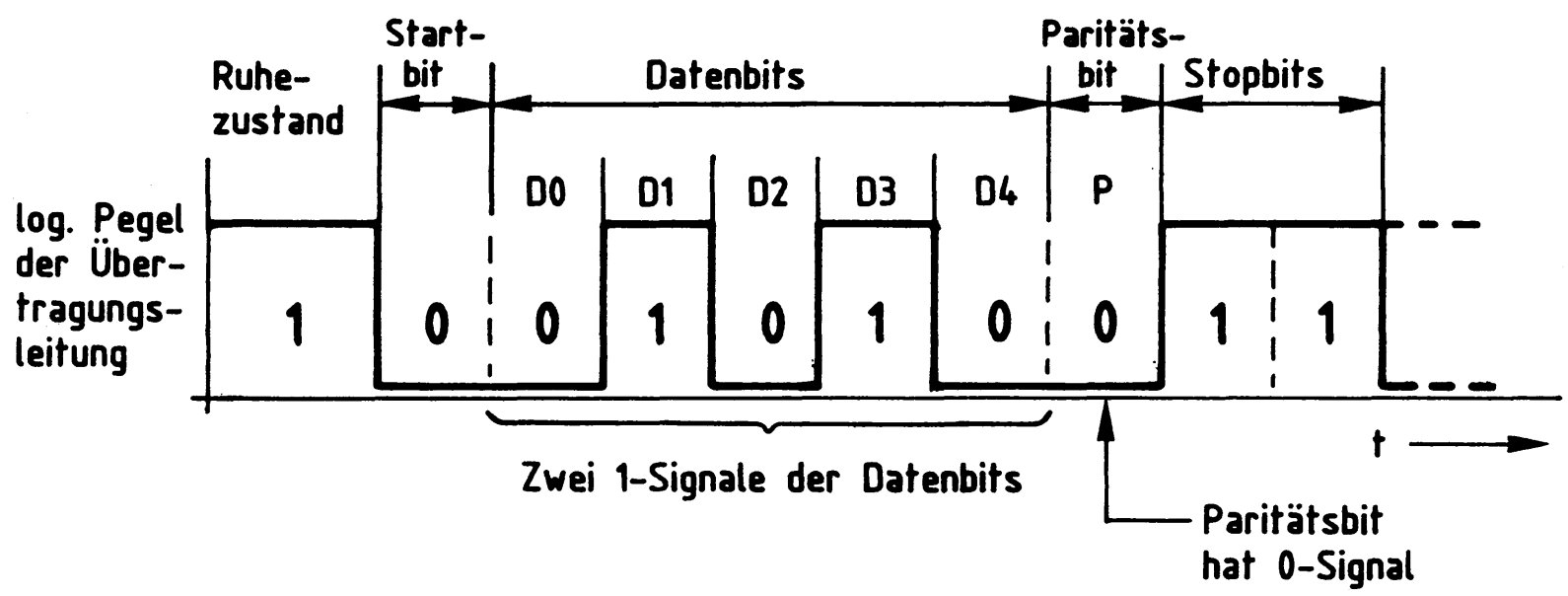


Bild 6: Gerade Parität (Beispiel 2)

Für die ungerade Parität ist kein Beispiel angegeben. Hierbei gilt sinngemäß, daß durch das Paritätsbit insgesamt eine ungerade Bitzahl erzeugt wird. Es ist gleich, ob bei der Überwachung der seriellen Datenübertragung die gerade oder die ungerade Parität gewählt wird. Beachtet werden muß lediglich, daß die Empfängerseite diejenige Parität überprüfen muß, die in der Senderseite gebildet wird.

2.4. Das Übertragungsformat und die Überwachung von Stopbits

Sender und Empfänger einer seriellen Datenübertragungsstrecke müssen stets das gleiche Datenübertragungsformat besitzen. Hierunter versteht man die Baudrate, die Anzahl der Datenbits und, wenn sie vorgenommen wird, die Paritätsprüfung. Auch die Anzahl der Stopbits gehört dazu, sie sollte gleich sein, jedoch darf der Sender eine größere Anzahl von Stopbits aussenden, als im Empfänger erwartet werden. Zusätzliche Stopbits des Senders werden im Empfänger nicht bemerkt, sondern als "Ruhezustand der Übertragungsleitung" aufgefaßt. Nicht vorkommen darf, daß der Empfänger z.B. zwei Stopbits erwartet, der Sender aber nur ein Stopbit ausgibt.
Zur zusätzlichen Fehlerkontrolle überprüfen viele serielle Datenempfänger neben dem Paritätsbit auch das Datenübertragungsformat, das auch als "Übertragungsrahmen" bezeichnet wird. Durch das auf der Sender- und der Empfängerseite einheitliche Übertragungsformat kann der Empfänger das Auftreten des ersten Stopbits vorhersagen und dieses Bit überprüfen. Es muß zu einem bestimmten Zeitpunkt stets mit 1-Signal auftreten. Ist dies nicht der Fall, liegt ein Fehler im Datenübertragungsformat bzw. im Übertragungsrahmen vor. Ein derartiger Fehler wird oft als "Frame-Error" (frame = engl. "Rahmen", "Rahmenfehler") bezeichnet.

2.5. Synchrone und asynchrone Datenübertragung

Bei der seriellen Datenübertragung wird meistens das beschriebene Start-/Stop-Verfahren angewendet. Man bezeichnet es im allgemeinen als "asynchrones Datenübertragungsverfahren", weil die Synchronisation (der Gleichlauf) zwischen dem Sender und dem Empfänger nur durch das Startbit erfolgt und der Empfängertakt nicht beeinflußt wird.
Auch bei längeren Übertragungen oder nach größeren Übertragungspausen wird beim Asynchronverfahren durch das Startbit eine einwandfreie Synchronisation erzielt. Dieser Gleichlauf braucht immer nur für kurze Zeit zu bestehen, da jedes übertragene Datenwort neu synchronisiert wird. Durch die empfängerseitige Datenabfrage in der Bitmitte bleiben sogar geringe zeitliche Verschiebungen ohne Auswirkungen. Dies erlaubt die Verwendung einfacher Taktgeneratoren im Sender und im Empfänger, die in ihren Taktfrequenzen sogar etwas voneinander abweichen dürfen (1 bis 2%).
Ein gewisser Nachteil der asynchronen Datenübertragung besteht im Zeitbedarf für die Übertragung der zusätzlichen Bits (Startbit, evtl. Prüfbit und ein bis zwei Stopbits). Bei einem 5-Bit-Datenwort werden beispielsweise insgesamt 9 Bit übertragen, rechnet man alle zusätzlichen Elemente hinzu. Dies führt zu einer deutlichen Verringerung des Datendurchsatzes der Übertragungsstrecke.

Dieser Nachteil besteht bei der "synchronen Datenübertragung" nicht, bei der die Datenbits direkt nacheinander (ohne Start- und Stopbits) übertragen werden. Hierzu ist aber während der ganzen Datenübertragung eine exakte Synchronisation zwischen dem Sender und dem Empfänger erforderlich, die auf verschiedene Weisen erzielbar ist:
In einigen Fällen wird zusätzlich zu den Daten über eine besondere Leitung der Sendertakt zum Empfänger übertragen, wodurch beide Geräte den gleichen Takt erhalten und synchron arbeiten.
Ist dies nicht möglich, gibt der Sender zu Beginn der Datenübertragung (und eventuell auch danach in gewissen Zeitabständen) bestimmte Synchronisationsworte aus, die der Empfänger erkennt und mit denen er synchronisiert wird. Tritt in der Datenübertragung eine Pause auf, werden vom Sender zur Überbrückung der Pause weiterhin bestimmte Signale ausgegeben, damit die Synchronisation erhalten bleibt.
Die synchrone Datenübertragung arbeitet schneller als die asynchrone, erfordert aber einen höheren Aufwand und ist insgesamt gesehen etwas schwieriger zu handhaben. Da die Synchronübertragung in der Mikrocomputertechnik nur wenig verbreitet ist und auch im BFZ/MFA-Computer bisher nicht vorkommt, wird sie nicht weiter behandelt.

3. Blockschaltbild, Aufbau und Wirkungsweise der Baugruppe

Bild 7 zeigt das Blockschaltbild der Baugruppe "Programmierbare Serienschnittstelle", deren Funktion im wesentlichen durch den programmierbaren Schnittstellenbaustein "8251" bestimmt wird. Die Bezeichnung "USART" ist eine Abkürzung des Begriffs "Universal Synchronus/Asynchronus Receiver/Transmitter". Dies bedeutet "Universaler synchroner/asynchroner Empfänger (engl. "Receiver") und Sender" (engl. "Transmitter"). Darüberhinaus enthält die Baugruppe einen Adreßvergleicher und einen Baudratenteiler. Zunächst wird die grundsätzliche Wirkungsweise der Baugruppe anhand des Blockschaltbildes erklärt.

Die Datenanschlüsse des 8251 sind direkt mit den Datenleitungen D0 bis D7 des Systembusses verbunden (Bild 7). Sie führen über den Datenbus-Puffer zum internen Datenbus des Bausteins, an den insgesamt fünf Register mit folgenden Funktionen angeschlossen sind:
Das Betriebsarten- und das Kommandoregister bestimmen gemeinsam die Funktion des seriellen Schnittstellenbausteins. Durch "Programmierung", womit das Einschreiben bestimmter Steuerworte in diese Register gemeint ist, wird z.B. die synchrone oder die asynchrone Betriebsart und die Datenwortlänge der seriellen Datenübertragung (5, 6, 7 oder 8 Bit) festgelegt.

Das Senderregister gehört zum seriellen Datensender. Es erhält die seriell auszugebenden Daten in paralleler Form über den Datenbus-Puffer und den internen Datenbus. Innerhalb des Datensenders werden das Startbit und die Stopbits in den Datenstrom eingefügt, der am Anschluß "TxD" (Transmitter-Data) in serieller Form ausgegeben wird. Außerdem erfolgt im Datensender die Parallel-/Seriell-Wandlung, wozu die Sendersteuerung vom Baudratenteiler den Sendertakt "$\overline{\text{TxC}}$" (Transmitter-Clock) erhält.

Das Empfängerregister kann über den Anschluß "RxD" (Receiver-Data) einen seriellen Datenstrom empfangen. Innerhalb des Datenempfängers findet die Seriell-/Parallel-Wandlung der empfangenen Daten statt, wobei alle zusätzlichen Bits (Start-, Paritäts- und Stopbits) aus dem empfangenen Signal entfernt werden. Vom Baudratenteiler erhält die Empfängersteuerung den Empfängertakt "$\overline{\text{RxC}}$" (Receiver-Clock), der in der Baugruppe "Programmierbare Serienschnittstelle" gleich dem Sendertakt ist. Da die Sender- und Empfängersteuerung des 8251 getrennte Takteingänge besitzen, kann beim Sender und Empfänger mit unterschiedlichen Baudraten gearbeitet werden, falls dies erforderlich ist.

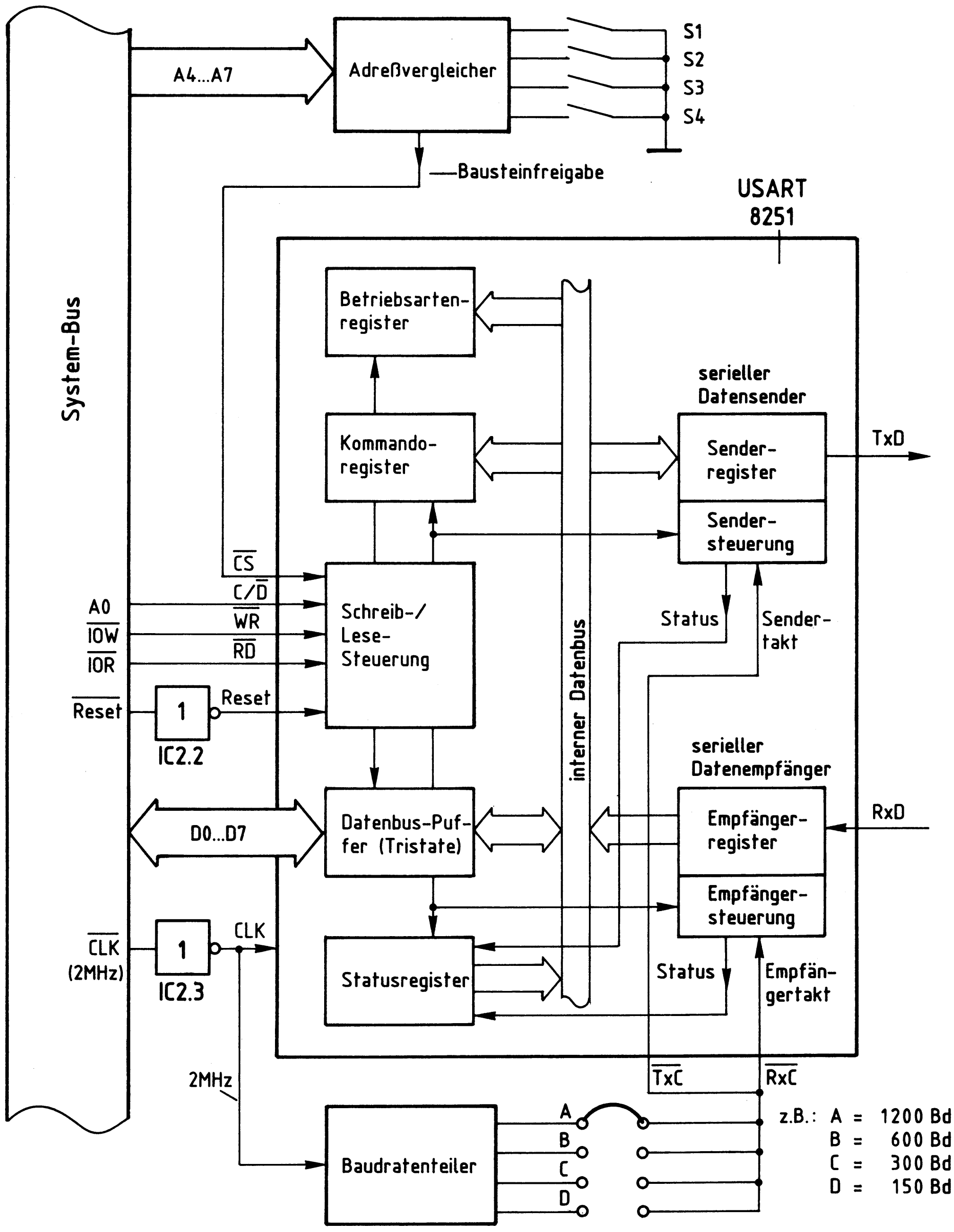


Bild 7: Blockschaltbild der Baugruppe

Das Statusregister (Status = Zustand) erhält sowohl vom seriellen Datensender als auch vom seriellen Datenempfänger Informationen über den Zustand dieser Einheiten. Beispiele hierfür sind das Auftreten von Übertragungsfehlern (Parity-Error oder Frame-Error) oder Meldungen wie "Senderregister leer" und "Empfängerregister hat Zeichen empfangen". Der Prozessor kann das Statusregister lesen und erkennt hierdurch u.a., ob er ein neues Zeichen zur seriellen Ausgabe an die Baugruppe ausgeben kann oder ob ein seriell empfangenes Zeichen vorliegt und eingelesen werden muß.

Damit der serielle Schnittstellenbaustein Daten vom Prozessor erhalten oder an ihn abgeben kann, muß der Anschluß "$\overline{CS}$" (Chip-Select) über die Leitung "Bausteinfreigabe" L-Signal erhalten (Bild 7). Es stammt vom "Adreßvergleicher" und wird nur abgegeben, wenn die Baugruppe vom Prozessor "angesprochen" wird, d.h., wenn die Bitkombination der Adreßleitungen A4 bis A7 gleich ist mit der Bitkombination, die mit den Schaltern S1 bis S4 eingestellt wurde (Baugruppennummer).

Die Auswahl der einzelnen Register beim Datenverkehr mit der CPU erfolgt mit Hilfe der Bausteinanschlüsse "$C/\overline{D}$", "$\overline{WR}$" und "$\overline{RD}$", auf die später noch weiter eingegangen wird.

Zur zeitlichen Steuerung der internen Vorgänge besitzt der Baustein 8251 die drei Taktanschlüsse "$\overline{RxC}$", "$\overline{TxC}$" und "CLK" (Bild 7). "$\overline{RxC}$" und "$\overline{TxC}$" bestimmen die sender- bzw. empfängerseitige Datenübertragungsrate (Baudrate). Hierzu wird der 2-MHz-Systemtakt einem Baudratenteiler zugeführt, der z.B. Baudraten von 1200 Bd, 600 Bd, 300 Bd und 150 Bd ermöglicht.
An "CLK" ist ein Taktsignal erforderlich, dessen Frequenz wesentlich höher als die höchste Ausgangsfrequenz des Baudratenteilers ist. Hierzu eignet sich der 2-MHz-Systemtakt, der durch IC2.3 invertiert auf den CLK-Anschluß geführt wird. Diese Invertierung soll das $\overline{CLK}$-Signal lediglich auffrischen.
IC2.2 invertiert das L-aktive $\overline{Reset}$-Signal des Systembusses, da der Schnittstellenbaustein 8251 einen H-aktiven Reset-Eingang besitzt. Nach jedem Reset muß der Baustein neu programmiert werden.

3.1. Steuerregister und Datenregister

Vergleicht man die Register des Bausteins 8251 miteinander, so kann zwischen "Steuerregistern" (engl. "Control-Register") und "Datenregistern" unterschieden werden. In einige der Register kann der Prozessor Daten einschreiben, andere dagegen nur lesen. Bild 8 zeigt die Aufteilung der Register in diese Gruppen und die erforderlichen Steuersignale zu ihrer Ansteuerung.

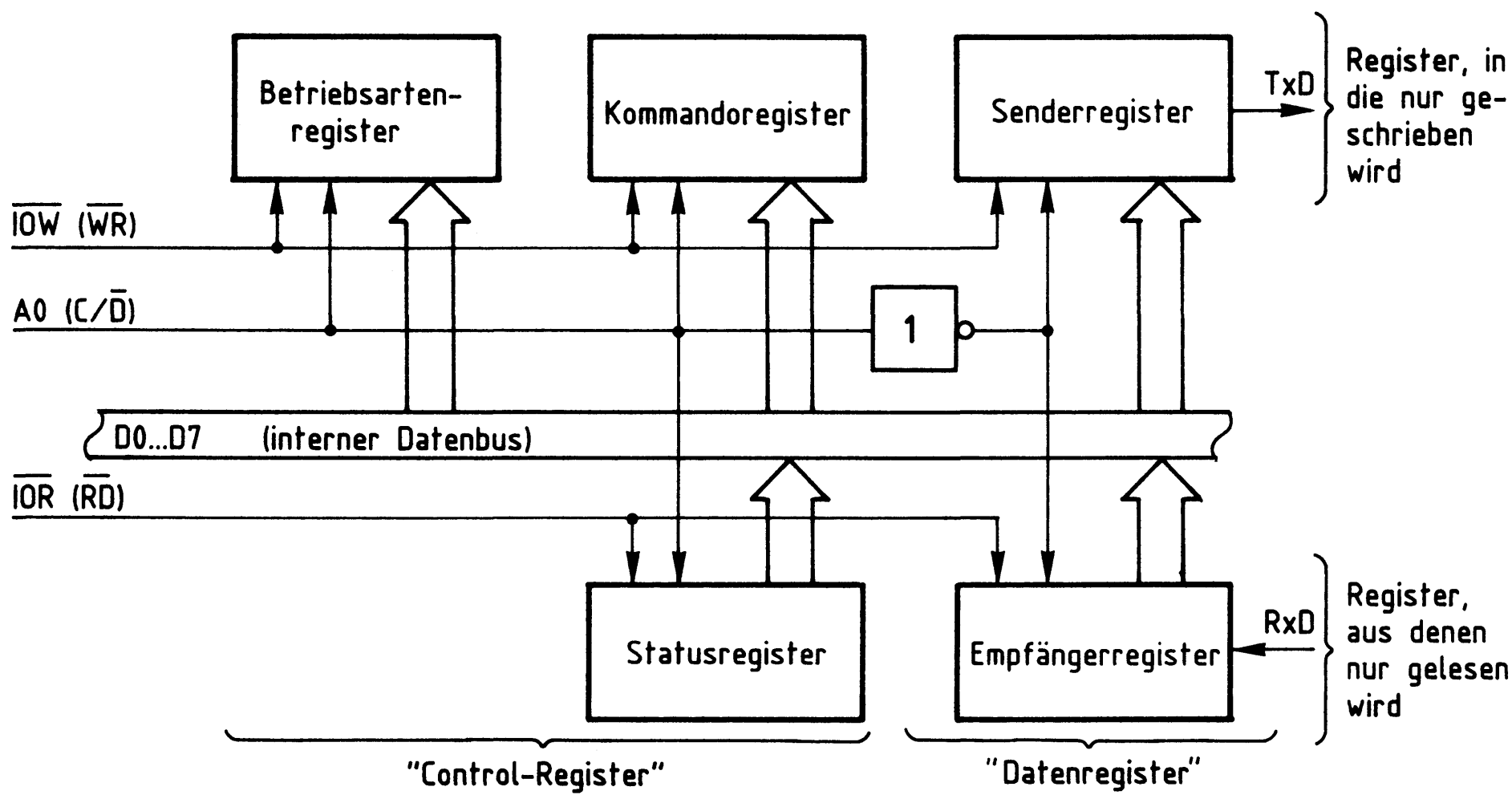


Bild 8: Aufteilung der Register in Gruppen

Zur Unterscheidung der Gruppen "Control-" und "Datenregister" dient der Bausteinanschluß "C/$\overline{D}$": Führt C/$\overline{D}$ H-Pegel, sind die Control-Register, bei L-Pegel die Datenregister ausgewählt. Aus Bild 8 geht ebenfalls hervor, welche Register vom Prozessor gelesen und welche mit Daten beschrieben werden können: Das Status- und das Empfängerregister können nur gelesen, Betriebsarten-, Kommando- und Senderregister nur beschrieben werden.
Mit Hilfe der L-aktiven Steuerleitung "$\overline{IOW}$", die mit dem Bausteinanschluß "$\overline{WR}$" verbunden ist, schreibt der Prozessor Datenwerte in den Baustein ein.
Zur Unterscheidung, ob bei einem Schreibvorgang das Senderregister (mit den seriell auszugebenden Daten) oder das Betriebsarten- bzw. Kommandoregister (mit Steuerworten) beschrieben wird, dient der Bausteinanschluß C/$\overline{D}$ (Control/Data), der mit der Adreßleitung A0 verbunden ist.

Bei L-Signal an C/$\overline{D}$ (entspricht "Data") gelangen die vom Prozessor ausgegebenen Datenworte in das Senderregister. Liegt bei einem Schreibvorgang am Anschluß C/$\overline{D}$ jedoch H-Pegel vor (entspricht "Control"), wird entweder das Betriebsarten- oder das Kommandoregister mit einem Steuerwort beschrieben. Diesen Vorgang nennt man "Initialisieren" des Schnittstellenbausteins, wodurch die Betriebsart programmiert wird.
Bedingt durch die Vielzahl der Programmiermöglichkeiten besitzt der 8251 nicht nur ein, sondern zwei die Arbeitsweise bestimmende Register. Die Unterscheidung, ob das ausgegebene Steuerwort in das Betriebsartenregister oder in das Kommandoregister gelangt, erfolgt nicht durch die Schaltung, sondern durch folgende Festlegung: Nach einem Kaltstart des Mikrocomputers (Einschalten oder "Reset") wird das erste Initialisierungsbyte stets in das Betriebsartenregister geschrieben. Das zweite und alle weiteren Steuerbytes gelangen in das Kommandoregister. Beide Register sind unter derselben Adresse ansprechbar. In einem besonderen Kapitel ist die Programmierung des Schnittstellenbausteins im einzelnen beschrieben.

Mit Hilfe der L-aktiven Steuerleitung "$\overline{IOR}$", die mit dem Bausteinanschluß "$\overline{RD}$" verbunden ist, löst der Prozessor das Lesen von Daten aus dem Schnittstellenbaustein aus (Bild 8). Der Signalzustand des Anschlusses C/$\overline{D}$ bestimmt dabei wieder, welches Register gelesen wird: Bei H-Pegel an C/$\overline{D}$ (entspricht "Control") gelangt der Inhalt des Statusregisters auf den Datenbus, bei L-Pegel (entspricht "Data") der des Empfängerregisters.

3.2. Der Adreßvergleicher und die Baugruppennummer

Der Mikroprozessor steuert die Baugruppe "Programmierbare Serienschnittstelle" wie jede andere Ein- und Ausgabe-Einheit an. Da immer nur eine einzige Einheit aktiviert sein darf, müssen alle im System vorhandenen Ein- und Ausgabe-Einheiten unterschiedliche Baugruppennummern besitzen. Aus diesem Grund ist die Baugruppennummer der Baugruppe "Programmierbare Serienschnittstelle" mit Hilfe von Schaltern einstellbar. Ein Adreßvergleicher übernimmt die Aufgabe, die Baugruppe nur dann zu aktivieren, wenn der Prozessor diejenige Adresse aussendet, die der eingestellten Baugruppennummer entspricht. Bild 9 zeigt die Schaltung des Adreßvergleichers.

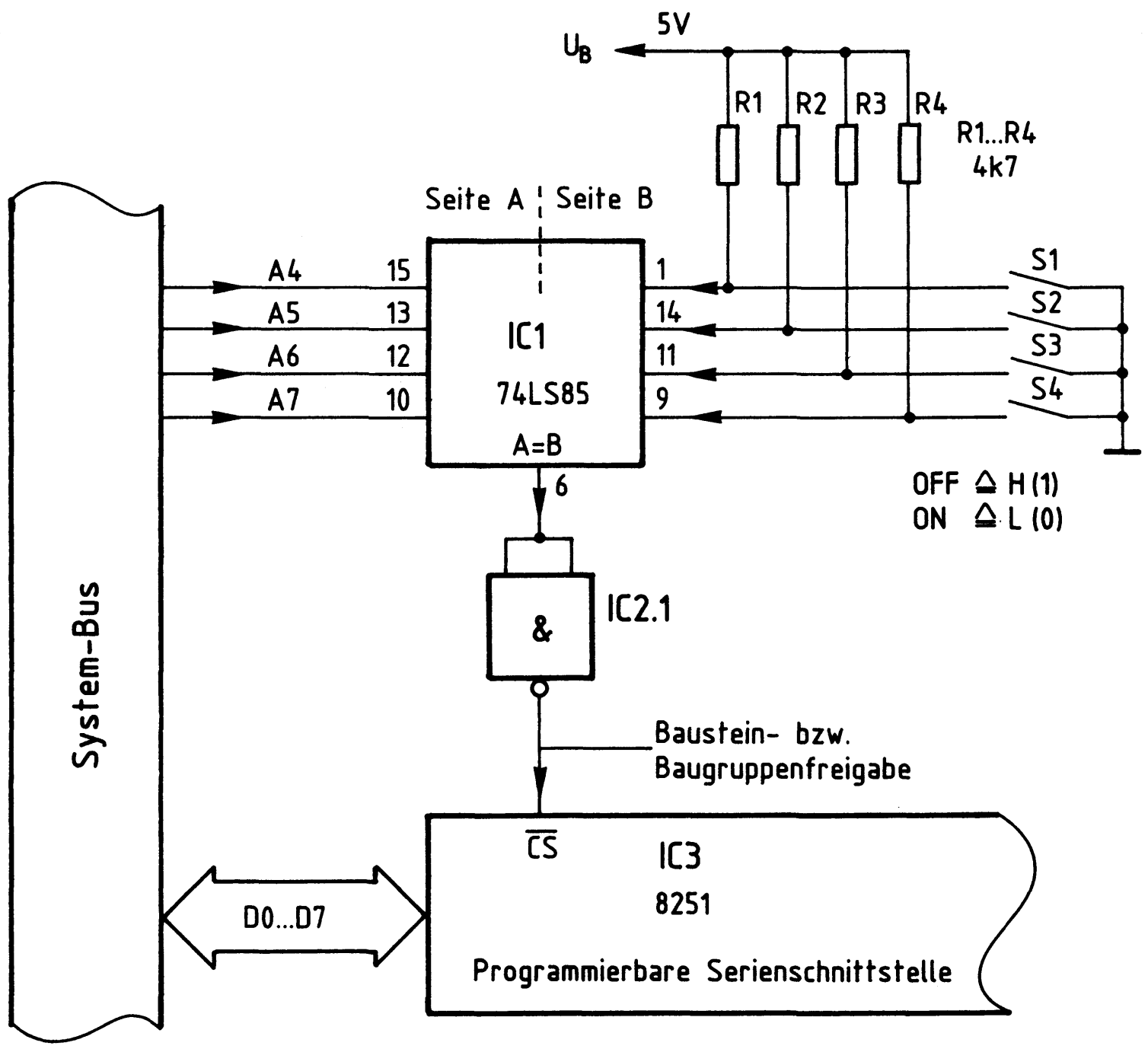


Bild 9: Baugruppenadresse, Bausteinfreigabe

Nur wenn die Bitkombination auf den Adreßleitungen A4 bis A7 der mit den Schaltern S1 bis S4 eingestellten Bitkombination entspricht, gibt der 4-Bit-Vergleicher IC1 an seinem Ausgang "A=B" ein H-Signal ab (Bild 9). Da der serielle Schnittstellenbaustein 8251 (IC3) zur Aktivierung jedoch ein L-Signal benötigt, wird das Ausgangssignal von IC1 durch IC2.1 invertiert. Die Baugruppe kann nun Daten empfangen oder an den Prozessor abgeben.
Der Prozessor gibt stets eine vollständige 8-Bit-Adresse an A0 bis A7 aus, wenn er eine Ein- oder Ausgabe-Einheit anspricht. Beim hier vorgenommenen Adreßvergleich werden jedoch die Adreßleitungen A0 bis A3 nicht berücksichtigt. Aus diesem Grund steht nicht der volle Adreßbereich von 00H bis FFH mit 256 verschiedenen Adreßwerten zur Verfügung, sondern mit den Schaltern S1 bis S4 können lediglich 16 verschiedene Signalzustände (Bausteinadressen) eingestellt werden. Da diese Schalter den vier höherwertigen Adreß-Bits A4 bis A7 zugeordnet sind, kann die Baugruppennummer nur die hexadezimalen Werte von 0X bis FX annehmen. "X" steht hier für die vier niederwertigen Adreß-Bits A0 bis A3, die beim Adreßvergleich nicht benutzt werden. Die Tabelle in Bild 10 zeigt die Bildung der möglichen Baugruppennummern.

A7 (S4)	A6 (S3)	A5 (S2)	A4 (S1)	A3	A2	A1	A0	HEX-Adresse
				- unberücksichtigt -				
0	0	0	0	—	—	—	—	0 X
0	0	0	1	—	—	—	—	1 X
0	0	1	0	—	—	—	—	2 X
0	0	1	1	—	—	—	—	3 X
0	1	0	0	—	—	—	—	4 X
1	0	1	1	—	—	—	—	B X
1	1	0	0	—	—	—	—	C X
1	1	0	1	—	—	—	—	D X
1	1	1	0	—	—	—	—	E X
1	1	1	1	—	—	—	—	F X

niederwertiger Adreßteil

höherwertiger Adreßteil

Bild 10: Bildung der Baugruppennummern der Baugruppe "Programmierbare Serienschnittstelle"

Im fachpraktischen Teil dieser Übung werden die Adreßschalter bei der Inbetriebnahme der Baugruppe folgendermaßen eingestellt:

S4(A7)	S3(A6)	S2(A5)	S1(A4)
OFF	OFF	OFF	OFF
1	1	1	1

Hierdurch ergibt sich die Baugruppennummer "FXH". Prinzipiell kann jede der 16 möglichen Baugruppennummern verwendet werden. Es ist aber darauf zu achten, daß sämtliche Ein- oder Ausgabe-Baugruppen eines Mikrocomputer-Systems unterschiedliche Adressen besitzen, da es anderenfalls zu Schäden am Gerät kommen kann.

3.3. Adressierung und Schreib-/Lesesteuerung

Die folgende Tabelle (Bild 11) zeigt die Zusammenhänge der Adressierung und der Schreib-/Lesesteuerung bei der Baugruppe "Programmierbare Serienschnittstelle". Dabei wird von der korrekt vorliegenden Baugruppennummer "FXH" ausgegangen.

A7	A6	A5	A4	A3	A2	A1	A0 (C/$\overline{D}$)	$\overline{IOW}$ ($\overline{WR}$)	$\overline{IOR}$ ($\overline{RD}$)	Betriebszustand Nr. ...
1	1	1	1	X	X	X	X	1	1	1 (nicht aktiv)
1	1	1	1	X	X	X	0	0	1	2 (Prozessor schreibt Daten in das Senderregister)
1	1	1	1	X	X	X	1	0	1	3 (Prozessor schreibt Daten in das Betriebsarten- oder Kommandoregister
1	1	1	1	X	X	X	0	1	0	4 (Prozessor liest Daten aus dem Empfängerregister)
1	1	1	1	X	X	X	1	1	0	5 (Prozessor liest das Statusregister)

siehe Anmerkungen

A1 bis A3 können "1" oder "0" sein, da nicht verwendet

Baugruppennummer "FX" liegt vor, Leitung "Freigabe" ($\overline{CS}$) führt hierdurch L-Pegel (Bild 9)

Bild 11: Adressierung und Schreib-/Lesesteuerung

Die Adreßleitungen A4 bis A7 besitzen die in Bild 11 angegebenen Signalzustände, die der Baugruppennummer "FXH" entsprechen. Der serielle Schnittstellenbaustein 8251 erhält L-Pegel am Anschluß $\overline{CS}$ und ist freigegeben. Da die Adreßleitungen A1 bis A3 nicht angeschlossen sind, kann ihr logischer Pegel "1" oder "0" sein. Dies wird in der Tabelle durch die Bezeichnung "X" ausgedrückt.

Anmerkungen ...
zum Betriebszustand 1 (Bild 11):
Da die Schreibleitung "$\overline{IOW}$" und die Leseleitung "$\overline{IOR}$" H-Pegel (1-Signal) führen, werden weder Daten in die Baugruppe geschrieben, noch werden Daten der Baugruppe gelesen. Der Signalzustand der Adreßleitung A0 ist daher beliebig. In diesem Betriebszustand verhält sich die "Programmierbare Serienschnittstelle" passiv. Dennoch muß dieser Fall beachtet werden, da er immer auftritt, wenn der Prozessor eine Speicherzeile mit der Adresse XXFXH anspricht.

zum Betriebszustand 2 (Bild 11):
Der Prozessor steuert die Schreibleitung "$\overline{IOW}$" auf L-Pegel. In diesem Betriebszustand schreibt er Daten in die Baugruppe. Da die Adreßleitung A0 (bzw. der Anschluß C/$\overline{D}$) L-Pegel aufweist, werden die Daten in das Senderregister geschrieben (siehe auch Bild 8). Wegen der nicht benutzten Adreßleitungen A1 bis A3 kann das Senderregister unter folgenden Adressen angesprochen werden: F0H, F2H, F4H, F6H, F8H, FAH, FCH und FEH. Diese Mehrfachadressierung ist durch die einfache Schaltung bedingt, die nicht alle Adreßleitungen zur Adreßbildung verwendet. Von den acht Adreßmöglichkeiten wird in dieser Übung der Wert "F0H" verwendet, um Daten an das Senderregister auszugeben.

zum Betriebszustand 3 (Bild 11):
Die Schreibleitung "$\overline{IOW}$" führt weiterhin L-Pegel, aber die Adreßleitung A0 hat H-Pegel. Da bei H-Pegel an A0 eines der Control-Register angesprochen wird, gelangen die Prozessordaten jetzt als Steuerworte in das Betriebsarten- oder das Kommandoregister (Bild 8). Die Initialisierung der seriellen Schnittstelle kann unter folgenden Adressen erfolgen: F1H, F3H, F5H, F7H, F9H, FBH, FDH und FFH. In dieser Übung wird davon der Wert "F1H" verwendet.
Beachtet werden muß, daß beide Control-Register Steuerworte erhalten müssen, bevor der Baustein betriebsbereit ist. Hierbei ist festgelegt, daß zuerst das Betriebsarten- und danach das Kommandoregister beschrieben wird. Weitere Steuerworte gelangen stets in das Kommandoregister und überschreiben seinen vorherigen Zustand, wodurch die Programmierung des Bausteins, soweit das Kommandoregister Einfluß besitzt, verändert werden kann.
Etwas schwieriger ist es, auch den Inhalt des Betriebsartenregisters zu verändern, da alle Steuerworte, die nach der Initialisierung ausgegeben werden, stets in das Kommandoregister gelangen. Ein innerhalb des Kommandoregisters reserviertes und speziell hierfür vorgesehenes Bit ermöglicht eine Umschaltung auf das Betriebsartenregister auf folgende Weise: Wird dieses Steuerbit des Kommandoregisters gezielt angesprochen, schreibt der Baustein das darauffolgende Steuerwort in das Betriebsartenregister ein. Diese Vorgehensweise wird "Software-Reset" genannt und ermöglicht es, den Baustein auch ohne Reset-Signal des Systembusses vollständig neu zu programmieren.

zum Betriebszustand 4 (Bild 11):
"$\overline{IOW}$" liegt wieder auf H-Pegel, aber die Leseleitung "$\overline{IOR}$" führt L-Pegel. Da die Adreßleitung A0 ebenfalls L-Pegel besitzt, werden in diesem Betriebszustand vom Prozessor die Daten des Empfängerregisters gelesen (siehe auch Bild 8). Das Lesen der Daten ist unter den gleichen Adressen wie im Betriebszustand 2 möglich und erfolgt in dieser Übung unter der Adresse "F0H".

zum Betriebszustand 5 (Bild 11):
"$\overline{IOR}$" führt weiterhin L-Pegel, aber A0 hat H-Pegel angenommen. In diesem Betriebszustand wird vom Prozessor das Statusregister der seriellen Schnittstelle gelesen. Hierbei sind wieder die 8 Adressen des Betriebszustandes 3 möglich, von denen in dieser Übung der Wert "F1H" verwendet wird.

Der Betriebszustand, daß "$\overline{IOW}$" und "$\overline{IOR}$" zusammen L-Pegel haben, tritt nicht auf. Liegt eine andere Adresse als die gewählte Baugruppennummer vor, ist die "Programmierbare Serienschnittstelle" nicht aktiv (wie im Betriebszustand 1).

3.4. Der Baudratenteiler

Das an den Anschlüssen $\overline{RxC}$ und $\overline{TxC}$ des Schnittstellenbausteins angeschlossene TTL-Rechtecksignal bestimmt durch seine Frequenz die Datenübertragungsrate (Baudrate) der seriellen Datenübertragung. Für vier unterschiedliche Baudraten werden die erforderlichen Taktfrequenzen aus dem 2-MHz-Systemtakt gewonnen (Bild 7). Hierzu dienen mehrere Frequenzteilerstufen. Bild 12 zeigt den Aufbau des Baudratenteilers und gibt die möglichen Ausgangsfrequenzen an.

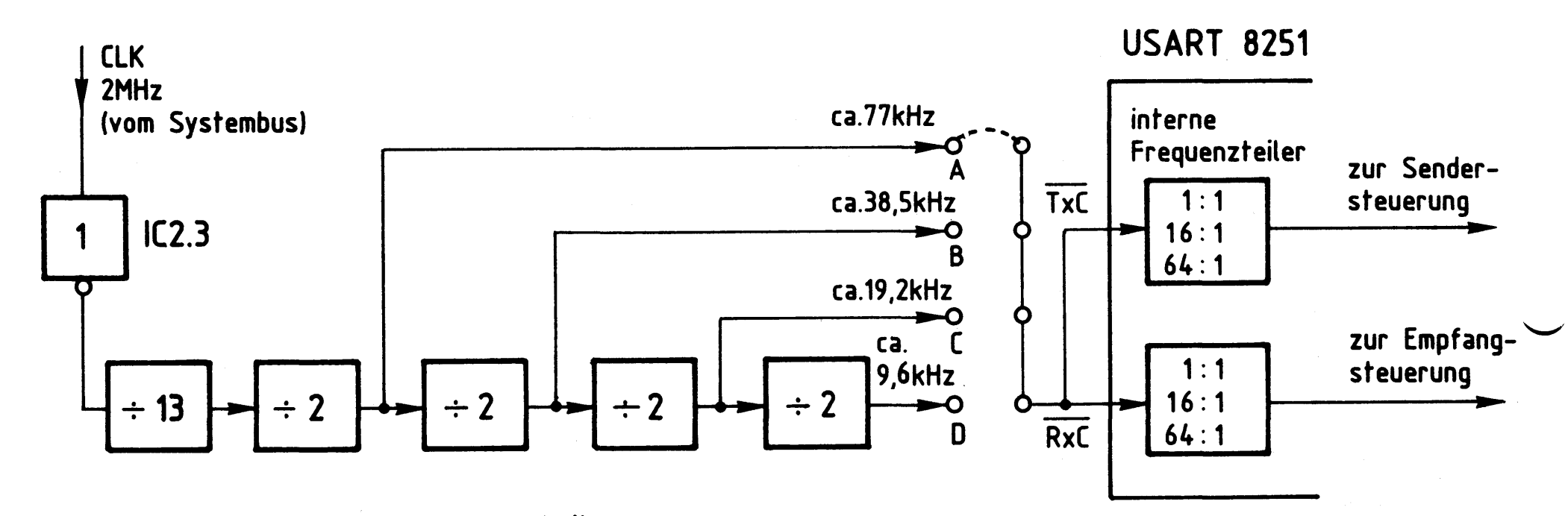


Bild 12: Aufbau des Baudratenteilers

Der Baudratenteiler besteht aus einem 13:1-Frequenzteiler und vier nachgeschalteten 2:1-Teilerstufen (Bild 12). Angesteuert wird er durch den von IC2.3 "aufgefrischten" 2-MHz-Systemtakt. An den vier Ausgängen A, B, C und D treten die angegebenen Frequenzwerte auf. Jeweils eines dieser Signale ist durch eine Lötbrücke auf die miteinander verbundenen Takteingänge $\overline{RxC}$ und $\overline{TxC}$ des seriellen Schnittstellenbausteins geschaltet. Beachtet werden muß, daß immer nur eine einzige Lötbrücke vorhanden sein darf.

Innerhalb des Schnittstellenbausteins befinden sich hinter den Takteingängen $\overline{RxC}$ und $\overline{TxC}$ zusätzliche Frequenzteilerstufen (in Bild 7 nicht eingezeichnet), deren Teilungsrate durch die Initialisierung auf die Werte 1:1, 16:1 und 64:1 programmierbar sind. Davon können im BFZ/MFA Mikrocomputer jedoch nur die Teilerverhältnisse 16:1 und 64:1 genutzt werden. Das Teilerverhältnis von 1:1 ist vom Bausteinhersteller für besondere Anwendungen vorgesehen. Unter Berücksichtigung der internen Teilerfaktoren ergeben sich die in Bild 13 aufgeführten möglichen Baudraten der Baugruppe "Programmierbare Serienschnittstelle".

Lötbrücke bei ...	Frequenzen an $\overline{RxC}$ und $\overline{TxC}$	Baudraten bei einem internen Teilerverhältnis von ... 16 : 1	64 : 1
A	ca. 77 kHz	4800 Bd	1200 Bd
B	ca. 38,5 kHz	2400 Bd	600 Bd
C	ca. 19,2 kHz	1200 Bd	300 Bd
D	ca. 9,6 kHz	600 Bd	150 Bd

Bild 13: Mögliche Baudraten der Baugruppe

Welche der Baudraten zur Anwendung kommt, hängt vom jeweiligen Anwendungsfall der programmierbaren Serienschnittstelle ab. Beim Einsatz als Kassetten-Interface wird z.B. eine Baudrate von 1200 Bd bei einem internen Teilerverhältnis von 64:1 verwendet.

4. Vollständiger Anschluß des Schnittstellenbausteins

Der serielle Schnittstellenbaustein 8251 besitzt zusätzliche Anschlüsse, auf die bisher nicht eingegangen wurde. Meistens werden einige davon beim Einsatz der Baugruppe benötigt, andere bei eventuellen späteren Anwendungen. Zum Gesamtverständnis der Schaltung und der Programmierung der seriellen Schnittstelle ist es erforderlich, die Aufgaben dieser Bauteilanschlüsse zu kennen, auch wenn sie im Moment nicht benötigt werden. In Bild 14 sind alle Signalanschlüsse des Schnittstellenbausteins 8251 dargestellt. Die folgenden Erklärungen berücksichtigen nur den Asynchronbetrieb, Hinweise zum Synchronbetrieb sind den Datenbüchern zu entnehmen.

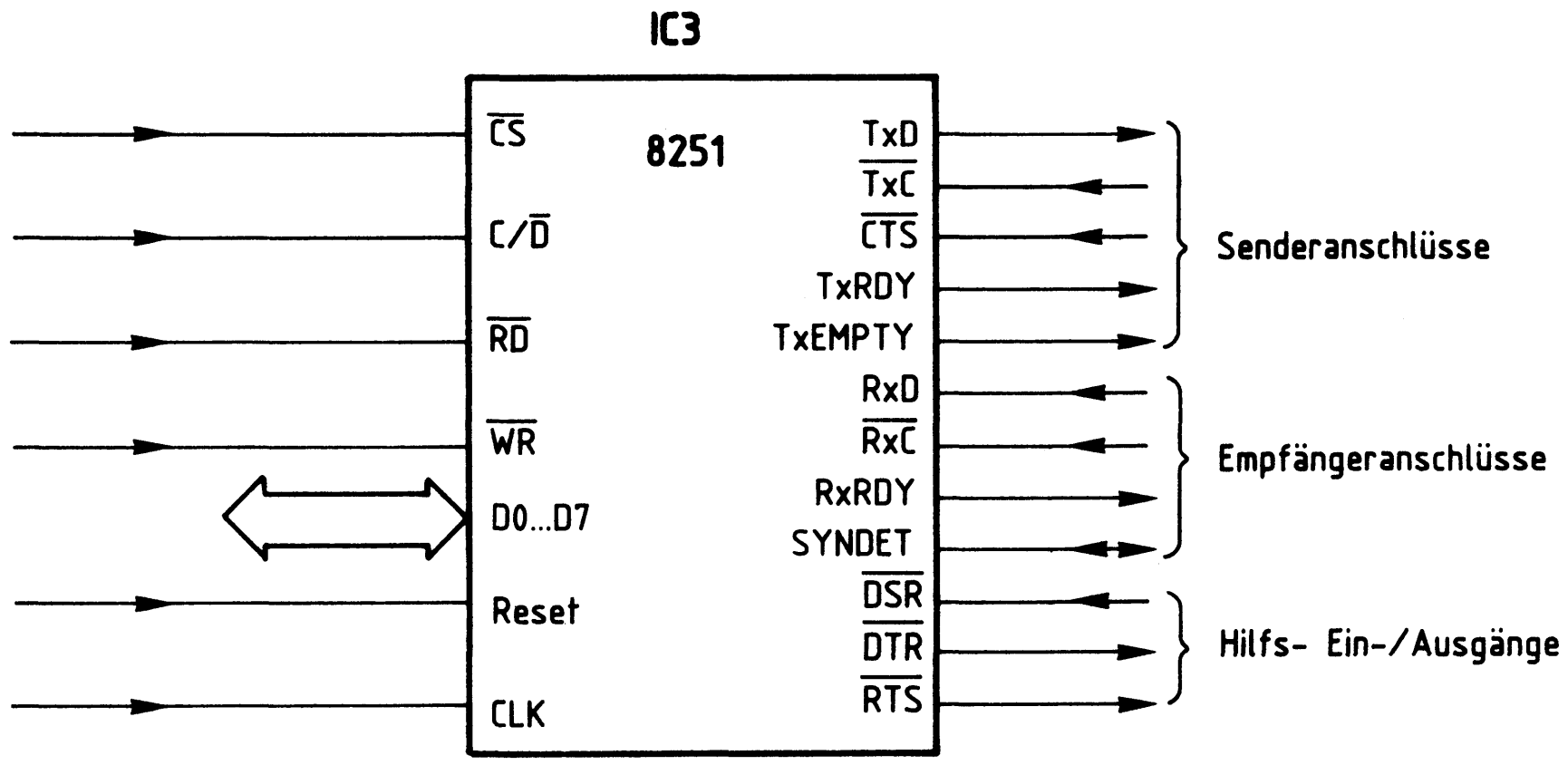


Bild 14: Alle Signalanschlüsse des 8251

Alle Anschlüsse auf der linken Seite von Bild 14 führen zum Systembus des Prozessors und wurden schon behandelt. Die Anschlüsse auf der rechten Seite stellen die Verbindung zur Peripherie dar, wobei aber einige davon auch den Mikroprozessor steuern können. Insgesamt kann man zwischen den Gruppen "Senderanschlüsse", "Empfängeranschlüsse" und "Hilfs- Ein-/Ausgänge" unterscheiden.

Senderanschlüsse

- "TxD" (Transmitter-Data, Senderdaten)
  An diesem Anschluß gibt der Baustein die Senderdaten in serieller Form ab (wurde bereits behandelt).
- "$\overline{\text{TxC}}$" (Transmitter-Clock, Sendertakt)
  Dieser Anschluß erhält vom Baudratenteiler den Sendertakt (wurde bereits behandelt).
- "$\overline{\text{CTS}}$" (Clear To Send, Senderfreigabe)
  L-Pegel an diesem Eingang gibt den seriellen Datensender frei, H-Pegel sperrt ihn. Falls der Sender beim Anlegen des H-Pegels gerade arbeitet, wird vor dem Sperren noch das Senderregister geleert, d.h. eine gerade stattfindende Datenübertragung wird noch beendet. Diese Art der Steuerung nennt man "Hardware-Freigabe" des Senders, da sie durch einen logischen Pegel innerhalb der Schaltung erfolgt.
  Damit der Sender bei L-Pegel am $\overline{\text{CTS}}$-Anschluß arbeiten kann, muß noch eine weitere Bedingung erfüllt sein: Bei der Programmierung des Bausteins muß im Kommandoregister zusätzlich das Steuerbit "TxENABLE" (Senderfreigabe) gesetzt worden sein. Dies nennt man "Software-Freigabe" des Datensenders. Sie wird im Abschnitt "Programmierung des Schnittstellenbausteins" näher behandelt.

- "TxRDY" (Transmitter Ready, Sender fertig. Besser: Sender bereit zur Aufnahme des nächsten auszugebenden Zeichens vom Prozessor)
  Der Ausgang "TxRDY" meldet durch H-Pegel, daß das Senderregister leer ist und der Datensender vom Prozessor ein neues Zeichen aufnehmen kann. Ist das Senderregister nicht bereit, ein Zeichen aufzunehmen, führt "TxRDY" L-Pegel. Das Signal "TxRDY" kann als "Hardware-Statusmeldung" (Zustandsmeldung durch einen log. Pegel in der Schaltung) bezeichnet werden, mit der z.B. ein Prozessor-Interrupt ausgelöst werden kann.
  Im BFZ/MFA-Computer wird davon allerdings kein Gebrauch gemacht, da sich der Zustand des Senderregisters außer am Anschluß "TxRDY" zusätzlich im gleichbenannten Bit "TxRDY" des Statusregisters ausdrückt. Der Prozessor kann das Statusregister lesen und dieses Bit prüfen. Hierdurch stellt er fest, ob er ein neues Zeichen ausgeben kann oder nicht. Diese Art der Zustandskontrolle nennt man "Status-Abfrage durch Software", da hierzu Programmschritte erforderlich sind. Einzelheiten zum Statusregister stehen an anderer Stelle.
  Im Zusammenhang mit dem Anschluß "TxRDY" und dem ebenfalls vorhandenen Anschluß "TxEMPTY" muß folgendes beachtet werden:
  Innerhalb des Datensenders befindet sich neben dem Senderregister ein Schieberegister zur Parallel-/Seriell-Wandlung der Zeichen. Nachdem (innerhalb des Datensenders) ein Zeichen vom Senderregister in das Schieberegister übergeben wurde, kann das Senderregister schon wieder ein neues Zeichen übernehmen, obwohl das Schieberegister noch das vorher erhaltene Zeichen ausgibt.
  Die Steuerung dieser Vorgänge erfolgt automatisch. Der Anschluß "TxRDY" meldet daher nicht die vollständige serielle Ausgabe eines Zeichens, sondern nur die Bereitschaft des Senderregisters, ein neues Zeichen aufzunehmen. Weitere Einzelheiten hierzu müssen den Datenbüchern entnommen werden.
- "TxEMPTY" (Transmitter Empty, Datensender leer)
  Der Ausgang "TxEMPTY" hat H-Pegel, wenn alle Zeichen des Datensenders (Senderregister und Schieberegister) vollständig ausgegeben wurden. Sobald das Senderregister ein neues Zeichen vom Prozessor erhält, nimmt "TxEMPTY" wieder L-Pegel an. Durch "TxEMPTY" wird somit das Ende einer Datenübertragung markiert, wenn vom Prozessor keine weiteren Zeichen in das Senderregister übergeben werden und alle vorherigen Zeichen ausgegeben sind.
  Der Signalzustand des Ausgangs "TxEMPTY" kann vom Prozessor über ein Bit des Statusregisters abgefragt werden. Einzelheiten hierzu stehen bei der Beschreibung des Statusregisters.

Empfängeranschlüsse

- "RxD" (Receiver-Data, Empfängerdaten)
  An diesem Anschluß empfängt der Schnittstellenbaustein einen seriellen Datenstrom (wurde bereits behandelt).
- "$\overline{\text{RxC}}$" (Receiver-Clock, Empfängertakt)
  Dieser Anschluß erhält vom Baudratenteiler den Empfängertakt (wurde bereits behandelt).
- "RxRDY" (Receiver Ready, Empfänger fertig. Besser: Im Empfängerregister liegt ein Zeichen vor, das vom Prozessor gelesen werden kann)
  Mit H-Pegel am Anschluß "RxRDY" signalisiert der Schnittstellenbaustein, daß im Empfängerregister ein neues Zeichen (Datenwort ohne Start-, Stop- und Paritäts-Bits) bereitsteht, das vom Prozessor gelesen ("abgeholt") werden soll. Liest der Prozessor das Zeichen durch einen IN-Befehl ein, geht "RxRDY" wieder auf L-Pegel. Damit "RxRDY" wirksam werden kann, muß der Empfänger aber bei der Programmierung des Bausteins freigegeben worden sein, was durch gezieltes Setzen des Steuerbits "RxENABLE" (Empfängerfreigabe) im Kommandowort geschieht. Dies wird im Abschnitt "Programmierung des Schnittstellenbausteins" behandelt. Anstelle des Anschlusses "RxRDY" wird im BFZ-/MFA-Computer ein bestimmts Bit des Statusregisters überprüft, wodurch ebenfalls das Vorliegen eines Zeichens im Empfänger festgestellt werden kann.
- "SYNDET" (Synchronisations-Detektor)
  Dieser Anschluß hat im Synchronbetrieb eine andere Bedeutung als im Asynchronbetrieb. Er wird in der Baugruppe "Programmierbare Serienschnittstelle" nicht benötigt und daher nicht weiter behandelt.

Hilfs- Ein-/Ausgänge

- "$\overline{\text{DSR}}$" (Data Set Ready, Betriebsbereitschaft eines anderen Gerätes)
  Dieser Eingang läßt sich für beliebige Zwecke verwenden. Sein Signalzustand kann über das Statuswort abgefragt werden. Mit Hilfe des Anschlusses "$\overline{\text{DSR}}$" ist der Prozessor z.B. in der Lage, die Betriebsbereitschaft eines Gerätes der Peripherie festzustellen. Hierzu muß dieses Gerät L-Pegel auf die $\overline{\text{DSR}}$-Leitung legen.
- "$\overline{\text{DTR}}$" (Data Terminal Ready, Betriebsbereitschaft des eigenen Gerätes)
  Dieser Ausgang läßt sich für beliebige Zwecke verwenden. Sein Signalzustand wird bei der Programmierung des Bausteins durch das Kommandowort festgelegt und kann danach auch wieder verändert werden. Durch L-Pegel auf der $\overline{\text{DTR}}$-Leitung kann der Prozessor einem Peripheriegerät mitteilen, daß die programmierbare Serienschnittstelle betriebsbereit ist. Hiervon wird allerdings im Moment kein Gebrauch gemacht.

- "$\overline{RTS}$" (Request To Send, Sendeteil einschalten)
  Dieser Ausgang läßt sich für beliebige Zwecke verwenden. Sein Signalzustand wird bei der Programmierung des Bausteins durch das Kommandowort festgelegt und kann danach auch wieder verändert werden. Durch L-Pegel auf der $\overline{RTS}$-Leitung kann der Prozessor ein anderes Gerät steuern und z.B. dort den Sendeteil einschalten.

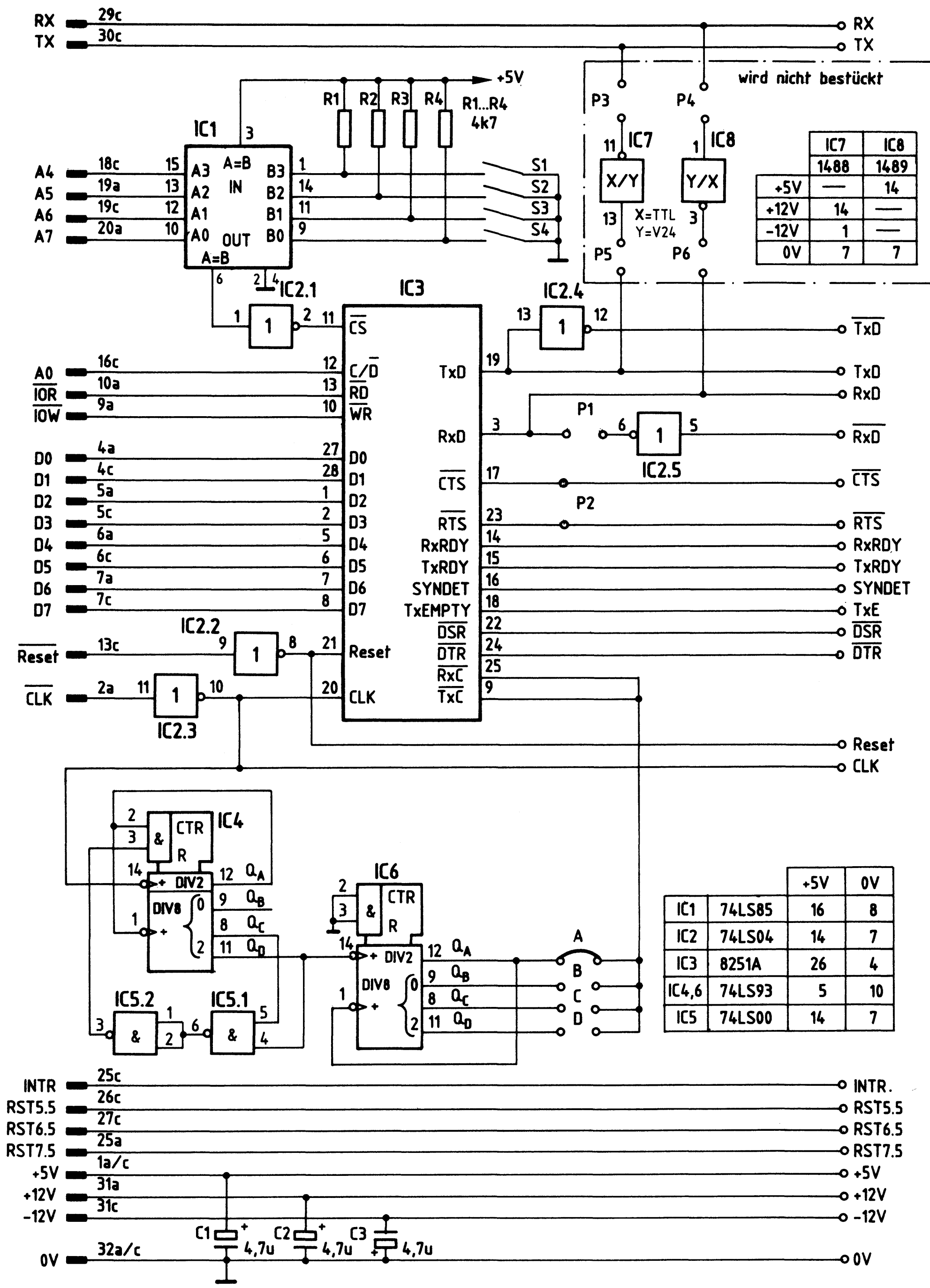
5. Stromlaufplan der Baugruppe

Bild 15 zeigt den Stromlaufplan der Baugruppe "Programmierbare Serienschnittstelle". Im Anschluß daran werden die bisher noch nicht behandelten Schaltungseinzelheiten erklärt.

Die Baugruppe erhält die drei Betriebsspannungen +5 V, +12 V und -12 V. Diese werden durch die Kondensatoren C1 bis C3 abgeblockt (Bild 15). Fast alle Bausteine arbeiten mit +5 V, nur IC7 wird mit $\pm$12 V betrieben. IC7 und IC8 sind V-24/TTL-bzw. TTL/V-24-Pegelwandler, die für bestimmte Anwendungsfälle nachbestückt werden können. Bei der seriellen Datenübertragung hat sich ein Spannungspegel durchgesetzt, bei dem die Übertragungsleitung die Werte +12 V und -12 V annimmt, wobei -12 V 1-Signal entspricht. Die Bezeichnung "V-24-Pegelwandler" ergibt sich aus dem Spannungshub von insgesamt 24 V.

Die Busanschlüsse "RX" (29c) und "TX" (30c) führen zur CPU-Baugruppe, die ebenfalls einen seriellen Datensender und einen Empfänger mit Pegelwandlern besitzt. Im normalen Betrieb wird der serielle Datenstrom der ASCII-Tastatur und des Videointerfaces über die Leitungen RX bzw. TX und die Anschlüsse "SID" (Seriell Input Data) und "SOD" (Seriell Output Data) der CPU 8085 geführt. Für bestimmte Anwendungen oder zu Übungszwecken können die Daten der Tastatur über "RX" und IC8 an den Empfänger der programmierbaren Serienschnittstelle gegeben werden. Die Senderdaten der Schnittstelle (TxD) sind über IC7 auf die Leitung "TX" des Systembusses aufschaltbar. Entsprechend müssen die Brücken P3 und P5 bzw. P4 und P6 geschlossen werden. Hiervon wird allerdings z.Zt. kein Gebrauch gemacht. Beachten Sie, daß niemals zwei Datensender auf eine Leitung arbeiten dürfen!
IC1 und IC2.1 erzeugen das erforderliche $\overline{CS}$-Signal für IC3, wenn die richtige Baugruppennummer vorliegt. IC2.2 invertiert das L-aktive $\overline{Reset}$-Signal des Systembusses. IC2.3 frischt den 2-MHz-Systemtakt auf.

Programmierbare Serienschnittstelle



	IC7	IC8
	1488	1489
+5V	—	14
+12V	14	—
-12V	1	—
0V	7	7

		+5V	0V
IC1	74LS85	16	8
IC2	74LS04	14	7
IC3	8251A	26	4
IC4,6	74LS93	5	10
IC5	74LS00	14	7

Bild 15: Stromlaufplan

IC4, IC5.1 und IC5.2 sind so geschaltet, daß IC4 eine Frequenzteilung von 13:1 durchführt. IC6 besitzt vier 2:1-Teiler zur Erzeugung der Taktfrequenzen für vier unterschiedliche Baudraten, die mit den Brücken A bis D ausgewählt werden können. Wichtig: Es darf immer nur eine der vier Brücken geschlossen sein.
IC2.4 invertiert das serielle Ausgangssignal des Schnittstellenbausteins. Somit stehen die Signale TxD und $\overline{TxD}$ zur Verfügung.
Die Empfängerdaten werden über den Anschluß RxD zur seriellen Schnittstelle geführt. Bei geschlossener Brücke P1 können dem seriellen Empfänger über $\overline{RxD}$ invertierte Daten zugeführt werden. In diesem Fall muß der Anschluß RxD freibleiben.
Die Brücke P2 wird geschlossen, wenn die programmierbare Serienschnittstelle zusammen mit einem MODEM (Modulator/Demodulator) zum Kassetten-Interface ausgebaut wird. Dies ist in der Übung BFZ/MFA 4.4.a beschrieben.
Mit den Anschlüssen "INTR", "RST5.5", "RST6.5" und "RST7.5" können bei der CPU 8085 Interrupts ausgelöst werden. Da dies bei bestimmten Anwendungsfällen erforderlich sein kann, sind diese Leitungen vom Systembus auf die Leiterplatte geführt. Im Moment wird davon allerdings kein Gebrauch gemacht.

6. Die Programmierung des seriellen Schnittstellenbausteins

Bevor der serielle Schnittstellenbaustein 8251 Daten aussenden oder empfangen kann, muß er initialisiert, d.h. in seiner Betriebsart programmiert werden. Hierzu gibt der Prozessor zwei Steuerbytes in festgelegter Reihenfolge aus: Das erste, "Betriebsarten-Wort" genannte Steuerbyte, gelangt in das Betriebsartenregister, das zweite ("Kommando-Wort") in das Kommandoregister (Bilder 7 u. 8). Beide Register besitzen die gleiche Portadresse. Die erforderlichen Steuerworte können im Prozessor durch den Befehl "MVI A,konst" gebildet und durch "OUT Adr" ausgegeben werden.

6.1. Das Betriebsarten-Wort

Bild 16 zeigt die Bildung des Betriebsarten-Wortes. Die Benennung der einzelnen Bits ist dem Datenbuch entnommen. Sie haben folgende Bedeutung:

- "B1" (D0) und "B2" (D1), Baudraten- und Betriebsarten-Bits
  Mit "B1" und "B2" wird die Betriebsart und das interne Teilerverhältnis des seriellen Schnittstellenbausteins festgelegt. Für den BFZ/MFA-Computer kommt nur der Asynchronbetrieb mit 16- oder 64facher interner Frequenzteilung in Frage.

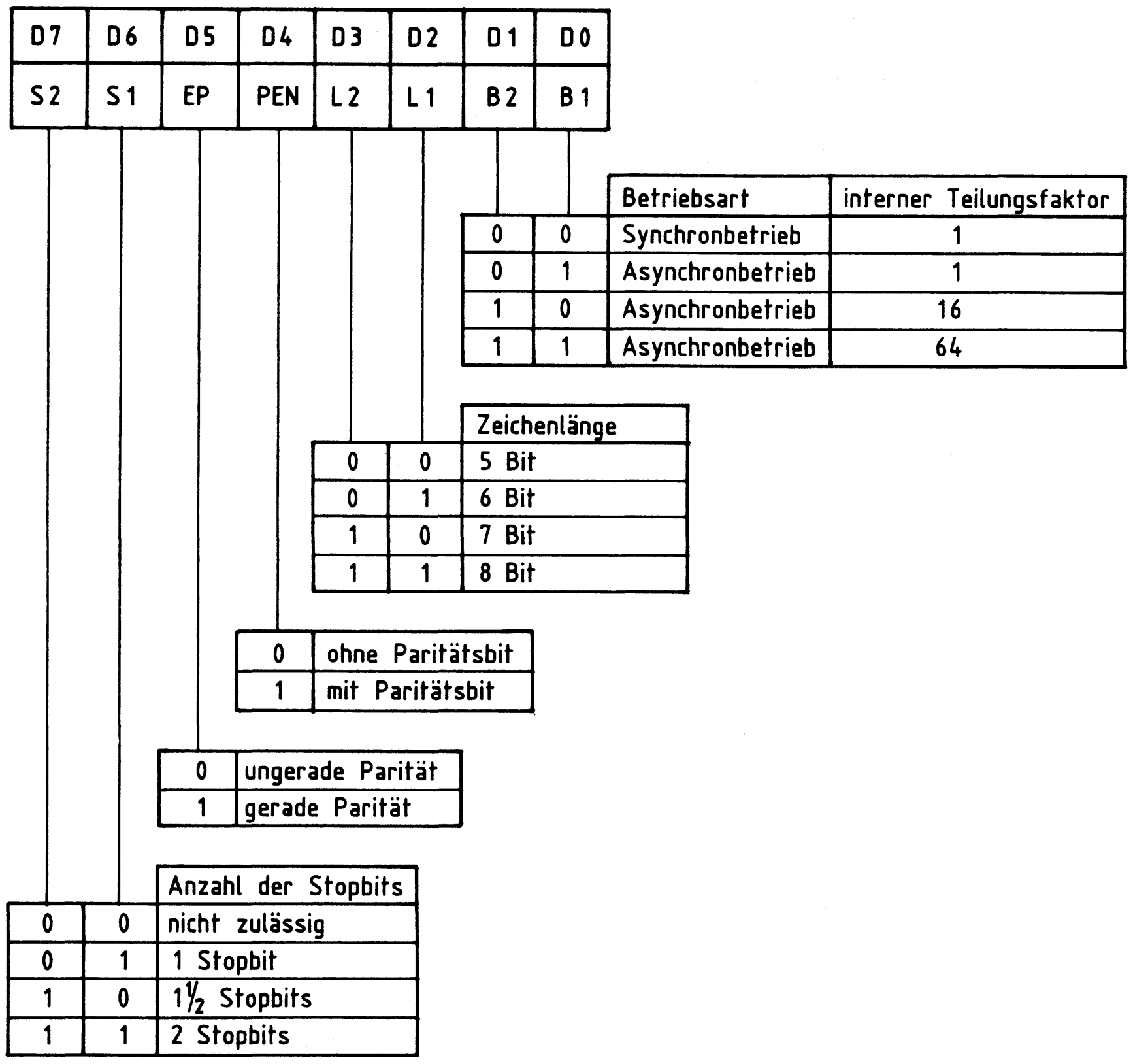


Bild 16: Das Betriebsarten-Wort

- "L1" (D2) und "L2" (D3), Längen-Bits
  "L1" und "L2" des Betriebsartenwortes bestimmen die Länge der Datenübertragung, womit die Anzahl der Datenbits innerhalb einer Übertragungssequenz gemeint ist (nicht die Gesamtlänge!). Meistens wird eine Übertragung von 7 Bit (z.B. für ASCII-Zeichen) oder 8 Bit (für allgemeine Datenübertragung) gewählt. Eine 5-Bit-Übertragung ist z.B. für den Baudot-Code (5-Bit-Fernschreibcode) erforderlich.

- "PEN" (D4), Parity Enable, Paritätsprüfung ein- und ausschalten
  Bei L-Signal (0-Pegel) bildet der Sender kein Paritätsbit. Außerdem prüft der Empfänger nicht die Parität empfangener Zeichen. Bei H-Signal fügt der Sender automatisch Paritätsbits in den Datenstrom ein, und der Empfänger überprüft die Parität der empfangenen Zeichen. Das Ergebnis der Paritätsprüfung steht im Statusregister.

- "EP" (D5), Even Parity, gerade Parität
  Falls das Paritätsbit mit dem Steuerbit "PEN" (D4) eingeschaltet wurde bzw. eine Paritätsprüfung erfolgen soll, kann mit D5 zwischen der geraden (bei 1-Signal von D5) und der ungeraden Parität (bei 0-Signal) gewählt werden.

- "S1" (D6) und "S2" (D7), Anzahl der Stopbits
  Im Asynchronbetrieb wird hiermit die Anzahl der Stopbits festgelegt. Im Synchronbetrieb haben diese Bits eine andere Bedeutung.

6.2. Das Kommando-Wort

Das Kommandowort, mit dessen Hilfe mehrere Funktionen gesteuert werden können, gelangt nach der Programmierung des Betriebsartenregisters stets in das Kommandoregister. Bild 17 zeigt die Bildung des Kommandowortes.

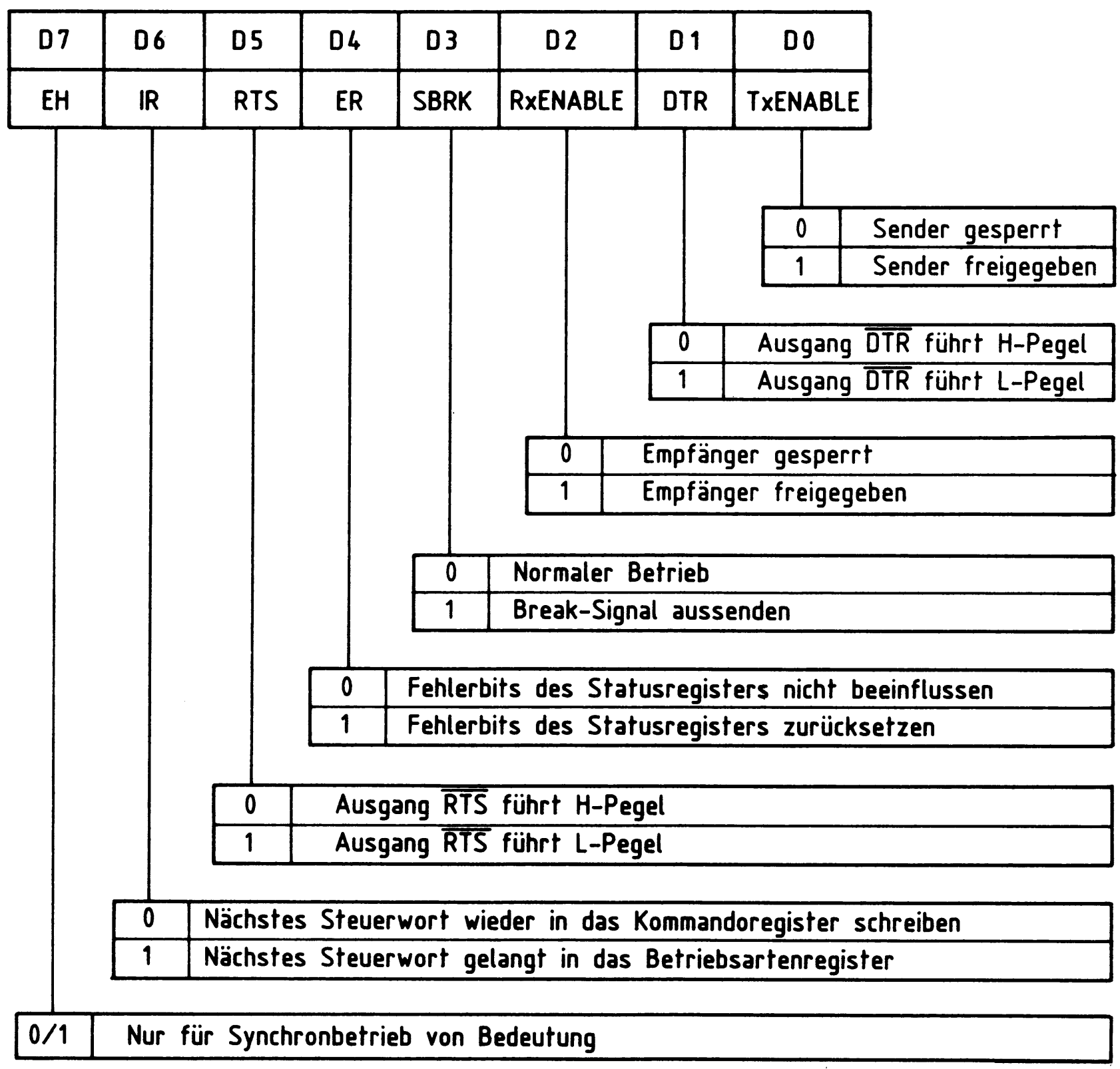


Bild 17: Das Kommando-Wort

Bei den folgenden Erklärungen wird mehrfach auf Bild 14 der Funktionsbeschreibung hingewiesen. Beachten Sie in diesem Zusammenhang auch die entsprechenden Textstellen des Kapitels 4 der Funktionsbeschreibung (Vollständiger Anschluß des Schnittstellenbausteins).

Die Bezeichnung und Bedeutung der einzelnen Kommando-Bits:

- "TxENABLE" (D0), Senderfreigabe
  Mit L-Signal wird der serielle Datensender gesperrt und mit H-Signal freigegeben. Zu beachten ist, daß zur Senderfreigabe zusätzlich der Bausteinanschluß "$\overline{\text{CTS}}$" L-Pegel führen muß (Bild 14). Die Steuerung des Kommandobits "TxENABLE" nennt man "Software-Freigabe", die des Anschlusses "$\overline{\text{CTS}}$" "Hardware-Freigabe" des Senders.
  Die Senderfreigabe wirkt sich auf den Bausteinanschluß "TxRDY" und das gleichbenannte Bit "TxRDY" des Statusregisters aus.
  Bei freigegebenem Datensender tritt am Schnittstellenausgang "TxRDY" H-Pegel auf, wenn der Datensender bereit ist, ein neues Zeichen aufzunehmen. Ist der Sender jedoch gesperrt, bleibt der Ausgang "TxRDY" auf L-Pegel, auch wenn der Datensender leer ist und ein Zeichen aufnehmen könnte.
  Im allgemeinen wird der Ausgang "TxRDY" dazu verwendet, einen Prozessor-Interrupt auszulösen, durch den ein neues Zeichen in das Senderregister eingeschrieben wird. Hierbei wirkt die Senderfreigabe so, daß bei H-Signal des Bits "TxENABLE" das Auftreten des Interrupt-auslösenden H-Signals an "TxRDY" möglich ist. Bei "gesperrtem" Sender (Kommando-Bit "TxENABLE" auf L-Pegel) bleibt "TxRDY" auf L-Pegel, wodurch kein Interrupt ausgelöst werden kann.
  Im BFZ/MFA-Computer wird hiervon allerdings kein Gebrauch gemacht, da die Information, daß der Datensender ein neues Zeichen aufnehmen kann, auch im Bit "TxRDY" des Statusregisters steht. Falls man ohne Interrupts arbeitet, muß der Prozessor dieses Zustandsbit prüfen, um hierdurch festzustellen, ob der Sender frei ist oder nicht. Bei gesperrtem Sender (Bit "TxENABLE" des Kommandowortes hat L-Pegel) ist das Statusbit "TxRDY" ständig auf L-Pegel gesetzt und signalisiert hierdurch, daß der Sender blockiert ist.

- "DTR" (D1), Ausgang "$\overline{\text{DTR}}$" (Data Terminal Ready) setzen
  Dieses Bit des Kommandowortes setzt den beliebig zu verwendenden Bausteinanschluß "$\overline{\text{DTR}}$" auf H- oder L-Pegel, wobei für H-Pegel am Ausgang ein L-Pegel des Steuerbits erforderlich ist (Bild 14).

- "RxENABLE" (D2), Empfängerfreigabe
  Mit H-Pegel wird der serielle Datensender freigegeben und mit L-Pegel gesperrt. Das Kommandobit "RxENABLE" wirkt sich intern auf den Bausteinanschluß "RxRDY" und auf das gleichbenannte Bit "RxRDY" des Statusregisters aus.
  Bei freigegebenem Empfänger tritt am Schnittstellenausgang "RxRDY" H-Pegel auf, wenn im Empfängerregister ein Zeichen vorliegt. Führt Bit D2 des Kommandoregisters jedoch L-Pegel, bleibt der Ausgang "RxRDY" auf L-Pegel, auch wenn Zeichen empfangen wurden.
  Im allgemeinen wird der Ausgang "RxRDY" dazu verwendet, einen Interrupt auszulösen, durch den ein empfangenes Zeichen in den Prozessor eingelesen wird. Hierbei wirkt die Empfängerfreigabe so, daß bei H-Signal des Bits "RxENABLE" das Auftreten des Interrupt-auslösenden H-Signals an "RxRDY" möglich ist. Bei "gesperrtem" Empfänger (Kommando-Bit "RxENABLE" auf L-Pegel) bleibt "RxRDY" auf L-Pegel, wodurch kein Interrupt ausgelöst werden kann.
  Im BFZ/MFA-Computer wird hiervon allerdings kein Gebrauch gemacht, da die Information, daß der Empfänger ein neues Zeichen aufgenommen hat, auch im Bit "RxRDY" des Statusregisters steht. Falls man ohne Interrupts arbeitet, muß der Prozessor dieses Zustandsbit prüfen, um hierdurch festzustellen, ob ein neues Zeichen vorliegt oder nicht. Bei gesperrtem Empfänger (Bit "RxENABLE" des Kommandowortes hat L-Pegel) ist das Statusbit "RxRDY" ständig auf L-Pegel gesetzt und signalisiert hierdurch, daß der Empfänger blockiert ist.

- "SBRK" (D3), Send Break (Sende Unterbrechungs-Signal aus)
  Dieses Bit des Kommando-Wortes hat im BFZ/MFA-Computer keine Bedeutung. Es wirkt mit dem Bausteinanschluß "SYNDET" zusammen, der je nach Betriebsart verschiedene Aufgaben besitzt. Informationen hierzu entnehmen Sie bitte den Datenbüchern.

- "ER" (D4), Error Reset (Fehler-Bits des Statusregisters zurücksetzen)
  Das Statusregister besitzt drei Bits, mit denen das Auftreten bestimmter Fehler bei der Datenübertragung signalisiert wird. Bei H-Signal des Bits "ER" werden die Fehler-Bits des Statusregisters zurückgesetzt.

- "RTS" (D5), Ausgang $\overline{RTS}$ (Request To Send) setzen
  Dieses Bit setzt den beliebig zu verwendenden Ausgang "$\overline{RTS}$" auf H- oder L-Pegel, wobei das Steuerbit für H-Pegel am Ausgang L-Pegel besitzen muß (Bild 14).

- "IR" (D6), Initialization Request (Umschalten auf das Betriebsartenregister)
  Wird dieses Bit auf H-Pegel gesetzt, gelangt das nächste Steuerwort nicht in das Kommandoregister, sondern in das Betriebsartenregister.
  Bei der Initialisierung bzw. Programmierung des Bausteins, zu der nach jedem Kaltstart oder Reset-Signal zwei Steuerworte erforderlich sind, gelangt das erste Steuerwort in das Betriebsartenregister und das zweite, sowie alle folgenden, in das Kommandoregister (Bild 8).
  Da es zwei Control-Register (Betriebsarten- und Kommandoregister) gibt, aber zur Unterscheidung zwischen Daten- und Control-Registern nur ein Bausteinanschluß ($C/\overline{D}$) vorhanden ist, wurde die Reihenfolge der Programmierung festgelegt. Das Bit "IR" des Kommandowortes ermöglicht es, nach der Initialisierung, wenn weitere Steuerworte stets in das Kommandoregister gelangen, doch noch das Betriebsartenregister zu erreichen, falls dies erforderlich ist.

- "EH" (D7), Enter Hunt Mode (Suchen nach Synchronisationszeichen im Synchronbetrieb)
  Dieses Bit hat im Asynchronbetrieb, auf den sich diese Beschreibung beschränkt, keinen Einfluß.

6.3. Das Statusregister

Das Statusregister wird nicht programmiert, sondern kann vom Prozessor nur gelesen werden. Hierdurch erhält der Prozessor Zustandsmeldungen über den Datensender, den Datenempfänger und einige Bausteinanschlüsse. Außerdem meldet das Statusregister bestimmte Fehler beim seriellen Datenempfang.
Da die Programmierung des Schnittstellenbausteins in gewisser Weise auch das Statusregister beeinflußt, wird es in diesem Zusammenhang behandelt. Bild 18 zeigt den Aufbau des Statusregisters. Bei den anschließenden Erklärungen wird mehrfach auf Bild 14 der Funktionsbeschreibung hingewiesen. Beachten Sie in diesem Zusammenhang auch die entsprechenden Textstellen des Kapitels 4 der Funktionsbeschreibung (Vollständiger Anschluß des Schnittstellenbausteins).

Programmierbare Serienschnittstelle

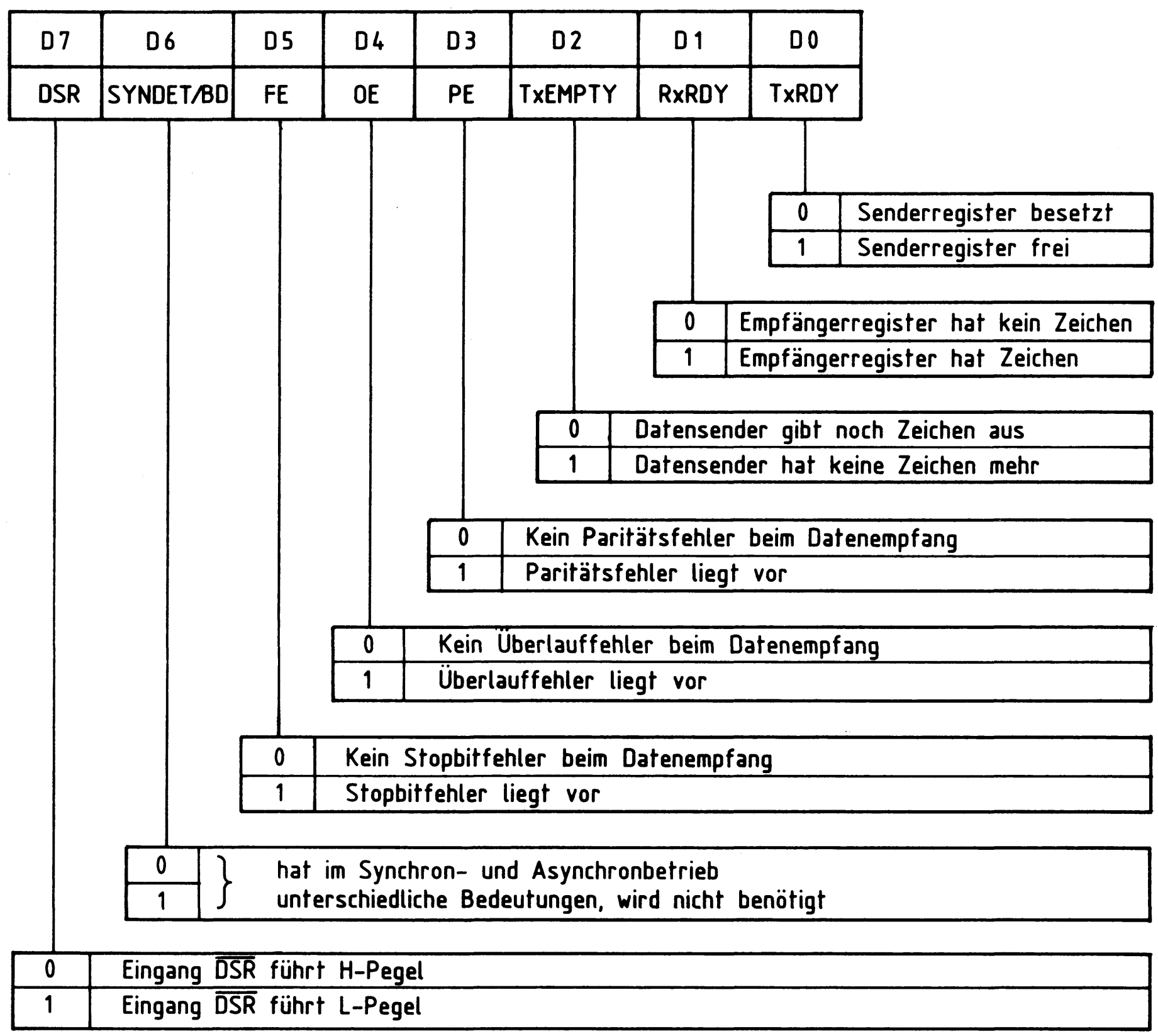


Bild 18: Das Statusregister

Die Bezeichnung und die Bedeutung der einzelnen Status-Bits:

- "TxRDY" (D0), Transmitter Ready (Sender fertig. Besser: Sender bereit zum Empfang des nächsten auszugebenden Zeichens von der CPU)
  Dieses Bit des Statusregisters zeigt dem Prozessor durch H-Pegel an, daß das Senderregister leer ist und vom Prozessor ein neues Zeichen aufnehmen kann. Hierdurch wird der Datenaustausch zwischen Mikroprozessor und Schnittstellenbaustein nach dem Abfrageverfahren (Polling-Verfahren) gesteuert, das im BFZ/MFA-Computer zur Anwendung kommt.

Anstelle des Polling-Verfahrens kann die Schnittstelle auch durch Interrupts gesteuert werden. Hierzu ist aber nicht das Statusbit "TxRDY", sondern der gleichbenannte Bausteinanschluß "TxRDY" vorgesehen (Bild 14). Die Funktion des Statusbits "TxRDY" ist jedoch im Gegensatz zum Bausteinanschluß "TxRDY" nicht mit dem Bausteinanschluß "$\overline{CTS}$" und dem Kommandobit "TxENABLE" verknüpft. Weitere Hinweise entnehmen Sie bitte den Datenbüchern.

- "RxRDY" (D1), Receiver Ready (Empfänger fertig. Besser: Im Empfängerregister liegt ein Zeichen vor, das vom Prozessor gelesen werden kann)
  Dieses Bit des Statusregisters zeigt dem Prozessor durch H-Pegel an, daß im Empfängerregister ein Zeichen vorliegt, welches vom Prozessor gelesen werden kann. Hierdurch kann der Datenaustausch zwischen Mikroprozessor und Schnittstellenbaustein nach dem Polling-Verfahren gesteuert werden. Das Bit D1 des Statusregisters besitzt die gleiche logische Aussage wie der Bausteinanschluß "RxRDY", der zur Interruptsteuerung vorgesehen ist (Bild 14).

- "TxEMPTY" (D2), Transmitter Empty (Datensender leer)
  Das Bit D2 des Statusregisters hat H-Pegel, wenn alle Zeichen des seriellen Datensenders (Senderregister und Schieberegister) vollständig ausgegeben wurden. Diese Information entspricht dem logischen Pegel des Bausteinanschlusses "TxEMPTY" (Bild 14).

- "PE" (D3), Parity Error, Paritätsbit-Fehler
  Bit D3 meldet durch H-Pegel das Auftreten eines Paritätsfehlers, wodurch aber die weitere Arbeitsweise des Empfängers nicht beeinflußt wird. Dieses und die beiden anderen Fehlerbits des Statusregisters können durch ein Kommandowort zurückgesetzt werden.

- "OE" (D4), Overrun Error, Überlauffehler
  Wenn der Prozessor während des seriellen Datenempfangs das Empfängerregister nicht rechtzeitig liest, kann es vorkommen, daß ein Zeichen, das noch im Empfängerregister steht, bereits durch ein neues Zeichen überschrieben wird. In diesem Falle meldet das Bit D4 des Statuswortes einen Überlauffehler.

- "FE" (D5), Frame Error, Rahmenfehler. Besser: Stopbit-Fehler
  Durch das auf der Sender- und der Empfängerseite stets gleiche Übertragungsformat kann der Schnittstellenbaustein das Auftreten des ersten Stopbits vorhersagen. Tritt anstelle des erwarteten H-Signals beim Stopbit ein L-Signal auf, meldet dies Bit D5 des Statusregisters durch H-Signal.

- "SYNDET/BD" (D6)
  Dieses Bit des Statusregisters hat im Synchronbetrieb eine andere Bedeutung als im Asynchronbetrieb. Es wird im BFZ/MFA-Computer nicht ausgewertet.

- "DSR" (D7), Data Set Ready, Betriebsbereitschaft eines (anderen) Gerätes
  Der Bausteineingang "$\overline{DSR}$" kann für beliebige Zwecke verwendet werden. Beispielsweise kann ein anderes Gerät dem Prozessor über diesen Anschluß mitteilen, daß es betriebsbereit ist (Bild 14). Führt der Anschluß "$\overline{DSR}$" H-Pegel, besitzt das Statusbit "DSR" L-Pegel (und umgekehrt).

6.4. Beispiele zur Programmierung des seriellen Schnittstellenbausteins

Zwei Beispiele sollen die Bildung des Betriebsarten- und Kommandowortes sowie die Programmierung des Bausteins verdeutlichen.

Beispiel 1)
Bei einer Baudrate von 2400 Bd wird folgende Betriebsart gewünscht:
- Asynchrone Datenübertragung mit einem internem Teilerverhältnis von 16:1
- Zeichenlänge 7 Bit
- Paritätsprüfung auf gerade Parität
- 1 1/2 Stopbits

Das Kommandowort soll bewirken:
- Freigabe des Senders und des Empfängers
- Ausgang "$\overline{DTR}$" führt L-Pegel, Ausgang "$\overline{RTS}$" führt H-Pegel
- Normalbetrieb (kein Break-Betrieb)
- Fehlerbits des Statusregisters zurücksetzen
- keine Umschaltung auf das Betriebsartenregister

Für die gewünschte Baudrate und das gewählte Teilerverhältnis ist lt. Bild 13 die Brücke "B" erforderlich (siehe auch im Stromlaufplan).
Das Betriebsartenwort kann mit Hilfe von Bild 16 gebildet werden. Es ist in Bild 19 dargestellt. Das Kommandowort wird mit Hilfe von Bild 17 gebildet und ist in Bild 20 dargestellt.
Vergleichen Sie das angegebene Betriebsartenwort und das Kommandowort mit der gewünschten Programmierung in der Aufgabenstellung!

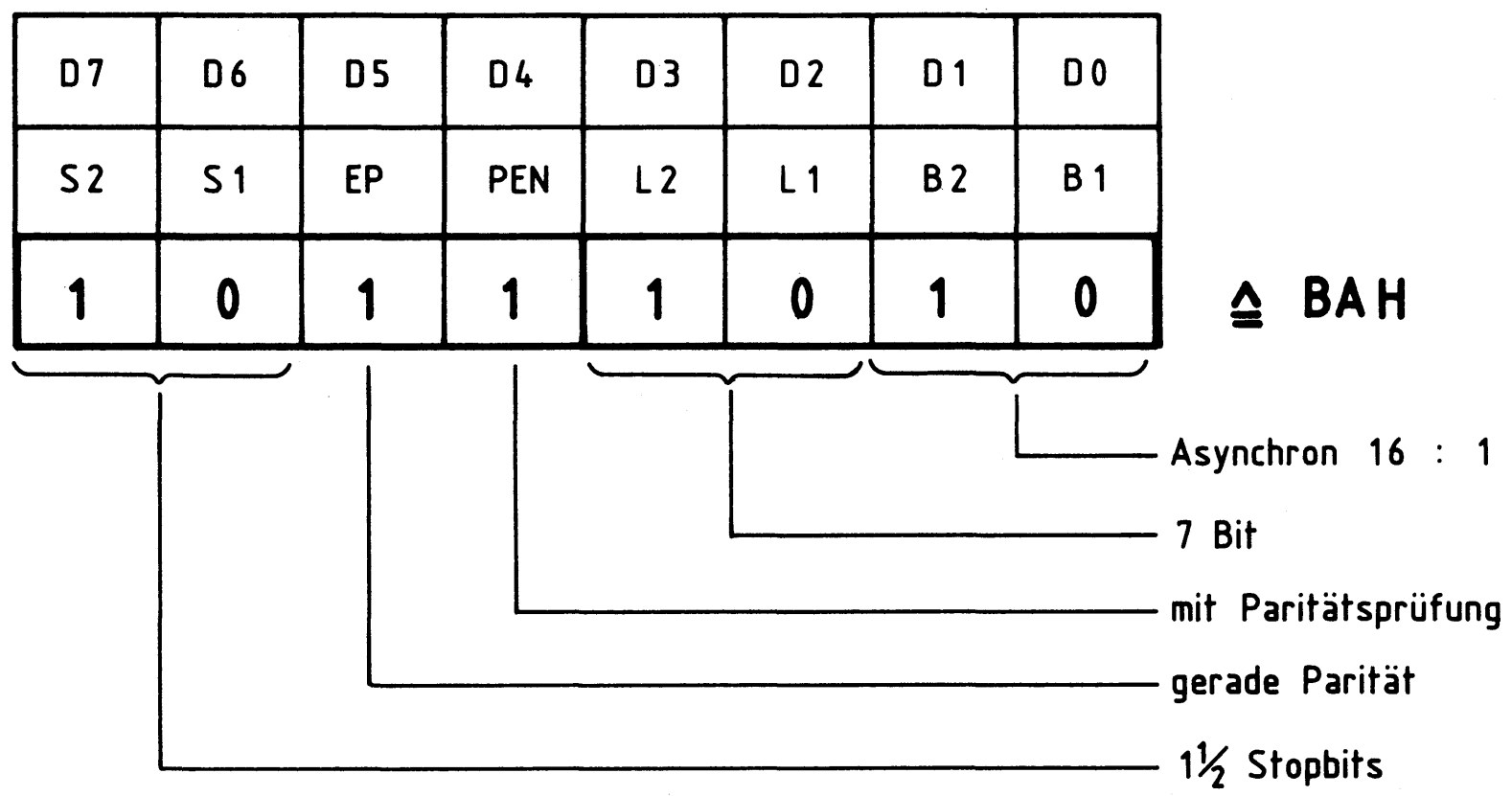


Bild 19: Das Betriebsartenwort für Beispiel 1

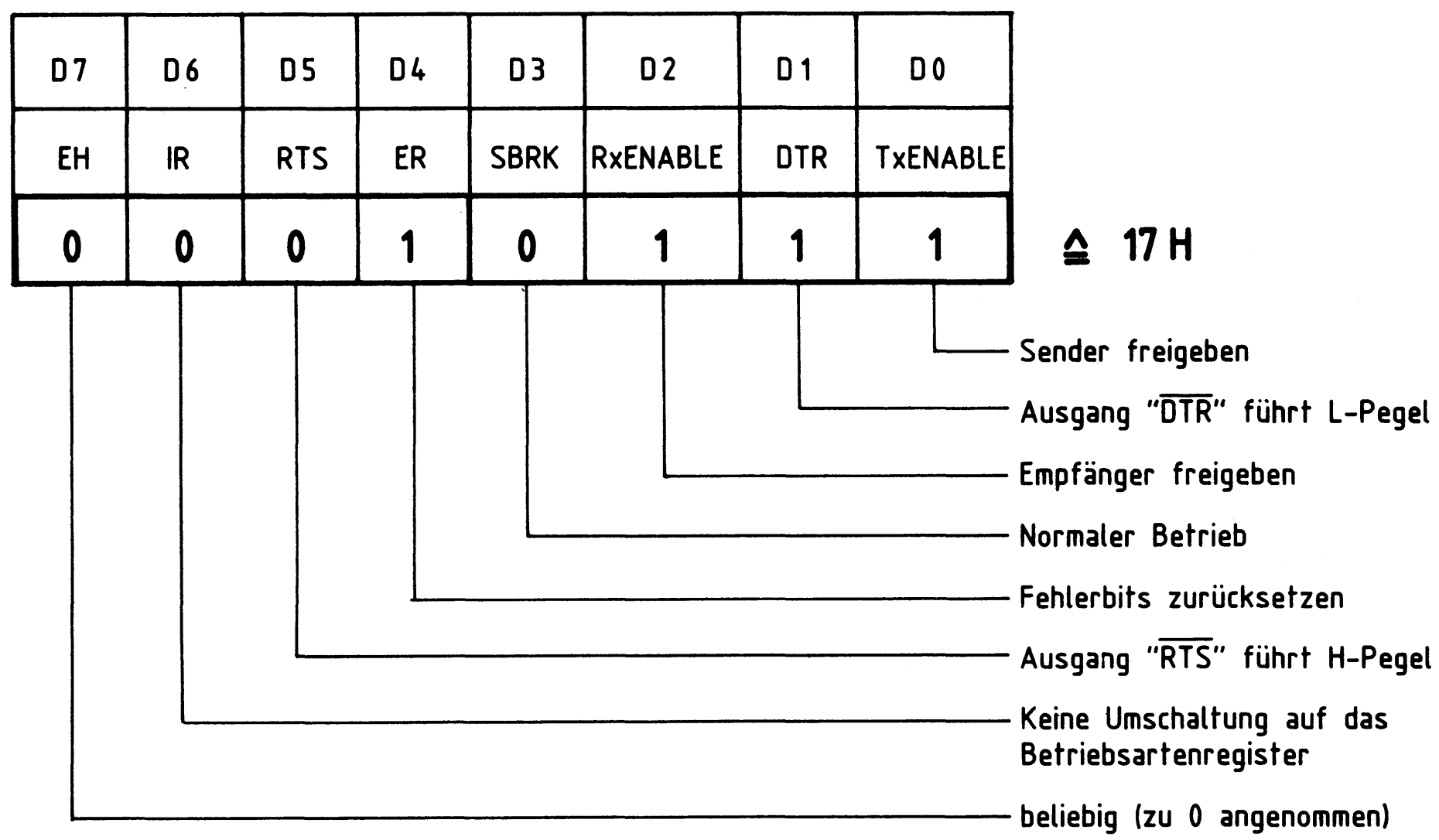


Bild 20: Das Kommandowort für Beispiel 1

Zur Initialisierung des Schnittstellenbausteins müssen die beiden Hex-Werte "BA" und "17" in die Control-Register geschrieben werden. Dabei muß zuerst das Betriebsartenwort und danach das Kommandowort ausgegeben werden. Das folgende Programm, das z.B. Teil des Betriebsprogramms sein kann, initialisiert den Schnittstellenbaustein. Hierbei wird die Baugruppennummer "FXH" verwendet.

Initialisierungsprogramm zum Beispiel 1:

Befehle	Kommentar

MVI A,0BA	;Zuerst das Betriebsartenwort in den
	;Akkumulator des Prozessors laden.
OUT 0F1	;Akkuinhalt an Control-Register ausgeben.
MVI A,17	;Danach das Kommandowort in den Akku laden.
OUT 0F1	;Akkuinhalt an Control-Register ausgeben.

Beispiel 2)
In der Übung BFZ/MFA 4.4.a wird die programmierbare Serienschnittstelle als Kassetten-Interface eingesetzt. Bei der Initialisierung lautet das Betriebsartenwort "CFH" und das Kommandowort "25H". Wie ist die Schnittstelle programmiert, wenn die Brücke "A" des Baudratenteilers verwendet wird?
Zur Lösung dieser Aufgabe wird das Betriebsartenwort mit Hilfe von Bild 16 und das Kommandowort mit Hilfe von Bild 17 analysiert. Die Ergebnisse sind in den Bildern 21 und 22 wiedergegeben.

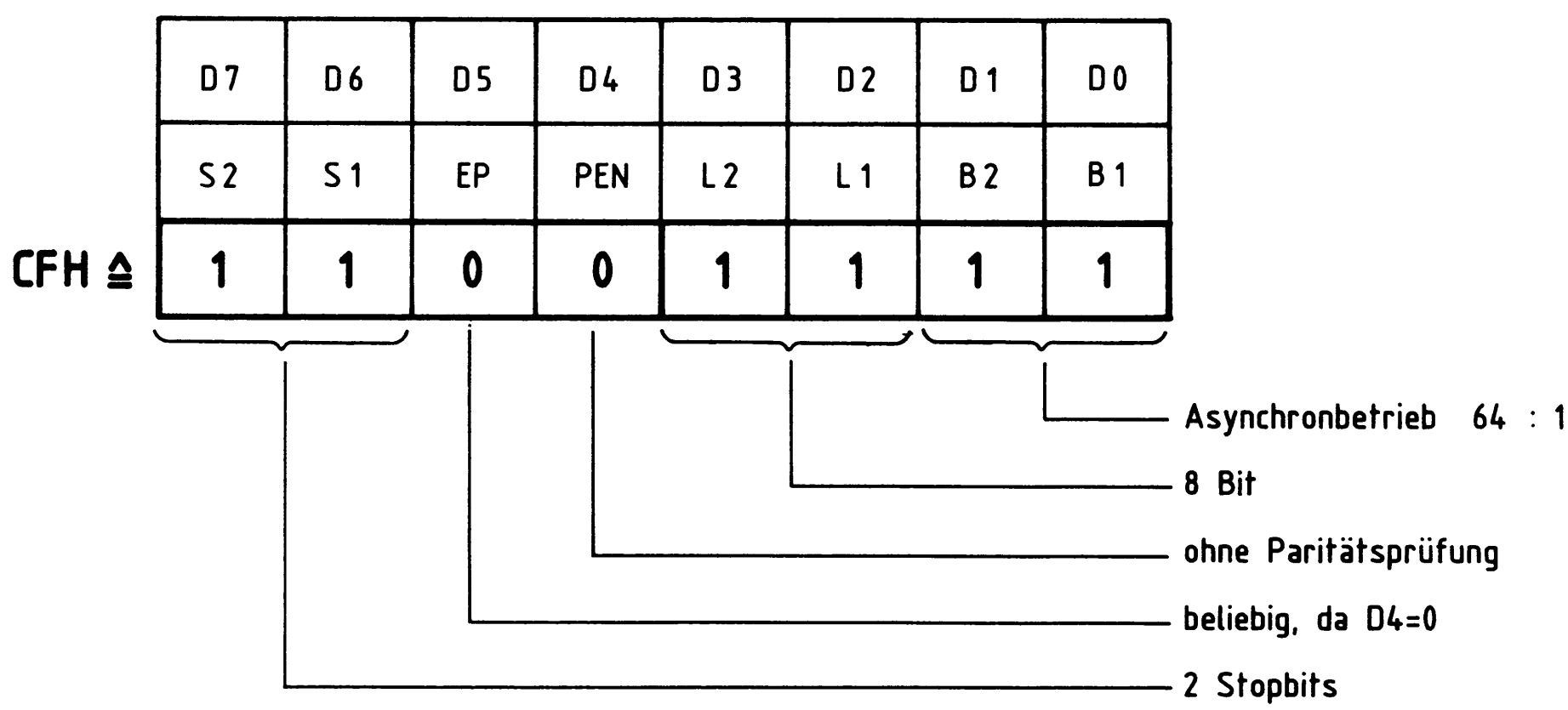


Bild 21: Betriebsartenwort zum Beispiel 2

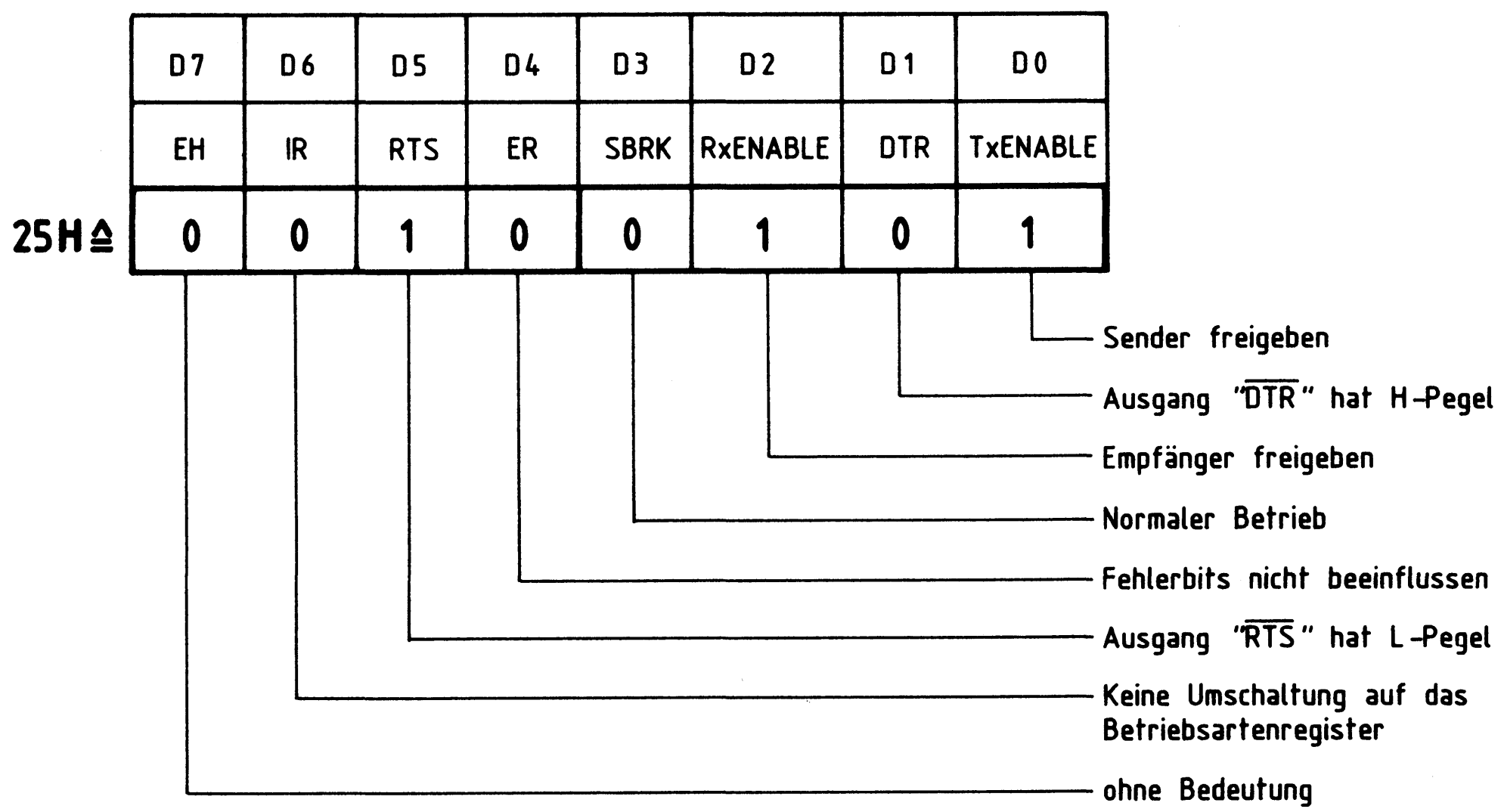


Bild 22: Das Kommandowort zum Beispiel 2

Das Kassetten-Interface wird durch das Betriebssystem folgendermaßen programmiert:

- asynchrone Betriebsart mit internem Teilerfaktor von 64:1
- Wortlänge 8 Bit
- keine Paritätsprüfung
- zwei Stopbits
- Sender und Empfänger freigegeben
- Ausgänge: "$\overline{\text{DTR}}$" hat H-Pegel, "$\overline{\text{RTS}}$" L-Pegel
- Fehlerbits bleiben unbeeinflußt

Aus Bild 13 ist zu entnehmen, daß sich bei der vorhandenen Baudratenteilung (Brücke "A") eine Baudrate von 1200 Bd ergibt.

7. Steuerprogramme zum Senden und Empfangen von Zeichen

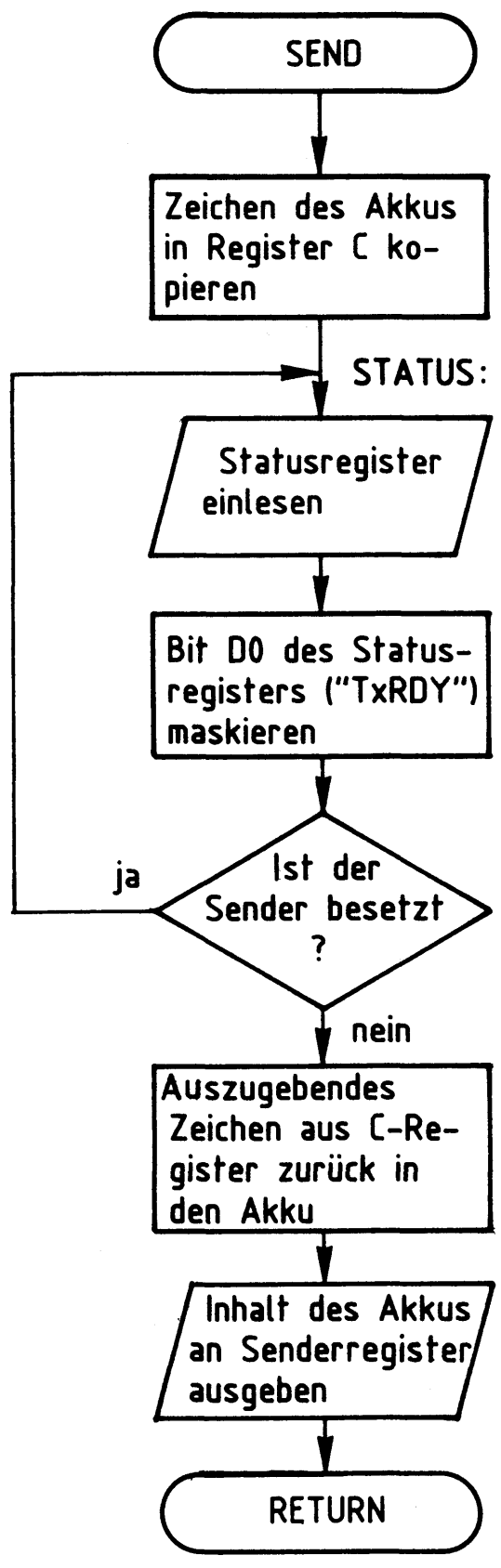
Nach der Initialisierung ist die Schnittstelle bereit, Zeichen auszusenden und zu empfangen. Da Sender und Empfänger getrennt voneinander arbeiten, kann dies auch gleichzeitig erfolgen. Das Aussenden und der Empfang von Zeichen erfolgt programmgesteuert, wozu der Arbeitsspeicher des Computers spezielle Programme besitzen muß. Beim Interrupt-Verfahren sind dies "Interrupt-Service-Routinen", die beim Auftreten eines Interrupts bearbeitet werden.

Bei der Abfrage-Methode (Polling-Verfahren) werden Ein-/ Ausgabe-Unterprogramme benötigt, die das Statusregister "abfragen" (überwachen). Das Betriebsprogramm MAT 85 besitzt entsprechende Unterprogramme für den Betrieb einer seriellen Schnittstelle als Kassetten-Interface. Andere Anwendungen erfordern eventuell davon abweichende Steuerprogramme. In den folgenden Abschnitten werden daher die wichtigsten Gesichtspunkte einfacher Ein-/ und Ausgabe-Programme behandelt. Dabei wird von der Baugruppennummer "FXH" ausgegangen.

7.1. Steuerprogramm für den Datensender

Zeichen, die der Datensender in serieller Form ausgeben soll, gelangen stets durch OUT-Befehle aus dem Akkumulator des Prozessors in das Senderregister der Schnittstelle. Vorher muß der Prozessor jedoch das Statusbit "TxRDY" prüfen, um festzustellen, ob das Senderregister frei oder besetzt ist. Nur bei freiem Senderregister darf er ein neues Zeichen ausgeben. Ist das Senderregister besetzt, muß der Prozessor warten, bis es freigeworden ist. Da die Statusabfrage den Akkuwert verändert, wird das auszugebende Zeichen im Register C der CPU zwischengespeichert, um anschließend wieder für die Ausgabe bereitzustehen. Bild 23 zeigt das Flußdiagramm und das Programm "SEND" für den Datensender.

Der erste Befehl ("MOV C,A") kopiert den Inhalt des Akkumulators in das Register C (Bild 23). Anschließend wird das Statusregister der seriellen Schnittstelle durch "IN 0F1" in den Akkumulator des Prozessors eingelesen. Nun erfolgt die Überprüfung von Bit D0: Hat D0 L-Pegel, ist der Datensender besetzt und kann im Moment kein neues Zeichen aufnehmen. Führt D0 jedoch H-Pegel, ist der Datensender frei und kann ein neues Zeichen erhalten.
Zur Überprüfung, ob das Statusbit D0 H- oder L-Pegel besitzt, dient der Befehl "ANI 01", der Bit für Bit eine UND-Verknüpfung des Akkuinhalts mit dem Wert "01" bildet. Diesen Vorgang nennt man "maskieren", da durch die "Maske" 01 die nicht benötigten Bits D1 bis D7 abgedeckt (unterdrückt) werden. Nur D0 bleibt noch wirksam.
Hat D0 L-Pegel, führt die UND-Verknüpfung zum Gesamtergebnis Null. In diesem Fall wird der bedingte Sprungbefehl "JZ STATUS" ausgeführt und das Statusregister erneut überprüft. Dies geschieht so lange, bis D0 durch H-Pegel meldet, daß der Sender frei ist.




```
SEND:     MOV  C,A

STATUS:   IN   0F1

          ANI  01

          JZ   STATUS

          MOV  A,C

          OUT  0F0

          RET
```

Bild 23: Flußdiagramm und Programm für den Datensender

Nun ist das Gesamtergebnis der UND-Verknüpfung nicht mehr Null. Daher wird der Befehl "JZ STATUS" übergangen und an dessen Stelle der Befehl "MOV A,C" ausgeführt. Hierdurch gelangt das auszugebende Zeichen aus dem C-Register in den Akkumulator zurück. Der folgende Befehl "OUT OFO" bewirkt die Ausgabe des Zeichens an das Senderregister. Danach wird das Unterprogramm "SEND" durch den Rücksprungbefehl "RET" wieder verlassen.

7.2. Steuerprogramm für den Datenempfänger

Seriell empfangene Zeichen werden vom Prozessor aus dem Empfängerregister in den Akkumulator gelesen. Hierzu wird das Statusbit "RxRDY" (D1) überwacht. Es meldet durch H-Signal, daß ein Zeichen vollständig empfangen wurde. Bild 24 zeigt das Flußdiagramm und das Programm "EMPF" für den Empfänger.

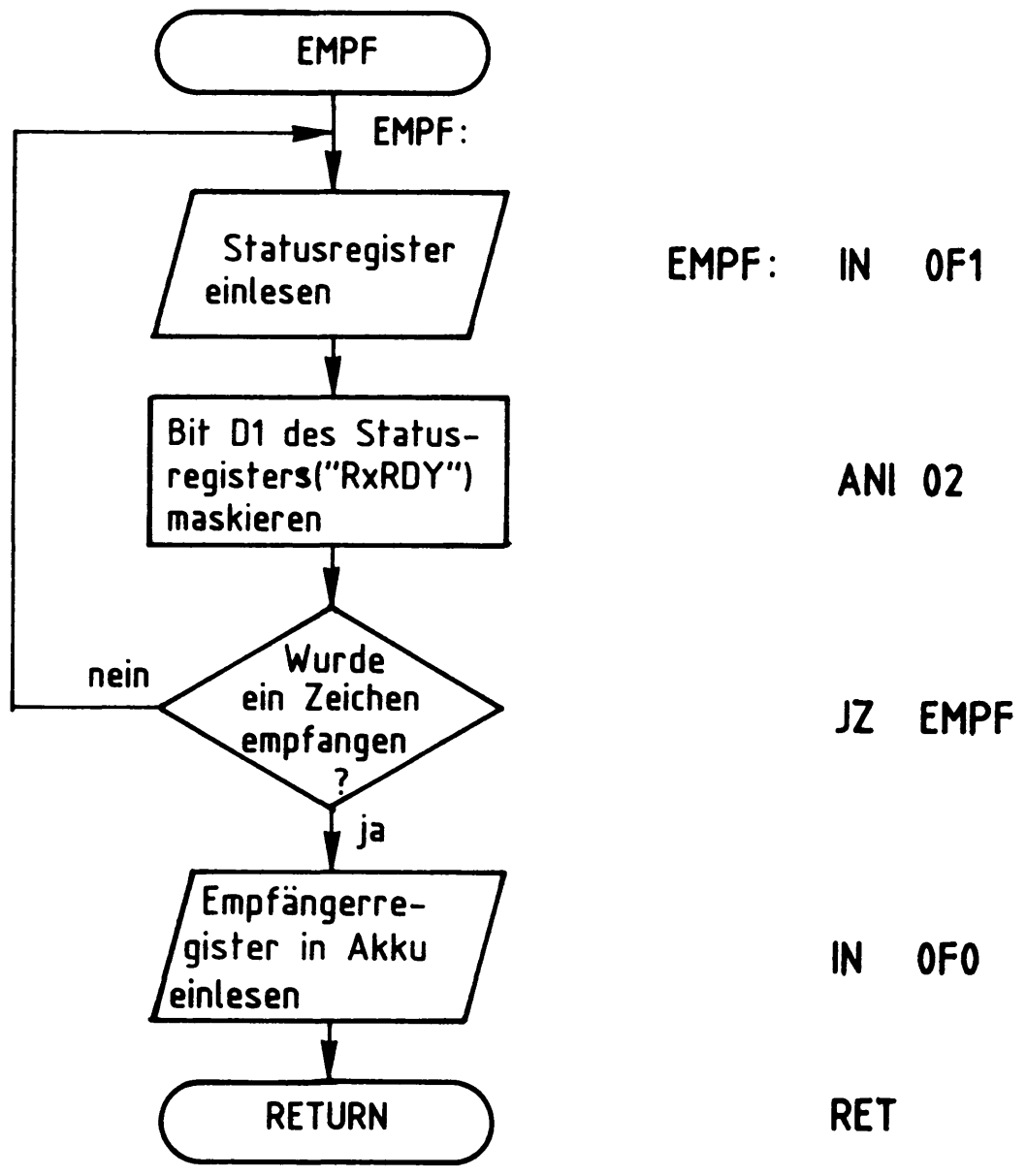


Bild 24: Flußdiagramm und Programm für den Datenempfänger

Durch den ersten Befehl ("IN 0F1") wird das Statusregister der seriellen Schnittstelle in den Akkumulator des Prozessors eingelesen (Bild 24). Anschließend erfolgt die Überprüfung von Bit D1: Solange D1 L-Pegel führt, wurde kein Zeichen empfangen, und das Empfängerregister ist leer. Führt D1 jedoch H-Pegel, liegt im Empfängerregister ein Zeichen vor, das der Prozessor einlesen kann.
Zur Überprüfung, ob das Statusbit D1 ("RxRDY") H- oder L-Pegel besitzt, wird es durch den Befehl "ANI 02" maskiert. Hat D1 L-Pegel, führt die UND-Verknüpfung zum Gesamtergebnis Null. In diesem Fall wird der bedingte Sprungbefehl "JZ EMPF" ausgeführt und das Statusregister erneut überprüft, bis D1 durch H-Pegel meldet, daß ein empfangenes Zeichen vorliegt.

Nun wird der Befehl "JZ EMPF" übergangen und an dessen Stelle der Befehl "IN OFO" ausgeführt. Er liest den Inhalt des Empfängerregisters in den Akkumulator. Danach wird das Unterprogramm "EMPF" durch den Rücksprungbefehl "RET" wieder verlassen.

7.3. Testprogramm für die serielle Schnittstelle

Verbindet man den Ausgang "TxD" des Datensenders mit dem Eingang "RxD" des Datenempfängers, empfängt die Baugruppe alle ausgegebenen Daten selbst. Hierdurch läßt sich die Funktion von Sender und Empfänger auf einfache Weise überprüfen. Im praktischen Teil dieser Übung erfolgt die Überprüfung der Schnittstelle mit Hilfe des in Bild 25 gezeigten Aufbaus.

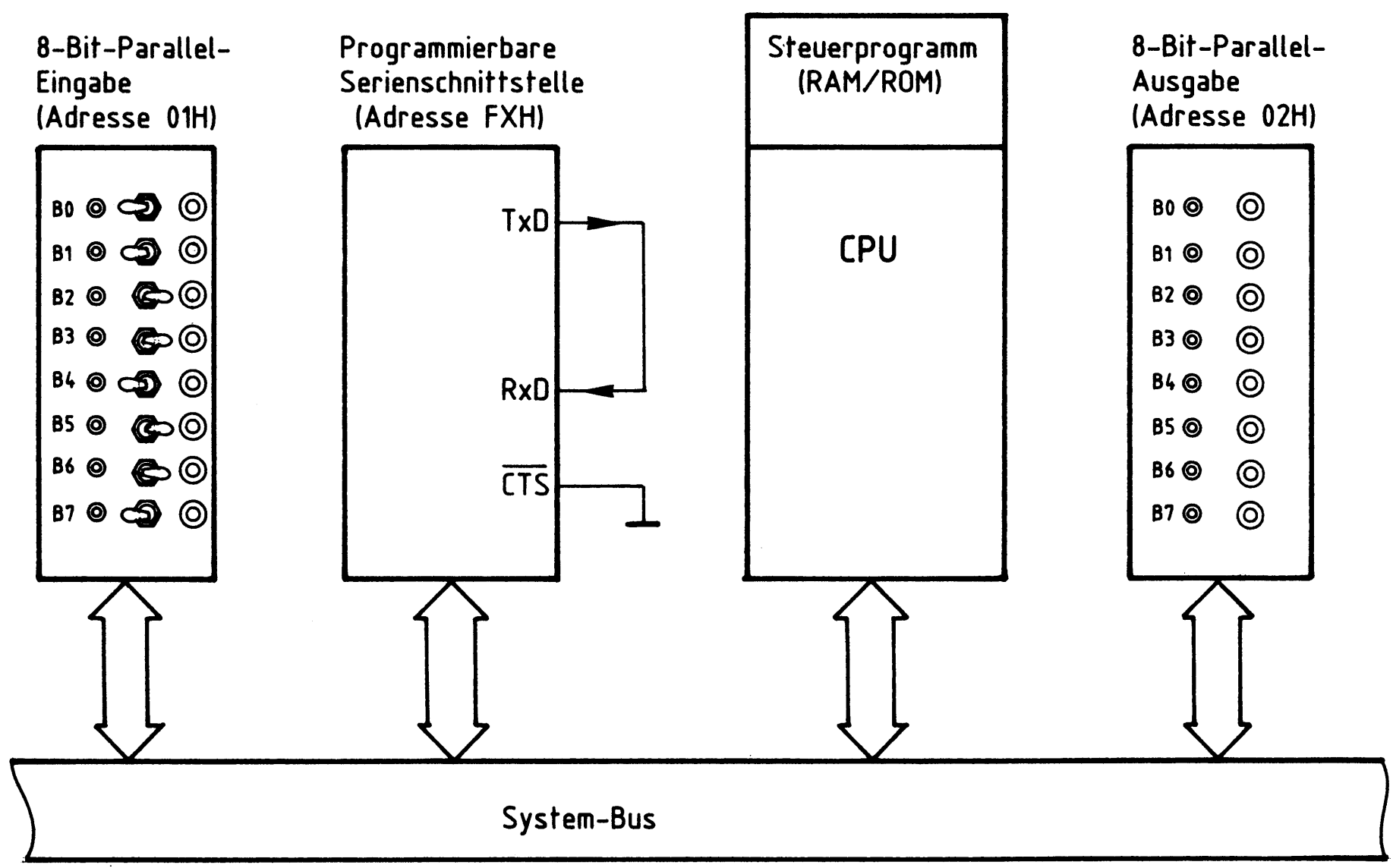


Bild 25: Aufbau zum Prüfen der Schnittstelle

Die mit den Schaltern B0 bis B7 der 8-Bit-Parallel-Eingabe eingestellten Daten werden vom Prozessor gelesen und anschließend an den Sender der seriellen Schnittstelle übergeben (Bild 25). Er ist durch L-Signal an "$\overline{\text{CTS}}$" freigegeben und gibt die Daten am Anschluß "TxD" in serieller Form aus.

Programmierbare Serienschnittstelle

Da der Empfängereingang "RxD" mit dem Senderausgang verbunden ist, werden die gesendeten Daten wieder vom Empfänger aufgenommen. Die CPU liest diese Daten wieder ein und gibt sie zu Kontrolle an die 8-Bit-Parallel-Ausgabe aus.
Das zur Steuerung dieser Vorgänge erforderliche Programm ist in Bild 26 wiedergegeben. Es verwendet die bereits beschriebenen Steuerprogramme für den Sender und den Empfänger nach Bild 23 und Bild 24. Eine Initialisierung des Schnittstellenbausteins ist nicht mehr erforderlich, da diese stets beim Einschalten des Gerätes durch das Betriebsprogramm MAT 85 erfolgt. Hinweise zu dieser Initialisierung finden Sie im Zusammenhang mit den Bildern 21 und 22.

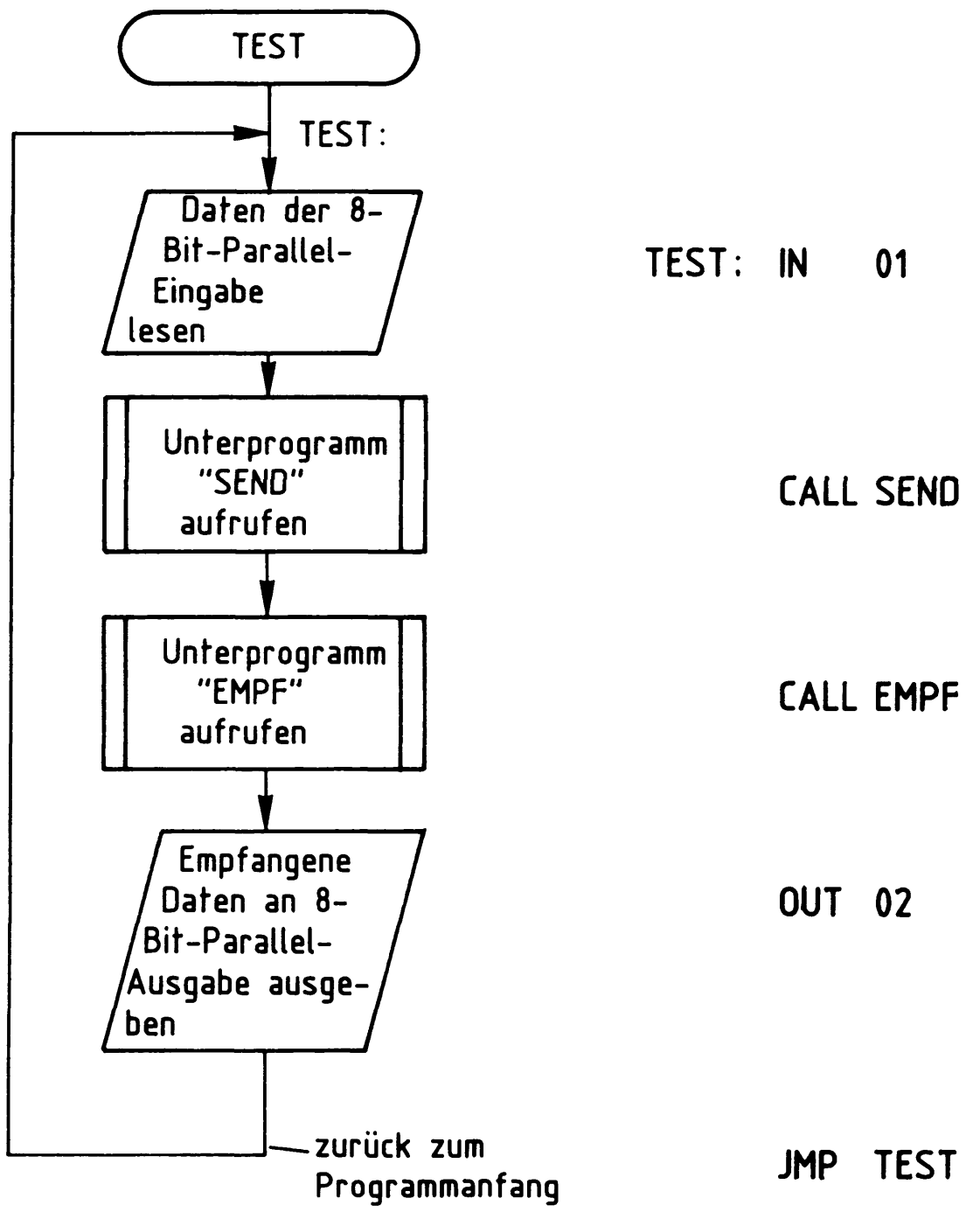
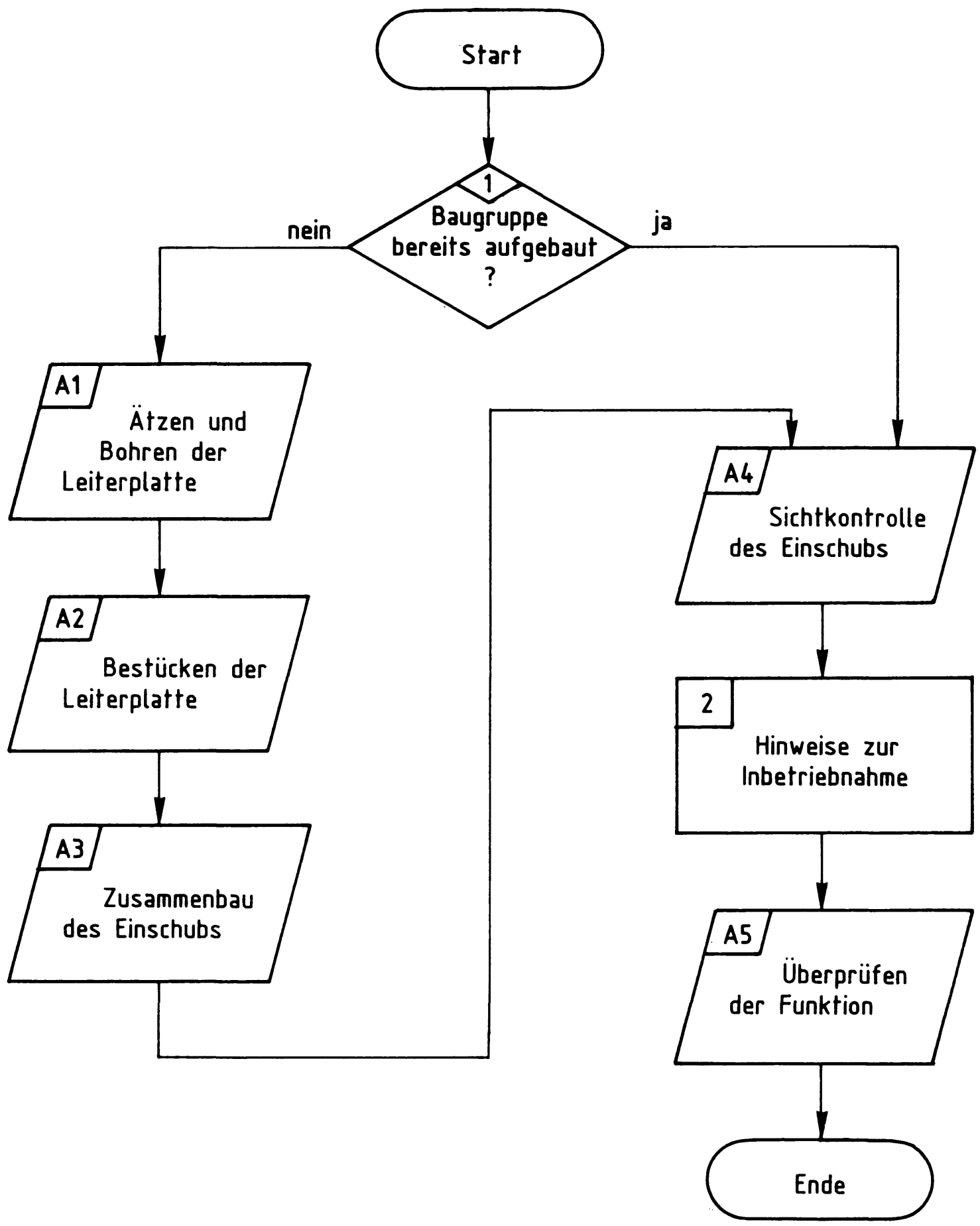


Bild 26: Testprogramm für die serielle Schnittstelle

Flußdiagramm für den Arbeitsablauf



Programmierbare Serienschnittstelle

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte, ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 4.4.L u. 4.4.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C 05 Alu, 2 mm dick, Breite: 25,1 mm	z.B. Intermas Nr. 409-017 665
1	Griff komplett mit Abdeckung T03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Zylinderschraube M2,5x8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
5	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
4	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
1	Miniaturschiebeschalter 4polig, DIL	als Codierschalter
4	Widerstand 4,7 kΩ	alle Widerstände 0,25 W/± 5% Tol.
3	Tantal-Elko 4,7 µF/25 V oder 35 V	Tropfenform
1	IC 74 LS 00, Vier NAND mit je 2 Eing.	
1	IC 74 LS 04, Sechs Inverter	
1	IC 74 LS 85, 4-Bit-Vergleicher	
2	IC 74 LS 93, 4-Bit-Binärzähler	

Programmierbare Serienschnittstelle

Stckz.	Benennung/Daten	Bemerkung
1	IC 8251, Programmierbarer Serienschnittstellen-Baustein	
4	IC-Fassung 14polig DIL	siehe Anmerkung
1	IC-Fassung 16polig DIL	siehe Anmerkung
1	IC-Fassung 28polig DIL	siehe Anmerkung
n.B.	Lötdraht	
n.B.	Lötlack	
n.B.	Schaltdraht Ø 0,5 mm, versilbert	
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften der Frontplatte
n.B.	Plastik-Spray	zum Besprühen der Frontplatte

Im Layout der programmierbaren Serienschnittstelle sind zwei ICs zur TTL/V-24- und V-24/TTL-Pegelwandlung vorgesehen, die jedoch in vielen Fällen nicht benötigt werden. Falls diese Bausteine aber erforderlich sind, muß folgendes Material zusätzlich bereitgestellt werden:

Stckz.	Benennung/Daten	Bemerkung
2	IC-Fassung 14polig DIL	siehe Anmerkung
1	IC MC 1488, Vier Leitungstreiber für V-24-Schnittstellen	oder SN75188
1	IC MC 1489, Vier Leitungsempfänger für V-24-Schnittstellen	oder SN75189

Anmerkung

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden:
Ist die Leiterplatte durchkontaktiert, können Sie gewöhnliche IC-Fassungen verwenden.
Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu eignen sich sehr gut die sog. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen. Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon 255 mm.

Programmierbare Serienschnittstelle

Zur Inbetriebnahme der Baugruppe "Programmierbare Serienschnittstelle" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	Alle Baugruppen komplett aufgebaut und geprüft.
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafoeinschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Prozessor 8085 BFZ/MFA 2.1.	
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit MAT 85 Basisadresse 0000
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800, Basisadresse E000
1	8-Bit-Parallel-Eingabe BFZ/MFA 4.2.	
1	8-Bit-Parallel-Ausgabe BFZ/MFA 4.1.	
1	Bus-Signalgeber BFZ/MFA 5.1.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3.	
1	Video-Interface BFZ/MFA 8.2.	
1	ASCII-Tastatur BFZ/MFA 8.1.	
1	Monitor mit Cinch-Anschluß	

Programmierbare Serienschnittstelle

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "Programmierbare Serienschnittstelle" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen. 1

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen Einschubs und Inbetriebnahme → A4

In den folgenden Arbeitsschritten wird die Baugruppe "Programmierbare Serienschnittstelle" in Betrieb genommen und ihre Funktion geprüft. 2

Dazu benötigen Sie:
- 1 Baugruppenträger mit Busverdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1.)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Prozessor 8085 (BFZ/MFA 2.1.)
- 1 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit MAT 85, Basisadresse 0000
- 1 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800, Basisadresse E000
- 1 8-Bit-Parallel-Eingabe (BFZ/MFA 4.2), eingestellt auf Adresse 01
- 1 8-Bit-Parallel-Ausgabe (BFZ/MFA 4.1), eingestellt auf Adresse 02
- 1 Bus-Signalgeber (BFZ/MFA 5.1.)
- 1 Bus-Signalanzeige (BFZ/MFA 5.2.)
- 1 Adapterkarte 64polig (BFZ/MFA 5.3.)
- 1 ASCII-Tastatur (BFZ/MFA 8.1.)
- 1 Video-Interface (BFZ/MFA 8.2.)
- 1 Monitor mit Cinch-Anschluß

Alle aufgeführten Teile komplett aufgebaut und geprüft.

Darüberhinaus sollten Sie den Stromlaufplan und den Bestückungsplan der Übung "Programmierbare Serienschnittstelle" bereithalten.

2

Die Inbetriebnahme erfolgt schrittweise durch Prüfen der einzelnen Funktionsblöcke der Karte. Dazu werden immer nur diejenigen ICs zusätzlich in die Sockel eingesteckt, die dem gerade zu prüfenden Block angehören. Alle dazu vorgegebenen Arbeitsblätter enthalten:

- Angaben darüber, welcher Funktionsblock geprüft wird
- Angaben über Aufgabe und Funktion des Blocks innerhalb der Schaltung
- Angaben zur Vorbereitung der Prüfschritte (z.B. welche ICs zu stecken sind), vor dem Einstecken von ICs immer die Betriebsspannung ausschalten!
- Meßaufgaben; es werden hauptsächlich Messungen durchgeführt, deren Ergebnisse mit vorgegebenen Kontrollwerten zu vergleichen sind

Bei sorgfältiger Durchführung der einzelnen Arbeitsschritte lassen sich eventuell vorhandene Fehlerquellen, wie Kurzschlüsse zwischen Leiterbahnen oder defekte Bauteile, leicht ausfindig machen und beheben.

Bei der Überprüfung der Programmierbaren Serienschnittstelle werden die Kommandos "OUT", "IN", "ASSEMBLER" und "GO" des Betriebsprogramms MAT 85 verwendet. Wenn hierbei Schwierigkeiten auftreten, sollten Sie die entsprechenden Kapitel der Übung BFZ/MFA 7.1. durcharbeiten. Die Assembler-Programme können auch mit dem Kommando "MEMORY" eingegeben werden.

→ A5

Name:

Programmierbare Serienschnittstelle

Datum:

A1.1

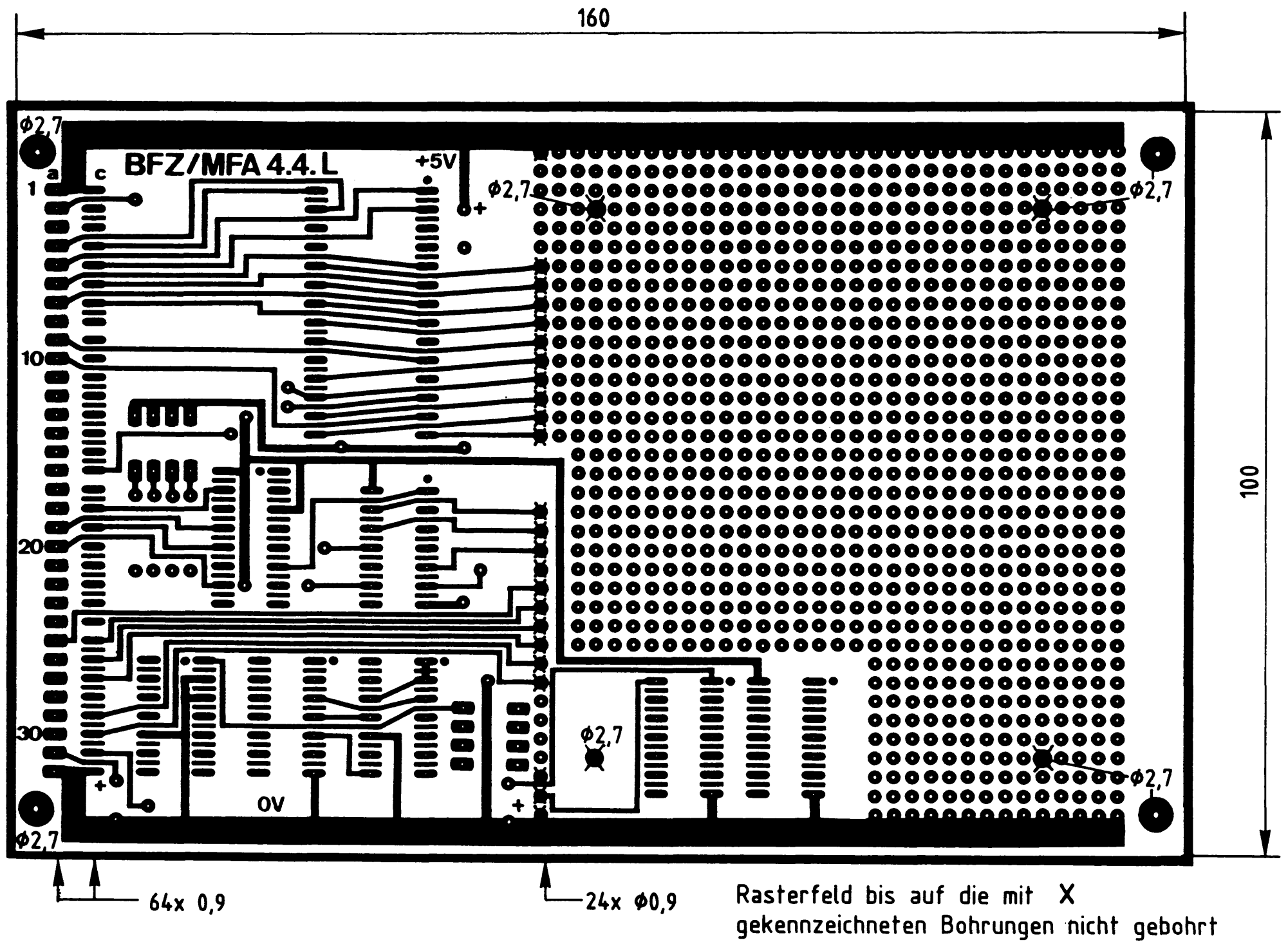
Für die Baugruppe "Programmierbare Serienschnittstelle" muß eine doppelseitig kupferkaschierte Leiterplatte angefertigt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlagen BFZ/MFA 4.4.L und 4.4.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß (100x160 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hwg 2372)

Bohren Sie die Leiterplatte nach folgendem Bohrplan. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

Bohrplan (Leiterbahnseite)



Alle nicht bemaßten Bohrungen Φ0,8 mm
Benötigte Bohrer: 0,8 - 0,9 - 2,7 mm

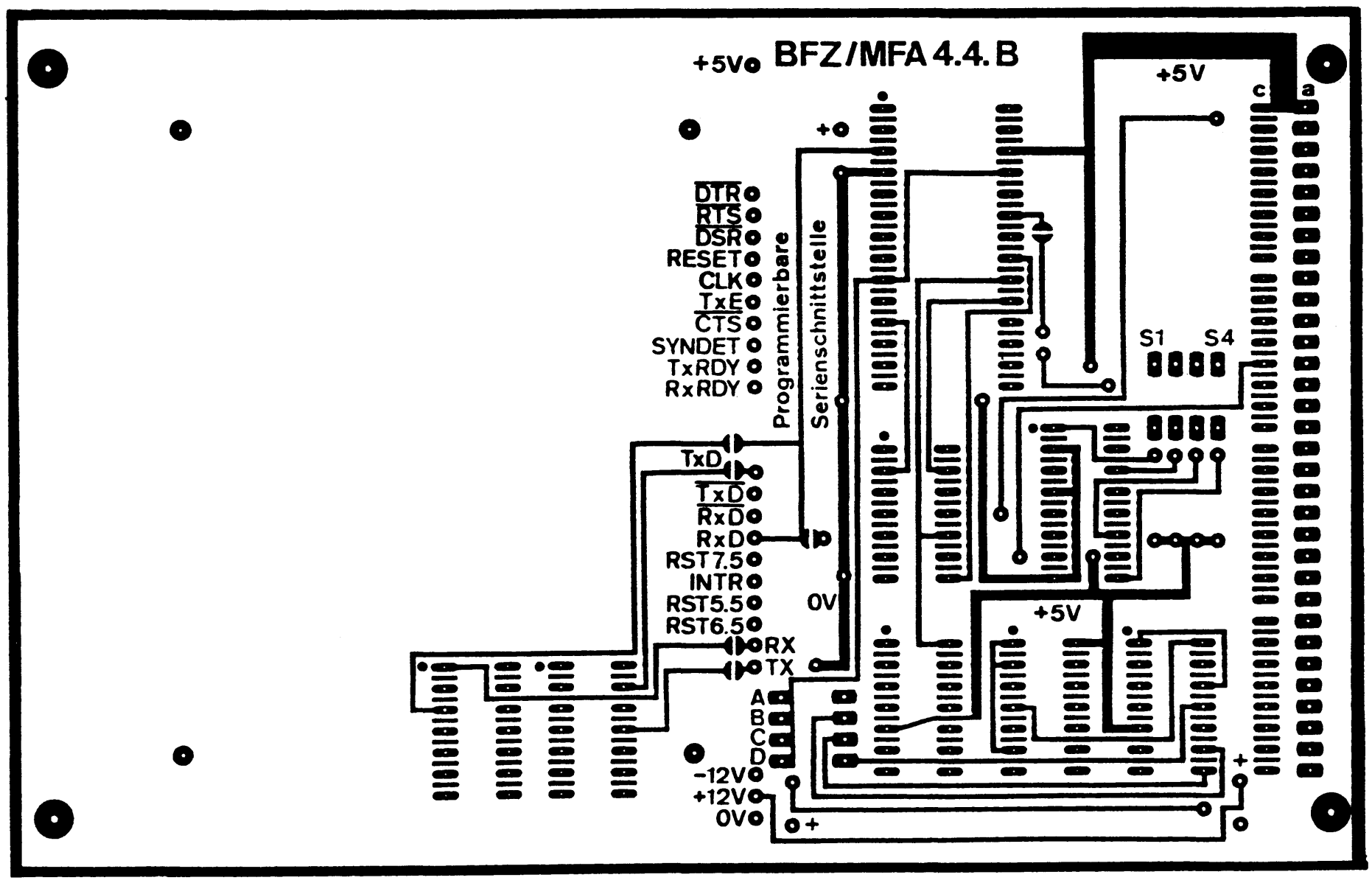
Name:

Programmierbare Serienschnittstelle

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite der Leiterplatte BFZ/MFA 4.4.

A1.2



→ A2

Name:

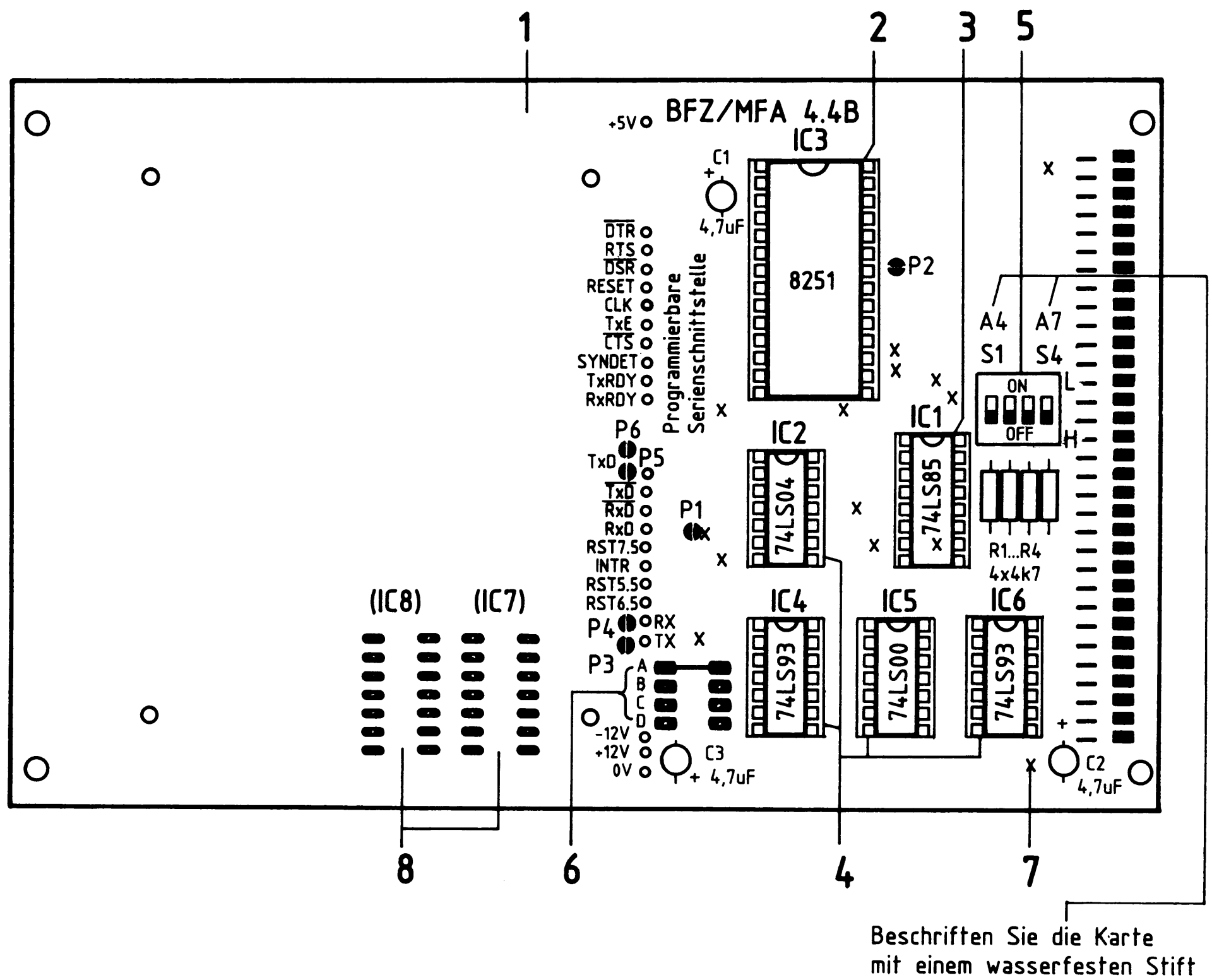
Programmierbare Serienschnittstelle

Datum:

A2.1

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.
Stecken Sie zunächst noch keine ICs in die Sockel!

Bestückungsplan Leiterplatte BFZ/MFA 4.4.



Name:

Programmierbare Serienschnittstelle

Datum:

Stückliste Leiterplatte

A2.2

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.4.	
2	1	IC-Fassung 28polig	siehe Anmerkung
3	1	IC-Fassung 16polig	
4	4	IC-Fassung 14polig	
5	1	Miniatur-Schiebeschalter 4polig	
6	1	Lötbrücke bei "A", hergestellt aus Schaltdraht 0,5 mm CuAg	siehe Stromlaufplan
7	14	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	nur erforderlich bei nicht galvanisch durchkontaktierter Leiterplatte
8	2	IC-Fassung 14polig, nur bei Bedarf bestückt (lt. Bauteilliste)	siehe Anmerkung

Anmerkung

Alle ICs werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontaktiert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

Bauteilliste Leiterplatte

Kennz.	Benennung/Daten	Bemerkung
R1 ... R4	Widerstand 4,7 kΩ	
C1 ... C3	Tantal-Elko 4,7 µF/25 V oder 35 V	Tropfenform
IC1	4-Bit-Vergleicher 74 LS 85	ICs nicht eingesteckt!
IC2	6 Inverter 74 LS 04	
IC3	Programmierbarer Serienschnittstellen-Baustein 8251	
IC4, IC6	4-Bit-Binärzähler 74 LS 93	
IC5	4 NAND je zwei Eingänge 74 LS 00	

Bauteilliste Leiterplatte (Fortsetzung)

A2.3

Kennz.	Benennung/Daten	Bemerkung
IC7	Vier Leitungstreiber für V-24-Schnittstellen MC 1488 oder SN75188	siehe Hinweis
IC8	Vier Leitungsempfänger für V-24-Schnittstellen MC 1489 oder SN75189	siehe Hinweis

Hinweis

IC7 und IC8 dienen zur TTL/V-24- und V-24/TTL-Pegelwandlung. Sie sind jedoch in vielen Anwendungsfällen nicht erforderlich und werden daher nur bei Bedarf bestückt.

→ A3

A3

Angaben zur Frontplatte

Die programmierbare Serienschnittstelle ist an keinen bestimmten Anwendungsfall gebunden, sie kann universell eingesetzt werden. Je nach Verwendungsart ergeben sich hieraus unterschiedliche Frontplattenbestückungen. Daher ist es nicht möglich, in dieser Übung eine Frontplattenzeichnung anzugeben. Im allgemeinen wird aber die vorgesehene Frontplatte mit einer Breite von 25,1 mm richtig bemessen sein.
Die für Ihren Anwendungsfall erforderlichen mechanischen und elektrischen Arbeiten an der Frontplatte müssen nach eigenen Plänen durchgeführt werden. Auf der nächsten Seite stehen daher lediglich Angaben zur richtigen Montage des Einschubs .

→

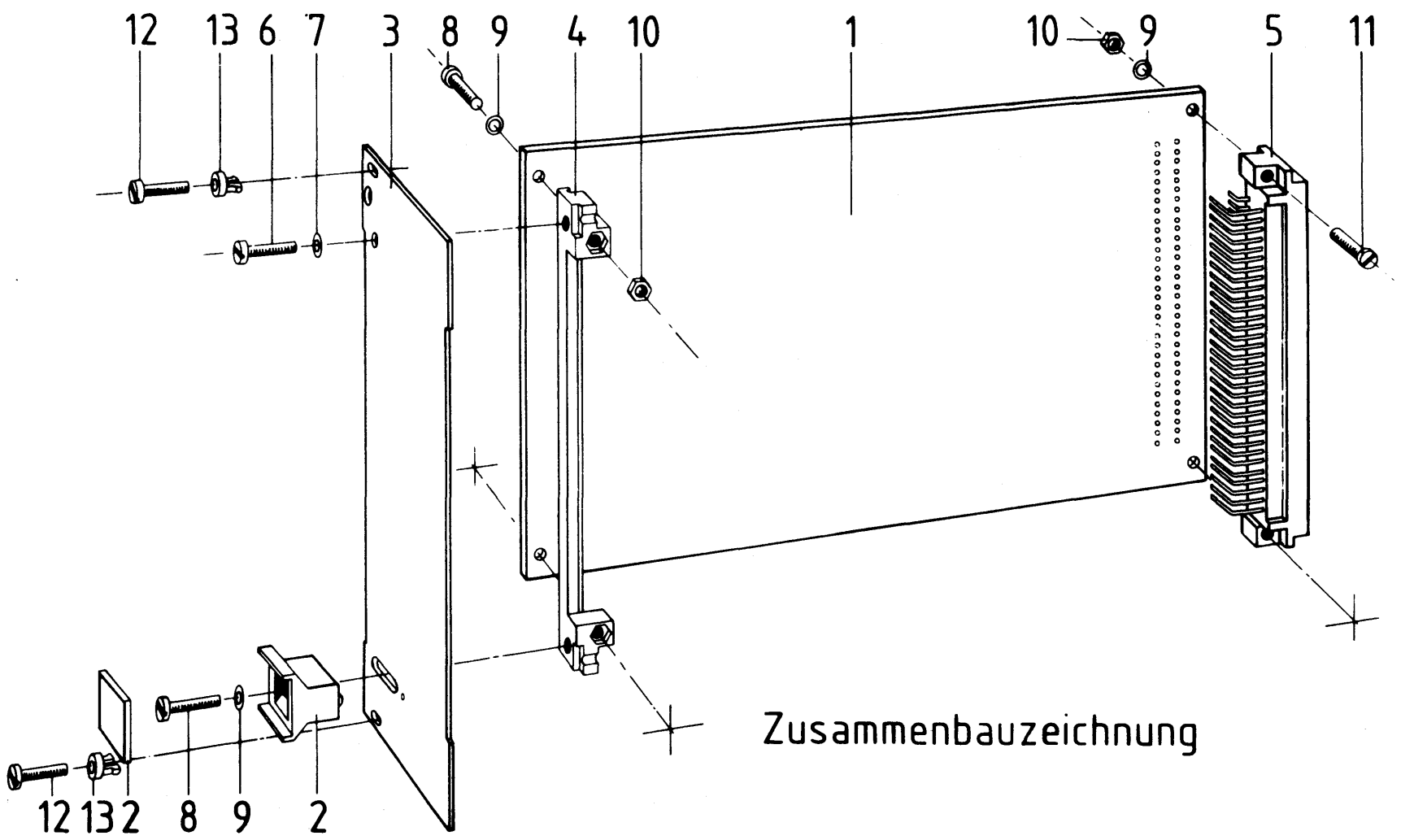
Name:

Programmierbare Serienschnittstelle

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen.

A3.1



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.4	bestückt
2	1	Griff komplett	
3	1	Frontplatte	
4	1	Frontverbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

→ A4

Name:

Programmierbare Serienschnittstelle

Datum:

Sichtkontrolle

A4

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?
Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.
Bei galvanisch nicht durchkontaktierten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontaktierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstücken durchkontaktiert sein.

Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind die ICs bereits eingesteckt? Wenn ja, ziehen Sie alle ICs heraus.
- Auf der Bestückungsseite darf nur die Lötbrücke "A" eingesetzt sein. Die Brücken "B" bis "D" sowie "P1" und "P2" müssen geöffnet sein. Bitte überprüfen Sie dies!

2 ←

Name:

Programmierbare Serienschnittstelle

Datum:

Prüfen der Betriebsspannung für die ICs

A5.1

- Baugruppe "Programmierbare Serienschnittstelle" über Adapterkarte am Systembus
- Außer Netzgerät keine anderen Karten eingeschoben
- Betriebsspannung eingeschaltet

Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabelle ein.

	IC1	IC2	IC3	IC4	IC5	IC6
Typ	74LS85					
U_B-Pin	16					
0V-Pin	8					
U_B	5V					

Vorbereitung für die Überprüfung der Funktionsblöcke

- Stellen Sie mit den Schiebeschaltern S1 bis S4 die Basisadresse "F" ein. Hierzu sind alle Schalter in die Stellung "OFF" zu bringen.
- Löten Sie, falls noch nicht geschehen, auf der Bauteilseite der Platine die Brücke "A" ein. Weitere Brücken dürfen nicht vorhanden sein.

Die Baugruppe wird zunächst mit Hilfe des Bus-Signalgebers statisch überprüft (Adreß- und Steuersignale). Die Kontrolle dieser Signale erfolgt mit einem Logiktester.
Anschließend wird der programmierbare Schnittstellenbaustein (IC3) mit Hilfe des Betriebsprogramms MAT 85 auf seine Funktion untersucht.

Name:

Programmierbare Serienschnittstelle

Datum:

Prüfen der Bausteinauswahl (Chip-Select) von IC3

A5.2

Das Chip-Select-Signal (Pin 11 von IC3) führt L-Pegel, wenn der Adreßvergleicher IC1 Adressengleichheit meldet. Dies ist bei der vorliegenden Schalterstellung von S1 bis S4 (alle Kontakte geöffnet) immer dann der Fall, wenn folgende Hex-Adresse auf dem 16-Bit-Adreßbus vorliegt:

X X F X

"X" bedeutet, daß an dieser Stelle eine beliebige hexadezimale Ziffer stehen kann. Die zweite Stelle von rechts muß also den Wert "F" haben, während die übrigen drei Stellen beliebig sein können.

Gehen Sie folgendermaßen vor:

- IC1 und IC2 in ihre Sockel stecken
- Bus-Signalgeber (BFZ/MFA 5.1.) und Bus-Signalanzeige (BFZ/MFA 5.2.) in den Baugruppenträger stecken
- Programmierbare Serienschnittstelle über Adapterkarte in den Baugruppenträger stecken
- Betriebsspannung einschalten

Stellen Sie am Bus-Signalgeber die in der folgenden Tabelle angegebenen Adressen ein, und messen Sie jeweils den logischen Pegel an Pin 11 der Fassung von IC3 ($\overline{CS}$).

Adreß-wert	$\overline{CS}$ Soll	$\overline{CS}$ Ist
17F8	L	
021C	H	
00F0	L	

Name:

Programmierbare Serienschnittstelle

Datum:

Prüfen des Adreßsignals A0

A5.3

Überprüfen Sie mit einem Logiktester am Anschlußstift 12 des Sockels für IC3 (C/$\overline{D}$) die in der folgenden Tabelle angegebenen Signalzustände bei verschiedenen Adressen.

Adreß-wert	Sockel IC3, Pin 12	
	Soll	Ist
XXX0	L	
XXX1	H	
XXX2	L	
XXX3	H	

Prüfen der Steuersignale $\overline{IOR}$ und $\overline{IOW}$

Diese Steuersignale werden ebenfalls an den Sockelanschlüssen von IC3 abgegriffen.

Taster		$\overline{IOR}$ bzw. $\overline{RD}$ Sockel IC3, Pin 13		$\overline{IOW}$ bzw. $\overline{WR}$ Sockel IC3, Pin 10	
		Soll	Ist	Soll	Ist
IOR	betätigt	L		H	
	nicht betätigt	H		H	
IOW	betätigt	H		L	
	nicht betätigt	H		H	

Name:

Programmierbare Serienschnittstelle

Datum:

Prüfung des Baudraten-Taktes

A5.4

Der programmierbare Serienschnittstellen-Baustein 8251 (IC3) erhält ein aus dem 2-MHz-Systemtakt der CPU abgeleitetes Taktsignal. Hieran sind IC4, IC5 und IC6 der Schnittstellenkarte beteiligt.
Die Höhe des Baudraten-Taktes ist durch die Lötbrücken A bis D in vier Stufen veränderbar, wobei aber immer nur eine einzige Brücke eingelötet sein darf.
In Verbindung mit der Initialisierung durch das Betriebssystem, bei der ein interner Teilerfaktor von 64:1 festgelegt wird, beträgt die Baudrate bei der vorhandenen Brücke "A" 1200 Baud. Die Brücken B, C oder D würden jeweils um den Teiler 2 kleinere Baudraten (600, 300 und 150 Baud) ergeben. Diese Zusammenhänge können Sie im Abschnitt 3.4. der Funktionsbeschreibung nachlesen.
Durch die interne 64:1-Frequenzteilung ergibt sich für 1200 Baud eine Taktfrequenz von 76,8 kHz. Für die anderen Baudraten ist die Taktfrequenz entsprechend geringer.

Zur Prüfung des Baudraten-Taktes gehen Sie bitte folgendermaßen vor:
- IC4, IC5 und IC6 der Schnittstellenkarte zusätzlich einsetzen
- Baugruppe Prozessor 8085 zusätzlich in den Baugruppenträger einstecken
- Betriebsspannung einschalten

Messen Sie nun mit einem Oszilloskopen die Periodendauer der Signale an den in der folgenden Tabelle angegebenen IC-Stiften. Bestimmen Sie daraus anschließend die Frequenzen dieser Signale. Wenn diese den angegebenen Kontrollwerten entsprechen, ist die Takterzeugung für die verschiedenen Baudraten in Ordnung.

Meßort	T	f	f (Kontrollwert)
IC3 , Pin 20			2 MHz
IC6 , Pin 12			ca. 77 kHz
IC6 , Pin 9			ca. 38,5 kHz
IC6 , Pin 8			ca. 19,2 kHz
IC6 , Pin 11			ca. 9,6 kHz
IC3 , Pin 9			ca. 77 kHz
IC3 , Pin 25			ca. 77 kHz

Name:

Programmierbare Serienschnittstelle

Datum:

Prüfen des Reset-Signals

A5.5

Bei nicht betätigter Reset-Taste der CPU-Baugruppe muß am Anschluß 21 des Sockels für IC3 L-Pegel anliegen. Wird die Reset-Taste betätigt, liegt H-Signal vor. Bitte überprüfen Sie dies!

Prüfen des Schnittstellenbausteins 8251 (IC3)

Der programmierbare Schnittstellenbaustein 8251 übernimmt parallele Daten vom Mikroprozessor und gibt sie in serieller Form am Anschluß "TxD" (Transmitter-Data, Sender-Daten) aus.
Zusätzlich kann der Baustein am Anschluß "RxD" (Receiver-Data, Empfänger-Daten) einen seriellen Datenstrom empfangen und ihn in parallele Form für den Mikroprozessor umwandeln.
Zur Prüfung dieser Funktionen wird der vollständige Mikrocomputer einschließlich Betriebssystem MAT 85, Tastatur und Bildschirm benötigt.

Gehen Sie dabei folgendermaßen vor:
- Anschluß "$\overline{CTS}$" mit Hilfe einer Drahtbrücke mit 0 V verbinden (dieses L-Signal an "$\overline{CTS}$" gibt den seriellen Datensender frei)
- IC3 (8251) in den Sockel stecken
- Baugruppe 8-K-RAM/EPROM, bestückt mit MAT 85, einsetzen (Basisadresse 0000)
- Baugruppe 8-K-RAM/EPROM, bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800 einsetzen (Basisadresse E000)
- Bus-Signalgeber entfernen
- Video-Interface in den Baugruppenträger einsetzen
- ASCII-Tastatur und Monitor an das Video-Interface anschließen
- Betriebsspannung einschalten
- Betriebsprogramm durch Betätigen der SPACE-Taste starten

Auf dem Monitor müssen nun alle Kommandos des Betriebsprogramms erscheinen.

Mit dem Start des Betriebsprogramms wird die programmierbare Serienschnittstelle initialisiert, d.h. in ihrer Betriebsart programmiert.

Innerhalb des Schnittstellen-Bausteins befindet sich ein Sender- und ein Empfängerregister, deren Funktionen anschließend überprüft werden.

Name:

Programmierbare Serienschnittstelle

Datum:

Überprüfung des Senderregisters

A5.6

Das Senderregister hat bei der eingestellten Basisadresse "F" die Port-Nr. "FOH", unter der es mit dem Betriebsprogramm-Kommando "OUT" angesprochen werden kann.

- Rufen Sie das Kommando "OUT" auf. Adresse: FO, Daten: 55

Jedesmal, wenn Sie die Leertaste betätigen, wird der Datenwert 55 an das Port mit der Nr. FO übergeben und vom Schnittstellen-Baustein in serieller Form am Anschluß "TxD" (Pin 19 von IC3) ausgegeben. Beobachten Sie dies mit einem Oszilloskopen oder einem Logiktester. Im Ruhezustand liegt TxD auf H-Pegel. Bei Betätigung der Leertaste entstehen für kurze Zeit wechselnde Ausgangssignale.

Die folgende Aufstellung zeigt die Bildschirmdarstellung bei diesem Versuch. Ihre Eingaben davon sind unterstrichen. Durch die Betätigung der CR-Taste (zum Schluß) wird der Versuch abgebrochen.

```
KMD > OUT
PORT-NR = 00 FO [SP]
DATEN   = 00 55 [SP]
DATEN   = 55 [SP]
DATEN   = 55 [SP]
DATEN   = 55 [SP]
DATEN   = 55 [SP]
DATEN   = 55 [CR]
```

Hinweis:
[SP] = Leertaste betätigen
[CR] = CR-Taste betätigen

Name:

Programmierbare Serienschnittstelle

Datum:

Überprüfung des Empfängerregisters

A5.7

Der serielle Empfänger von IC3 kann überprüft werden, indem eine Brücke zwischen dem Senderausgang TxD (IC3, Pin 19) und dem Empfängereingang RxD (IC3, Pin 3) hergestellt wird. Hierdurch werden die gesendeten Daten vom gleichen Baustein wieder empfangen. Daten, die mit dem OUT-Kommando dem Sender übergeben werden, können Sie anschließend mit dem IN-Kommando wieder einlesen. Das Empfängerregister besitzt dabei wie das Senderregister die Port-Nr. "F0". Gehen Sie zur Überprüfung des Empfängerregisters nach der folgenden Aufstellung vor:

```
KMD > OUT
PORT-NR = 00 F0 [SP]
DATEN   = 00 55 [CR]   (gesendetes Daten-Byte)

KMD > IN
PORT-NR = F0 [SP]
DATEN   = 55 [CR]      (empfangenes Daten-Byte)
```

Abschließende Überprüfung

Mit Hilfe des folgenden Programms wird der serielle Schnittstellenbaustein abschließend überprüft. Hierbei kommen die im Betriebssystem MAT 85 vorhandenen Ein- und Ausgabe-Unterprogramme zum Betrieb eines Kassetten-Interfaces zum Einsatz. An deren Stelle wären auch die im Kapitel 7 der Funktionsbeschreibung angegebenen Sende- und Empfangsprogramme verwendbar.

- Setzen Sie die 8-Bit-Parallel-Eingabe mit der Adresse 01 und die 8-Bit-Parallel-Ausgabe mit der Adresse 02 zusätzlich in den Baugruppenträger ein.
- Geben Sie das folgende Assemblerprogramm ohne die durch Semikolon abgesetzten Kommentare ein.
- Starten Sie das Programm anschließend mit dem Go-Kommando bei Adresse F800.
- Stellen Sie mit den Eingabeschaltern der 8-Bit-Parallel-Eingabe verschiedene Datenwerte ein. Beobachten Sie den Bildschirm und die 8-Bit-Parallel-Ausgabe.

Name:

Programmierbare Serienschnittstelle

Datum:

A5.8

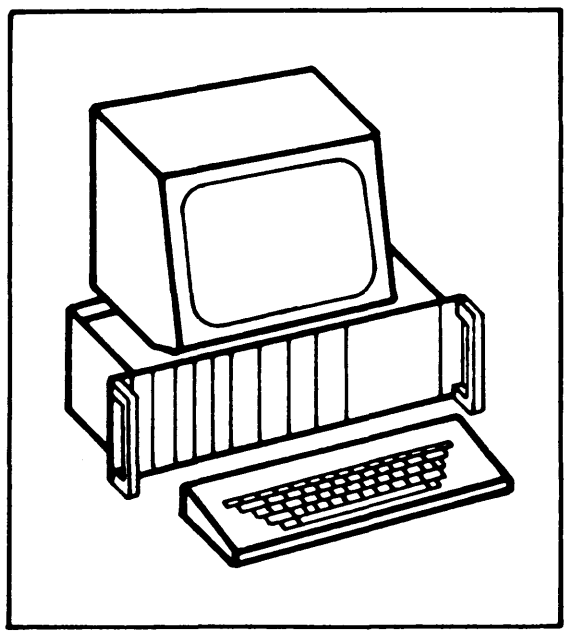
```
KMD> ASSEMBLER
START-ADR =0000  F800

F800  DB 01      START:  IN 01     ;Datenwert der 8-Bit-Parallel-Eingabe
                                   ;in den Akku einlesen
F802  CD 2108            CALL 0821 ;Sende Akkuwert seriell aus (0821 ist die
                                   ;Anfangsadresse des Unterprogramms "CASO",
                                   ;Kassetten-Out-Routine des Betriebspro-
                                   ;gramms MAT 85)
F805  CD EF07            CALL 07EF ;Einlesen eines von der seriellen Schnitt-
                                   ;stelle empfangenen Zeichens in den Akku
                                   ;(07EF ist die Anfangsadresse des Unter-
                                   ;programms "CASI"(Kassetten-In-Routine)
F808  D3 02              OUT 02    ;Empfangenes Zeichen an die 8-Bit-Paral-
                                   ;lel-Ausgabe ausgeben
F80A  CD 5200            CALL 0052 ;Empfangenes Zeichen auf dem Bildschirm
                                   ;anzeigen (0052 ist die Anfangsadresse des
                                   ;Unterprogramms "WCHR", Write Character")
F80D  C3 00F8            JMP START ;Beginne wieder bei START
F810                     END       ;Assembler-Ende
```

Das eingegebene Programm bewirkt, daß die CPU ständig den Datenwert der 8-Bit-Parallel-Eingabe liest. Anschließend werden diese Daten von der seriellen Schnittstelle ausgegeben und durch die Brücke zwischen TxD und RxD sogleich wieder empfangen. Der empfangene Datenwert kommt auf der 8-Bit-Parallel-Ausgabe und auf dem Bildschirm zur Anzeige.
Hierbei ist zu beachten, daß der Bildschirm nur Zeichen mit Werten zwischen 20H und 7EH darstellen kann. Beim Wert 07H ertönt beispielsweise die Hupe. Auch die nicht darstellbaren Zeichen werden aber richtig übertragen. Dies können Sie der Anzeige der 8-Bit-Parallel-Ausgabe entnehmen. Welche Zeichen darstellbar sind, kann einer ASCII-Tabelle entnommen werden.

Lösen Sie nun wieder die Verbindungen zwischen den Anschlüssen "TxD" und "RxD" sowie vom Anschluß "$\overline{\text{CTS}}$" nach Null Volt.

Damit ist die Übung beendet!

FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



Kassetten-Interface

BFZ/MFA 4.4.a

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

Kassetten-Interface

1. Einleitung

Jeder Mikrocomputer enthält neben dem Prozessor und dem Speicher Ein- und Ausgabeeinheiten, über die der Datenverkehr mit Geräten außerhalb des Mikrocomputers stattfindet. Häufig bezeichnet man Ein- und Ausgabeeinheiten als "Eingabe- bzw. Ausgabe-Ports" oder als "Eingabe- bzw. Ausgabeschnittstellen" und die Geräte außerhalb des Mikrocomputers als "Peripheriegeräte".
Ein häufig verwendetes Peripheriegerät des Mikrocomputers ist ein Kassetten-Recorder zur externen Datenspeicherung. Zu seinem Anschluß an einen Computer ist ein "Kassetten-Interface" erforderlich.
In dieser Übung wird ein Kassetten-Interface beschrieben, das nach dem "FSK-Verfahren" (Frequency-Shift-Keying, Frequenzumtastung) arbeitet. Bild 1 zeigt das Prinzip dieses Verfahrens, das "FSK-Modulation" genannt wird.

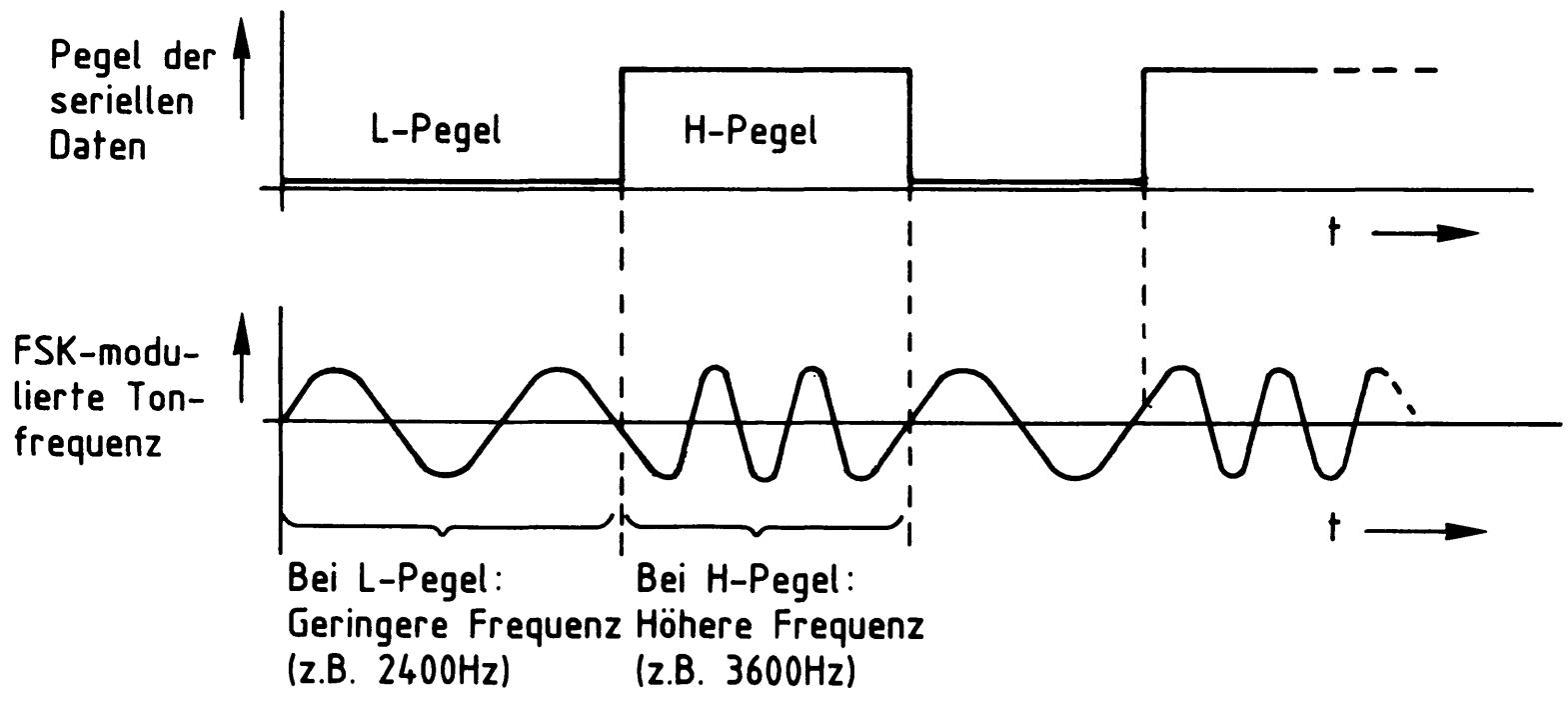


Bild 1: Prinzip der FSK-Modulation

Beim FSK-Verfahren nimmt eine Tonfrequenz in Abhängigkeit des Datenpegels zwei verschiedene Werte an. Im BFZ/MFA-Kassetten-Interface entspricht L-Signal einer Frequenz von 2400 Hz und H-Signal einer Frequenz von 3600 Hz. Diese Tonfrequenzen können von einem Kassetten-Recorder aufgezeichnet und von ihm auch wiedergegeben werden.
Vor der Behandlung von Einzelheiten wird zunächst das Prinzip von Datenspeicherung und Datenwiedergabe mit Hilfe eines Kassetten-Recorders erläutert.

2. Das Prinzip der Datenspeicherung mit Hilfe eines Kassetten-Recorders

Bei der Datenspeicherung arbeitet der Kassetten-Recorder in der Betriebsart "Aufnahme". Hierzu ist der in Bild 2 gezeigte Aufbau erforderlich.

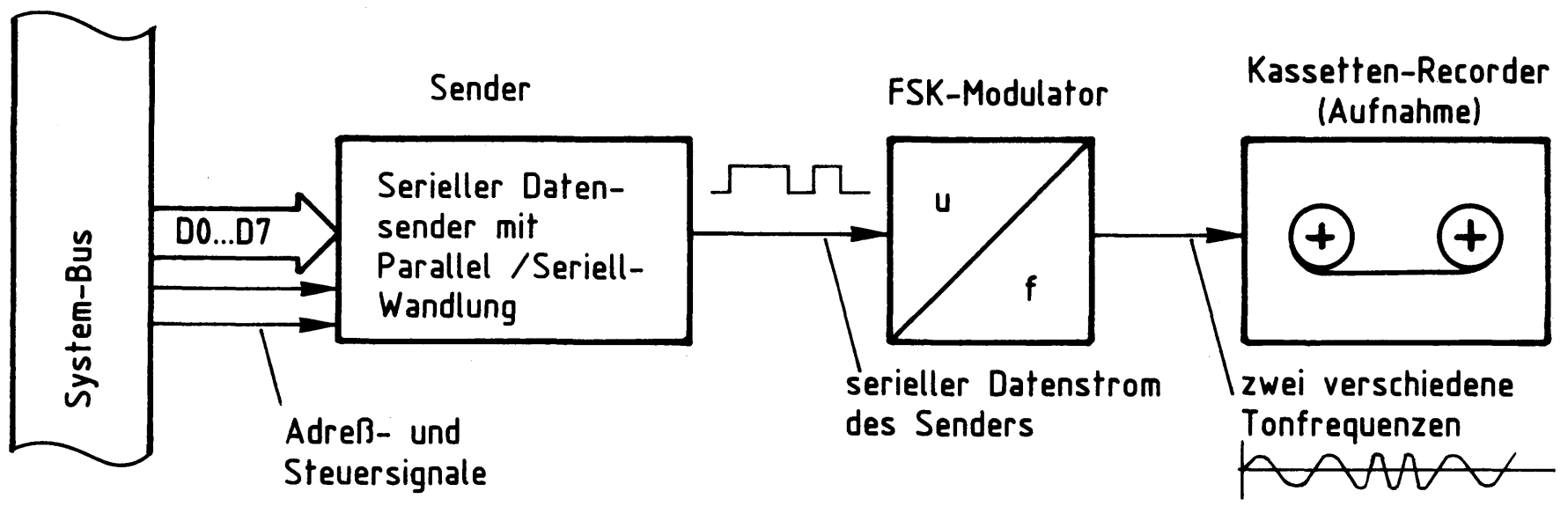


Bild 2: Prinzip der Datenspeicherung auf einem Kassetten-Recorder

Die zu speichernden Daten gelangen vom Systembus zu einem Datensender, der die parallelen Daten des Mikrocomputers in einen seriellen Datenstrom umwandelt (Bild 2). Außerdem fügt der Sender die zur seriellen Datenübertragung erforderlichen Start- und Stopbits in den Datenstrom ein.
Dem Sender nachgeschaltet ist ein FSK-Modulator, der einen Tongenerator besitzt, dessen Frequenz -abhängig vom logischen Pegel der gesendeten Bits- auf zwei verschiedene Werte umgeschaltet (umgetastet) wird.

Bild 3 zeigt, welche Stufen beim Einlesen von gespeicherten Daten erforderlich sind. Der Kassetten-Recorder arbeitet hierbei in der Betriebsart "Wiedergabe".

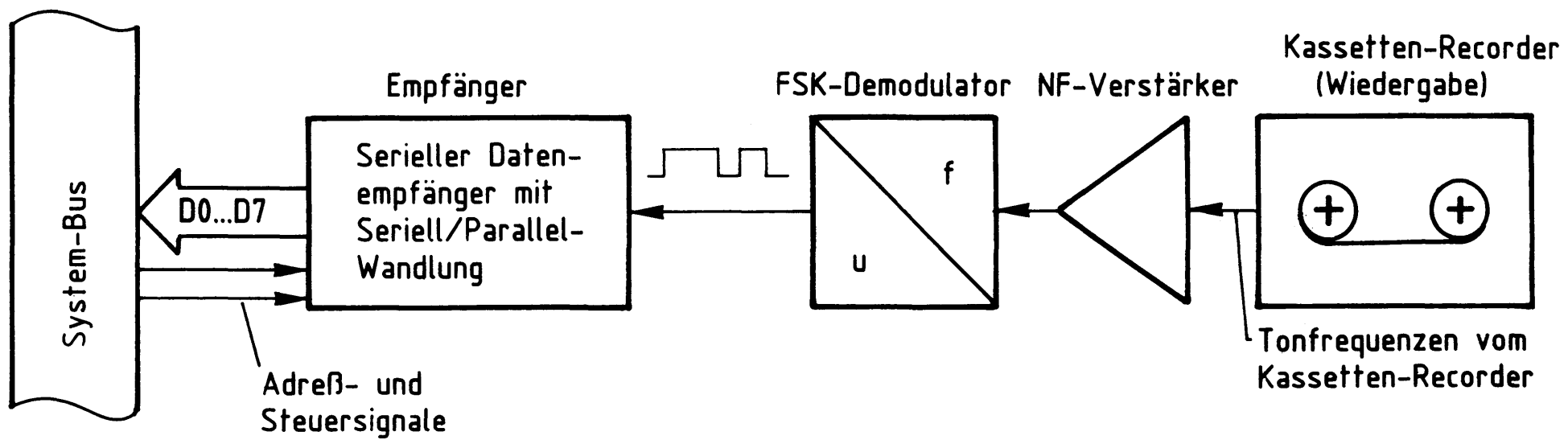


Bild 3: Prinzip der Datenwiedergabe von einem Kassetten-Recorder

Die vom Kassetten-Recorder gelieferten Tonsignale werden zunächst verstärkt (Bild 3). Der anschließende FSK-Demodulator gibt an seinem Ausgang L-Pegel ab, wenn die empfangene Frequenz geringer als 3000 Hz ist. Oberhalb von 3000 Hz liefert er H-Pegel. Im Empfänger werden die seriellen Daten wieder in die parallele Form gewandelt und von Start- und Stop-Bits befreit. Die empfangenen Daten gelangen auf den Systembus des Mikrocomputers.

3. Blockschaltbild, Aufbau und Wirkungsweise des Kassetten-Interfaces

Bild 4 zeigt das Blockschaltbild des Kassetten-Interfaces. Serieller Sender, Empfänger und die erforderliche Steuerlogik befinden sich im Teil "Programmierbare Serienschnittstelle", deren Erklärung auf die Anwendung im Kassetten-Interface beschränkt wird. Darüber hinausgehende Einzelheiten und Grundlagen der seriellen Datenübertragung sind in der Fachpraktischen Übung BFZ/MFA 4.4. "Programmierbare Serienschnittstelle" beschrieben.
FSK-Modulator, -Demodulator und NF-Verstärker des Kassetten-Interfaces sind zusammen auf einer Leiterplatte aufgebaut, die häufig als "FSK-Modem" (FSK-Modulator/Demodulator) bezeichnet wird. Das Modem selbst ist eine Zusatzplatine der programmierbaren Serienschnittstelle. Beide Einheiten zusammen bilden das Kassetten-Interface.

Serieller Datensender und -empfänger werden durch den Schnittstellenbaustein 8251 gebildet (Bild 4). Die Bezeichnung "USART" ist eine Abkürzung der Begriffe "Universal Synchronous/Asynchronous Receiver/Transmitter". Dies bedeutet "Universaler synchroner/asynchroner Empfänger und Sender" (engl. "Receiver" = Empfänger, "Transmitter" = Sender).
Darüber hinaus enthält die programmierbare Serienschnittstelle einen Adreßvergleicher und einen Baudratenteiler. Vor der Behandlung dieser Schaltungsteile wird zunächst die Wirkungsweise der Serienschnittstelle anhand des Blockschaltbildes kurz erklärt.

Die Datenanschlüsse des 8251 sind mit den Datenleitungen D0 bis D7 des Systembusses verbunden (Bild 4). Sie führen über den Datenbus-Puffer zum internen Datenbus des Bausteins, an den insgesamt fünf Register mit folgenden Funktionen angeschlossen sind:
Das Betriebsarten- und das Kommandoregister bestimmen gemeinsam die Funktion des seriellen Schnittstellenbausteins. Durch "Programmierung", womit das Einschreiben bestimmter Steuerworte in diese Register gemeint ist, wird die Betriebsart festgelegt.

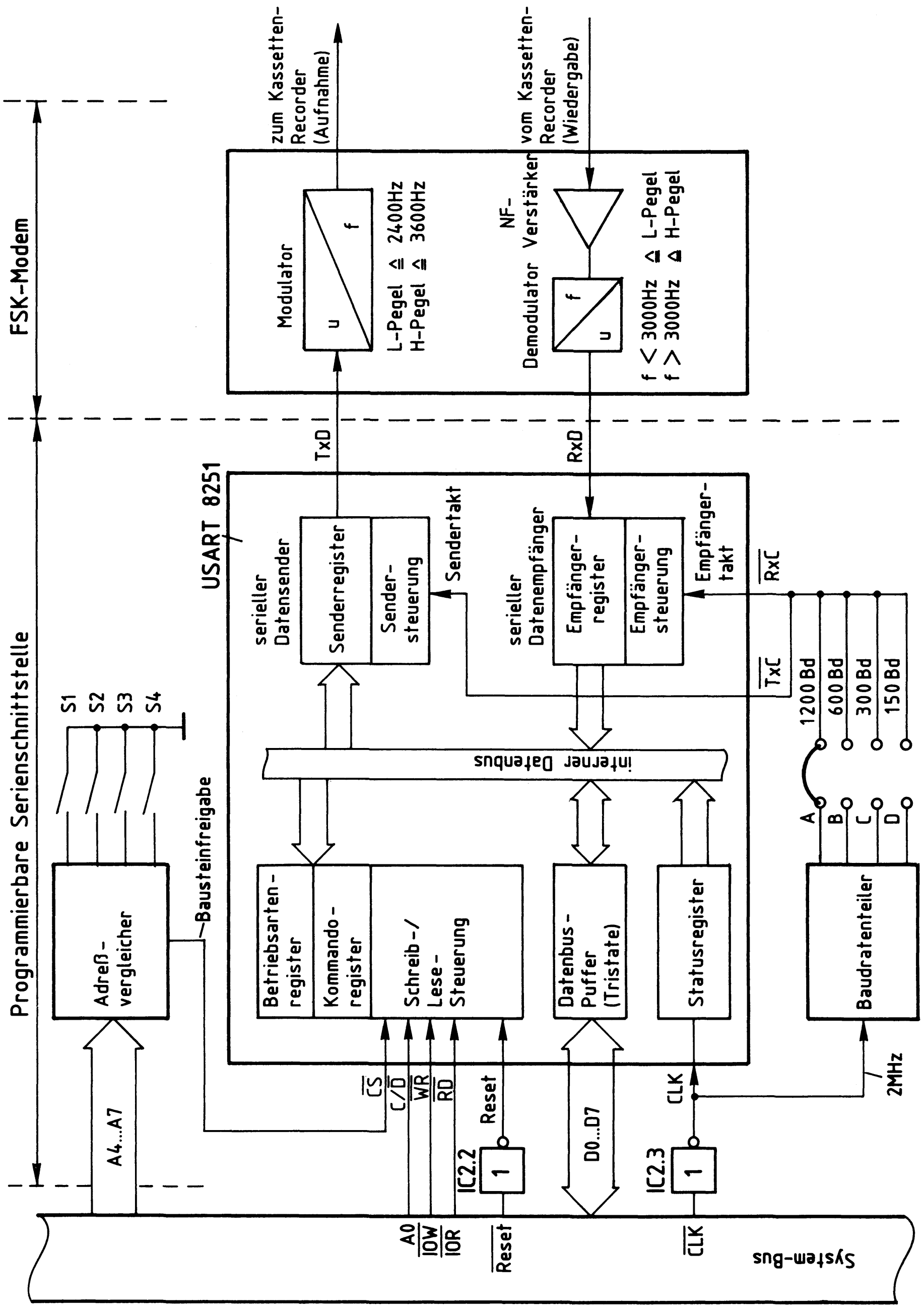


Bild 4: Blockschaltbild der Baugruppe Kassetten-Interface

Diese "Initialisierung" der seriellen Schnittstelle zum Betrieb als Kassetten-Interface erfolgt durch das Betriebssystem MAT 85 automatisch beim Einschalten des Gerätes.

Das Senderregister gehört zum seriellen Datensender und erhält die seriell auszugebenden Daten in paralleler Form über den Datenbus-Puffer und den internen Datenbus. Innerhalb des Datensenders werden Start- und Stopbits in den Datenstrom eingefügt, der am Anschluß "TxD" (Transmitter-Data) seriell als eine Folge von H/L-Signalen ausgegeben wird. Der Datensender führt die erforderliche Parallel-/Seriell-Wandlung mit Hilfe des vom Baudratenteiler stammenden Sendertaktes "$\overline{TxC}$" (Transmitter-Clock) durch. Die Ausgangsspannung des Modulators ist sinusförmig.

Das Empfängerregister kann am Anschluß "RxD" (Receiver-Data) einen seriellen Datenstrom empfangen. Er stammt vom Demodulator, der aus den Signalen des Kassetten-Recorders in Abhängigkeit der Frequenz H- oder L-Pegel erzeugt. Innerhalb des Datenempfängers findet die Seriell-/Parallel-Wandlung der empfangenen Daten statt, wobei alle zusätzlichen Bits (z.B. Start- und Stopbits) aus dem empfangenen Signal entfernt werden. Vom Baudratenteiler erhält die Empfängersteuerung den Empfängertakt "$\overline{RxC}$" (Receiver-Clock), der gleich dem Sendertakt ist.

Das Statusregister (Status = Zustand) erhält sowohl vom seriellen Datensender als auch vom seriellen Datenempfänger Informationen über den Zustand dieser Einheiten. Beispiele hierfür sind Meldungen wie "Senderregister leer" und "Empfängerregister hat Zeichen empfangen". Der Prozessor kann das Statusregister lesen und erkennt hierdurch, ob er ein neues Zeichen zur seriellen Ausgabe an die Baugruppe ausgeben kann oder ob ein seriell empfangenes Zeichen vorliegt und eingelesen werden muß.

Die Auswahl der einzelnen Register beim Datenverkehr mit der CPU erfolgt mit Hilfe der Bausteinanschlüsse "C/$\overline{D}$", "$\overline{WR}$" und "$\overline{RD}$", auf die später noch eingegangen wird.
Damit der serielle Schnittstellenbaustein Daten vom Prozessor erhalten oder an ihn abgeben kann, muß der Anschluß "$\overline{CS}$" (Chip-Select) über die Leitung "Bausteinfreigabe" L-Signal erhalten (Bild 4). Es stammt vom "Adreßvergleicher" und wird nur abgegeben, wenn die Baugruppe vom Prozessor "angesprochen" wird, d.h., wenn die Bitkombination der Adreßleitungen A4 bis A7 gleich ist mit der Bitkombination, die mit den Schaltern S1 bis S4 eingestellt wurde (Baugruppennummer).

Zur zeitlichen Steuerung der internen Vorgänge besitzt der Baustein 8251 die drei Taktanschlüsse "$\overline{RxC}$", "$\overline{TxC}$" und "CLK" (Bild 4). "$\overline{RxC}$" und "$\overline{TxC}$" bestimmen die sender- bzw. empfängerseitige Datenübertragungsrate (Baudrate). Hierzu wird der 2-MHz-Systemtakt einem Baudratenteiler zugeführt, der Baudraten von 1200 Bd, 600 Bd, 300 Bd und 150 Bd ermöglicht.
An "CLK" ist ein Taktsignal erforderlich, dessen Frequenz wesentlich höher ist als die höchste Ausgangsfrequenz des Baudratenteilers. Hierzu eignet sich der 2-MHz-Systemtakt, der durch IC2.3 invertiert auf den CLK-Anschluß geführt wird. Diese Invertierung soll das $\overline{CLK}$-Signal lediglich auffrischen.
IC2.2 invertiert das L-aktive $\overline{Reset}$-Signal des Systembusses, da der Schnittstellenbaustein 8251 einen H-aktiven Reset-Eingang besitzt. Nach jedem Reset muß der Baustein neu programmiert werden. Dies geschieht selbständig durch das Betriebssystem.

3.1. Steuerregister und Datenregister

Vergleicht man die Register des Bausteins 8251 miteinander, so kann zwischen "Steuerregistern" (engl. "Control-Register") und "Datenregistern" unterschieden werden. In einige der Register kann der Prozessor Daten einschreiben, andere dagegen nur lesen. Bild 5 zeigt die Aufteilung der Register in diese Gruppen und die erforderlichen Steuersignale zu ihrer Ansteuerung.

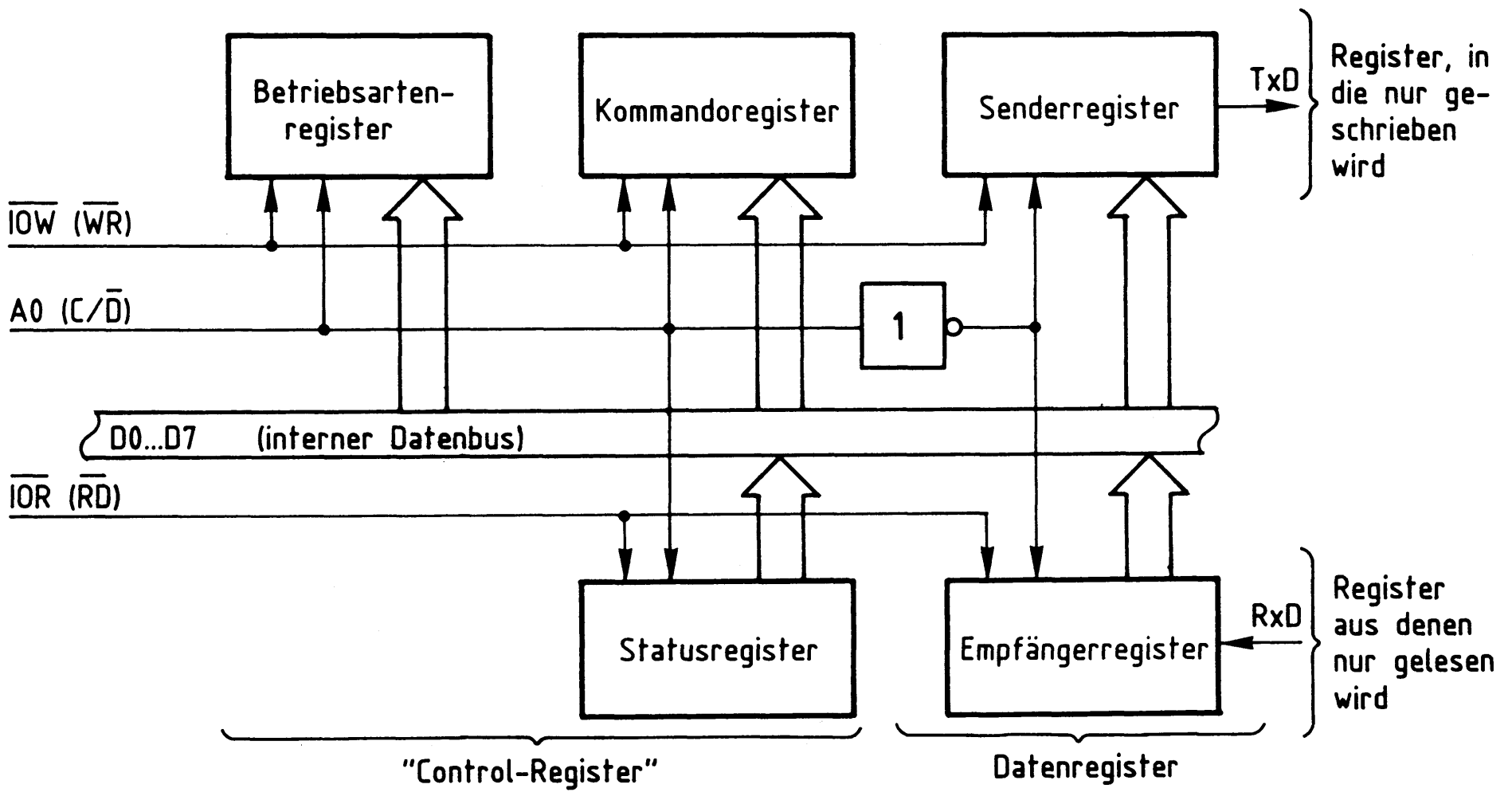


Bild 5: Aufteilung der Register in Gruppen

Zur Unterscheidung der Gruppen "Control-" und "Datenregister" dient der Bausteinanschluß "C/$\overline{D}$": Führt C/$\overline{D}$ H-Pegel, sind die Control-Register, bei L-Pegel die Datenregister ausgewählt. Aus Bild 5 geht ebenfalls hervor, welche Register vom Prozessor gelesen und welche mit Daten beschrieben werden können: Status- und Empfängerregister können nur gelesen, Betriebsarten-, Kommando- und Senderregister nur beschrieben werden.

Mit Hilfe der L-aktiven Steuerleitung "$\overline{IOW}$", die mit dem Bausteinanschluß "$\overline{WR}$" verbunden ist, schreibt der Prozessor Datenwerte in den Baustein ein. Zur Unterscheidung, ob bei einem Schreibvorgang das Senderregister (mit den seriell auszugebenden Daten) oder das Betriebsarten- bzw. Kommandoregister (mit Steuerworten) beschrieben wird, dient der Bausteinanschluß C/$\overline{D}$ (Control/Data), der mit der Adreßleitung A0 verbunden ist. Bei L-Signal an C/$\overline{D}$ (entspricht "Data") gelangen die vom Prozessor ausgegebenen Datenworte in das Senderregister. Liegt bei einem Schreibvorgang am Anschluß C/$\overline{D}$ jedoch H-Pegel vor (entspricht "Control"), wird entweder das Betriebsarten- oder das Kommandoregister mit einem Steuerwort beschrieben. Diesen Vorgang nennt man "Initialisieren" des Schnittstellenbausteins.
Bedingt durch die Vielzahl der Programmiermöglichkeiten besitzt der 8251 nicht nur ein, sondern zwei Register zur Betriebsartenprogrammierung. Die Unterscheidung, ob das ausgegebene Steuerwort in das Betriebsartenregister oder in das Kommandoregister gelangt, erfolgt nicht durch die Schaltung, sondern durch folgende Festlegung: Nach einem Kaltstart des Mikrocomputers (Einschalten oder "Reset") wird das erste Initialisierungsbyte stets in das Betriebsartenregister geschrieben. Das zweite Steuerbyte gelangt in das Kommandoregister. Beide Register werden dabei unter der gleichen Adresse angesprochen. Die Programmierung des Schnittstellenbausteins für den Betrieb als Kassetten-Interface ist in einem eigenen Kapitel beschrieben.

Mit Hilfe der L-aktiven Steuerleitung "$\overline{IOR}$", die mit dem Bausteinanschluß "$\overline{RD}$" verbunden ist, löst der Prozessor das Lesen von Daten aus dem Schnittstellenbaustein aus (Bild 5). Der Signalzustand des Anschlusses C/$\overline{D}$ bestimmt dabei, welches Register gelesen wird: Bei H-Pegel an C/$\overline{D}$ (entspricht "Control") gelangt der Inhalt des Statusregisters auf den Datenbus, bei L-Pegel (entspricht "Data") der des Empfängerregisters.

3.2. Der Adreßvergleicher und die Baugruppennummer

Der Mikroprozessor steuert die Baugruppe "Kassetten-Interface" wie jede andere Ein- und Ausgabe-Einheit an. Da immer nur eine einzige Einheit aktiviert sein darf, müssen alle im System vorhandenen Ein- und Ausgabe-Einheiten unterschiedliche Baugruppennummern besitzen. Aus diesem Grund ist die Baugruppennummer der Baugruppe "Kassetten-Interface" mit Hilfe von Schaltern einstellbar. Ein Adreßvergleicher übernimmt die Aufgabe, die Baugruppe nur dann zu aktivieren, wenn der Prozessor diejenige Adresse aussendet, die der eingestellten Baugruppennummer entspricht. Bild 6 zeigt die Schaltung des Adreßvergleichers.

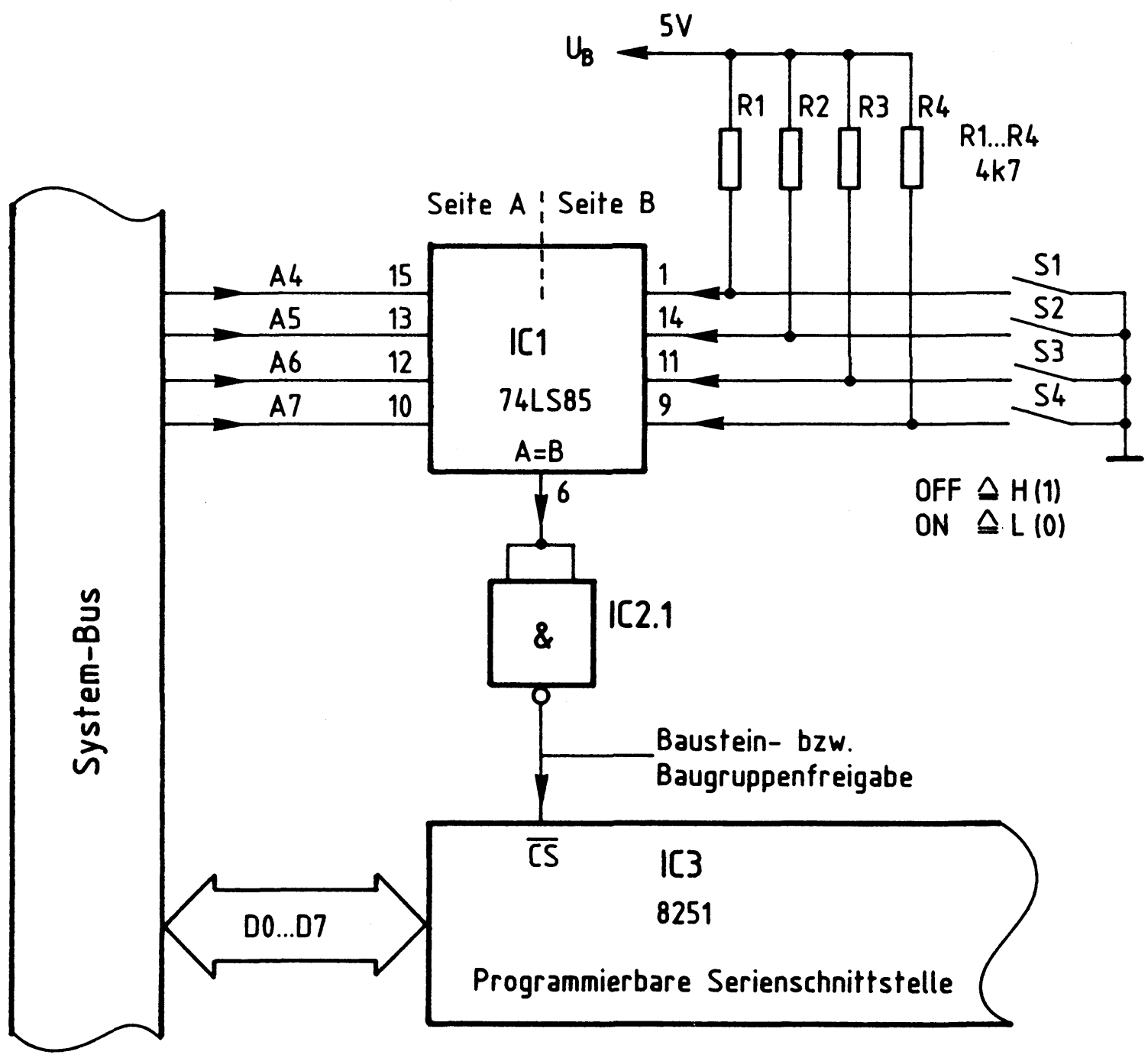


Bild 6: Baugruppenadresse, Bausteinfreigabe

Nur wenn die Bitkombination auf den Adreßleitungen A4 bis A7 der mit den Schaltern S1 bis S4 eingestellten Bitkombination entspricht, gibt der 4-Bit-Vergleicher IC1 an seinem Ausgang "A=B" ein H-Signal ab (Bild 6). Da der serielle Schnittstellenbaustein 8251 (IC3) zur Aktivierung jedoch ein L-Signal benötigt, wird das Ausgangssignal von IC1 durch IC2.1 invertiert. Die Baugruppe kann nun Daten empfangen oder an den Prozessor abgeben.
Der Prozessor gibt stets eine vollständige 8-Bit-Adresse an A0 bis A7 aus, wenn er eine Ein- oder Ausgabe-Einheit anspricht. Beim hier vorgenommenen Adreßvergleich werden jedoch die Adreßleitungen A0 bis A3 nicht berücksichtigt. Aus diesem Grund steht nicht der volle Adreßbereich von 00H bis FFH mit 256 verschiedenen Adreßwerten zur Verfügung, sondern mit den Schaltern S1 bis S4 können lediglich 16 verschiedene Signalzustände (Bausteinadressen) eingestellt werden. Da diese Schalter den vier höherwertigen Adreß-Bits A4 bis A7 zugeordnet sind, kann die Baugruppennummer nur die hexadezimalen Werte von 0X bis FX annehmen. "X" steht hier für die vier niederwertigen Adreß-Bits A0 bis A3, die beim Adreßvergleich nicht benutzt werden. Die Tabelle in Bild 7 zeigt die Bildung der möglichen Baugruppennummern.

A7 (S4)	A6 (S3)	A5 (S2)	A4 (S1)	A3	A2	A1	A0	HEX-Adresse
				- unberücksichtigt -				
0	0	0	0	—	—	—	—	0 X
0	0	0	1	—	—	—	—	1 X
0	0	1	0	—	—	—	—	2 X
0	0	1	1	—	—	—	—	3 X
0	1	0	0	—	—	—	—	4 X
1	0	1	1	—	—	—	—	B X
1	1	0	0	—	—	—	—	C X
1	1	0	1	—	—	—	—	D X
1	1	1	0	—	—	—	—	E X
1	1	1	1	—	—	—	—	F X

niederwertiger Adreßteil

höherwertiger Adreßteil

Bild 7: Bildung der Baugruppennummern der Baugruppe "Kassetten-Interface"

Im fachpraktischen Teil dieser Übung werden die Adreßschalter bei der Inbetriebnahme der Baugruppe folgendermaßen eingestellt:

S4(A7)	S3(A6)	S2(A5)	S1(A4)
OFF	OFF	OFF	OFF
1	1	1	1

Hierdurch ergibt sich die Baugruppennummer "FXH". Prinzipiell kann jede der 16 möglichen Baugruppennummern verwendet werden. Es ist aber darauf zu achten, daß sämtliche Ein- oder Ausgabe-Baugruppen eines Mikrocomputer-Systems unterschiedliche Adressen besitzen, da es anderenfalls zu Schäden am Gerät kommen kann.

3.3. Adressierung und Schreib-/Lesesteuerung

Die folgende Tabelle (Bild 8) zeigt die Zusammenhänge der Adressierung und der Schreib-/Lesesteuerung bei der Baugruppe "Kassetten-Interface". Dabei wird von der Baugruppennummer "FXH" ausgegangen.

A7	A6	A5	A4	A3	A2	A1	A0 (C/$\overline{D}$)	$\overline{IOW}$ ($\overline{WR}$)	$\overline{IOR}$ ($\overline{RD}$)	Betriebszustand Nr. ...
1	1	1	1	X	X	X	X	1	1	1 (nicht aktiv)
1	1	1	1	X	X	X	0	0	1	2 (Prozessor schreibt Daten in das Senderregister)
1	1	1	1	X	X	X	1	0	1	3 (Prozessor schreibt Daten in das Betriebsarten- oder Kommandoregister
1	1	1	1	X	X	X	0	1	0	4 (Prozessor liest Daten aus dem Empfängerregister)
1	1	1	1	X	X	X	1	1	0	5 (Prozessor liest das Status-register)

siehe Anmerkungen

A1 bis A3 können "1" oder "0" sein, da nicht verwendet

Baugruppennummer "FX" liegt vor, Leitung "Freigabe" ($\overline{CS}$) führt hierdruch L-Pegel (Bild 6)

Bild 8: Adressierung und Schreib-/Lesesteuerung

Die Adreßleitungen A4 bis A7 besitzen die in Bild 8 angegebenen Signalzustände, die der Baugruppennummer "FXH" entsprechen. Der serielle Schnittstellenbaustein 8251 erhält am Anschluß $\overline{CS}$ L-Pegel und ist freigegeben. Da die Adreßleitungen A1 bis A3 nicht angeschlossen sind, kann ihr logischer Pegel "1" oder "0" sein. Dies wird in der Tabelle durch die Bezeichnung "X" ausgedrückt.

Zum Betriebszustand 1 (Bild 8):
Da die Schreibleitung "$\overline{IOW}$" und die Leseleitung "$\overline{IOR}$" H-Pegel (1-Signal) führen, werden weder Daten in die Baugruppe geschrieben, noch werden Daten der Baugruppe gelesen. Der Signalzustand der Adreßleitung A0 ist daher beliebig. In diesem Betriebszustand verhält sich das "Kassetten-Interface" passiv. Dennoch muß dieser Fall beachtet werden, da er immer auftritt, wenn der Prozessor eine Speicherzeile mit der Adresse XXFXH anspricht.

Zum Betriebszustand 2 (Bild 8):
Der Prozessor steuert die Schreibleitung "$\overline{IOW}$" auf L-Pegel. In diesem Betriebszustand schreibt er Daten in die Baugruppe. Da die Adreßleitung A0 (bzw. der Anschluß C/$\overline{D}$) L-Pegel aufweist, werden die Daten in das Senderregister geschrieben (siehe auch Bild 5). Wegen der nicht benutzten Adreßleitungen A1 bis A3 kann das Senderregister unter folgenden Adressen angesprochen werden: F0H, F2H, F4H, F6H, F8H, FAH, FCH und FEH. Diese Mehrfachadressierung ist durch die einfache Schaltung bedingt, die nicht alle Adreßleitungen zur Adreßbildung verwendet. Von den acht Adreßmöglichkeiten wird in dieser Übung der Wert "F0H" verwendet, um Daten an das Senderregister auszugeben.

Zum Betriebszustand 3 (Bild 8):
Die Schreibleitung "$\overline{IOW}$" führt weiterhin L-Pegel, aber die Adreßleitung A0 hat H-Pegel. Da bei H-Pegel an A0 eines der Control-Register angesprochen wird, gelangen die Prozessordaten jetzt als Steuerworte in das Betriebsarten- oder das Kommandoregister (Bild 5). Die Initialisierung der seriellen Schnittstelle kann unter folgenden Adressen erfolgen: F1H, F3H, F5H, F7H, F9H, FBH, FDH und FFH. In dieser Übung wird davon der Wert "F1H" verwendet.
Beachtet werden muß, daß beide Control-Register Steuerworte erhalten müssen, bevor der Baustein betriebsbereit ist. Hierbei ist festgelegt, daß zuerst das Betriebsarten- und danach das Kommandoregister beschrieben wird. Da die erforderliche Initialisierung durch das Betriebssystem MAT 85 erfolgt, braucht hierauf nicht weiter eingegangen zu werden.

Zum Betriebszustand 4 (Bild 8):
"$\overline{IOW}$" liegt wieder auf H-Pegel, aber die Leseleitung "$\overline{IOR}$" führt L-Pegel. Da die Adreßleitung A0 ebenfalls L-Pegel besitzt, werden in diesem Fall vom Prozessor die Daten des Empfängerregisters gelesen (siehe auch Bild 5). Das Lesen der Daten ist unter den gleichen Adressen wie im Betriebszustand 2 möglich und erfolgt in dieser Übung unter der Adresse "F0H".

Zum Betriebszustand 5 (Bild 8):
"$\overline{IOR}$" führt weiterhin L-Pegel, aber A0 hat H-Pegel angenommen. In diesem Betriebszustand wird vom Prozessor das Statusregister des Schnittstellenbausteins gelesen. Dies kann wieder unter 8 verschiedenen Adressen erfolgen (wie im Betriebszustand 3). In dieser Übung wird davon der Wert "F1H" verwendet.

"$\overline{IOW}$" und "$\overline{IOR}$" haben nie zusammen L-Pegel. Liegt eine andere Adresse als die gewählte Baugruppennummer vor, ist das "Kassetten-Interface" nicht aktiv (wie im Betriebszustand 1).

3.4. Der Baudratenteiler

Das an den Anschlüssen $\overline{RxC}$ und $\overline{TxC}$ des Schnittstellenbausteins angeschlossene TTL-Rechtecksignal bestimmt durch seine Frequenz die Datenübertragungsrate ("Baudrate") der seriellen Datenübertragung. Für vier unterschiedliche Baudraten werden die erforderlichen Taktfrequenzen aus dem 2-MHz-Systemtakt gewonnen. Hierzu dienen mehrere Frequenzteilerstufen. Bild 9 zeigt den Aufbau des Baudratenteilers und gibt die möglichen Ausgangsfrequenzen an.

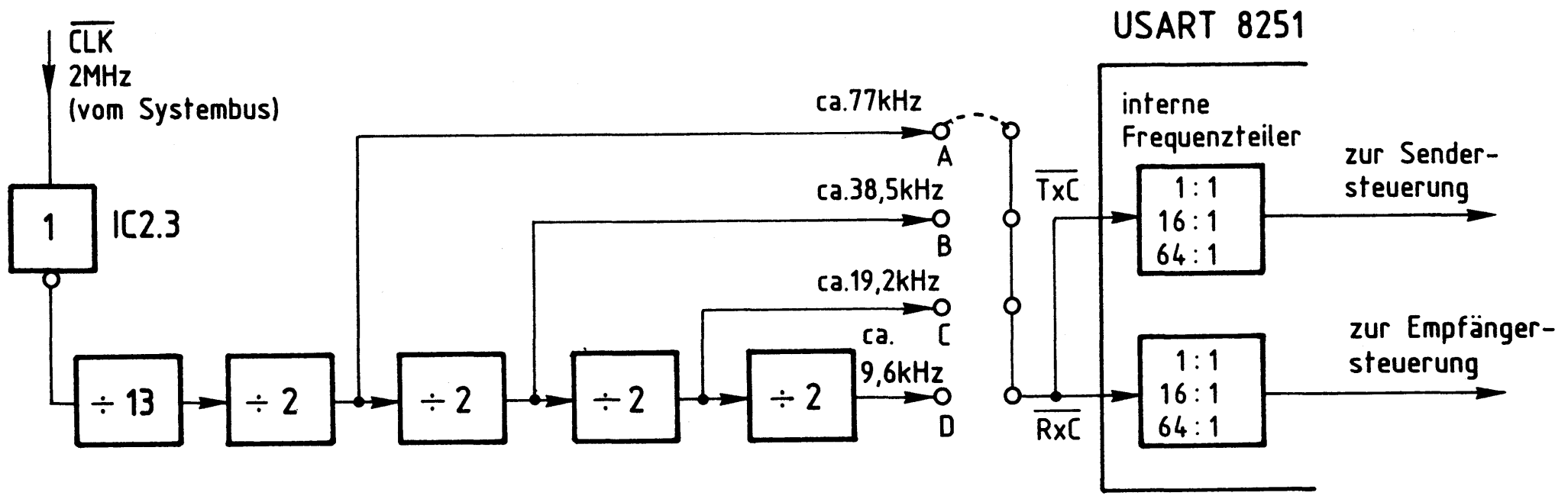


Bild 9: Aufbau des Baudratenteilers

Der Baudratenteiler besteht aus einem 13:1-Frequenzteiler und vier nachgeschalteten 2:1-Teilerstufen (Bild 9). Angesteuert wird er durch den von IC2.3 "aufgefrischten" 2-MHz-Systemtakt. An den vier Ausgängen A, B, C und D treten die angegebenen Frequenzwerte auf. Jeweils eines dieser Signale wird durch eine Lötbrücke auf die miteinander verbundenen Takteingänge $\overline{RxC}$ und $\overline{TxC}$ des seriellen Schnittstellenbausteins geschaltet. Beachtet werden muß, daß immer nur eine einzige Lötbrücke vorhanden sein darf.

Innerhalb des Schnittstellenbausteins befinden sich hinter den Takteingängen $\overline{RxC}$ und $\overline{TxC}$ zusätzliche Frequenzteilerstufen (in Bild 4 nicht eingezeichnet), deren Teilungsraten durch die Initialisierung auf die Werte 1:1, 16:1 und 64:1 programmierbar sind. Beim Einsatz als Kassetten-Interface wird durch das Betriebssystem MAT 85 ein Teilerverhältnis von 64:1 programmiert. Hieraus ergeben sich die in Bild 10 aufgeführten möglichen Baudraten des Kassetten-Interfaces.

Lötbrücke bei ...	Frequenzen an $\overline{RxC}$ und $\overline{TxC}$	Baudraten bei einem internen Teilerverhältnis von ... 16 : 1	64 : 1
A	ca. 77 kHz	4800 Bd	1200 Bd
B	ca. 38,5 kHz	2400 Bd	600 Bd
C	ca. 19,2 kHz	1200 Bd	300 Bd
D	ca. 9,6 kHz	600 Bd	150 Bd

Bild 10: Mögliche Baudraten des Kassetten-Interfaces

4. Der Modulator des Kassetten-Interfaces

Bild 11 zeigt den Blockaufbau des Modulators. Er besteht aus den Funktionseinheiten "Frequenzumtastung", "Dreickgenerator" und "Dreieck/Sinus-Wandler". Der Modulator arbeitet nach folgendem Prinzip: Die Frequenz des Dreieckgenerators wird durch die seriellen Daten zwischen 2400 Hz und 3600 Hz umgetastet. Hierzu dient der Block "Frequenzumtastung". Dem Dreieckgenerator nachgeschaltet ist ein Dreieck/Sinus-Wandler, der die Ausgangsspannung des Modulators in eine annähernde Sinusform bringt. Diese kann von einem Kassetten-Recorder gut aufgenommen werden.

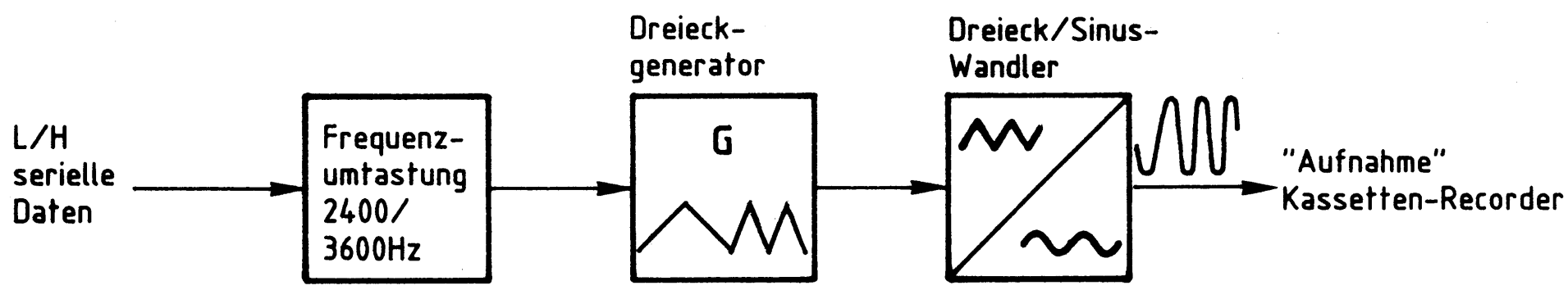


Bild 11: Blockaufbau des Modulators

4.1. Der Dreieckgenerator

Der Dreieckgenerator des Modulators von Bild 11 ist nach einer Grundschaltung aufgebaut, die mit Operationsverstärkern arbeitet und aus einem Integrator mit nachgeschaltetem Komparator besteht. Bild 12 zeigt diese Grundschaltung und Bild 13 die zugehörigen Diagramme.

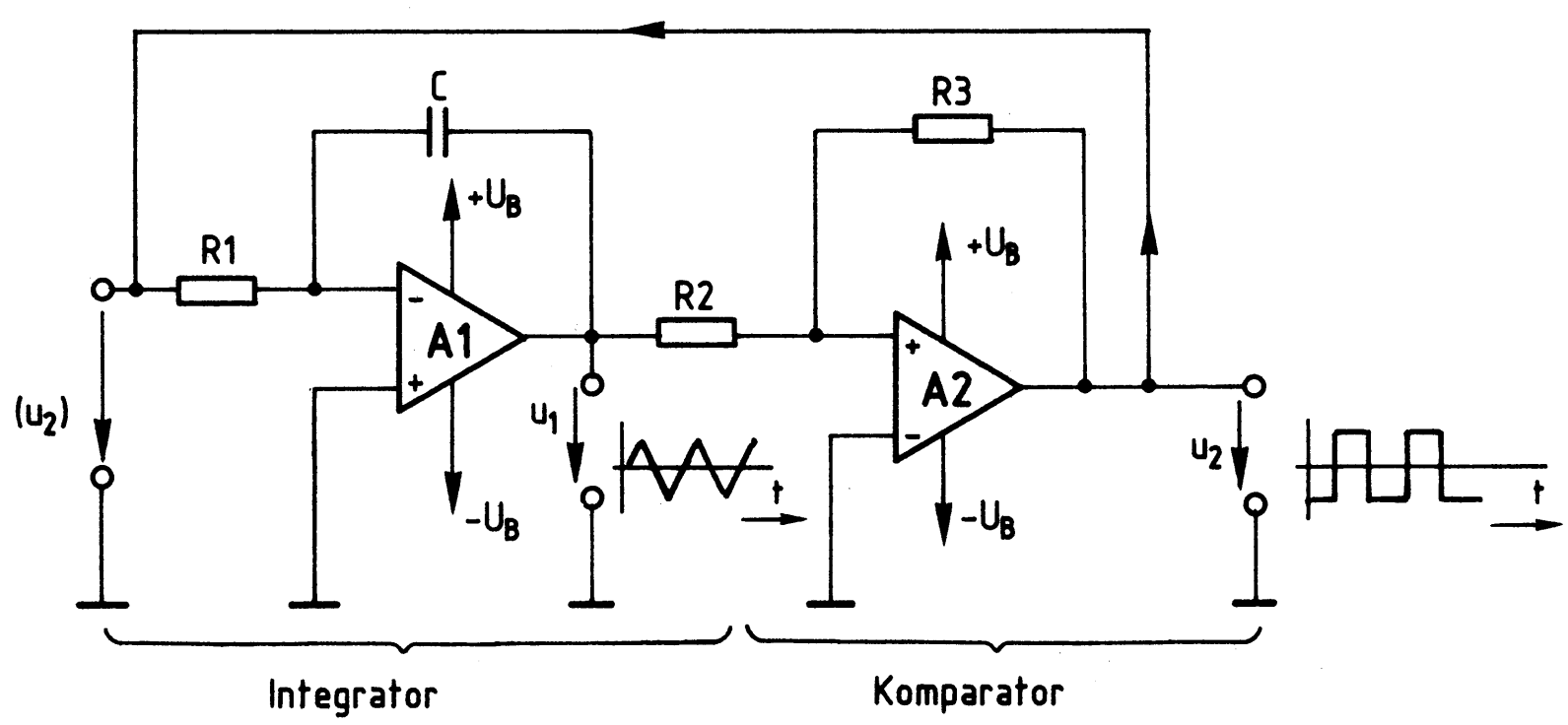


Bild 12: Dreieckgenerator mit Operationsverstärkern

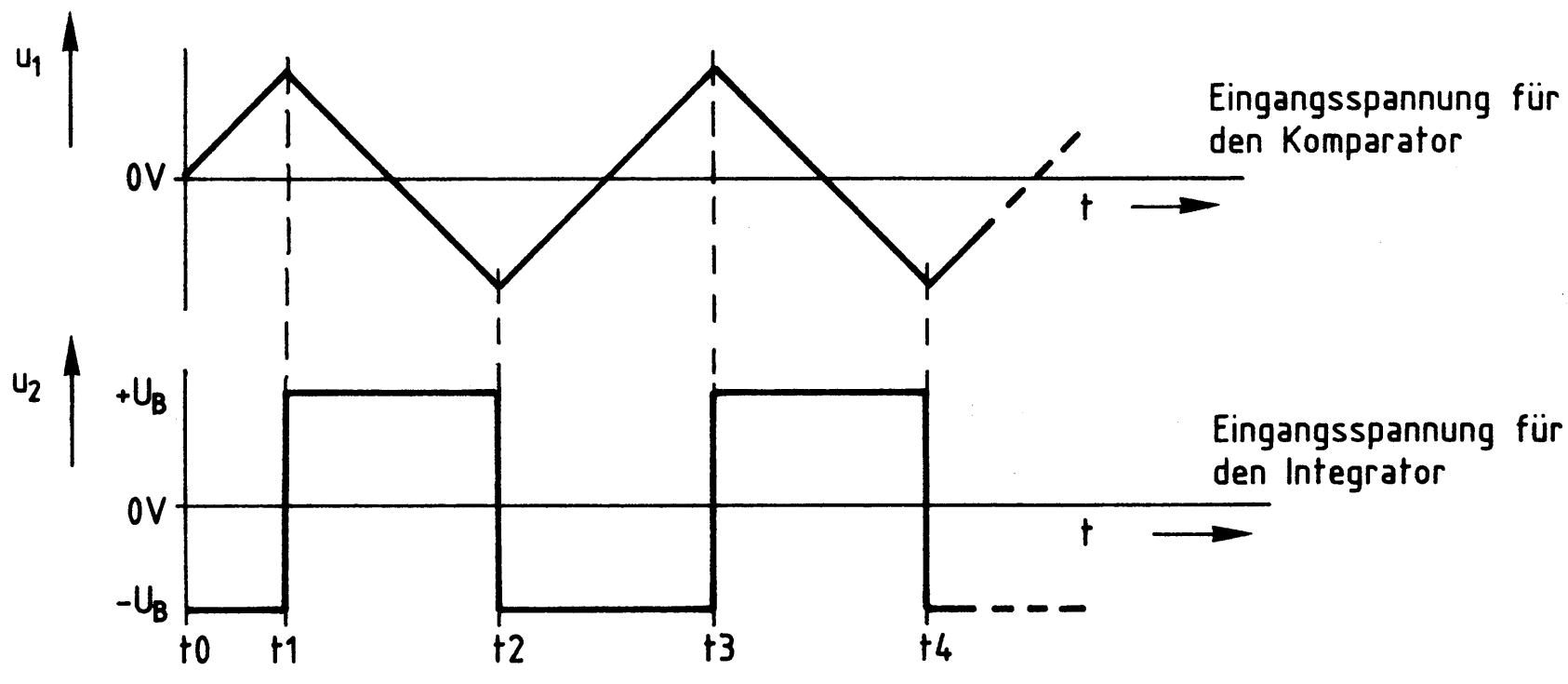


Bild 13: Diagramme des Dreieckgenerators mit OPV

Die rechteckförmige Ausgangsspannung u2 des Komparators ist gleichzeitig die Eingangsspannung für den Integrator (Bild 12 und Bild 13). Sie beträgt entweder -UB oder +UB. Die Ausgangsspannung des Integrators ist Eingangsspannung für den Komparator. Sie besitzt einen dreieckförmigen Verlauf.
Es wird angenommen, daß der Kondensator C zum Zeitpunkt t0 entladen ist und am Komparatorausgang zunächst -UB ansteht. Der Kondensator C wird dann über R1 mit einem konstanten Strom, der sich aus u2/R1 ergibt, geladen. Als Folge davon steigt u1, vom Zeitpunkt t0 beginnend, linear an. Da u2 momentan negativ ist und der Operationsverstärker A1 am invertierenden Eingang angesteuert wird, nimmt u1 zunächst positive Werte an.
Sobald u1 zum Zeitpunkt t1 die positive Schaltschwelle des Komparators erreicht hat, wechselt u2 von -UB auf +UB. Hierdurch wird der Kondensator zunächst entladen und anschließend mit umgekehrter Polarität wieder aufgeladen. Als Folge davon verringert sich u1 linear und nimmt schließlich auch negative Werte an, bis zum Zeitpunkt t2 die negative Schaltschwelle des Komparators erreicht ist. Nun beginnt der Vorgang von vorn, der Generator schwingt periodisch.
Die Frequenz dieser Schaltung, die je nach verwendetem Ausgang als Rechteck- oder Dreieckgenerator bezeichnet werden kann, ist in erster Linie von R1 und C bestimmt. Auch die Schaltschwellen des Komparators besitzen einen gewissen Einfluß auf die Frequenz.

Anstelle von Operationsverstärkern werden in dieser Übung CMOS-Inverter eingesetzt, die eigentlich für digitale Anwendungen vorgesehen sind. Unter bestimmten Bedingungen können einige CMOS-Schaltkreise jedoch auch linear betrieben und somit für analoge Zwecke eingesetzt werden. Hierdurch ergibt sich gegenüber der Verwendung von Operationsverstärkern der Vorteil, daß nur eine Versorgungsspannung (+5 V) benötigt wird, wodurch das Zusammenwirken mit digitalen Schaltungsteilen ohne Pegelanpassung möglich ist. Bild 14 zeigt den Aufbau des Generators mit Hilfe von CMOS-Invertern.

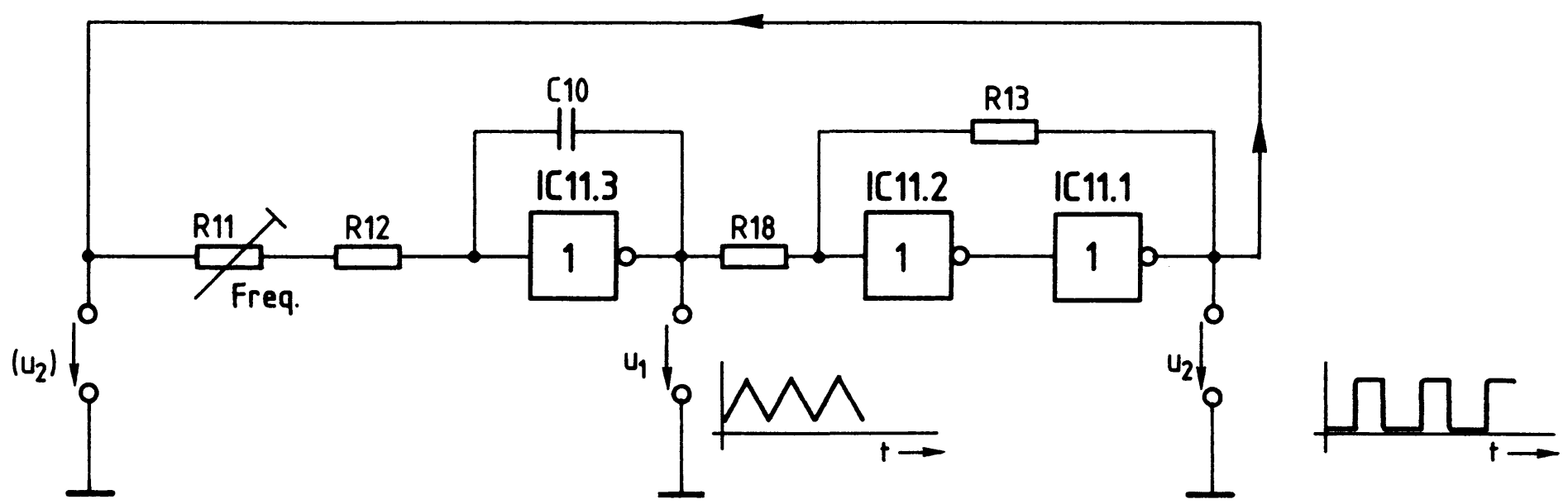


Bild 14: Dreieckgenerator mit CMOS-Invertern

Der mit CMOS-Invertern aufgebaute Generator gleicht weitgehend der Operationsverstärker-Schaltung von Bild 12. Vergleichen Sie beide Schaltungen miteinander!
Da der Integrator invertierendes Verhalten besitzt, ist hierfür der Inverter IC11.3 direkt geeignet. Zur Bildung des Komparators mit nichtinvertierendem Verhalten sind zwei hintereinandergeschaltete Inverter (IC11.2 und IC11.1) erforderlich. Mit R11 kann die Generatorfrequenz eingestellt werden.
Der Verlauf der Ausgangsspannungen u1 und u2 des Integrators bzw. Komparators ist in Bild 15 dargestellt. Beide Spannungen nehmen nur Werte zwischen 0 V und 5 V an, da die Schaltung ohne negative Betriebsspannung arbeitet.

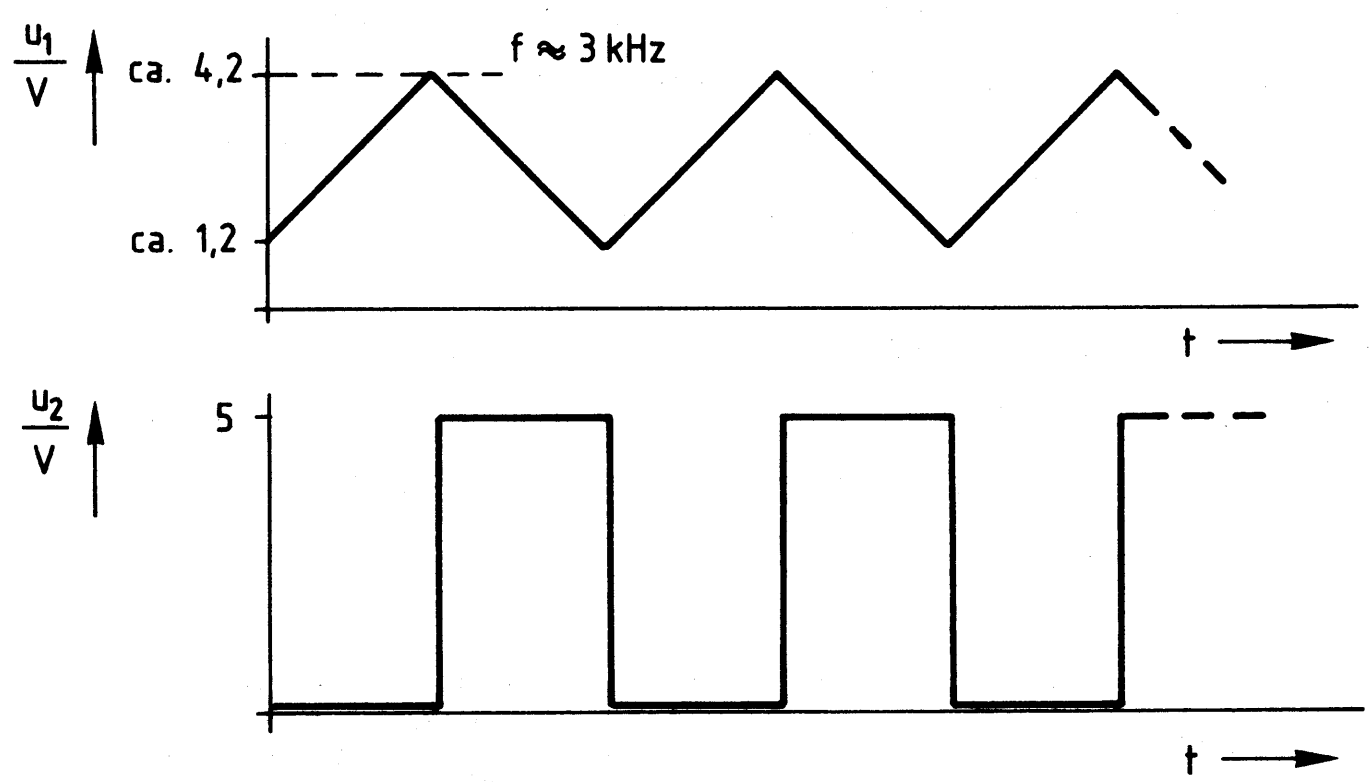
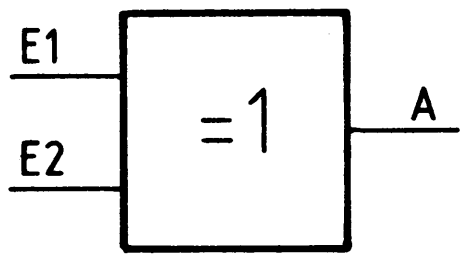


Bild 15: Diagramme des Dreieckgenerators mit CMOS-Invertern

4.2. Die Frequenzumtastung des Dreieckgenerators

Der Dreieckgenerator erhält vom Anschluß "TxD" der programmierbaren Serienschnittstelle eine Folge von 1/0-Signalen, welche die Frequenz des Generators zwischen 2400 Hz (bei L-Pegel) und 3600 Hz (bei H-Pegel) umschaltet. Zur Frequenzumschaltung bzw. Frequenzumtastung dienen "Exklusiv-Oder-Verknüpfungen" (EXOR-Glieder), die auch als "Antivalenzstufen" bezeichnet werden. Bild 16 zeigt das Schaltsymbol eines EXOR-Gliedes und die dazugehörige Wertetabelle.



E2	E1	A
0	0	0
0	1	1
1	0	1
1	1	0

Bild 16: EXOR-Schaltkreis (Antivalenz)

Ein EXOR-Schaltkreis nach Bild 16 führt am Ausgang A nur dann H-Pegel, wenn einer der beiden Eingänge (E1 oder E2) H-Pegel besitzt.
Zur Frequenzumtastung des Dreickgenerators werden zwei EXOR-Stufen mit unterschiedlichen Aufgaben eingesetzt. Bild 17 zeigt die Schaltung hierzu.

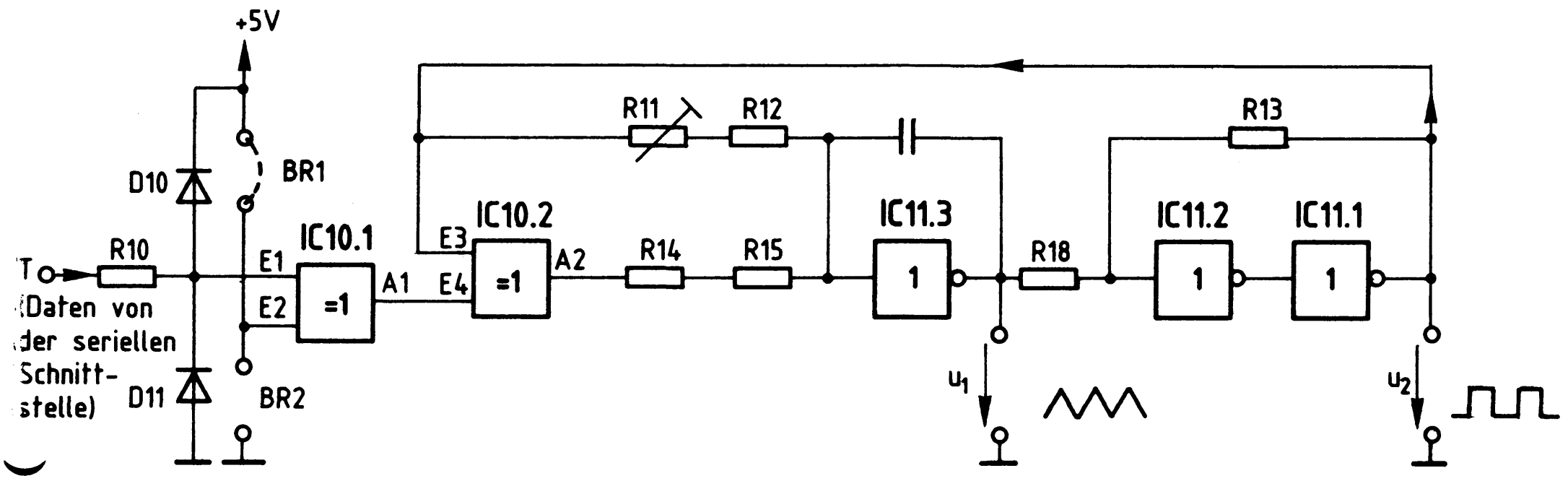


Bild 17: Dreieckgenerator mit Frequenzumtastung

Der Modulatoreingang "T" erhält vom Senderausgang "TxD" der programmierbaren Serienschnittstelle entweder H- oder L-Signal (Bild 17). R10 dient als Vorwiderstand für die Dioden D10 und D11, die das Datensignal auf TTL-Pegel begrenzen. Obwohl diese Maßnahme im BFZ/MFA-Computer eigentlich nicht erforderlich ist, wurde die Pegelbegrenzung für andere Anwendungsfälle der Modem-Zusatzplatine vorgesehen.

Kassetten-Interface

Das Datensignal gelangt zum Eingang E1 der EXOR-Stufe IC10.1 (Bild 17). Der Eingang E2 kann über die Lötbrücken BR1 oder BR2 entweder mit 0 V (L-Pegel) oder +5 V (H-Pegel) verbunden werden. Hierdurch arbeitet IC10.1 entweder als Inverter (BR1 geschlossen) oder als nichtinvertierende Durchgangsstufe (BR2 geschlossen). Die folgende Funktionstabelle (Bild 18) zeigt diese beiden Fälle.

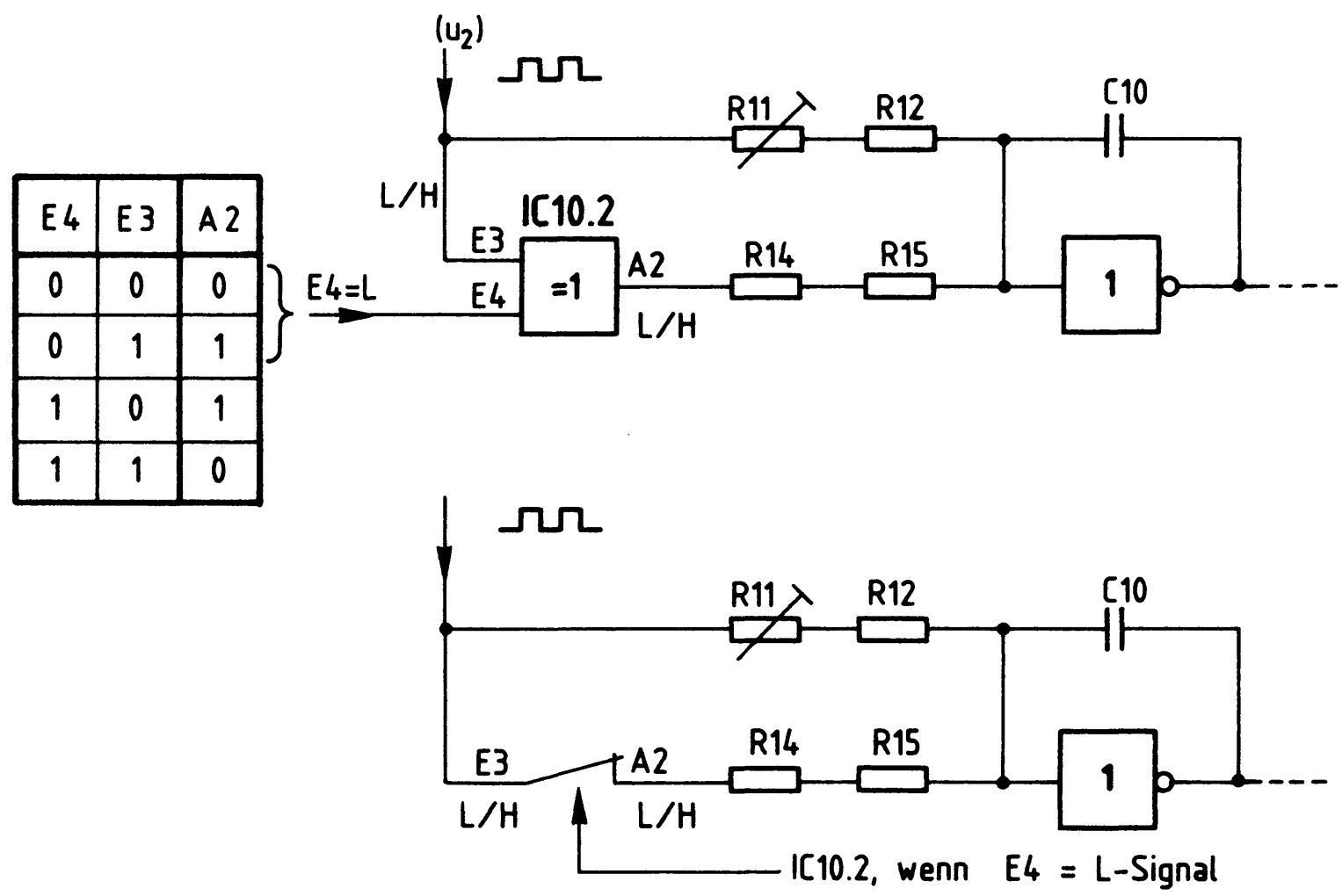
E2	E1 (T)	A1	
0	0	0	BR2 geschlossen, E2 führt L-Pegel Hierdurch keine Invertierung des Signals T (A1 = E1)
0	1	1	
1	0	1	BR1 geschlossen, E2 führt H-Pegel Hierdurch Invertierung des Signals T (A1 = $\overline{E1}$)
1	1	0	

Bild 18: Wirkung von IC10.1

In den beiden oberen Zeilen von Bild 18 führt E2 L-Pegel. Dieser Zustand liegt vor, wenn BR2 geschlossen ist. Das Signal an "T" bzw. E1 tritt hierbei unverändert am Ausgang A1 auf, also arbeitet die Stufe jetzt nichtinvertierend.
Wird die Brücke BR1 geschlossen, führt E2 von IC10.1 H-Pegel. Dieser Zustand entspricht den beiden unteren Zeilen von Bild 18, bei denen IC10.1 das Signal von "T" bzw. E1 am Ausgang A1 invertiert abgibt.

Ohne die Schaltung zu verändern, kann das Datensignal somit entweder nichtinvertiert oder invertiert auf den Eingang E4 der zweiten EXOR-Stufe gegeben werden. Im BFZ/MFA-Computer ist zur Erzielung der richtigen Frequenzlage (H-Signal entspricht der höheren Frequenz, L-Signal der niedrigeren) die Brücke BR1 geschlossen, wodurch IC10.1 als Inverter arbeitet. Andere Anwendungen des Kassetten-Interfaces erfordern eventuell ein nichtinvertiertes Datensignal.

Die Frequenzumschaltung des Generators erfolgt durch die EXOR-Stufe IC10.2 und die Widerstände R14/R15, die zur Erzielung einer höheren Schwingfrequenz parallel zu R11/R12 geschaltet werden (Bild 17). Hierzu dient IC10.2. Bild 19 zeigt dies im einzelnen.



E4	E3	A2
0	0	0
0	1	1
1	0	1
1	1	0

Bild 19: Frequenzumtastung, Wirkung von IC10.2

Der Dateneingang "T" von Bild 17 soll H-Pegel führen. Hierdurch besitzt E4 von IC10.2 L-Pegel, weil IC10.1 als Inverter arbeitet.
Der Eingang E3 von IC10.2 ist an die Rechteckspannung u2 angeschlossen, die abwechselnd L- und H-Signal annimmt. Der Wertetabelle in Bild 19 ist zu entnehmen, daß bei L-Pegel an E4 der Ausgang A2 stets das gleiche Signal wie der Eingang E3 führt. Dies entspricht in seiner Wirkung einer Verbindung zwischen E3 und A2, wodurch R14/R15 und R11/R12 parallelgeschaltet sind. Hierdurch erhält C10 einen erhöhten Lade- und Entladestrom. Dies führt zu einer schnelleren Kondensatorladung und damit zu einer höheren Frequenz.
Sind die Widerstandszweige nicht parallel geschaltet, wird der Ladestrom für C10 nur durch R11/R12 bestimmt. Hierdurch ergibt sich ein geringerer Lade- und Entladestrom und somit eine niedrigere Schwingfrequenz des Oszillators. Dieser Fall tritt immer dann ein, wenn E4 H-Pegel besitzt, wozu das Eingangssignal an "T" L-Pegel führen muß. Aus der Wertetabelle von Bild 19 kann entnommen werden, daß bei H-Signal an E4 die Signale E3 und A2 invers zueinander sind, wodurch die Parallelschaltung von R14/R15 und R11/R12 aufgehoben ist.

4.3. Der Dreieck/Sinus-Wandler

Normale Kassettenrecorder sind für die Verarbeitung von Sprache und Musik ausgelegt und können daher Sinussignale gut verarbeiten. Die Aufzeichnung von Rechteck- oder Dreiecksignalen ist dagegen nur unvollkommen möglich. Der in Bild 11 dargestellte Dreieck/Sinus-Wandler dient dazu, aus der Dreieckspannung des Generators eine Sinusspannung zu erzeugen.
Hierzu wird das nicht ganz lineare Übertragungsverhalten eines diskret aufgebauten Differenzverstärkers ausgenutzt. Bild 20 zeigt die Schaltung des mit PNP-Transistoren arbeitenden Wandlers.

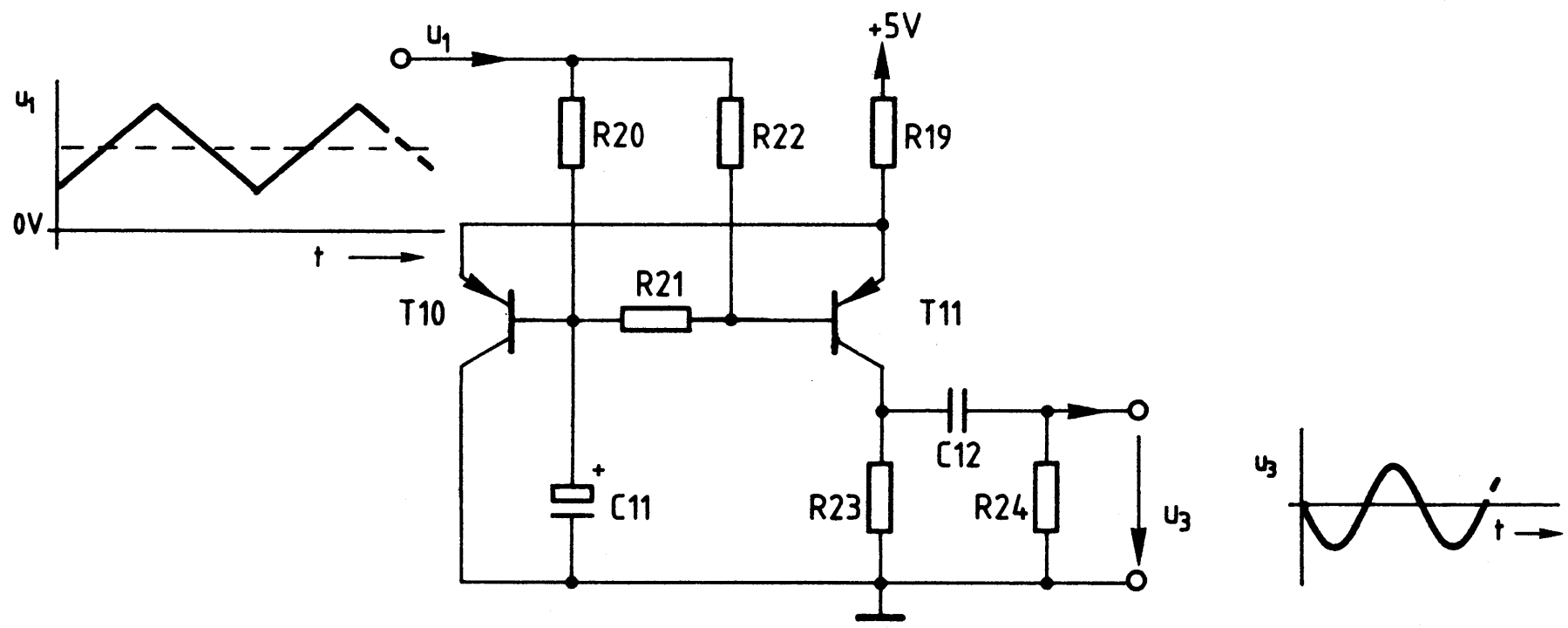


Bild 20: Dreieck/Sinus-Wandler

Die Dreieckspannung u1 wird über R20 und R22 auf die Basisanschlüsse der Transistoren geführt (Bild 20). R19 ist der gemeinsame Emitterwiderstand des Differenzverstärkers . R20 und C11 bilden einen Tiefpaß mit sehr niedriger Grenzfrequenz (etwa 1,6 Hz). Da die Dreieckspannung eine wesentlich höhere Frequenz besitzt, arbeitet der Tiefpaß als Integrator und bildet den Mittelwert der Dreieckspannung. T10 wird daher mit einer konstanten Gleichspannung angesteuert. Sie dient zur Arbeitspunkteinstellung beider Transistoren, da auch die Basis von T11 diese Gleichspannung erhält (über R21).
Die Basisspannung von T11 wird über R22 mit der Dreieckspannung u1 überlagert. Bedingt durch die Schaltungsdimensionierung, die Nichtlinearitäten der Transistor-Eingangskennlinien und die Gegenkopplung über R19 wird die Dreieckspannung durch den Differenzverstärker so verändert, daß am Arbeitswiderstand (R23) eine Spannung mit annähernd Sinusform auftritt. C12 wirkt als Koppelkondensator und trennt den Gleichspannungsanteil der Ausgangsspannung ab, so daß am Widerstand R24 eine sinusförmige Wechselspannung auftritt, die von einem Kassetten-Recorder aufgenommen werden kann. Bild 21 zeigt die Ein- und Ausgangsspannung des Dreieck/Sinus-Wandlers.

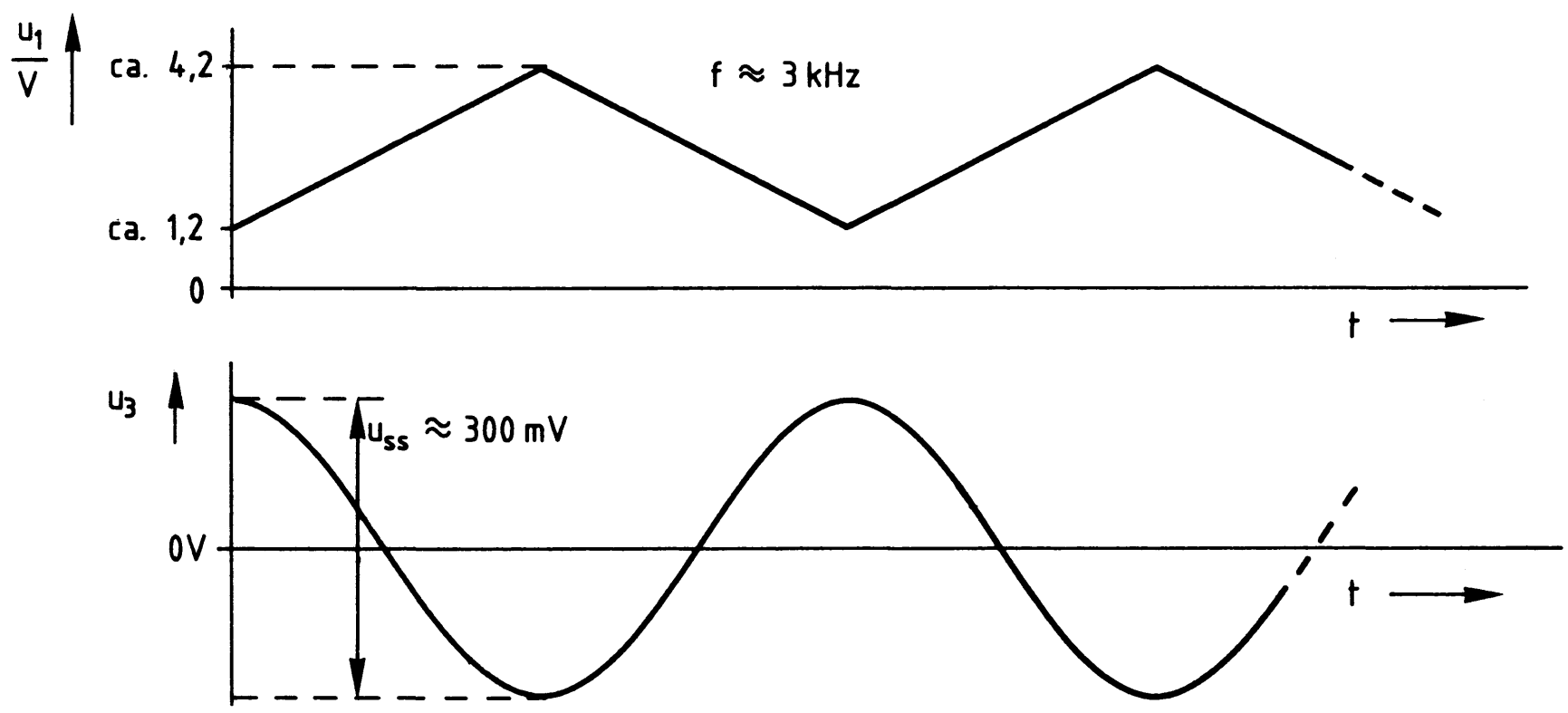


Bild 21: Ein- und Ausgangsspannung des Dreieck/Sinus-Wandlers

5. Die Demodulatoreinheit des Kassetten-Interfaces

Zur Demodulatoreinheit des Kassetten-Interfaces gehört eine NF-Signalaufbereitung und ein FSK-Demodulator, der die verschiedenen Tonfrequenzen wieder in H- oder L-Pegel umsetzt. Bild 22 zeigt den Blockaufbau der Demodulatoreinheit.

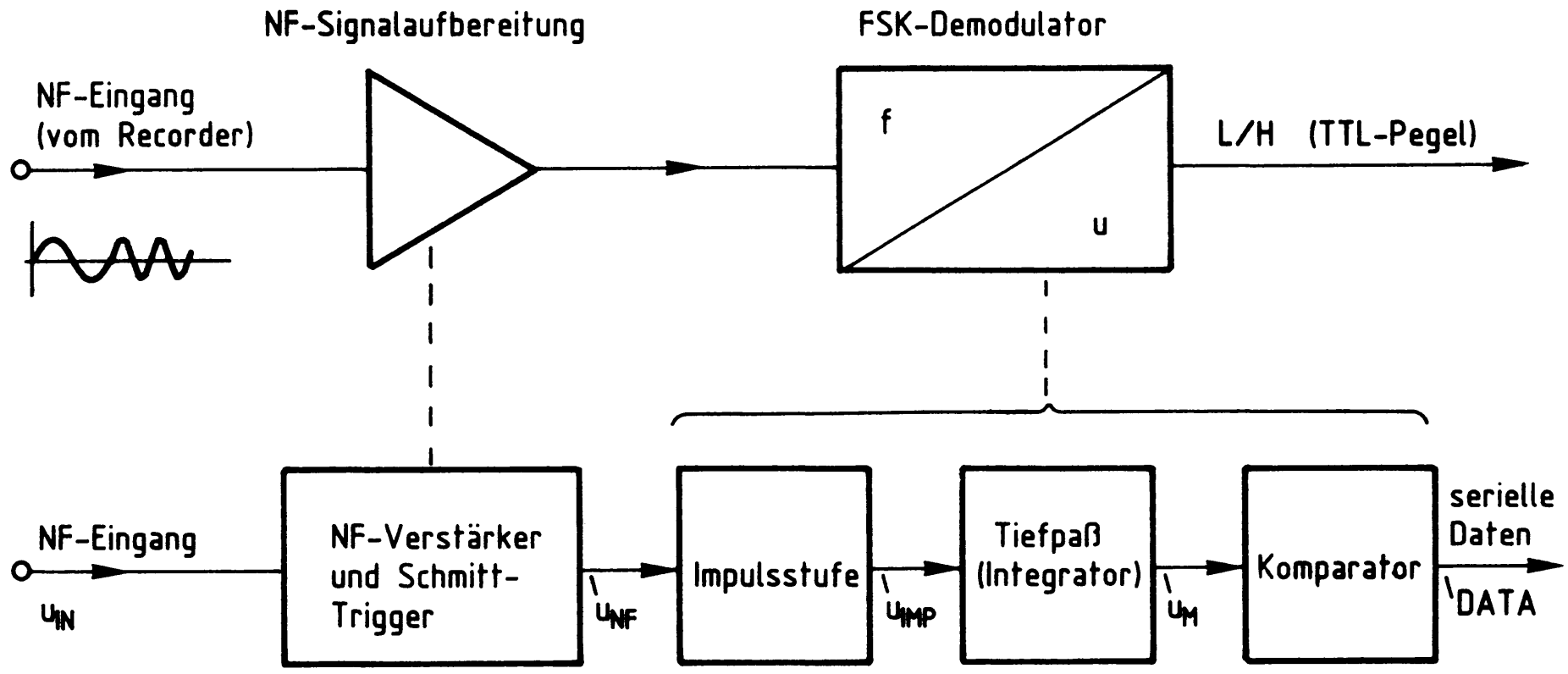


Bild 22: Blockaufbau der Demodulatoreinheit

Vor der Behandlung von Schaltungseinzelheiten wird zunächst die grundsätzliche Funktion der in Bild 22 dargestellten Demodulatoreinheit erklärt. Hierzu dienen die Diagramme in Bild 23.

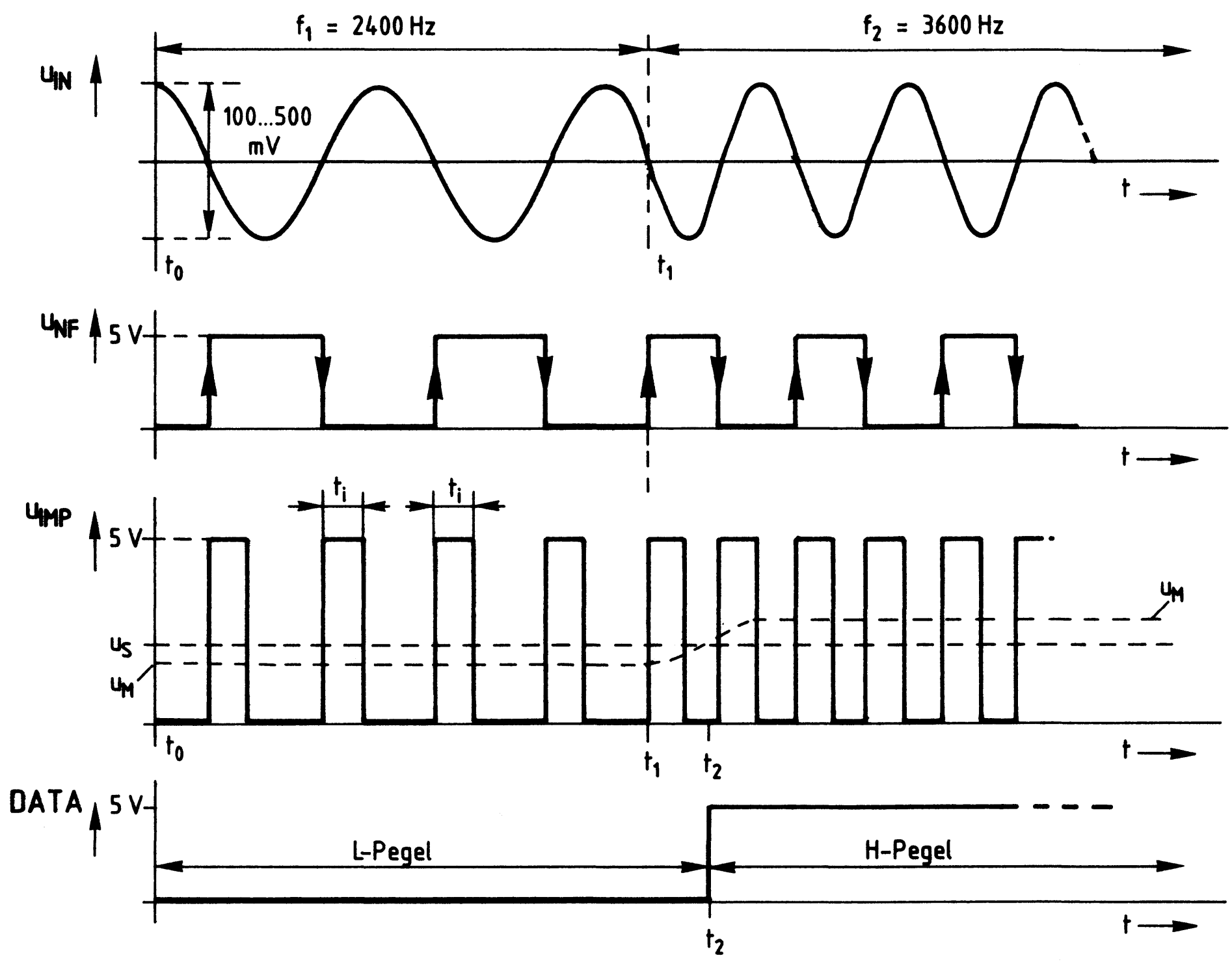


Bild 23: Wirkungsprinzip der Demodulatoreinheit

Bei der Widergabe gespeicherter Daten liefert ein Kassetten-Recorder sinusförmige NF-Signale, deren Frequenz entweder 2400 Hz oder 3600 Hz beträgt. Der Spitze-Spitze-Wert dieser im Diagramm u_{IN} von Bild 23 dargestellten Spannung liegt im Bereich von etwa 100 mV bis 500 mV.
Aus den Frequenzen des NF-Signals bildet ein FSK-Demodulator wieder H- und L-Pegel. Hierzu wird das NF-Signal zunächst aufbereitet, womit die Umwandlung der Eingangsspannung u_{IN} in Rechtecksignale mit TTL-Pegel gemeint ist. Dies geschieht im Block "NF-Signalaufbereitung" von Bild 22. Das Ausgangssignal der NF-Aufbereitung ist im Diagramm u_{NF} von Bild 23 dargestellt. Es nimmt für die Dauer der negativen Halbperiode der Sinus-Eingangsspannung H-Pegel an.

Das aufbereitete NF-Signal u_{NF} gelangt zur Impulsstufe von Bild 22, deren Ausgangssignal im Diagramm u_{IMP} von Bild 23 dargestellt ist. Die Impulsstufe gibt sowohl bei der ansteigenden als auch bei der abfallenden Flanke der Spannung u_{NF} einen Impuls ab, dessen Impulsdauer t_i konstant ist und etwa 1/4 der Periodendauer der höchsten vorkommenden Frequenz beträgt.
Der nachgeschaltete Tiefpaß bildet durch Integration den Mittelwert u_M der auftretenden Impulse. Da vor dem Zeitpunkt t1 eine niedrigere Eingangsfrequenz vorliegt als nachher, treten die Impulse der Impulsstufe vor t1 mit größeren Abständen auf als nach t1. Hierdurch ergibt sich bei einer Eingangsfrequenz von 2400 Hz mit etwa 1,7 V ein geringerer Mittelwert der Impulsspannng als bei 3600 Hz. Bei dieser Frequenz beträgt der Mittelwert der Impulsspannung etwa 2,5 V.
Diese Spannungswerte werden von dem nachgeschalteten Komparator, der eine Schaltschwelle von etwa 2,2 V besitzt, unterschieden und in H- und L-Signale umgesetzt. Die Folge der H- und L-Signale entspricht dem seriellen Datenstrom.

Im Diagramm u_{IMP} von Bild 23 ist neben der Impulsspannung auch der Mittelwert der Impulse u_M und die Schaltschwelle u_S des Komparators eingezeichnet. Das Diagramm DATA zeigt das Umschalten des Komparators zum Zeitpunkt t2, wenn die Schaltschwelle u_S des Komparators vom Mittelwert u_M der Impulsspannung überschritten wird.

In den nächsten Abschnitten werden die verschiedenen Schaltungsteile der Demodulatoreinheit erklärt.

5.1. Die NF-Signalaufbereitung

Bild 24 zeigt den Schaltungsauszug der NF-Signalaufbereitung, die mit insgesamt vier Operationsverstärkern aufgebaut ist. Zwei davon verarbeiten das NF-Signal, die beiden anderen OPVs übernehmen Hilfsfunktionen.

Die vom Kassetten-Recorder stammende NF-Spannung gelangt über R25 auf den Trimmerwiderstand R26, mit dessen Hilfe die Eingangsempfindlichkeit der Schaltung eingestellt werden kann. Bei voller Empfindlichkeit reichen etwa 30 mV (Spitze-Spitze) zur Ansteuerung der Schaltung aus. Die tatsächliche Eingangsspannung sollte jedoch mehr als 100 mV (Spitze-Spitze) betragen, damit das Kassetten-Interface auch bei geringen Pegelschwankungen ohne Aussetzer arbeitet. Zu große Eingangsspannungspegel werden durch die Dioden D12 und D13 begrenzt.

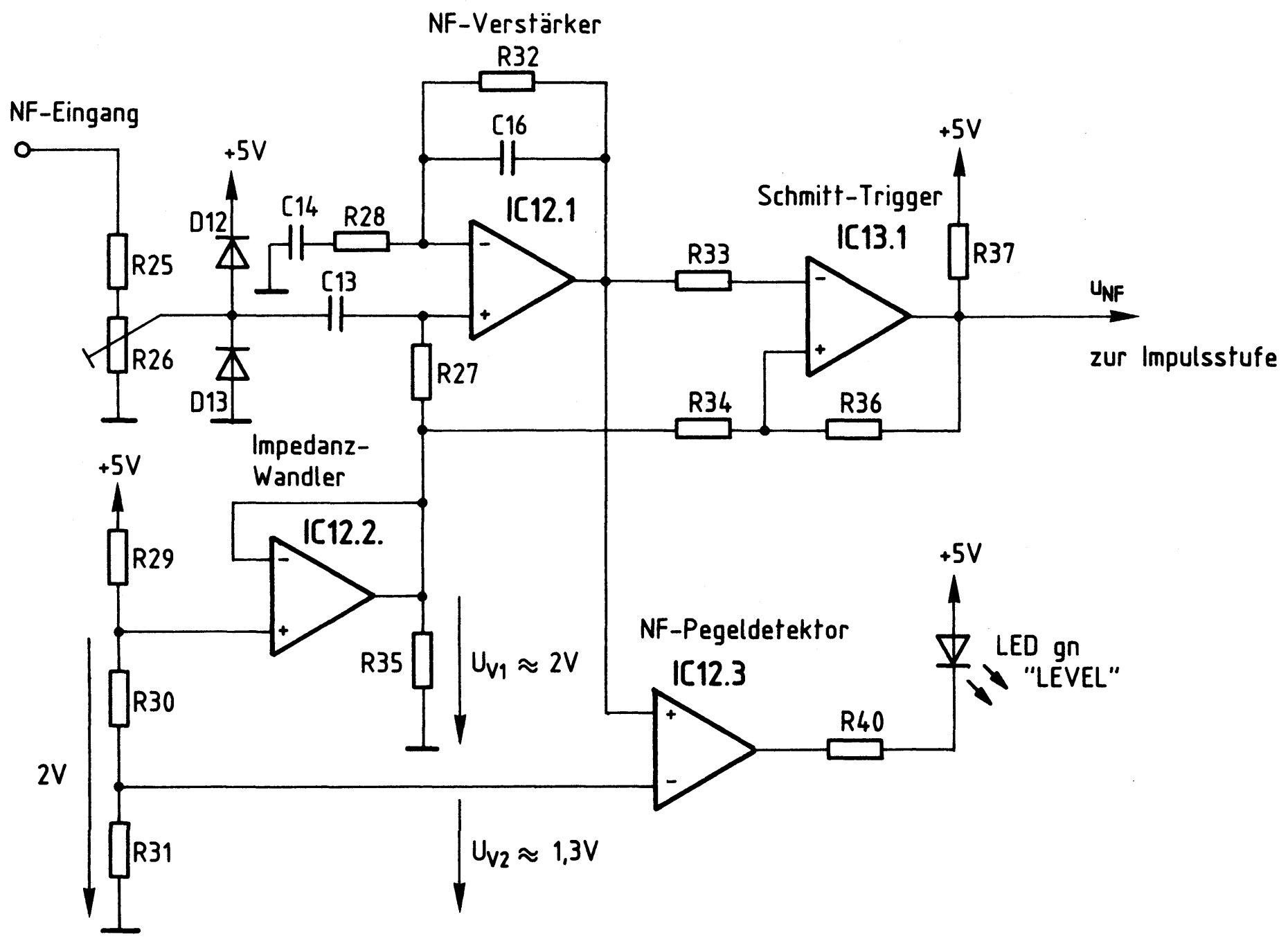


Bild 24: Schaltung der NF-Signalaufbereitung

IC12.1 arbeitet als nichtinvertierender NF-Verstärker mit Bandpaßverhalten. Die Kondensatoren C13, C14 und C16 legen den Arbeitsbereich des Verstärkers für den Frequenzbereich von etwa 1,5 kHz bis 6 kHz fest.
Da nur eine Betriebsspannung von 5 V zur Verfügung steht, IC12.1 jedoch eine Wechselspannung verstärken muß, wird der Arbeitspunkt dieses OPV etwa in die Mitte des Aussteuerungsbereiches zwischen 0 V und 5 V verschoben. Hierzu erhält der nichtinvertierende Eingang von IC12.1 über R27 eine Spannung in Höhe von +2 V zugeführt. Sie wird durch den Spannungsteiler R29 bis R31 erzeugt und von dem als Impedanzwandler geschalteten OPV IC12.2 niederohmig abgegeben. Da diese Spannung auch als Vergleichsspannung für den Schmitt-Trigger IC13.1 dient, wird sie mit "U_{V1}" bezeichnet.
Das von IC12.1 verstärkte NF-Signal gelangt über R33 auf den invertierenden Eingang von IC13.1. Über R34 erhält der andere Eingang dieses ICs die Spannung U_{V1}, welche die Schaltschwelle des Schmitt-Triggers bildet.

Überschreitet die verstärkte NF-Spannung die Vergleichsspannung U_{V1}, so schaltet der Ausgang von IC13.1 auf L-Pegel. Unterhalb der Schaltschwelle führt IC13.1 H-Pegel am Ausgang. Der Mitkoppelwiderstand R36 bewirkt eine Schalthysterese. Das Ausgangssignal des Schmitt-Triggers besitzt einen rechteckförmigen Verlauf. Es ist im Diagramm u_{NF} von Bild 23 dargestellt.
IC12.1 von Bild 24 dient zu Erkennung eines ausreichenden NF-Pegels, daher wird dieser Schaltungsteil als "NF-Pegeldetektor" bezeichnet. Der nichtinvertierende Eingang von IC12.1 erhält die verstärkte NF-Spannung und der invertierende Eingang die Vergleichsspannung U_{V2}. Sie wird ebenfalls vom Spannungsteiler R29 bis R31 gebildet. Die Höhe dieser Vergleichsspannung ist so gewählt, daß IC12.3 ab einer Eingangsspannung von etwa 100 mV (Spitze-Spitze) durch das NF-Signal periodisch durchgeschaltet wird, wodurch die grüne Leuchtdiode "LEVEL" aufleuchtet. Hierdurch wird ein ausreichender NF-Eingangspegel signalisiert.

5.2. Die Impulsstufe

Nach der NF-Signalaufbereitung folgt im Blockschaltbild der Demodulatoreinheit eine Impulsstufe (Bild 22). Ihre Aufgabe ist es, bei der ansteigenden und der abfallenden Flanke des Signals u_{NF} einen Impuls konstanter Länge abzugeben. Dies wurde bereits im Bild 23 dargestellt. Zur Impulserzeugung dient der in Bild 25 gezeigte Aufbau. Er besteht aus einer Impuls-Verzögerungsstufe und einem EXOR-Schaltkreis zur Signalverknüpfung.

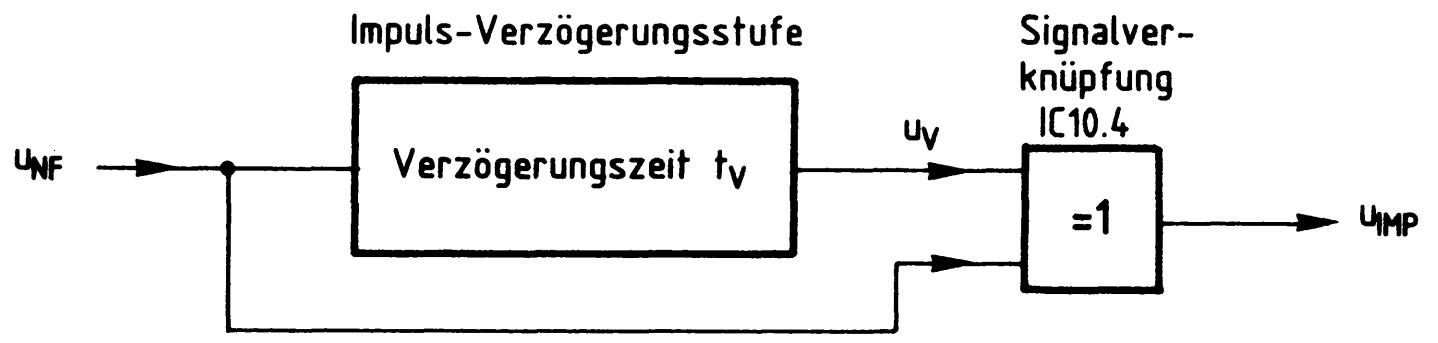


Bild 25: Prinzipaufbau der Impulsstufe

Das aufbereitete NF-Signal u_{NF} durchläuft eine Impuls-Verzögerungsstufe und wird um etwa 100 µs zeitverzögert auf den oberen Eingang der EXOR-Stufe IC10.4 gegeben (Bild 25). Der zweite Eingang der EXOR-Stufe erhält u_{NF} direkt zugeführt. Als Folge der Signalverknüpfung tritt am Ausgang von IC10.4 die Impulsspannung u_{IMP} auf. Bild 26 zeigt die Diagramme der Impulsstufe für die beiden NF-Frequenzen von 2400 Hz und 3600 Hz.

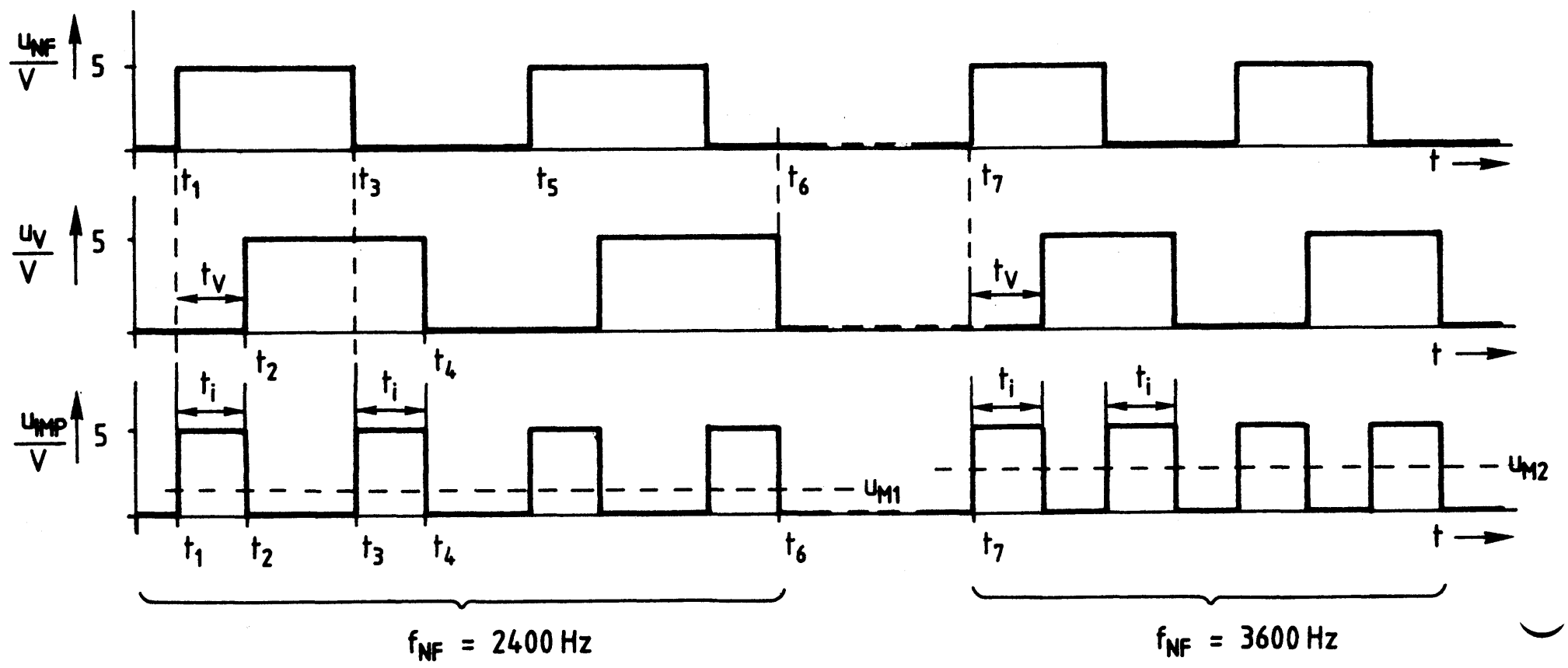


Bild 26: Wirkungsweise der Impulsstufe

Zum Zeitpunkt t1 wechselt das Signal u_{NF} von L- auf H-Pegel und geht zum Zeitpunkt t3 wieder auf L-Pegel zurück (Bild 26). Die Spannung u_V nimmt, da sie gegenüber u_{NF} um die Zeit t_V verzögert ist, zum Zeitpunkt t2 H-Pegel und zum Zeitpunkt t4 wieder L-Pegel an. Die Signale u_{NF} und u_V werden miteinander EXOR-verknüpft. Das Ergebnis dieser Verknüpfung ist im Diagramm u_{IMP} dargestellt.

In den Zeitabschnitten von t1 bis t2 und t3 bis t4 sind die logischen Pegel von u_{NF} und u_V ungleich, zwischen t2 und t3 sowie t4 und t5 jedoch gleich.

Bei ungleichen Eingangssignalen führt eine EXOR-Stufe am Ausgang H-Pegel, bei gleichen Signalen dagegen L-Pegel (siehe auch Bild 16). Hierdurch ergibt sich der Ausgangsspannungsverlauf u_{IMP} von Bild 26: Am Ausgang der Impulsstufe tritt während der Zeitabschnitte, bei denen u_{NF} und u_V ungleich sind, H-Pegel auf. Die Ausgangsimpulse besitzen die Dauer t_i, die der Verzögerungszeit t_V entspricht.

Für die Funktion der Impulsstufe ist nicht die Dauer der Ausgangsimpulse von Bedeutung, sondern ihre zeitlichen Abstände zueinander, da diese durch die Höhe der Frequenz der Eingangsspannung u_{NF} bestimmt werden. Bild 26 stellt dies für die beiden vorkommenden Frequenzen von 2400 Hz (zwischen t1 und t6) und 3600 Hz (ab t7) dar: Bei 2400 Hz treten die Ausgangsimpulse u_{IMP} mit größeren Abständen auf als bei 3600 Hz.

Hierdurch ergibt sich folgender wichtige Zusammenhang: Bei 2400 Hz ist der Mittelwert der Impulsspannung u_{M1} geringer als bei 3600 Hz (u_{M2}). Beide Mittelwerte sind im Diagramm u_{IMP} eingezeichnet. Auf ihre Bedeutung wurde bereits in Bild 23 eingegangen.

Zur Erzielung der erforderlichen Impulsverzögerung innerhalb der Impulsstufe dient die in Bild 27 wiedergegebene Schaltung. Sie besitzt ein RC-Glied und einen EXOR-Schaltkreis. Da die Funktion dieser etwas ungewöhnlichen Schaltung sicherlich nicht überall bekannt ist, wird sie mit Hilfe der Impulsdiagramme von Bild 28 erklärt.

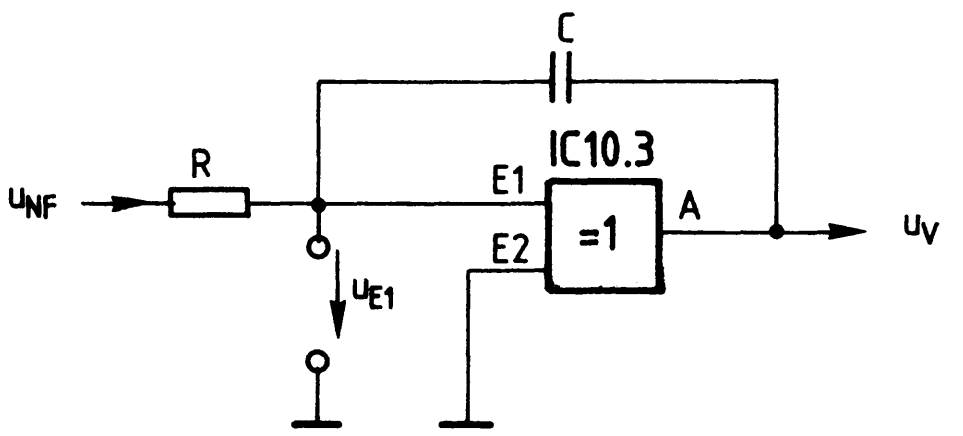


Bild 27: Schaltung der Impuls-Verzögerungsstufe

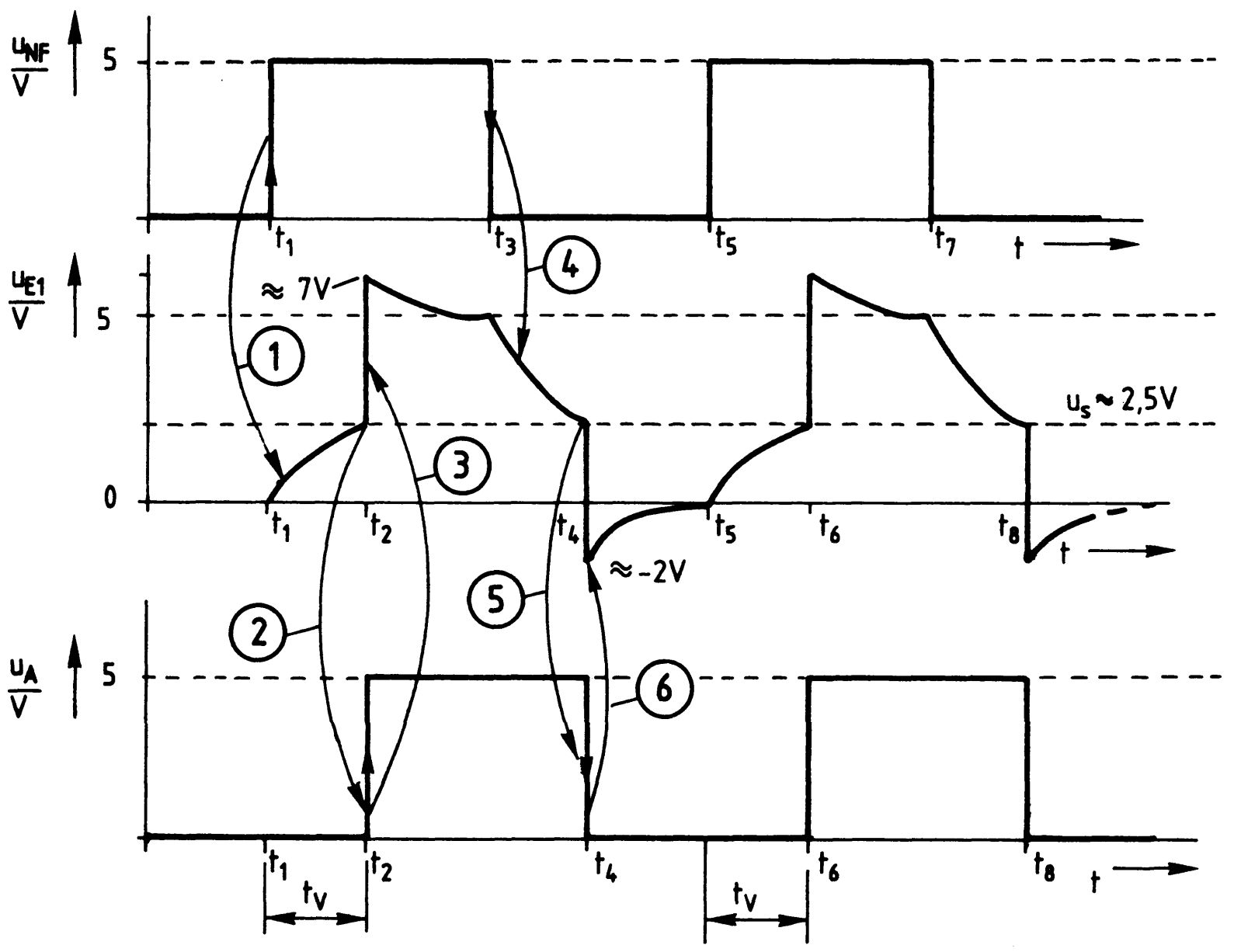


Bild 28: Impulsdiagramme der Impuls-Verzögerungsstufe

E2 der EXOR-Stufe IC10.3 erhält ständig L-Pegel (Bild 27). Daher arbeitet der Schaltkreis nicht als Signal-Verknüpfungsstufe, sondern lediglich als nichtinvertierender Treiber.
Vor dem Zeitpunkt t1 führt der Eingang E1 und damit auch der Ausgang A L-Pegel (Bild 28). Der Kondensator C ist entladen und mit seinem rechten Anschluß z.Zt. über den Ausgang mit 0 V verbunden.
Zum Zeitpunkt t1 wechselt die Spannung u_{NF} auf H-Pegel. Hierdurch wird der Kondensator C über den Widerstand R geladen. Als Folge davon steigt die Spannung am Eingang E1 nach einer e-Funktion an. Dies ist unter (1) im Diagramm u_{E1} dargestellt.
Nach einer gewissen Zeit ist zum Zeitpunkt t2 die Spannung u_{E1} soweit angestiegen, daß sie von IC10.3 als H-Pegel aufgefaßt wird. Hierzu sind bei einer Betriebsspannung von 5 V etwa 2,5 V erforderlich, da IC10.3 ein CMOS-Schaltkreis ist, dessen Schaltschwelle etwa 1/2 U_{Batt} beträgt.
Beim Erreichen der Schaltschwelle u_s nimmt der Ausgang A zum Zeitpunkt t2 H-Pegel an. Dies ist bei (2) im Diagramm u_A dargestellt. Der Ausgangsspannungssprung von 0 V auf 5 V wird vom Kondensator C auf den Eingang E1 übertragen. Als Folge davon nimmt die Spannung u_{E1} plötzlich etwa den Wert 7 V an. Dies ist bei (3) im Diagramm u_{E1} zu beobachten. Der plötzliche Spannungsanstieg am Eingang E1 wirkt als Mitkopplung, wodurch es zu dem eindeutig rechteckförmigen Schaltverhalten der Stufe kommt.
Da der linke Kondensatoranschluß zum Zeitpunkt t2 eine Spannung von 7 V besitzt, am Anschluß u_{NF} aber nur 5 V anstehen, beginnt zwischen t2 und t3 ein Entladevorgang des Kondensators auf einen Spannungswert von 5 V. Diese Entladung wird zum Zeitpunkt t3, wenn die Spannung u_{NF} wieder auf L-Pegel wechselt, verstärkt und strebt nunmehr 0 V an. Dies kann bei (4) im Diagramm u_{E1} beobachtet werden.
Zum Zeitpunkt t4 wird die Schaltschwelle von IC10.3 wieder unterschritten. Als Folge davon nimmt der Ausgang A des Schaltkreises L-Pegel an. Dies ist bei (5) im Diagramm u_A dargestellt.
Der H/L-Spannungssprung am Ausgang A überträgt sich durch den Kondensator auf den Eingang E1, der aus diesem Grund zum Zeitpunkt t4 einen Spannungswert von etwa -2 V annimmt (siehe bei (6) im Diagramm u_{E1}). Diese Spannung baut sich wieder auf 0 V ab, bevor bei t5 ein neuer Zyklus beginnt.
Zwischen dem Auftreten des Eingangssignals u_{NF} und dem Ausgangssignal u_A liegt die Verzögerungszeit t_v. Sie wird durch das RC-Glied bestimmt und beträgt etwa eine Zeitkonstante. Hierbei können z.B. durch unterschiedliche Schaltschwellen geringe Abweichungen auftreten. Die Länge des Ausgangssignals (zwischen t2 und t4) entspricht fast genau der Länge des Eingangssignals (zwischen t1 und t3). Auch hierbei sind gewisse Abweichungen nicht störend.

Bild 29 zeigt die vollständige Schaltung der Impulsstufe. Der zeitbestimmende Widerstand besteht aus dem Festwiderstand R39 und dem Trimmerwiderstand R38 zur Einstellung der genauen Impuls-Verzögerungszeit. Der Abgleich dieser Stufe ist im fachpraktischen Teil dieser Übung beschrieben.

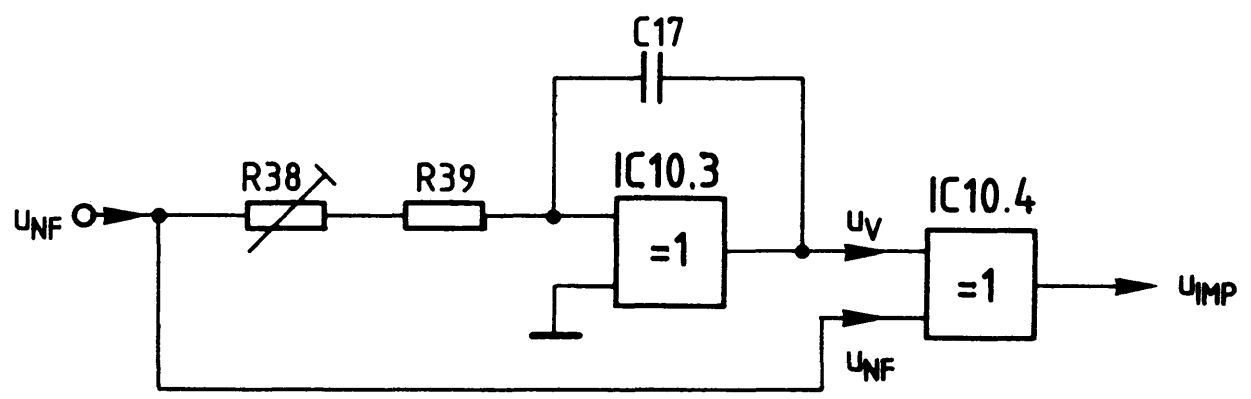


Bild 29: Schaltung der Impulsstufe

5.3. Die Mittelwertbildung der Impulse

Zur Mittelwertbildung einer Impulsspannung ist eine Schaltung mit integrierendem Verhalten erforderlich. Hierzu eignet sich ein Tiefpaß, der oberhalb seiner Grenzfrequenz, also im Sperrbereich, betrieben wird. Ein derartiger Tiefpaß ist der Impulsstufe nachgeschaltet (Bild 22).
RC-Glieder, wie sie z.B. als "Siebglieder" in einfachen Netzgeräten zur Glättung der Ausgangsspannung verwendet werden, besitzen integrierendes Verhalten und bilden den Mittelwert der angeschlossenen Spannung. Zur Erzielung einer geringen Restwelligkeit bei möglichst kurzem Einschwingverhalten sind jedoch mit Operationsverstärkern aufgebaute aktive Tiefpaßfilter wesentlich besser geeignet. Bild 30 zeigt die verwendete Schaltung.

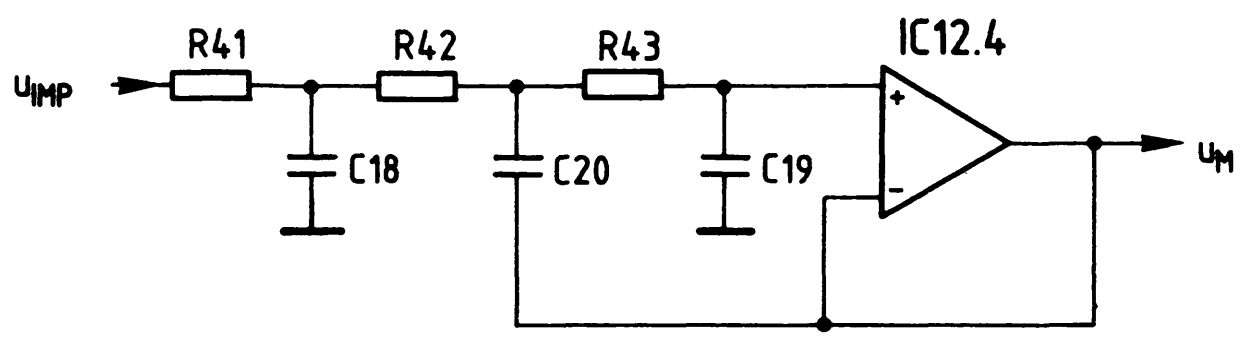


Bild 30: Schaltung des Tiefpasses zur Mittelwertbildung

In der Schaltung des aktiven Tiefpasse (Bild 30) sind zunächst zwei "normale" RC-Glieder erkennbar. Die Rückführung der Ausgangsspannung über C20 auf die Widerstände R42 und R43 bewirkt einen besonders steilen Dämpfungsanstieg im Sperrbereich des Tiefpasses und damit ein gutes Integratorverhalten. Dies liegt an den bei verschiedenen Eingangsfrequenzen unterschiedlichen Phasenverschiebungen der Signale, wodurch teilweise Phasenauslöschungen entstehen. Auf weitere Einzelheiten des aktiven Tiefpasses soll hier nicht eingegangen werden, da hierzu umfangreiche mathematische Betrachtungen nötig sind. Die optimale Dimensionierung des Tiefpasses wurde auch nicht durch eine exakte Berechnung der Schaltung, sondern experimentell gefunden, weil dies einfacher und schneller zum Ziel führte.
Durch den Tiefpaß ergibt sich ein bestimmter Zusammenhang zwischen der Frequenz der Eingangsspannung und der Ausgangsspannung des Tiefpasses. Dieser Zusammenhang ist in Bild 31 als "Kennlinie der Frequenz/Spannungs-Wandlung" wiedergegeben.

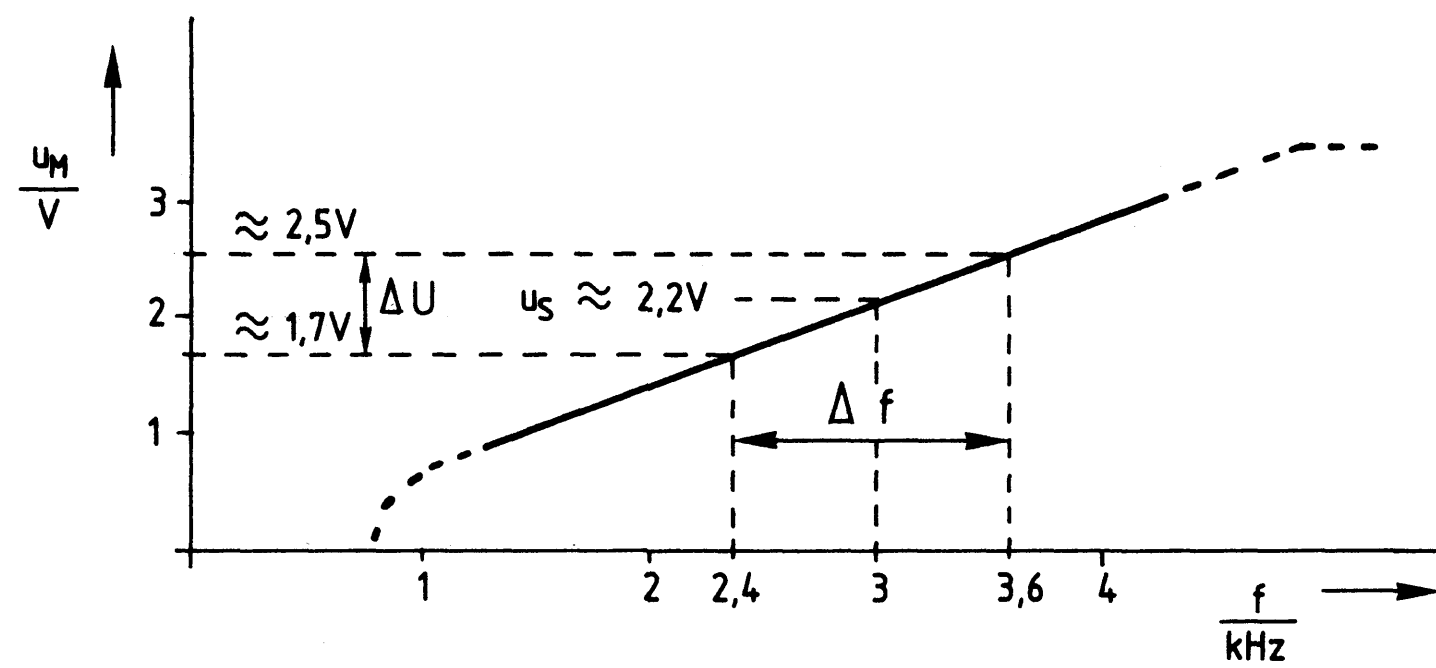


Bild 31: Kennlinie der Frequenz/Spannungs-Wandlung

Die Ausgangsspannung u_M des Tiefpasses besitzt bei verschiedenen Eingangsfrequenzen unterschiedliche Werte, wobei nur der Bereich zwischen 2,4 kHz und 3,6 kHz interessiert (Bild 31). Diese beiden Frequenzwerte entsprechen L- und H-Signal der seriellen Daten. Die Mittenfrequenz beträgt 3 kHz und die dazugehörige Gleichspannung etwa 2,2 V. Auf diesen Wert ist die Schwellspannung des dem Tiefpaß nachgeschalteten Komparators eingestellt (Bild 22). Der Komparator unterscheidet zwischen Frequenzen unterhalb und oberhalb von 3 kHz bzw. den sich daraus ergebenden Spannungswerten.

5.4. Die Komparatorstufe

Neben der Unterscheidung zwischen H- und L-Pegel, die bei einer Frequenz von 3 kHz erfolgt, wird in der Komparatorstufe geprüft, ob sich die Frequenz des empfangenen Signals innerhalb bestimmter Grenzen bewegt. Frequenzwerte unterhalb von 1,6 kHz oder oberhalb von 4,3 kHz liegen deutlich außerhalb der Sollfrequenzen von 2,4 kHz und 3,6 kHz und werden daher als Fehler bewertet. Hierdurch können z.B. Sprach- und Musikanteile innerhalb einer Datenaufzeichnung erkannt und als Datensignale verworfen werden.
Insgesamt besitzt die Komparatorstufe drei Komparatoren mit Schwellspannungen, die den Frequenzwerten 1,6 kHz, 3 kHz und 4,3 kHz entsprechen. Die Ausgangssignale der drei Komparatoren werden miteinander logisch verknüpft. Bild 32 zeigt das Blockschaltbild des Komparatorteils.

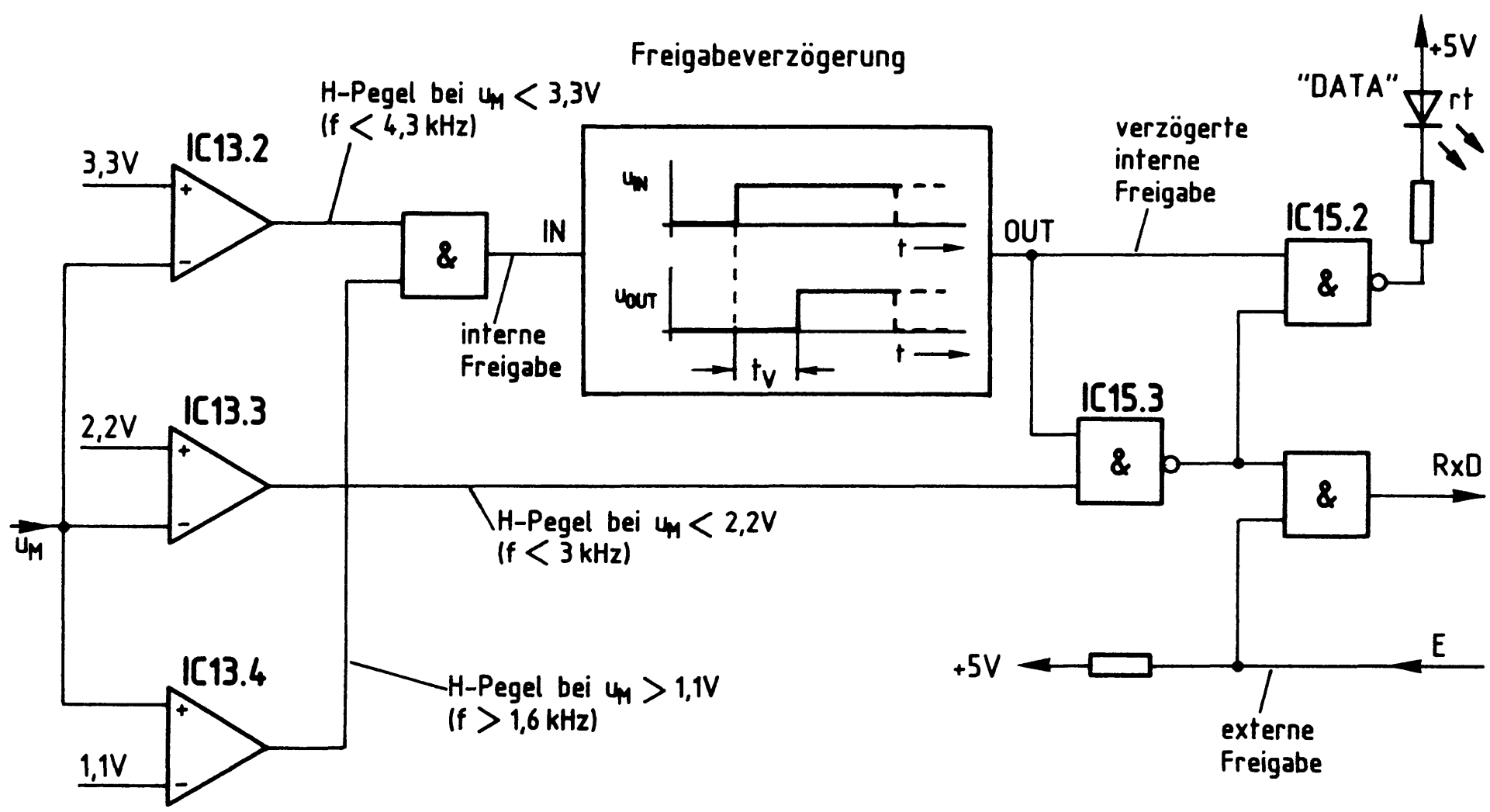


Bild 32: Blockschaltbild des Komparatorteils

Alle Komparatoren werden von der Spannung u_M angesteuert, deren Höhe von der Eingangsfrequenz abhängig ist. Dieser Zusammenhang geht aus dem Diagramm u_M von Bild 33 hervor. Beachten Sie bei den folgenden Erklärungen sowohl Bild 32 als auch Bild 33.

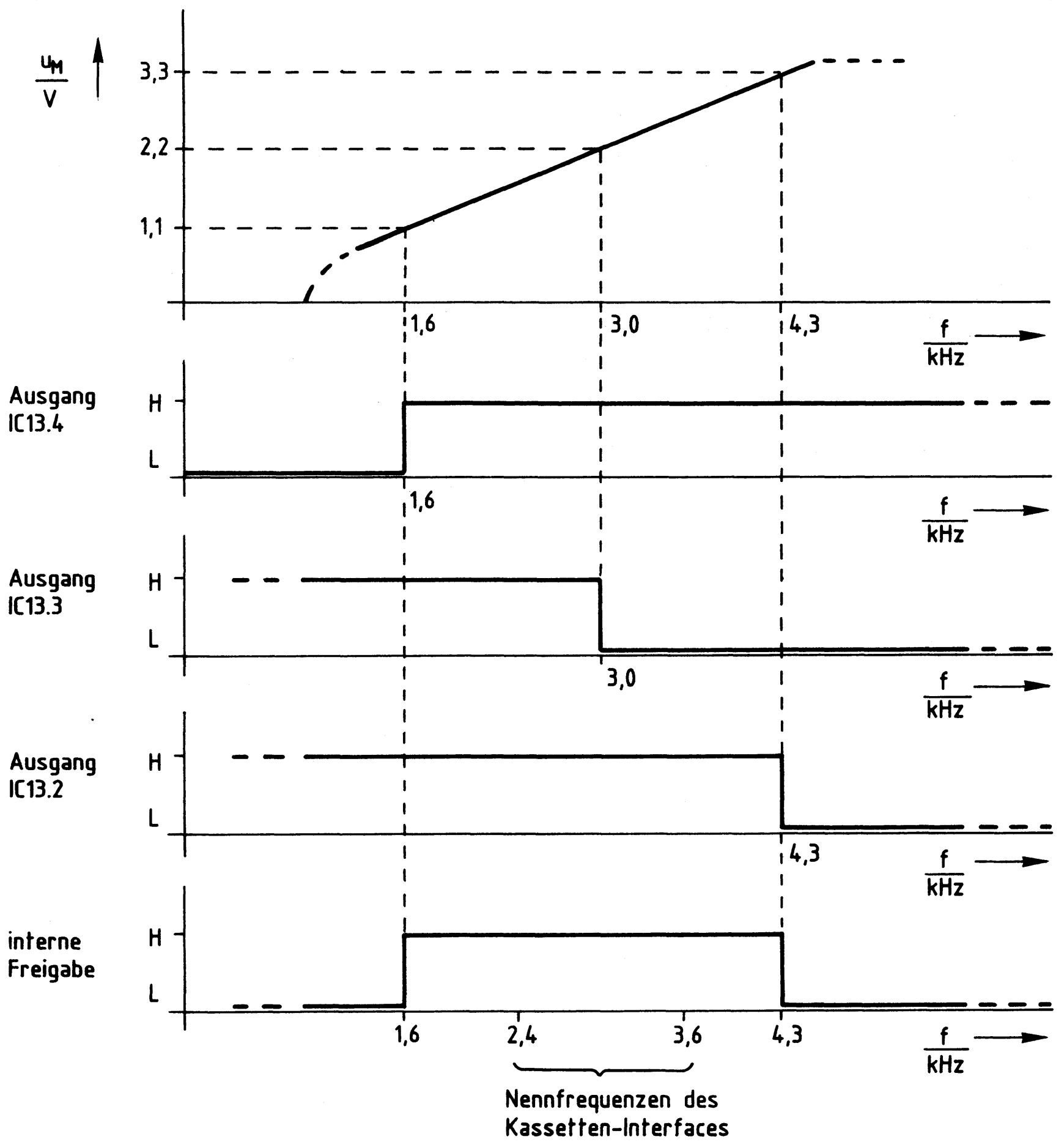


Bild 33: Wirkungsweise der drei Komparatoren und der internen Freigabe

IC13.4 erhält am invertierenden Eingang eine Vergleichsspannung von 1,1 V. Wenn u_M diesen Wert überschreitet, führt IC13.4 H-Pegel am Ausgang. Hierzu muß die Frequenz größer als 1,6 kHz sein.

Der Komparator IC13.3 erhält am nichtinvertierenden Eingang eine Vergleichsspannung von 2,2 V, wodurch er bei einer Frequenz von 3 kHz umschaltet. Unterhalb von 3 kHz überwiegt die Vergleichsspannung. IC13.3 führt in diesem Fall H-Pegel am Ausgang. Oberhalb von 3 kHz ist u_M größer als die Vergleichsspannung, so daß IC13.3 dann L-Pegel abgibt.

Es fällt auf, daß die Eingangsfrequenz und das Datensignal zueinander invers sind: Bei hoher Eingangsfrequenz tritt L-Pegel auf und umgekehrt. Zur Erzielung der richtigen Frequenzlage (L-Signal entspricht 2400 Hz, H-Signal 3600 Hz) braucht das durch IC13.3 gewonnene Datensignal lediglich invertiert zu werden.

Mit 3,3 V erhält IC13.2 die Vergleichsspannung für eine Frequenz von 4,3 kHz. Solange die empfangene Frequenz geringer ist, überwiegt die Vergleichsspannung. IC13.2 führt dann H-Pegel am Ausgang. Erst bei Frequenzen oberhalb von 4,3 kHz schaltet IC13.2 auf L-Pegel durch.

Die Ausgänge der Komparatoren für 1,6 kHz und 4,3 kHz sind miteinander UND-verknüpft (Bild 32). Als Ergebnis dieser Verknüpfung ergibt sich im Diagramm "interne Freigabe" von Bild 33 zwischen 1,6 kHz und 4,3 kHz H-Pegel. Innerhalb dieses Bereichs liegen die Nennfrequenzen des Kassetten-Interfaces.

Im Block "Freigabeverzögerung" wird geprüft, ob es sich bei den empfangenen Frequenzen um einen kontinuierlichen Datenstrom oder nur um kurzzeitige und damit unbrauchbare Signale handelt. Dies geschieht auf folgende Weise:
Der Ausgang "out" der Freigabeverzögerung gibt erst dann H-Signal ab, wenn ohne Unterbrechung etwa 0,5 s lang eine Frequenz zwischen 1,6 kHz und 4,3 kHz erkannt wurde. Erst nach Ablauf dieser "t_V" genannten Verzögerungszeit erhält IC15.3 am oberen Eingang H-Pegel (Bild 32). Nun werden die von IC13.3 stammenden Daten weitergeleitet und dabei invertiert. Hierdurch entsteht die richtige Frequenzlage. Bei einer eventuellen Unterbrechung des Datenstroms nimmt "out" sofort L-Pegel an und blockiert IC15.3. Anschließend muß der Datenstrom erst wieder 0,5 s lang vorliegen, bevor er durch die "verzögerte interne Freigabe" weitergeleitet wird. Durch diese Maßnahme erkennt das Kassetten-Interface den Anfang und das Ende einer Datenübertragung und blendet selbständig eventuell vorhandene Sprach- und Musiksignale aus.

Der Ausgang von IC15.3 ist durch IC15.2 mit dem verzögerten Freigabesignal verknüpft. Die rote LED "DATA" leuchtet bei freigegebenem Datenweg im Rhythmus der H/L-Datensignale auf.
Neben der internen Freigabe bzw. der verzögerten internen Freigabe besitzt die Schaltung mit dem Anschluß "E" eine zusätzliche Freigabeleitung zur "externen Freigabe" des Datenweges. Führt der Anschluß "E" H-Pegel, werden die empfangenen Daten über "RxD" an die programmierbare Serienschnittstelle abgegeben. Im BFZ/MFA-Computer wird diese Steuerungsmöglichkeit jedoch nicht benutzt. Der Anschluß "E" führt hier durch einen Pull-Up-Widerstand ständig H-Pegel.

Hierdurch ist die UND-Stufe am Ausgang "RxD" unwirksam und läßt die Datensignale ständig passieren.
Bild 34 zeigt die Schaltung des Komparatorteils. Im Anschluß daran werden die bisher noch nicht behandelten Einzelheiten erklärt.

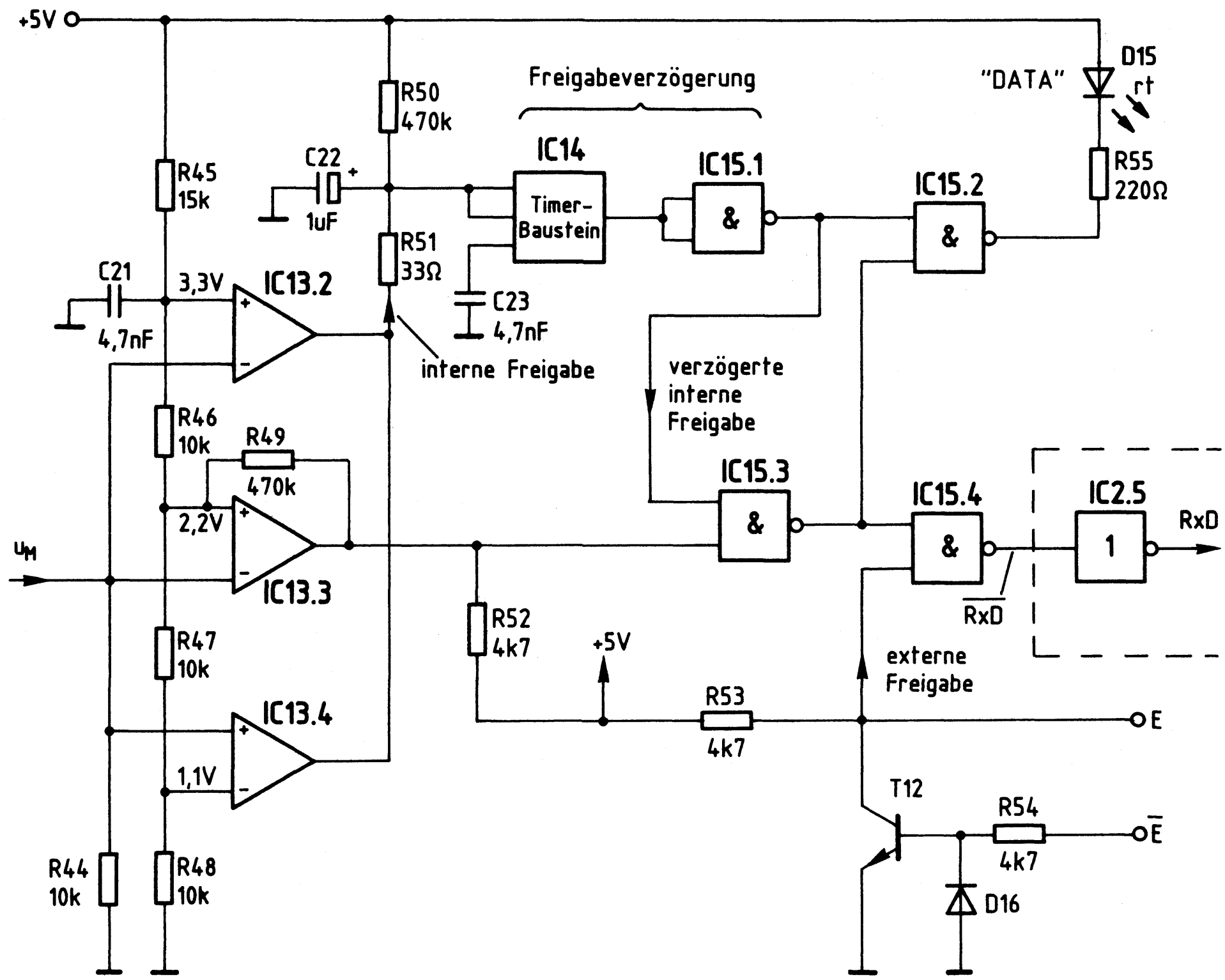


Bild 34: Schaltbild des Komparatorteils

R45 bis R48 bilden den Spannungsteiler für die Vergleichsspannungen der drei Komparatoren in Höhe von 1,1 V, 2,2 V und 3,3 V. R49 sorgt für eine Mitkopplung des Datenkomparators IC13.3, wodurch ein exaktes Schaltverhalten dieser Stufe gewährleistet ist.
Die in Bild 32 dargestellte UND-Stufe zur Verknüpfung der Ausgangssignale von IC13.2 und IC13.4 wird nicht durch einen Schaltkreis gebildet, sondern durch eine "Wired-AND-Schaltung". Dies ist möglich, weil die Komparatoren von IC13 Open-Collektor-Ausgänge besitzen, die miteinander verbunden werden dürfen. Hierdurch ergibt sich die Funktion einer UND-Stufe.

R52 ist der für IC13.3 erforderliche Arbeitswiderstand. R50/R51 wirken als Arbeitswiderstand für die Wired-AND-Schaltung von IC13.2 und IC13.4. Die Freigabeverzögerung wird durch R50, C22, IC14 und IC15.1 gebildet und arbeitet auf folgende Weise:
Besitzt u_M einen Wert zwischen 1,1 V und 3,3 V, sind die Ausgangstransistoren von IC13.2 und IC13.4 gesperrt. C22 wird über R50 geladen, wodurch die Spannung am Eingang des Timer-Bausteins nach einer e-Funktion ansteigt. Der innerhalb von IC14 vorhandene Komparator besitzt eine festliegende Schaltschwelle von 2/3 der Betriebsspannung (etwa 3,4 V). Bis C22 auf diesen Wert aufgeladen ist, vergeht etwa eine Zeit von 0,5 s. Nach Ablauf dieser Zeit schaltet der Ausgang des Timers auf L-Pegel. Da für die "verzögerte Freigabe" jedoch ein H-Signal benötigt wird, ist IC15.1 als Inverterstufe nachgeschaltet.
Sobald u_M einen Wert außerhalb der festgelegten Grenzen zwischen 1,1 V und 3,3 V annimmt, wird C22 über R51 rasch entladen, wodurch IC14 auf H-Pegel zurückschaltet. Hierdurch nimmt die "verzögerte Freigabe" L-Pegel an und sperrt IC15.2 und IC15.3. Die Zeit hierzu ist äußerst kurz und wird durch C22 und R51 sowie die inneren Widerstände der Komparatoren IC13.2 bzw.IC13.4 bestimmt. R51 begrenzt den Entladestrom des Kondensators auf einen zulässigen Wert.
C23 hat keinen Einfluß auf die Zeitverzögerung, sondern dient lediglich zur Unterdrückung eventuell auftretender Störimpulse.

Die in Bild 32 dargestellte UND-Stufe am Ausgang "RxD" des Komparatorteils wird durch die NAND-Stufe IC15.4 und den nachgeschalteten Inverter IC2.5 gebildet (Bild 34). IC2.5 befindet sich nicht innerhalb des Kassetten-Interfaces, sondern ist Teil der "Programmierbaren Serienschnittstelle".
Neben dem Anschluß "E", über den durch H-Pegel die "externe Freigabe" der empfangenen Datensignale erfolgt, kann mit Hilfe des Eingangs "E" auch eine Freigabe durch L-Pegel erzielt werden. T12 dient hierbei als Inverter. R54 begrenzt den Basisstrom für T12, und D16 schützt den Transistor vor negativen Eingangsspannungen. Bei der Anwendung des Kassetten-Interfaces im BFZ/MFA-Computer werden weder "E" noch "$\overline{E}$" angeschlossen. Da R53 ständig H-Pegel an den unteren Eingang von IC15.4 führt, ist der Datenweg trotzdem freigegeben.

6. Stromlaufpläne

Bild 35 zeigt den Stromlaufplan der programmierbaren Serienschnittstelle und Bild 36 den des Modems. Beide zusammen bilden das Kassetten-Interface.

Zwischen beiden Leiterplatten bestehen folgende Verbindungen:
- Betriebsspannungsanschlüsse 5 V und 0 V
- Verbindung "T" (Daten von "TxD" der Serienschnittstelle zum Modem)
- Verbindung "R" (Daten vom Modem zum Anschluß "$\overline{\text{RxD}}$" der Serienschnittstelle)

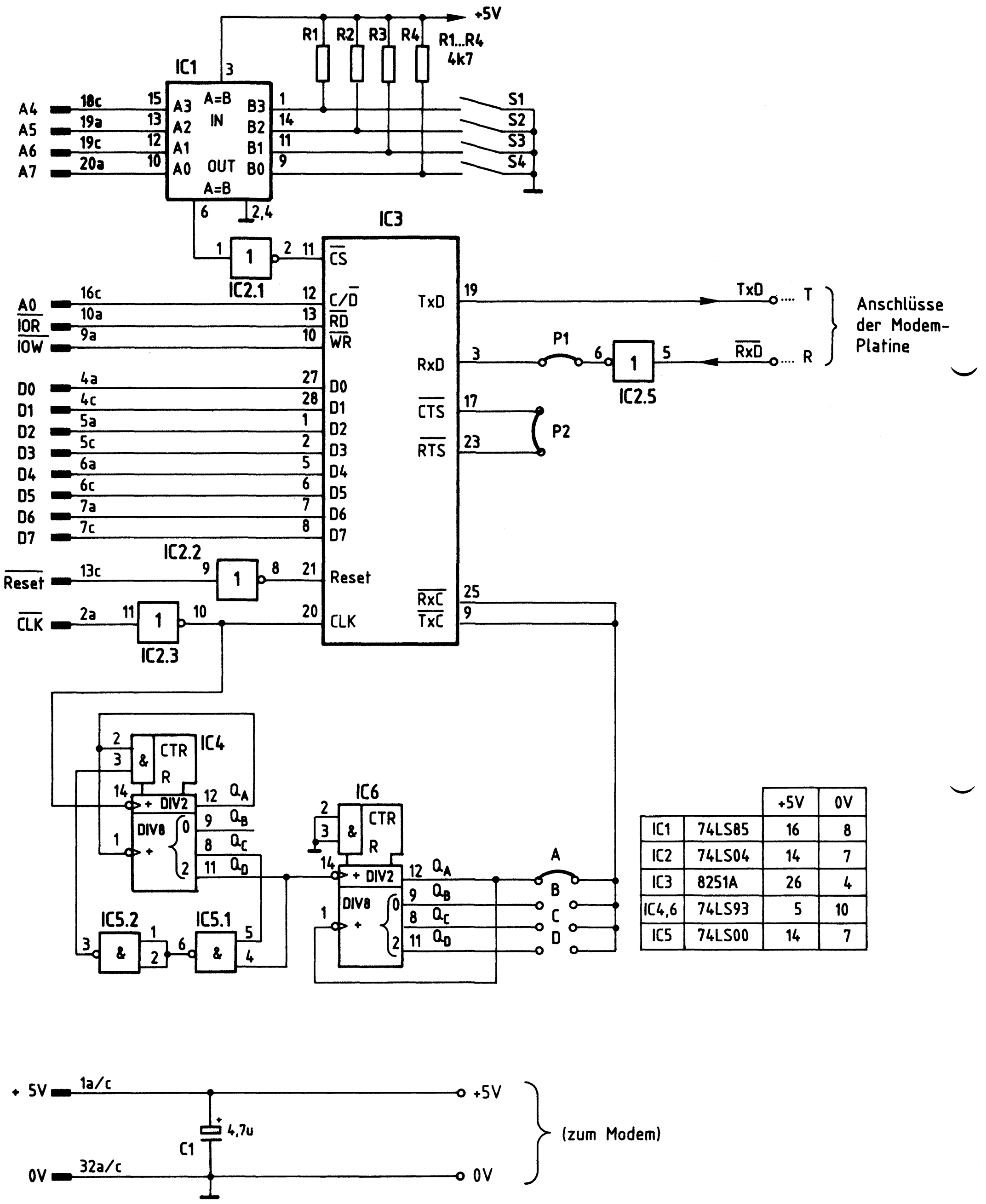
Die folgenden Hinweise fassen die wichtigsten Gesichtspunkte des Kassetten-Interfaces zusammen und beschreiben in knapper Form die Aufgabe jeder Stufe.

Hinweise zu Bild 35:
- C1 ist ein Stützkondensator für die Betriebsspannung von 5 V.
- IC1 und IC2.1 erzeugen das L-aktive Freigabesignal "Chip-Select" für den seriellen Schnittstellenbaustein IC3.
- Mit S1 bis S4 kann die Baugruppennummer eingestellt werden.
- IC2.2 invertiert das L-aktive Reset-Signal des Systembusses, da IC3 einen H-aktiven Reset-Eingang besitzt.
- IC2.3 frischt den Systemtakt (2 MHz) auf.
- IC4, IC5.1, IC5.2 und IC6 bilden den Baudratenteiler. Die Brücken A bis D legen die Baudrate fest, wobei immer nur eine Brücke geschlossen sein darf.
- IC2.5 bringt das vom Modem empfangene Datensignal in die richtige Frequenzlage (2400 Hz entspricht L-Pegel, 3600 Hz entspricht H-Pegel).

Hinweise zu Bild 36:
- C24 und C25 sind Stützkondensatoren für die Betriebsspannung von 5 V.
- IC10.1 ist zur Erzielung der richtigen Frequenzlage beim Senden als Inverter geschaltet.
- IC11.3 bildet den Integrator, IC11.1 und IC11.2 zusammen den Komparator des Dreieckgenerators.
- Am Meßpunkt MP1 kann die Dreieckspannung mit Hilfe eines Oszilloskopen kontrolliert werden.
- Durch R16 bzw. R17 können eventuelle Unsymmetrien der Dreieckspannung korrigiert werden. Die Werte für diese Widerstände müssen experimentell ermittelt werden, sie liegen im Bereich von etwa 680 kΩ bis 1 MΩ .

- Mit Hilfe von IC10.2 erfolgt die Frequenzumtastung des Dreieckgenerators.
- R11 dient zur Einstellung der Generatorfrequenz.
- Die Transistoren T10 und T11 formen aus der Dreieck- eine Sinusspannung.
- Mit R26 kann die NF-Eingangsempfindlichkeit des Modems eingestellt werden (Bei ausreichendem NF-Pegel leuchtet die LED D14 auf).
- IC12.1 bis IC12.3 und IC13.1 gehören zur NF-Signalaufbereitung.
- IC10.3 und IC10.4 bilden die Impulsstufe. Ihr Arbeitsverhalten wird mit R38 eingestellt.
- IC12.4 bildet den Mittelwert der Impulsspannung.
- IC13.2 ist der Komparator zur Überwachung der Maximalfrequenz von 4,3 kHz.
- IC13.3 ist der Datenkomparator und schaltet bei einer Frequenz von 3 kHz.
- IC13.4 ist der Komparator zur Überwachung der Minimalfrequenz von 1,6 kHz.
- IC14 und IC15.1 geben die empfangenen Datensignale erst dann frei, wenn für mindestens 0,5 s ein ununterbrochenes NF-Signal im zulässigen Frequenzbereich erkannt wurde. In diesem Fall leuchtet bei H-Pegel der Daten die von IC15.2 angesteuerte LED "DATA" auf.
- Am Anschluß "R" werden die empfangenen Daten abgegeben, wenn der Eingang "E" H-Pegel führt (oder nicht beschaltet ist).
- Zur Abgabe der Daten muß der Eingang "$\overline{E}$" unbeschaltet sein oder L-Pegel führen.

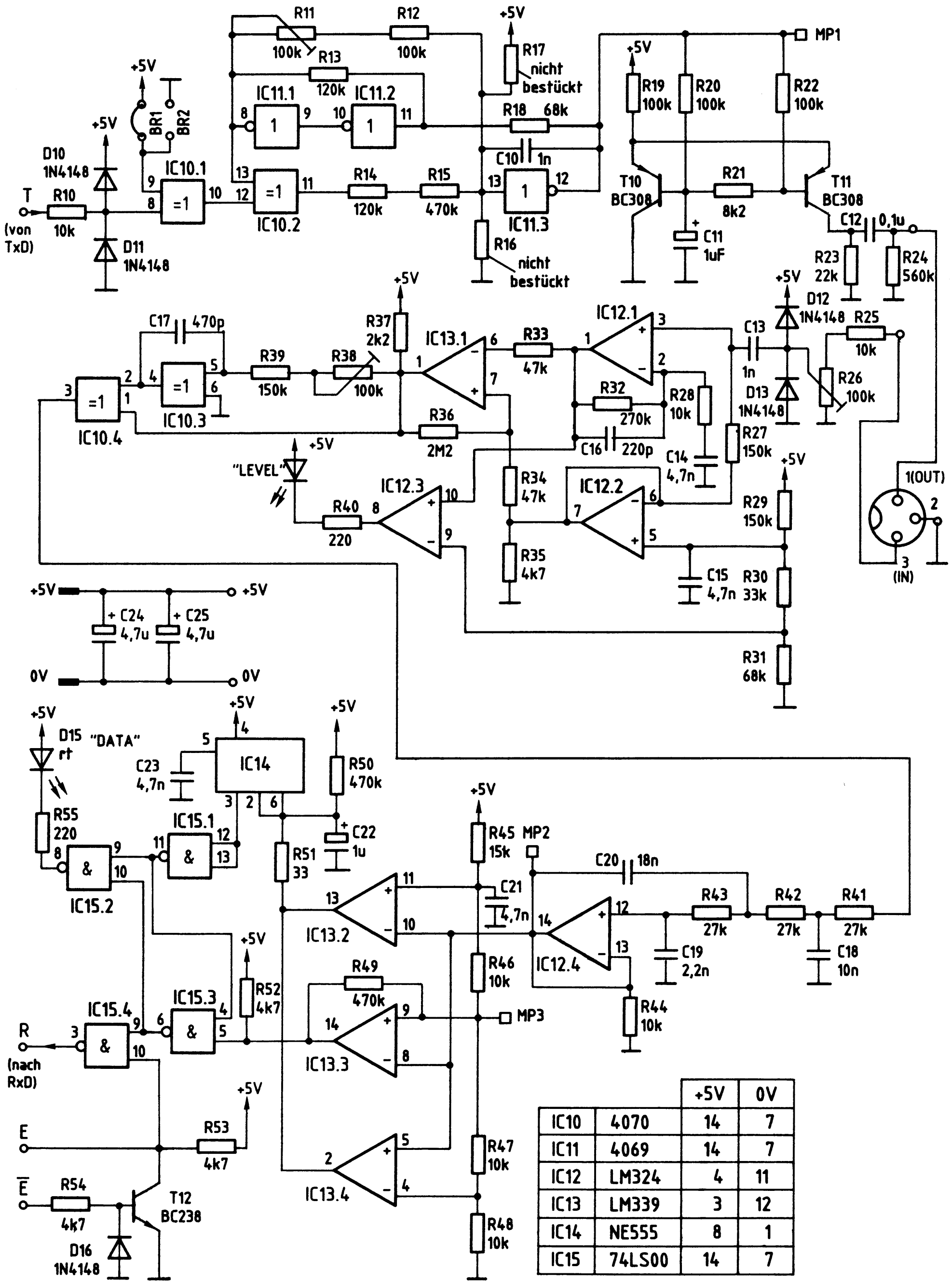
Kassetten-Interface



		+5V	0V
IC1	74LS85	16	8
IC2	74LS04	14	7
IC3	8251A	26	4
IC4,6	74LS93	5	10
IC5	74LS00	14	7

Bild 35: Stromlaufplan der programmierbaren Serienschnittstelle

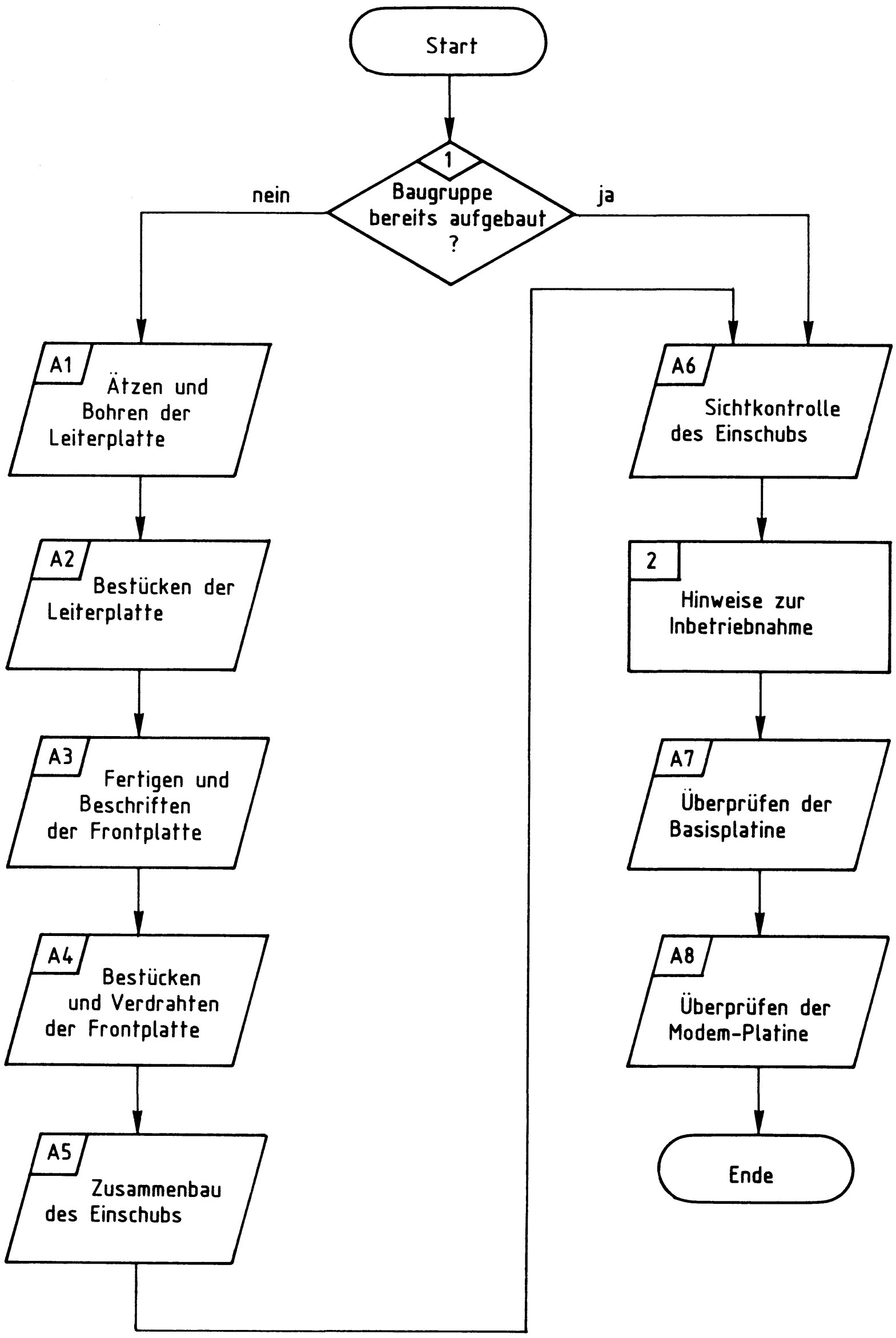
Kassetten-Interface



		+5V	0V
IC10	4070	14	7
IC11	4069	14	7
IC12	LM324	4	11
IC13	LM339	3	12
IC14	NE555	8	1
IC15	74LS00	14	7

Kassetten-Interface

Flußdiagramm für den Arbeitsablauf



Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte, ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 4.4.L u. 4.4.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Leiterplatte, ca. 85x110 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 4.4.a.L u. 4.4.a.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C 05 Alu, 2 mm dick, Breite: 25,1 mm	z.B. Intermas Nr. 409-017 665
1	Griff komplett mit Abdeckung T03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
2	Zylinderschraube M2,5x6 DIN 84	
1	Zylinderschraube M2,5x8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
7	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
9	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
10	Sechskantmutter M2,5 DIN 439	
4	Distanzhülse, Kunststoff	Innen-Ø 3,2 mm, Außen-Ø 7 mm, 5 mm lang

Stckz.	Benennung/Daten	Bemerkung
2	Befestigungshülse für 5-mm-LED, sw	Einbau-Ø 6 mm
2	Befestigungsring für 5-mm-LED, sw	
1	Diodenbuchse 5polig, 180°	
2	Diodenstecker 5polig, 180°	
1,5 m	Diodenleitung 4polig abgeschirmt	z.B. 4x0,08 mm^2
3	Stecklötöse/Lötstift, Ø 1,3 mm	als Meßpunkt
1	LED, Ø 5 mm, rt	
1	LED, Ø 5 mm, grün	
1	Widerstand 33 Ω	alle Widerstände 0,25 W/± 5% Tol.
2	Widerstand 220 Ω	
1	Widerstand 2,2 kΩ	
8	Widerstand 4,7 kΩ	
1	Widerstand 8,2 kΩ	
7	Widerstand 10 kΩ	
1	Widerstand 15 kΩ	
1	Widerstand 22 kΩ	
3	Widerstand 27 kΩ	
1	Widerstand 33 kΩ	
2	Widerstand 47 kΩ	
2	Widerstand 68 kΩ	
4	Widerstand 100 kΩ	
2	Widerstand 120 kΩ	
3	Widerstand 150 kΩ	
1	Widerstand 270 kΩ	
3	Widerstand 470 kΩ	
1	Widerstand 560 kΩ	

Kassetten-Interface

Stckz.	Benennung/Daten	Bemerkung
1	Widerstand 1 MΩ	
1	Widerstand 2,2 MΩ	
3	Trimmwiderstand 100 kΩ /0,1 W	liegend, RM 10x5
1	Keramikkondensator 220 pF	alle Kondensatoren (außer Elkos) für 63 V oder 100 V
1	Keramikkondensator 470 pF	
2	Folienkondensator 1000 pF	RM 7,5 oder 10
1	Folienkondensator 2200 pF	RM 7,5 oder 10
4	Folienkondensator 4700 pF	RM 7,5 oder 10
1	Folienkondensator 0,01 µF	RM 7,5 oder 10
1	Folienkondensator 0.018 µF Toleranz ±5 %	RM 7,5 oder 10
1	Folienkondensator 0,1 µF	RM 7,5 oder 10
2	Tantal-Elko 1 µF/35 V	Tropfenform
5	Tantal-Elko 4,7 µF/35 V	Tropfenform
5	Si-Diode	z.B. 1 N 4148
2	Si-PNP-Transistor	z.B. BC 308
1	Si-NPN-Transistor	z.B. BC 238
1	IC LM 324, Vier Operationsverstärker	
1	IC LM 339, Vier Operationsverstärker	offener Kollektor
1	IC 4069, Sechs Inverter	CMOS
1	IC 4070, Vier Exclusiv-ODER	CMOS
1	IC NE 555, Timer	
2	IC 74 LS 00, Vier NAND mit je 2 Eing.	
1	IC 74 LS 04, Sechs Inverter	
1	IC 74 LS 85, 4-Bit-Vergleicher	
2	IC 74 LS 93, 4-Bit-Binärzähler	

Stckz.	Benennung/Daten	Bemerkung
1	IC 8251, Programmierbarer Serien-schnittstellen-Baustein	
1	Miniaturschiebeschalter 4polig, DIL	als Codierschalter
1	IC-Fassung 8polig DIL	siehe Anmerkung
9	IC-Fassung 14polig DIL	
1	IC-Fassung 16polig DIL	
1	IC-Fassung 28polig DIL	
n.B.	Isolierschlauch, Ø 2 mm	
n.B.	Schaltlitze, 0,25 mm^2, rt, sw, bn, ws	
n.B.	Schaltdraht Ø 0,5 mm, versilbert	
n.B.	Lötdraht	
n.B.	Lötlack	
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibe-symbole oder Tuscheschreiber	zum Beschriften der Frontplatte
n.B.	Plastik-Spray	zum Besprühen der Frontplatte

Anmerkung

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden:
Ist die Leiterplatte durchkontaktiert, können Sie gewöhnliche IC-Fassungen verwenden.
Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu eignen sich sehr gut die sog. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen. Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon 455 mm.

Zur Inbetriebnahme der Baugruppe "Kassetten-Interface" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	Alle Baugruppen komplett aufgebaut und geprüft
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Prozessor 8085 BFZ/MFA 2.1.	
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit MAT 85, Basisadresse 0000
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800, Basisadresse E000
1	Bus-Signalgeber BFZ/MFA 5.1.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3.	
1	Video-Interface BFZ/MFA 8.2.	
1	ASCII-Tastatur BFZ/MFA 8.1.	
1	Monitor mit Cinch-Anschluß	
1	Kassetten-Recorder mit Kassette	
1	Widerstand 100 kΩ /0,25 W	

Kassetten-Interface

1

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "Kassetten-Interface" aufbauen und in Betrieb nehmen. Er besteht aus einer Basisplatine ("Programmierbare Serienschnittstelle", BFZ/MFA 4.4.) und einer darauf befestigten Zusatzplatine, die zusammen die Schnittstelle bzw. das Interface für einen Kassettenrecorder bilden.
Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen.

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen Einschubs und Inbetriebnahme → A6

2

In den folgenden Arbeitsschritten wird die Baugruppe "Kassetten-Interface" in Betrieb genommen und ihre Funktion geprüft.

Dazu benötigen Sie:
- 1 Baugruppenträger mit Busverdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1.)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Prozessor 8085 (BFZ/MFA 2.1.)
- 1 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit MAT 85, Basisadresse 0000
- 1 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800, Basisadresse E000
- 1 Bus-Signalgeber (BFZ/MFA 5.1.)
- 1 Bus-Signalanzeige (BFZ/MFA 5.2.)
- 1 Adapterkarte 64polig (BFZ/MFA 5.3.)
- 1 ASCII-Tastatur (BFZ/MFA 8.1.)
- 1 Video-Interface (BFZ/MFA 8.2.)
- 1 Monitor mit Cinch-Anschluß
- 1 Kassettenrecorder mit Kassette
- 1 Widerstand 100 kΩ /0,25 W

Alle aufgeführten Teile komplett aufgebaut und geprüft.

2

Darüberhinaus sollten Sie den Stromlaufplan, das Blockschaltbild und den Bestückungsplan dieser Übung bereithalten.

Die Inbetriebnahme erfolgt schrittweise durch Prüfen der einzelnen Funktionsblöcke. Hierzu werden immer nur diejenigen ICs zusätzlich in die Sockel eingesteckt, die dem gerade zu prüfenden Block angehören. Alle dazu vorgegebenen Arbeitsblätter enthalten:

- Angaben darüber, welcher Funktionsblock geprüft wird
- Angaben über Aufgabe und Funktion des Blocks innerhalb des Kasetten-Interfaces
- Angaben zur Vorbereitung der Prüfschritte (z.B. welche ICs zu stecken sind), vor dem Einstecken von ICs immer die Betriebsspannung ausschalten!
- Meßaufgaben; es werden hauptsächlich Messungen durchgeführt, deren Ergebnisse mit vorgegebenen Kontrollwerten zu vergleichen sind

Bei sorgfältiger Durchführung der einzelnen Arbeitsschritte lassen sich eventuell vorhandene Fehlerquellen, wie Kurzschlüsse zwischen Leiterbahnen oder defekte Bauteile, leicht ausfindig machen und beheben.
Bei der Inbetriebnahme wird zunächst die Programmierbare Serienschnittstelle und anschließend die Modem-Zusatzplatine überprüft.
Hierbei kommen die Kommandos "OUT", "IN", "ASSEMBLER", "GO", "SAVE", "LOAD" und "PRINT" des Betriebsprogramms MAT 85 zur Anwendung. Wenn hierbei Schwierigkeiten auftreten, sollten Sie die entsprechenden Kapitel der Übung BFZ/MFA 7.1. durcharbeiten. Die Assembler-Programme können auch mit dem Kommando "MEMORY" eingegeben werden.

→ A7

Name:

Kassetten-Interface

Datum:

A1.1

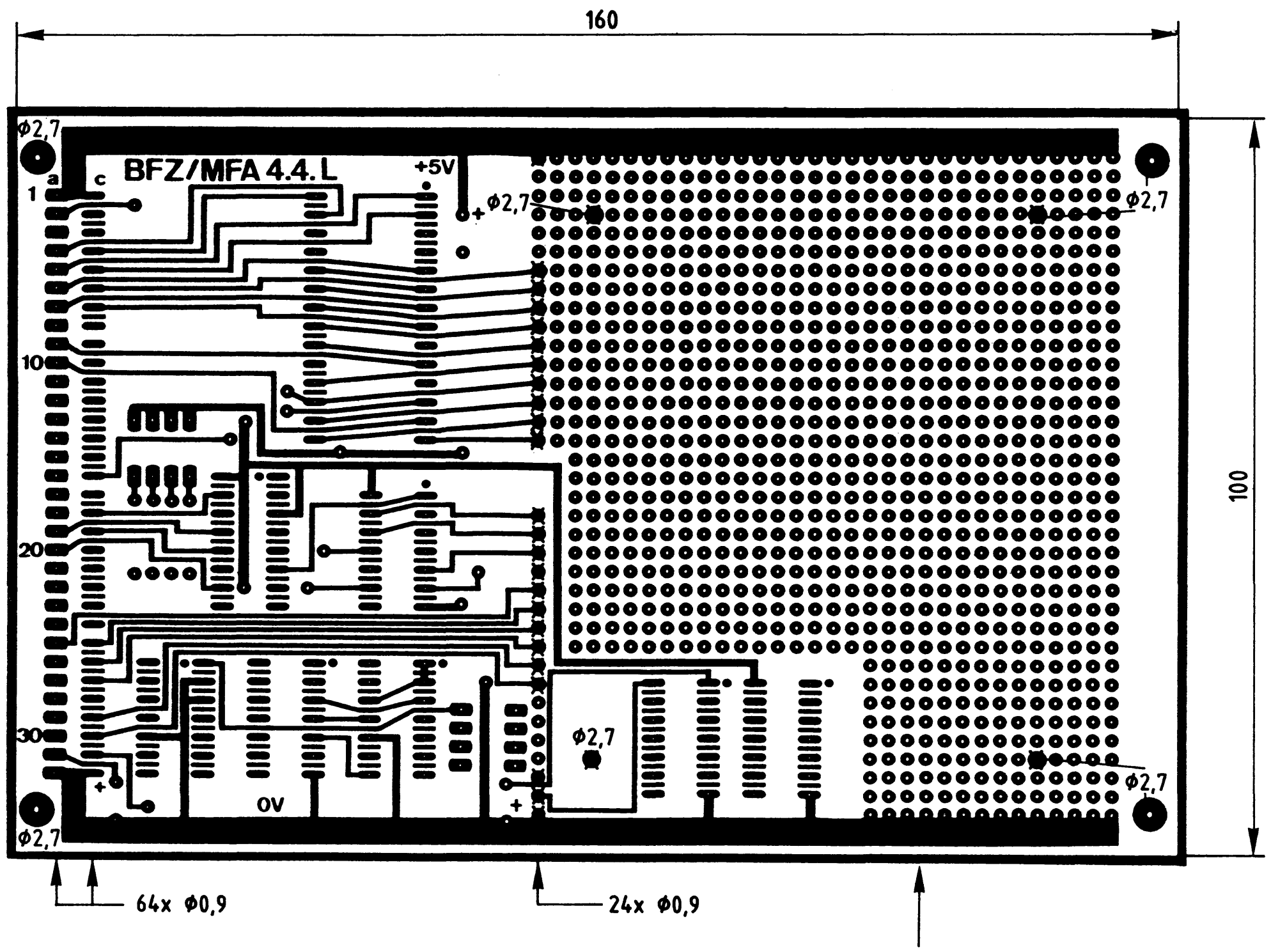
Für die Baugruppe "Kassetten-Interface" müssen zwei doppelseitig kupferkaschierte Leiterplatten geätzt werden. Stellen Sie diese in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlagen BFZ/MFA 4.4.L und 4.4.B sowie nach BFZ/MFA 4.4.a.L und 4.4.a.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. jeweils auf Maß zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatten nach den folgenden Bohrplänen. Anschließend sind jeweils beide Seiten zu reinigen und mit Lötlack zu besprühen.

Bohrplan Leiterbahnseite 4.4.L



Alle nicht bemaßten Bohrungen Φ0,8 mm
Benötigte Bohrer: 0,8 - 0,9 - 2,7 mm

Rasterfeld bis auf die mit X gekennzeichneten Bohrungen nicht gebohrt

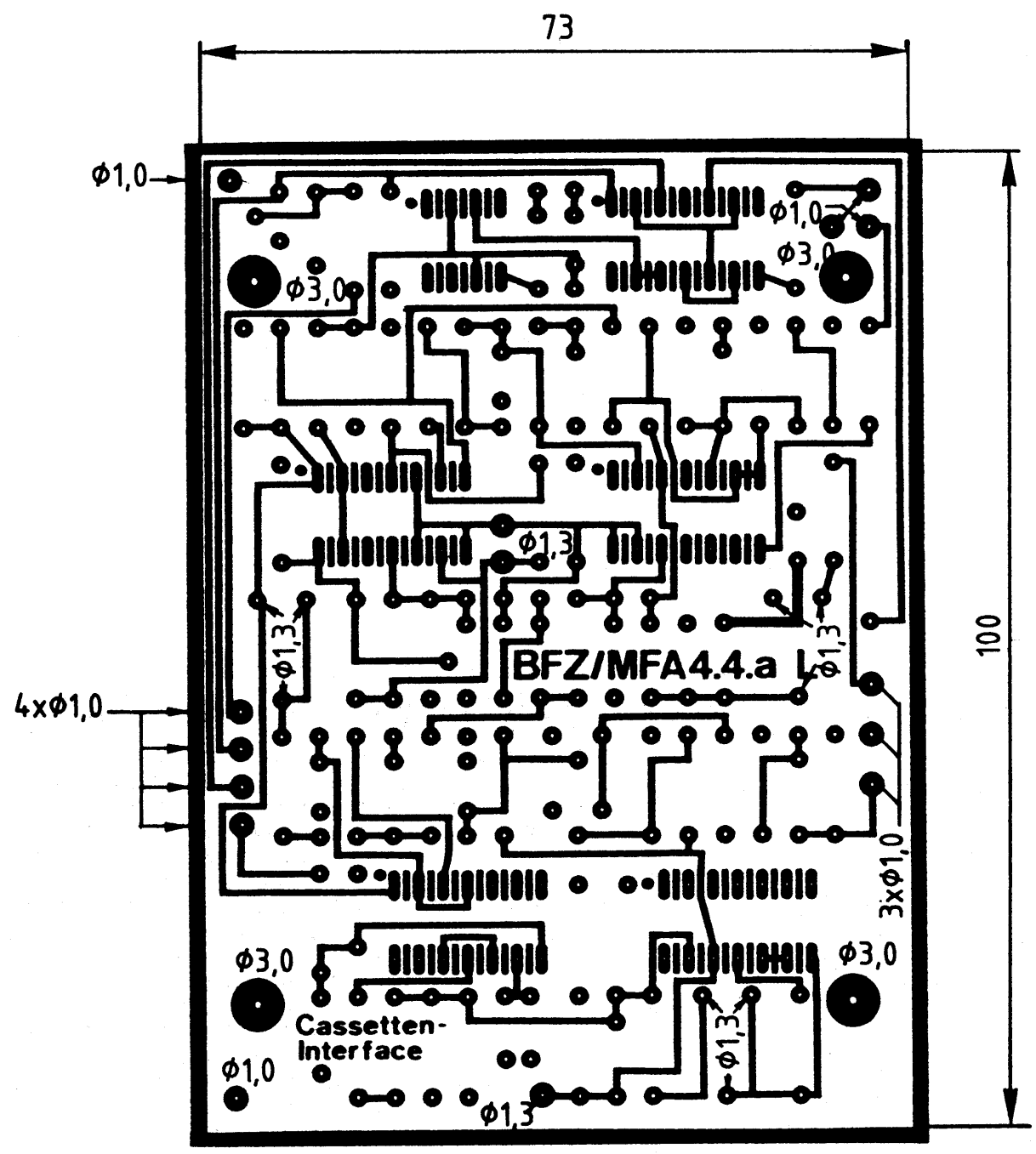
Kassetten-Interface

Name:

Datum:

A1.2

Bohrplan Leiterbahnseite 4.4.a.L



Alle nicht bemaßten Bohrungen Φ0,8 mm
Benötigte Bohrer: 0,8 - 1,0 - 1,3 - 3,0 mm

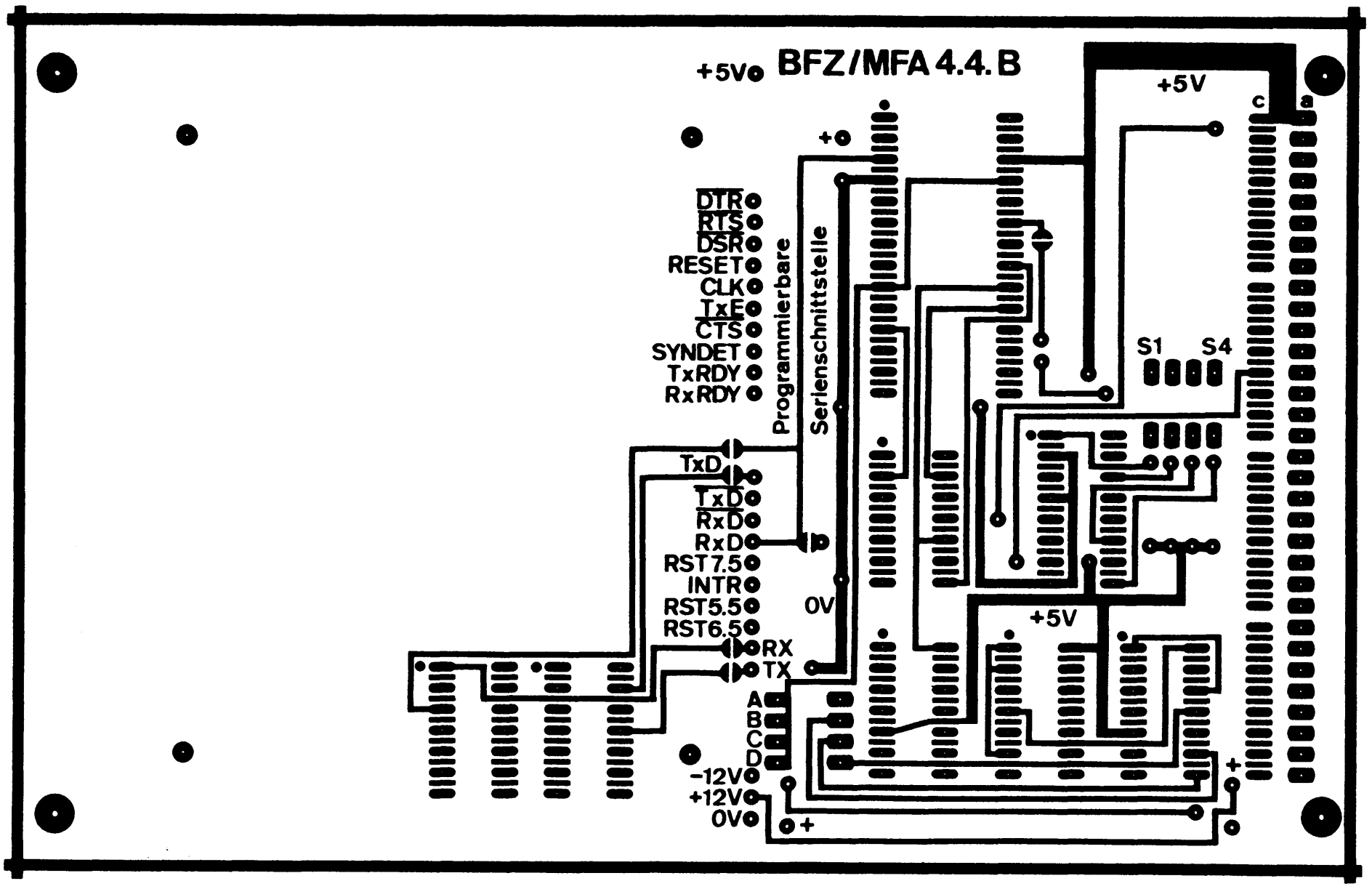
Name:

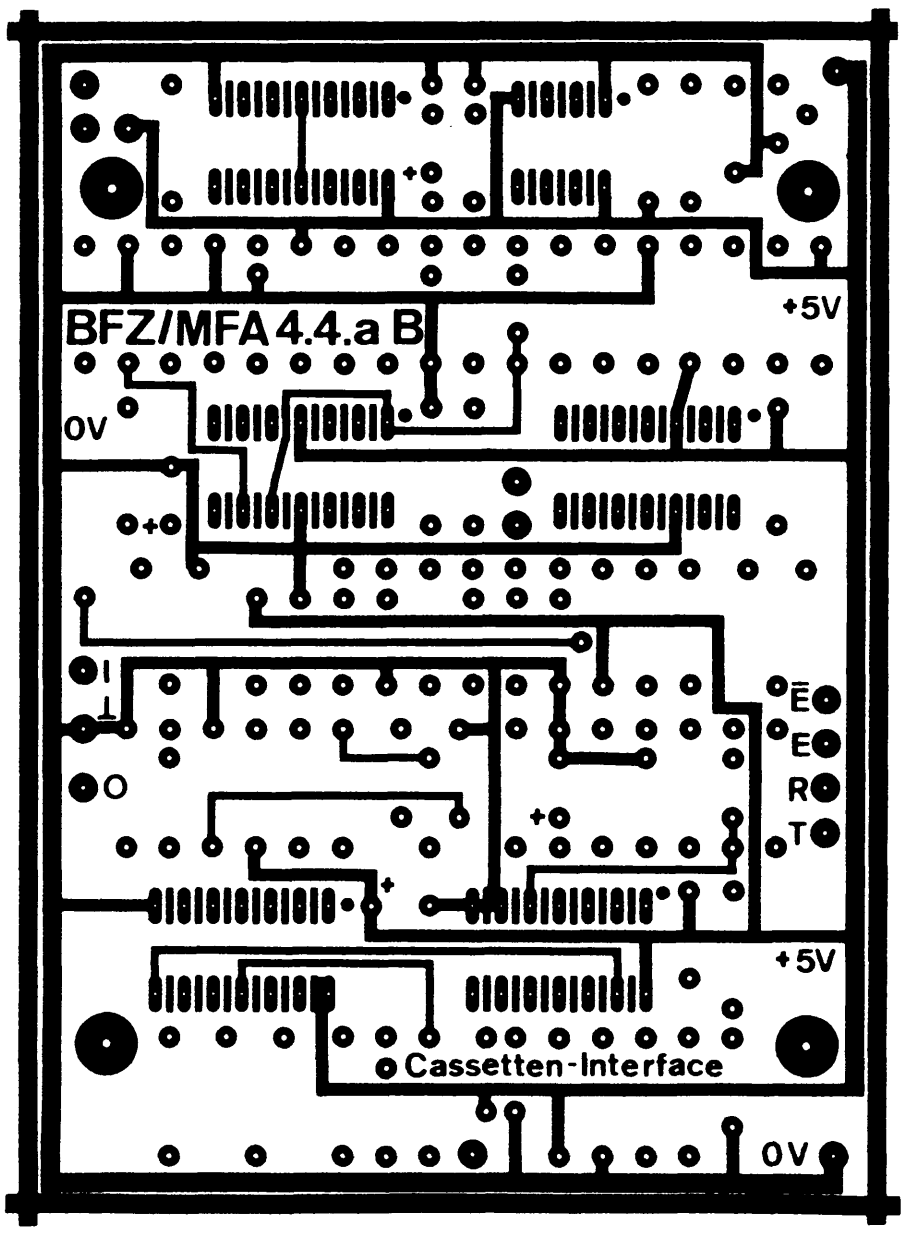
Kassetten-Interface

Datum:

Die folgenden Abbildungen zeigen die Layouts der Bestückungsseiten der Leiterplatten BFZ/MFA 4.4. und BFZ/MFA 4.4.a.

A1.3





A2

Name:

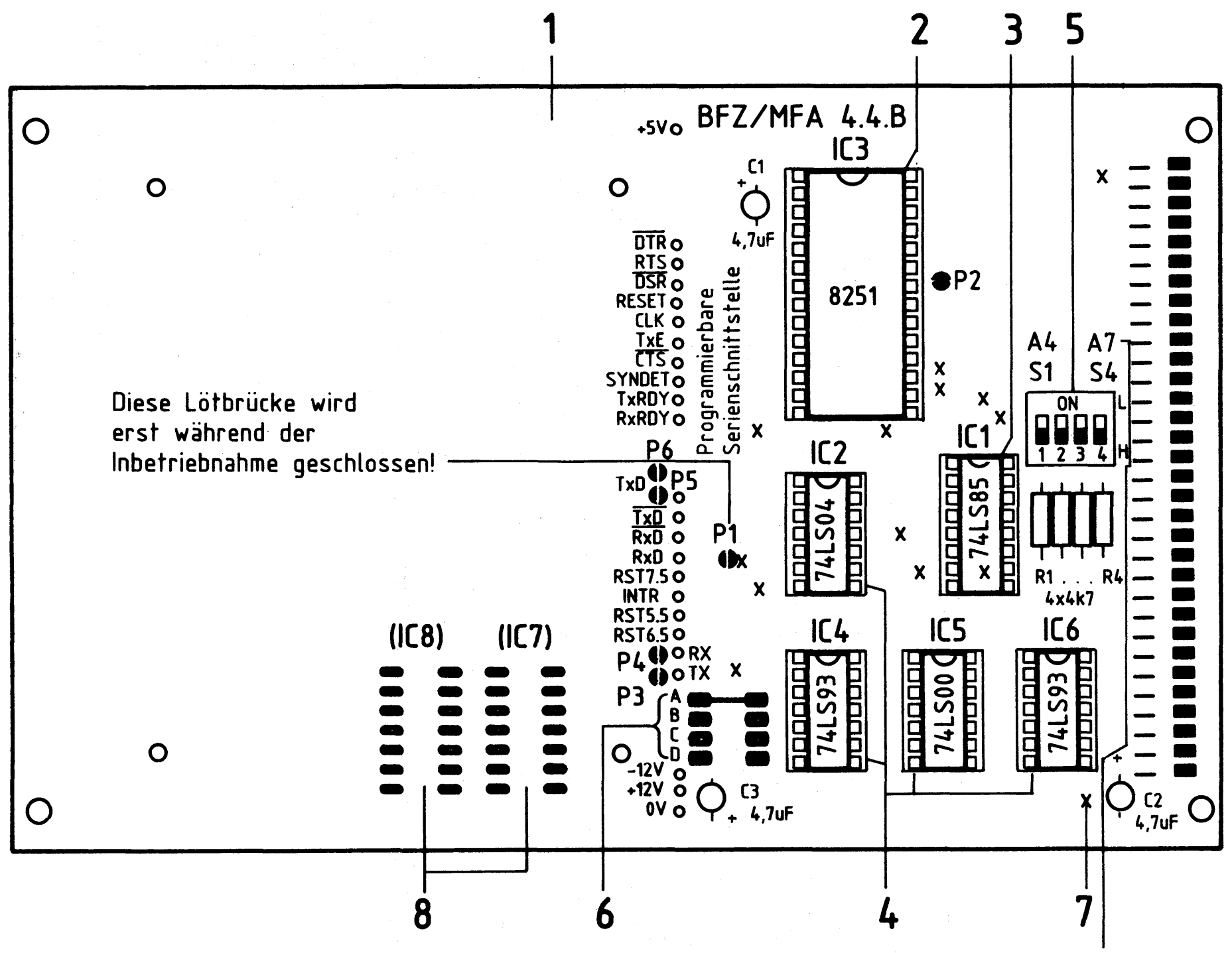
Kassetten-Interface

Datum:

A2.1

Bestücken Sie die Leiterplatten BFZ/MFA 4.4. und BFZ/MFA 4.4.a mit Hilfe der folgenden Bestückungspläne sowie der Stück- und Bauteillisten. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.
Stecken Sie zunächst noch keine ICs in die Sockel!

Bestückungsplan Leiterplatte BFZ/MFA 4.4.



Lötbrücken P..: ≙ Brücke offen
≙ Brücke geschlossen

Bedeutung der Lötbrücken siehe Stromlaufplan

Beschriften Sie die Karte mit einem wasserfesten Stift.

Name:

Kassetten-Interface

Datum:

Stückliste Leiterplatte BFZ/MFA 4.4.

A2.2

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.4.	
2	1	IC-Fassung 28polig	siehe Anmerkung
3	1	IC-Fassung 16polig	
4	4	IC-Fassung 14polig	
5	1	Miniatur-Schiebeschalter 4polig	
6	1	Lötbrücke bei "A", hergestellt aus Schaltdraht 0,5 mm Cu-Ag	siehe Stromlaufplan
7	14	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	nur erforderlich bei nicht galvanisch durchkontaktierter Leiterplatte

Anmerkung

Alle ICs werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontaktiert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

Bauteilliste Leiterplatte BFZ/MFA 4.4.

Kennz.	Benennung/Daten	Bemerkung
R1 ... R4	Widerstand 4,7 kΩ	
C1 ... C3	Tantal-Elko 4,7 µF/25 V oder 35 V	Tropfenform
IC1	4-Bit-Vergleicher 74 LS 85	ICs nicht eingesteckt!
IC2	6 Inverter 74 LS 04	
IC3	Programmierbarer Serienschnittstellen-Baustein 8251	
IC4, IC6	4-Bit-Binärzähler 74 LS 93	
IC5	4 NAND je zwei Eingänge 74 LS 00	

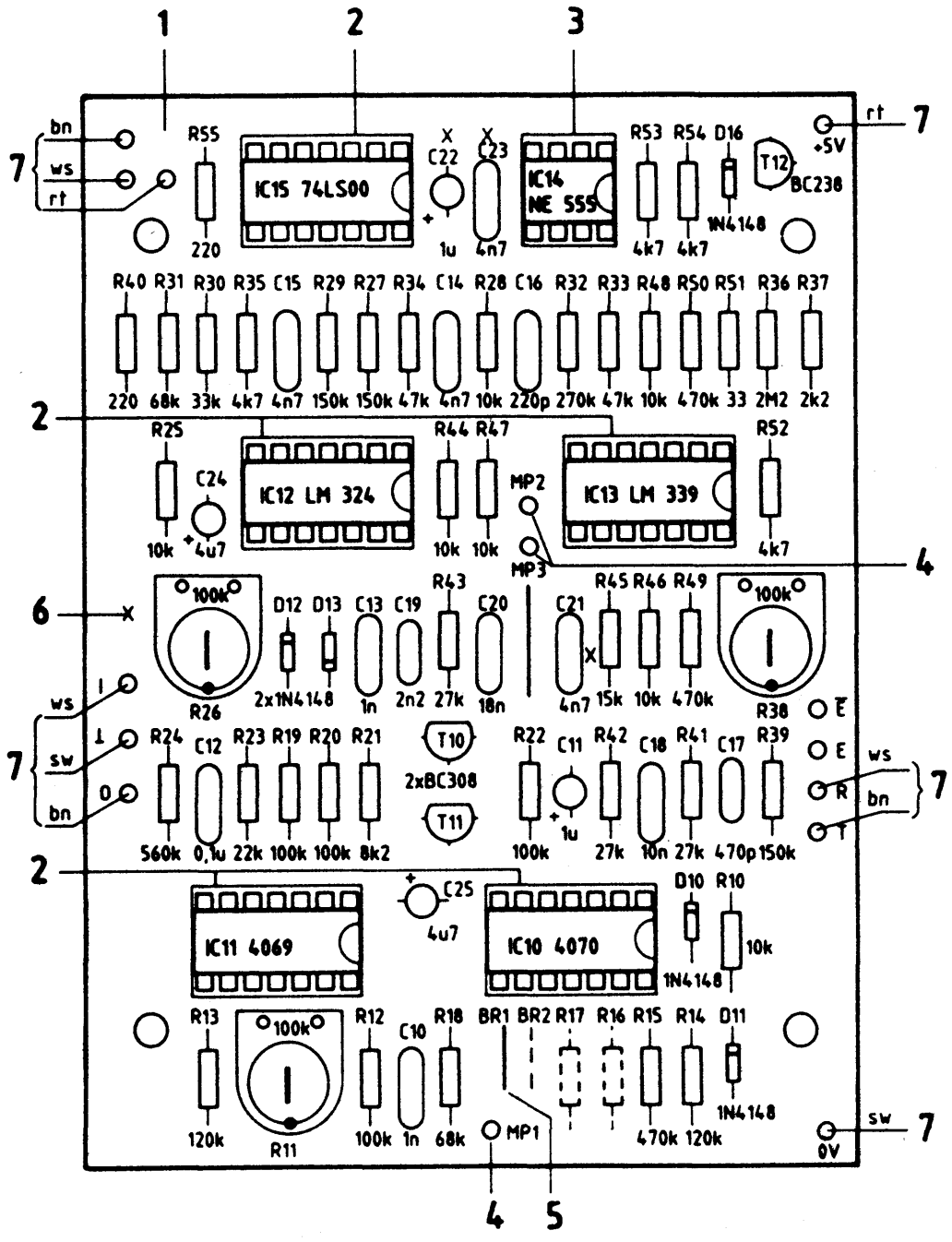
Name:

Kassetten-Interface

Datum:

A2.3

Bestückungsplan Leiterplatte BFZ/MFA 4.4.a



Stückliste Leiterplatte BFZ/MFA 4.4.a

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.4.a	
2	5	IC-Fassung 14polig	siehe Anmerkung Seite A2.2
3	1	IC-Fassung 8polig	
4	3	Stecklötöse, Lötstift 1,3 mm	als Meßpunkt
5	1	Lötbrücke, hergestellt aus Schaltlitze 0,25 mm^2, Brücke BR1 bestückt, BR2 nicht bestückt	Länge angepaßt
6	4	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	nur erforderlich bei nicht galvanisch durchkontaktierter Leiterplatte
7	10	Schaltlitze 0,25 mm^2, 60 mm lang, freies Ende abisol. und verzinnt	Farben rt, sw, ws, bn

Kassetten-Interface

Name:

Datum:

Bauteilliste Leiterplatte BFZ/MFA 4.4.a

A2.4

Kennz.	Benennung/Daten	Bemerkung
R10	Widerstand 10 kΩ	
R11	Trimmwiderstand 100 kΩ	
R12	Widerstand 100 kΩ	
R13, R14	Widerstand 120 kΩ	
R15	Widerstand 470 kΩ	
R16, R17	Abgleichwiderstände	nicht bestückt
R18	Widerstand 68 kΩ	
R19, R20	Widerstand 100 kΩ	
R21	Widerstand 8,2 kΩ	
R22	Widerstand 100 kΩ	
R23	Widerstand 22 kΩ	
R24	Widerstand 560 kΩ	
R25	Widerstand 10 kΩ	
R26	Trimmwiderstand 100 kΩ	
R27	Widerstand 150 kΩ	
R28	Widerstand 10 kΩ	
R29	Widerstand 150 kΩ	
R30	Widerstand 33 kΩ	
R31	Widerstand 68 kΩ	
R32	Widerstand 270 kΩ	
R33, R34	Widerstand 47 kΩ	
R35	Widerstand 4,7 kΩ	
R36	Widerstand 2,2 MΩ	
R37	Widerstand 2,2 kΩ	
R38	Trimmwiderstand 100 kΩ	
R39	Widerstand 150 kΩ	
R40	Widerstand 220 Ω	
R41 ... R43	Widerstand 27 kΩ	
R44	Widerstand 10 kΩ	
R45	Widerstand 15 kΩ	
R46 ... R48	Widerstand 10 kΩ	
R49, R50	Widerstand 470 kΩ	

Name:

Kassetten-Interface

Datum:

A2.5

Bauteilliste Leiterplatte BFZ/MFA 4.4.a (Fortsetzung)

Kennz.	Benennung/Daten	Bemerkung
R51	Widerstand 33 Ω	
R52 ... R54	Widerstand 4,7 kΩ	
R55	Widerstand 220 Ω	
C10	Folienkondensator 1 nF	
C11	Tantal-Elko 1 µF	
C12	Folienkondensator 0,1 µF	
C13	Folienkondensator 1 nF	
C14, C15	Folienkondensator 4,7 nF	
C16	Ker. Scheibenkondensator 220 pF	
C17	Ker. Scheibenkondensator 470 pF	
C18	Folienkondensator 10 nF	
C19	Folienkondensator 2,2 nF	
C20	Folienkondensator 18 nF	
C21	Folienkondensator 4,7 nF	
C22	Tantal-Elko 1 µF	
C23	Folienkondensator 4,7 nF	
C24, C25	Tantal-Elko 4,7 µF	
D10 ... D13	Si-Diode 1 N 4148	
D16	Si-Diode 1 N 4148	
T10, T11	Si-PNP-Transistor	z.B. BC 308
T12	Si-NPN-Transistor	z.B. BC 238
IC10	Vier Exclusiv-ODER 4070	
IC11	Sechs Inverter 4069	
IC12	Vier Operationsverstärker LM 324	
IC13	Vier Operationsverstärker LM 339	offener Kollektor
IC14	Timer NE 555	
IC15	Vier NAND-Gatter 74 LS 00	

→ A3

Name:

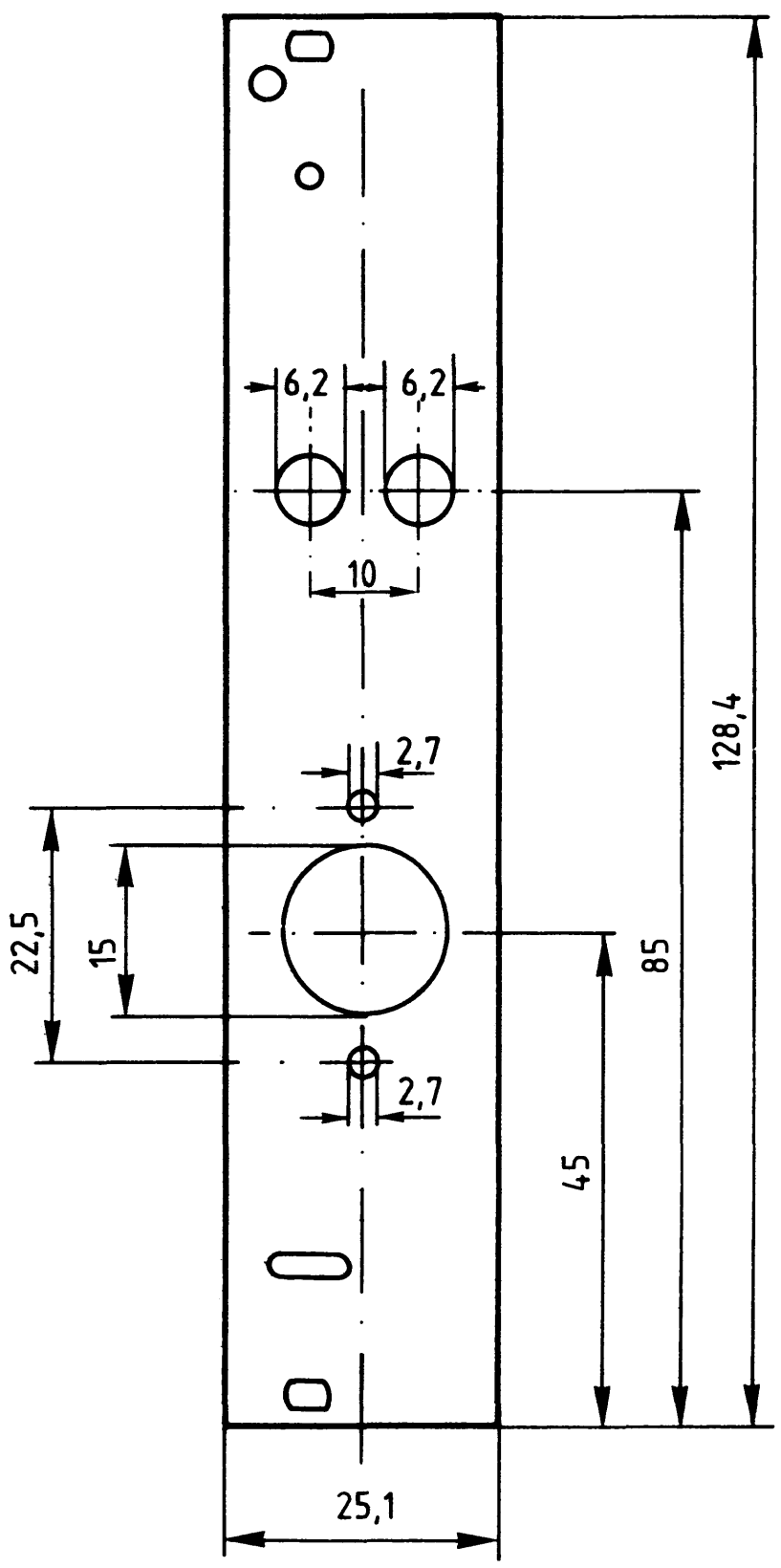
Kassetten-Interface

Datum:

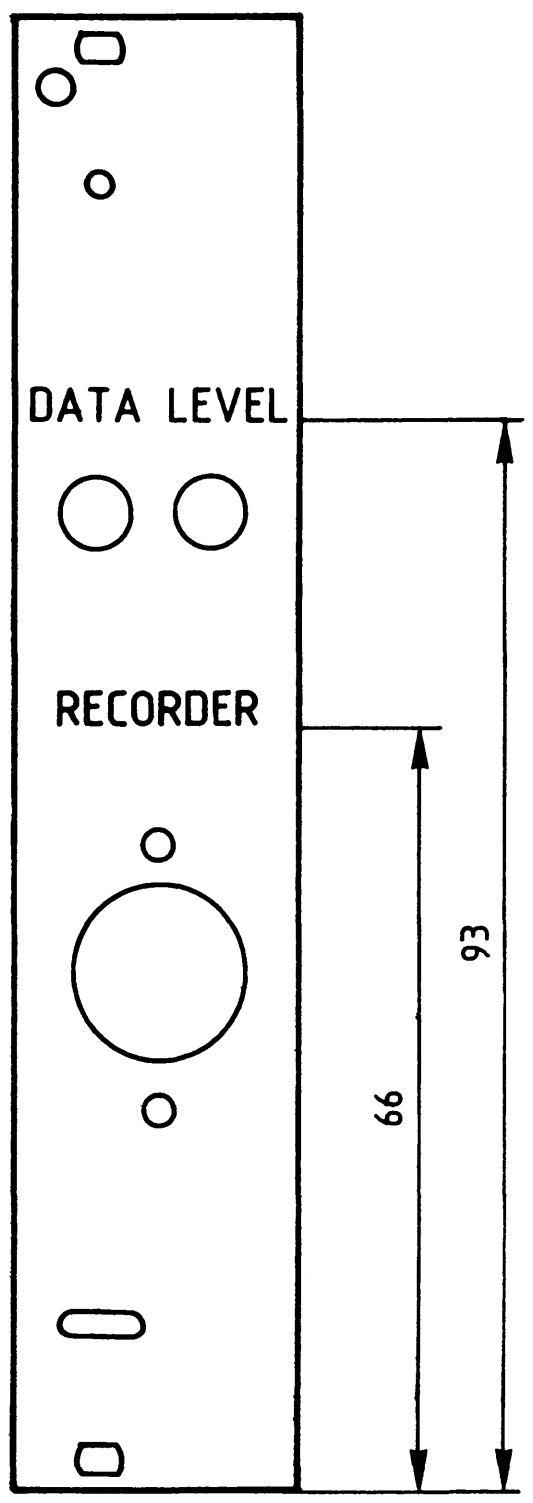
A3

Stellen Sie die Frontplatte nach den folgenden Zeichnungen her. Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden. Die Beschriftung kann mit einem Tuscheschreiber oder Abreibebuchstaben erfolgen. Nach dem Beschriften sollten Sie die Frontplatte mit Plastik-Spray besprühen.

Bohrplan Frontplatte



Beschriftungsvorschlag



Material: Frontplatte L-C05
Alu 2 mm

Schrifthöhe 3 mm

→ A4

Name:

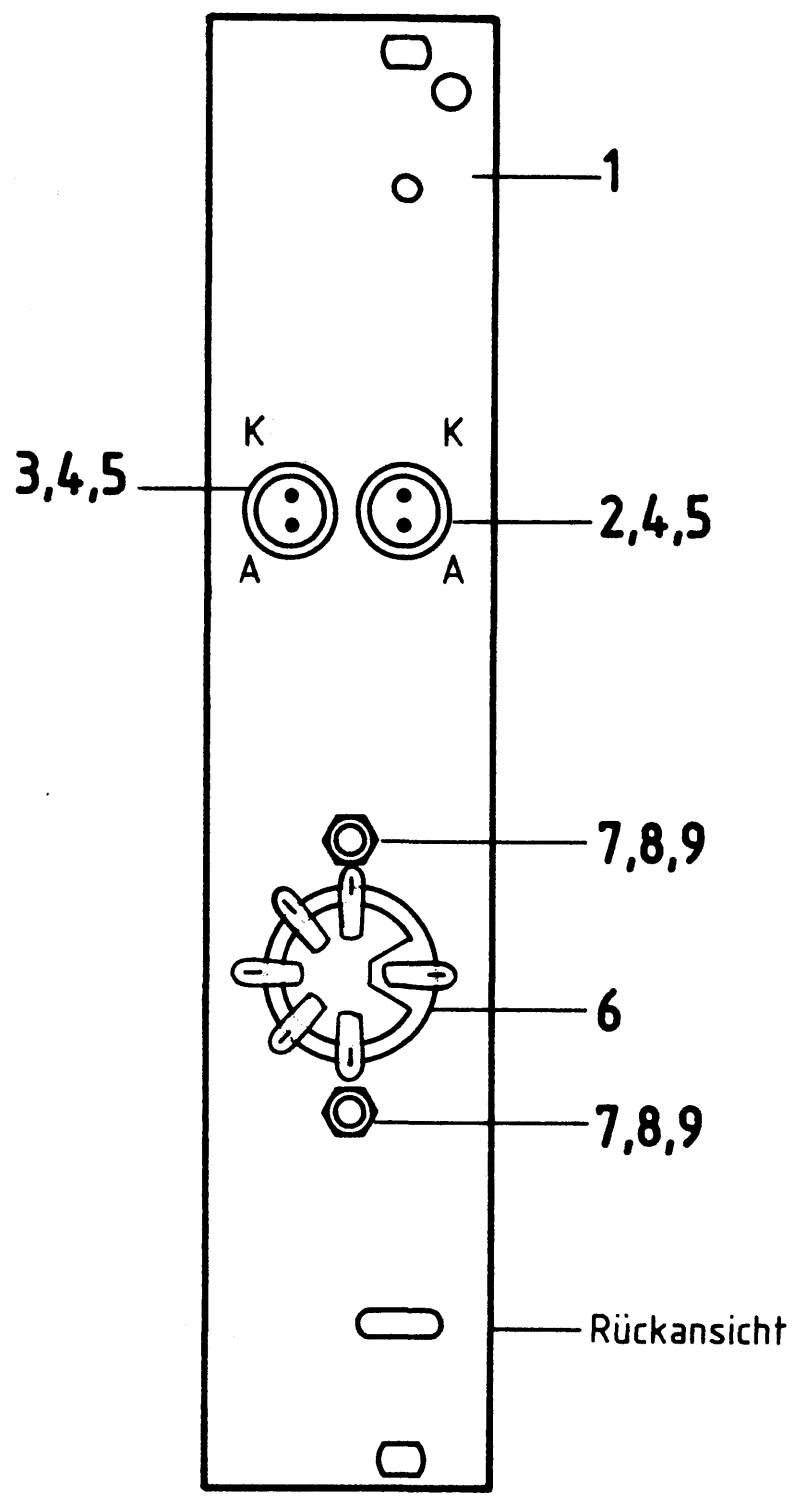
Kassetten-Interface

Datum:

Bestücken Sie die Frontplatte nach der folgenden Zeichnung und der Stückliste.

A4

Bestückungsplan Frontplatte



Stückliste Frontplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2	1	Leuchtdiode rot, 5 mm	
3	1	Leuchtdiode grün, 5 mm	
4	2	Befestigungshülse für LED	
5	2	Befestigungsring für LED	
6	1	Diodenbuchse	
7	2	Zylinderschraube M2,5x6 DIN 84	
8	2	Federscheibe A2,7 DIN 139	
9	2	Sechskantmutter M2,5 DIN 439	

→ A5

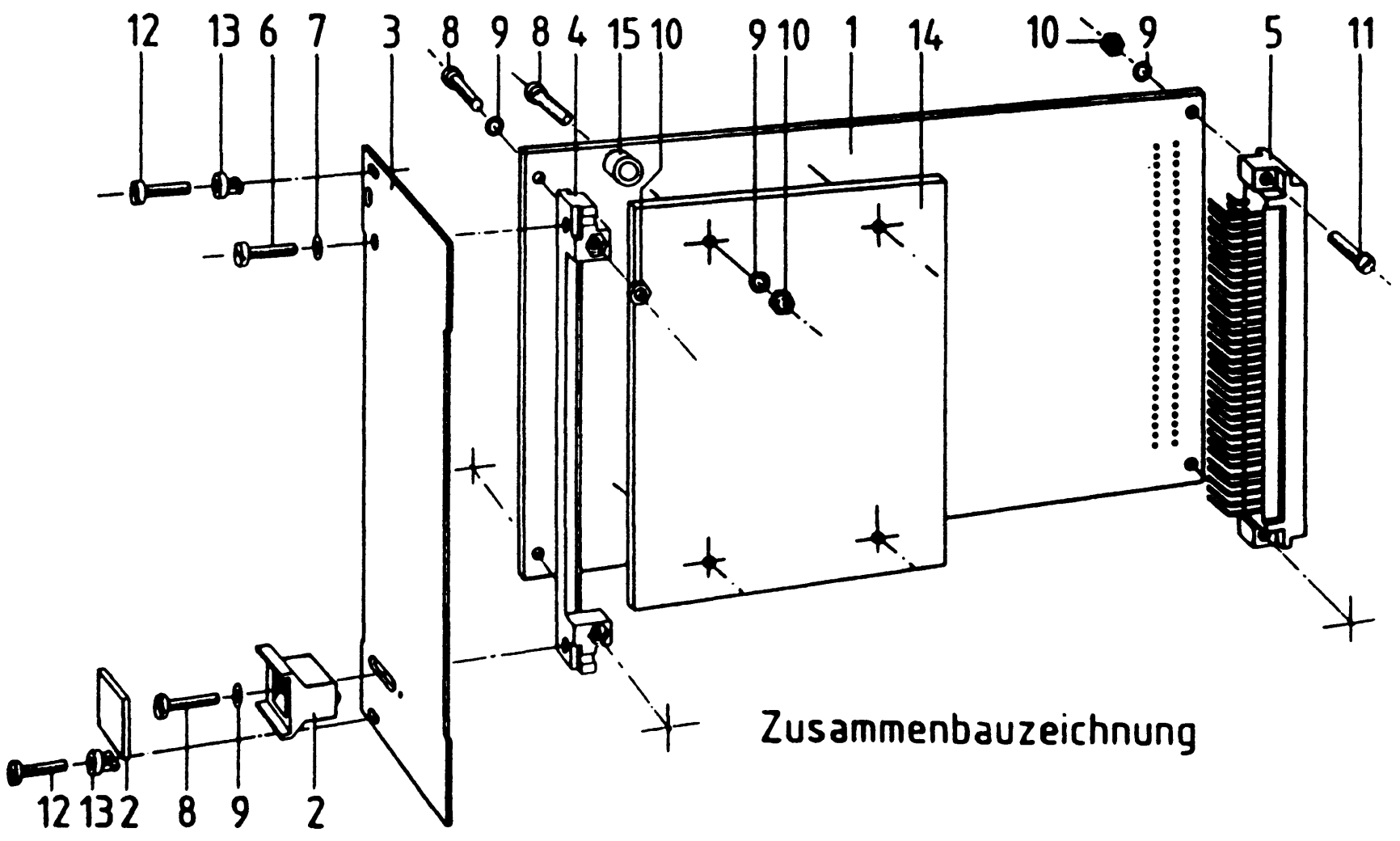
Name:

Kassetten-Interface

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Anschließend wird verdrahtet.

A5.1



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.4.	kompl. bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt
4	1	Frontverbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M 2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	7	Zylinderschraube M2,5x12 DIN 84	
9	9	Federscheibe A2,7 DIN 137	
10	8	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	
14	1	Leiterplatte BFZ/MFA 4.4.a	kompl. bestückt
15	4	Distanzhülse, Kunststoff	

Name:

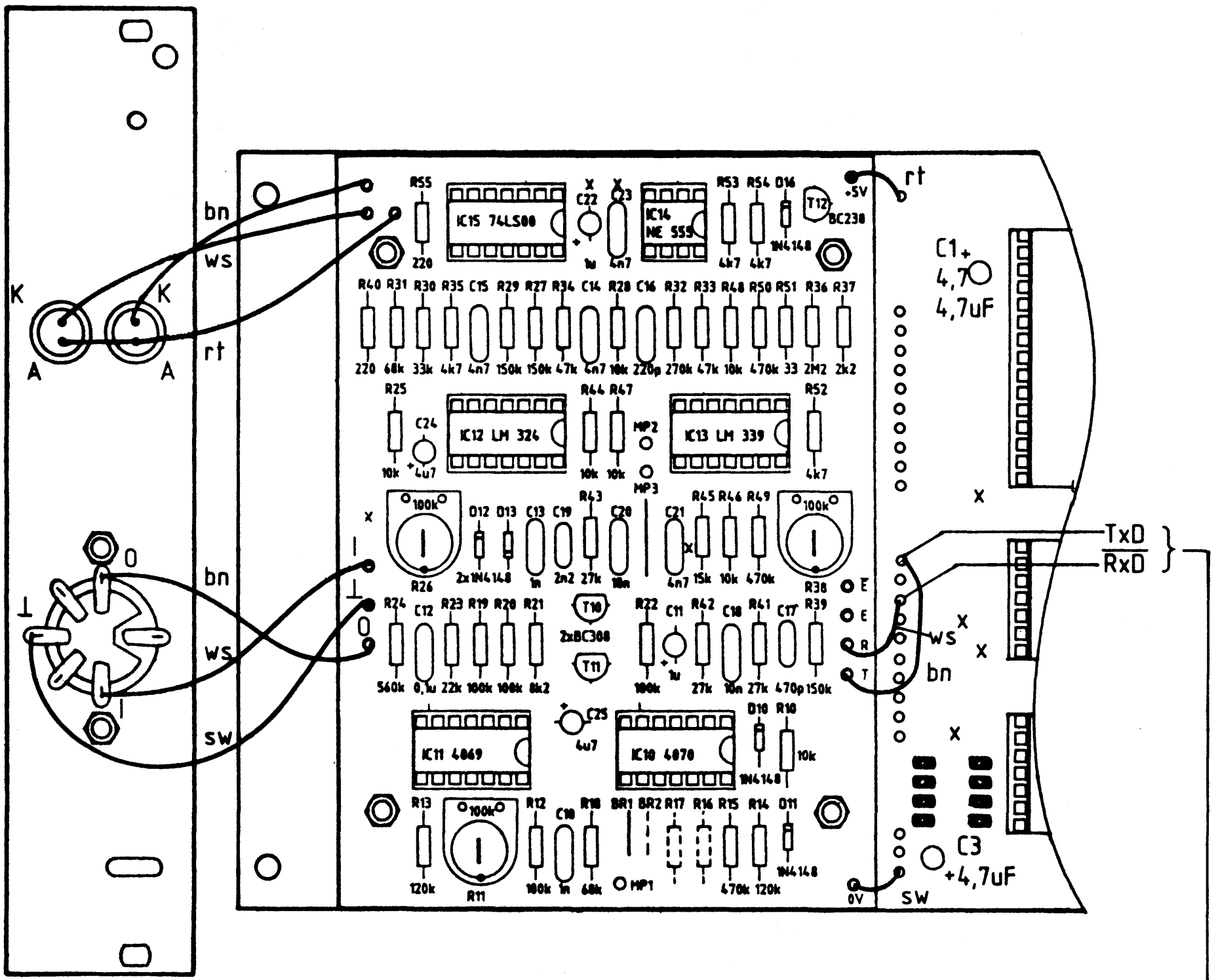
Kassetten-Interface

Datum:

A5.2

Verdrahten Sie den Einschub nach dem folgenden Verdrahtungsplan. Isolieren Sie die Kathodenanschlüsse der LEDs mit Isolierschlauch. Die Verbindungen zwischen "R" und "$\overline{\text{RxD}}$" sowie zwischen "T" und "TxD" werden noch nicht eingelötet.

Verdrahtungsplan Frontplatte und Leiterplatte



Die beiden Anschlüsse TxD und $\overline{\text{RxD}}$ noch nicht einlöten. Dies geschieht erst bei der Inbetriebnahme.

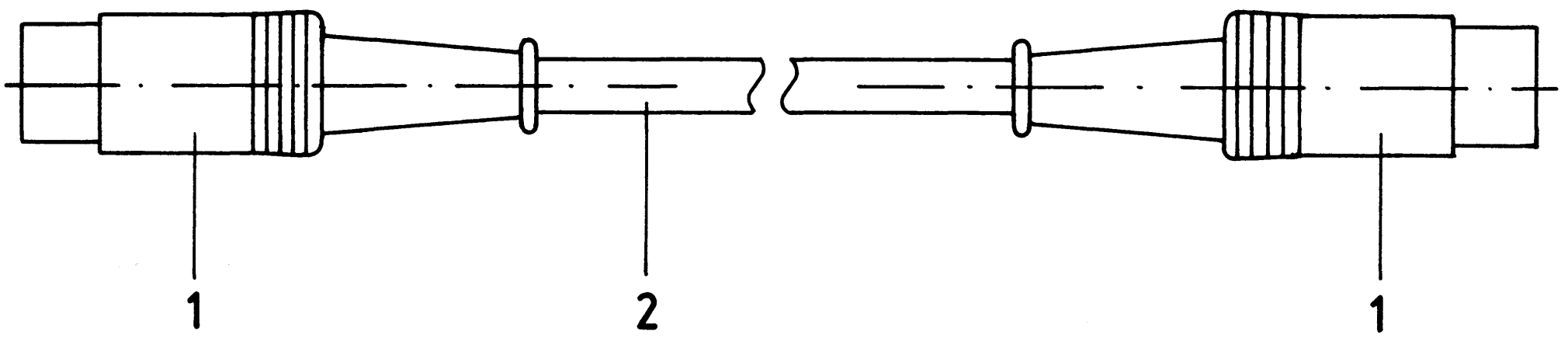
Name:

Kassetten-Interface

Datum:

A5.3

Stellen Sie ein Verbindungskabel für den Anschluß eines Kassettenrecorders an das Kassetten-Interface nach den folgenden Angaben her:



Stückliste

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	2	Diodenstecker 5polig, 180°	
2	1,5 m	Diodenleitung	3- oder 5polig

Verbinden Sie die gleichbezeichneten Anschlüsse 1, 2 und 3 der Stecker miteinander, wobei die Abschirmung der Leitung an den Anschluß 2 kommt. Bei einer 4adrigen Leitung werden alle Stifte belegt.

→ A6

Kassetten-Interface

Name:

Datum:

Sichtkontrolle

A6

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf den mit "L" bezeichneten Seiten der Karten (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?
Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.
Bei galvanisch nicht durchkontaktierten Leiterplatten müssen auch Lötstellen auf den mit "B" bezeichneten Kartenseiten (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontaktierten Leiterplatten alle in den Bestückungsplänen mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstücken durchkontaktiert sein.

Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos und Dioden richtig gepolt?
- Sind die ICs bereits eingesteckt? Wenn ja, ziehen Sie alle ICs heraus.
- Ist der DIL-Schalter richtig geschaltet? S1 bis S4 müssen in Stellung OFF stehen.

Gesamtaufbau

- Kontrollieren Sie auch die Montage der Bauteile in der Frontplatte sowie die Verbindungen zwischen Front- und Leiterplatte.
- Zwei Leitungen zwischen beiden Leiterplatten sollen noch nicht angelötet sein. Kontrollieren Sie dies lt. Arbeitsblatt A5.2.

2 ←

Name:

Kassetten-Interface

Datum:

Inbetriebnahme

A7.1

Die Inbetriebnahme des Kassetten-Interfaces erfolgt in mehreren Schritten. Zunächst wird die Programmierbare Serienschnittstelle, danach die Modem-Zusatzplatine (Modem = Modulator/Demodulator) überprüft. Anschließend erfolgt eine gemeinsame Inbetriebnahme und der Abgleich.

Die Adreß- und Steuersignale der Baugruppe werden zunächst mit Hilfe des Bus-Signalgebers statisch überprüft und mit einem Logiktester kontrolliert.
Danach erfolgt die Untersuchung des programmierbaren Schnittstellenbausteins 8251 (IC3) mit Hilfe des Betriebsprogramms MAT 85.
Bei der Überprüfung und dem Abgleich des Modulators/Demodulators kommen ein Sinusgenerator und ein Oszilloskop zum Einsatz.

Vorbereitung für die Überprüfung der Funktionsblöcke

- Stellen Sie mit den Schiebeschaltern S1 bis S4 die Basisadresse "F" ein. Hierzu sind alle Schalter in die Stellung "OFF" zu bringen.
- Löten Sie, falls noch nicht geschehen, folgende Brücken auf der Bauteilseite der Basisplatine ein: Lötbrücke P2 und Lötbrücke A.
- Öffnen Sie die Lötbrücke P1, sofern sie schon eingelötet ist.
- Unterbrechen Sie die Verbindungen von "T" nach "TxD" und von "R" nach "$\overline{\text{RxD}}$" zwischen Basis- und Zusatzplatine, falls diese schon eingelötet sind. Alle anderen Verbindungen müssen entsprechend dem Verdrahtungsplan eingelötet sein.

Prüfen der Betriebsspannung für die ICs

- Baugruppe "Kassetten-Interface" über Adapterkarte am Systembus
- Außer Netzgerät keine anderen Karten eingeschoben
- Betriebsspannung eingeschaltet

Suchen Sie sich aus den Stromlaufplänen die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die folgende Tabelle ein (siehe Muster).

Name:

Kassetten-Interface

Datum:

A7.2

	IC1	IC2	IC3	IC4	IC5	IC6
Typ	74LS85					
U_B-Pin	16					
0V-Pin	8					
U_B	5V					

	IC10	IC11	IC12	IC13	IC14	IC15
Typ						
U_B-Pin						
0V-Pin						
U_B						

Prüfen der Bausteinauswahl (Chip-Select) von IC3

Das Chip-Select-Signal (Pin 11 von IC3) führt L-Pegel, wenn der Adreßvergleicher IC1 Adressengleichheit meldet. Dies ist bei der vorliegenden Schalterstellung von S1 bis S4 (alle Kontakte geöffnet) immer dann der Fall, wenn folgende Hex-Adresse auf dem 16-Bit-Adreßbus vorliegt:

X X F X

"X" bedeutet, daß an dieser Stelle eine beliebige hexadezimale Ziffer stehen kann. Die zweite Stelle von rechts muß also den Wert "F" haben, während die übrigen drei Stellen beliebig sein können.

Name:

Kassetten-Interface

Datum:

A7.3

Gehen Sie folgendermaßen vor:

- IC1 und IC2 in ihre Sockel stecken
- Bus-Signalgeber (BFZ/MFA 5.1.) und Bus-Signalanzeige (BFZ/MFA 5.2.) in den Baugruppenträger stecken
- Kassetten-Interface über Adapterkarte in den Baugruppenträger stecken
- Betriebsspannung einschalten

Stellen Sie am Bus-Signalgeber die in der folgenden Tabelle angegebenen Adressen ein, und messen Sie jeweils den logischen Pegel an Pin 11 der Fassung von IC3 ($\overline{CS}$).

Adreßwert	$\overline{CS}$	
	Soll	Ist
17F8	L	
021C	H	
00F0	L	

Prüfen des Adreßsignals A0

Überprüfen Sie mit einem Logiktester am Anschlußstift 12 des Sockels für IC3 ($C/\overline{D}$) die in der folgenden Tabelle angegebenen Signalzustände bei verschiedenen Adressen.

Adreßwert	Sockel IC3, Pin 12	
	Soll	Ist
XXX0	L	
XXX1	H	
XXX2	L	
XXX3	H	

Name:

Kassetten-Interface

Datum:

Prüfen der Steuersignale $\overline{IOR}$ und $\overline{IOW}$

A7.4

Diese Steuersignale werden ebenfalls an den Sockelanschlüssen von IC3 abgegriffen.

Taster		$\overline{IOR}$ bzw. $\overline{RD}$ Sockel IC3, Pin 13		$\overline{IOW}$ bzw. $\overline{WR}$ Sockel IC3, Pin 10	
		Soll	Ist	Soll	Ist
IOR	betätigt	L		H	
	nicht betätigt	H		H	
IOW	betätigt	H		L	
	nicht betätigt	H		H	

Prüfung des Baudraten-Taktes

Der programmierbare Serienschnittstellen-Baustein 8251 (IC3) erhält ein aus dem 2-MHz-Systemtakt der CPU abgeleitetes Taktsignal. Hieran sind IC4, IC5 und IC6 der Schnittstellenkarte beteiligt. Die Höhe des Baudraten-Taktes ist durch die Lötbrücken A bis D in vier Stufen veränderbar, wobei aber immer nur eine einzige Brücke eingelötet sein darf.
Das Kassetten-Interface arbeitet mit einer Baudrate von 1200 Baud, dies wird durch die Brücke A festgelegt. Die Brücken B, C oder D ergeben jeweils um den Faktor 2 kleinere Baudraten (600, 300 und 150 Baud).
Die Taktfrequenz für IC3 ist 64mal größer als die gewünschte Baudrate. Somit ergibt sich für 1200 Baud eine Taktfrequenz von 76,8 kHz. Für die anderen Baudraten ist die Taktfrequenz entsprechend geringer.

Bei der Prüfung des Baudraten-Taktes gehen Sie bitte folgendermaßen vor:
- IC4, IC5 und IC6 der Schnittstellenkarte zusätzlich einsetzen
- Baugruppe Prozessor 8085 zusätzlich in den Baugruppenträger einstecken
- Betriebsspannung einschalten

Name:

Kassetten-Interface

Datum:

A7.5

Messen Sie nun mit einem Oszilloskopen die Periodendauer der Signale an den in der folgenden Tabelle angegebenen IC-Stiften. Bestimmen Sie daraus anschließend die Frequenzen dieser Signale. Wenn sie im Bereich der angegebenen Kontrollwerte liegen, ist die Takterzeugung für die Baudrate in Ordnung.

Meßort	T	f	f (Kontrollwert)
IC3, Pin 20			2 MHz
IC3, Pin 9			ca. 77 kHz
IC3, Pin 25			ca. 77 kHz

Prüfen des Reset-Signals

Bei nicht betätigter Reset-Taste der CPU-Baugruppe muß am Anschluß 21 des Sockels für IC3 L-Pegel anliegen. Wird die Reset-Taste betätigt, liegt H-Signal vor.

Prüfen des Schnittstellenbausteins 8251 (IC3)

Der programmierbare Schnittstellenbaustein 8251 übernimmt parallele Daten vom Mikroprozessor und wandelt diese in serielle Daten um, die am Anschluß "TxD" (Transmitter-Data, Sender-Daten) abgegeben werden.
Zusätzlich kann der Baustein am Anschluß "RxD" (Receiver-Data, Empfänger-Daten) einen seriellen Datenstrom empfangen und ihn in parallele Daten für den Mikroprozessor umwandeln.
Zur Prüfung dieser Funktionen wird der vollständige Mikrocomputer einschließlich Betriebssystem MAT 85, Tastatur und Bildschirm benötigt.

Name:

Kassetten-Interface

Datum:

A7.6

Gehen Sie dabei folgendermaßen vor:
- IC3 (8251) in den Sockel stecken
- Baugruppe 8-K-RAM/EPROM, bestückt mit MAT 85, einsetzen (Basisadresse 0000)
- Baugruppe 8-K-RAM/EPROM, bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800 einsetzen (Basisadresse E000)
- Bus-Signalgeber entfernen
- Video-Interface in den Baugruppenträger einsetzen
- ASCII-Tastatur und Monitor an das Video-Interface anschließen
- Betriebsspannung einschalten
- Betriebsprogramm durch Betätigen der SPACE-Taste starten

Auf dem Monitor müssen nun alle Kommandos des Betriebsprogramms erscheinen

Mit dem Start des Betriebsprogramms wird die programmierbare Serienschnittstelle richtig initialisiert, d.h. in ihrer Betriebsart programmiert.
Innerhalb des Schnittstellen-Bausteins befindet sich ein Sender- und ein Empfängerregister, deren Funktionen überprüft werden sollen. Das Senderregister hat bei der eingestellten Basisadresse "F" die Port-Nr. "F0", unter der es mit dem Betriebsprogramm-Kommando "OUT" angesprochen werden kann.

Überprüfung des Senderregisters

- Rufen Sie das Kommando "OUT" auf. Adresse: F0, Daten: 55

Jedesmal, wenn Sie die Leertaste betätigen, wird der Datenwert 55 an das Port mit der Nr. F0 übergeben und vom Schnittstellen-Baustein in serieller Form am Anschluß "TxD" (Pin 19 von IC3) ausgegeben. Beobachten Sie dies mit einem Oszilloskopen oder einem Logiktester. Im Ruhezustand liegt TxD auf H-Pegel. Bei Betätigung der Leertaste entstehen für kurze Zeit wechselnde Ausgangssignale.

Die folgende Aufstellung zeigt die Bildschirmdarstellung bei diesem Versuch. Ihre Eingaben davon sind unterstrichen. Durch die Betätigung der CR-Taste (zum Schluß) wird der Versuch abgebrochen.

Name:

Kassetten-Interface

Datum:

A7.7

```
KMD >    OUT
PORT-NR = 00 F0 [SP]
DATEN   = 00 55 [SP]
DATEN   = 55 [SP]
DATEN   = 55 [SP]
DATEN   = 55 [SP]
DATEN   = 55 [SP]
DATEN   = 55 [CR]
```

Hinweis:
[SP] = Leertaste betätigen
[CR] = CR-Taste betätigen

Überprüfung des Empfängerregisters

Der serielle Empfänger von IC3 kann überprüft werden, indem eine Brücke zwischen dem Senderausgang TxD (IC3, Pin 19) und dem Empfängereingang RxD (IC3, Pin 3) hergestellt wird. Damit werden die gesendeten Daten vom gleichen Baustein wieder empfangen und im Empfängerregister gespeichert. Daten, die mit dem OUT-Kommando dem Sender übergeben werden, können Sie anschließend mit dem IN-Kommando wieder einlesen.

Das Empfängerregister besitzt wie das Senderregister die Port-Nr. "F0".

```
KMD >    OUT
PORT-NR = 00 F0 [SP]
DATEN   = 00 55 [CR]    (gesendetes Daten-Byte)

KMD >    IN
PORT-NR = F0 [SP]
DATEN   = 55 [CR]       (empfangenes Daten-Byte)
```

Abschließende Überprüfung der Basisplatine

Mit Hilfe eines Testprogramms wird der Serienschnittstellenbaustein unter Anwendung der im Betriebssystem MAT 85 vorhandenen seriellen Ein- und Ausgabe-Routinen abschließend überprüft. Geben Sie hierzu das folgende Assemblerprogramm ohne die durch Semikolon abgesetzten Kommentare ein.

Name:

Kassetten-Interface

Datum:

A7.8

```
KMD > ASSEMBLER
START-ADR =0000  F800

F800  3E 55      START:  MVI A,55  ;Lade Akku mit dem Wert 55H (dies ist die
                                   ;Verschlüsselung des ASCII-Zeichens "U")
F802  CD 2108            CALL 0821 ;Sende Akku-Wert an das Kassetten-Interface
                                   ;(0821 ist die Anfangsadresse des Unter-
                                   ;programms "CASO", Cassetten-Out-Routine)
F805  CD EF07            CALL 07EF ;Empfange Zeichen vom Kassetten-Interface
                                   ;(07EF ist die Anfangsadresse des Unter-
                                   ;programms "CASI"(Cassetten-In-Routine)
F808  CD 5200            CALL 0052 ;Drucke empfangenes Zeichen auf dem Bild-
                                   ;schirm (0052 ist die Anfangsadresse des
                                   ;Unterprogramms "WCHR", Write Character")
F80B  C3 00F8            JMP START ;Beginne wieder bei START
F80E                     END       ;Assembler-Ende
```

Starten Sie das Programm mit dem GO-Kommando bei Adresse F800. Hierdurch sendet die CPU ständig das ASCII-Zeichen "U" an den Serienschnittstellenbaustein. Durch die Brücke zwischen TxD und RxD wird es sogleich wieder empfangen und auf dem Bildschirm ausgedruckt. Wenn Sie dies beobachten können, arbeitet die serielle Schnittstelle (IC3) und das Programm einwandfrei.

Lösen Sie nun wieder die Verbindung zwischen den Anschlüssen 19 und 3 von IC3. Löten Sie anschließend die Brücke "P1" ein. Sie wird beim Anschluß des Modulators/Demodulators benötigt. Die Inbetriebnahme dieser Zusatzplatine erfolgt im nächsten Arbeitsschritt.

→ A8

Name:

Kassetten-Interface

Datum:

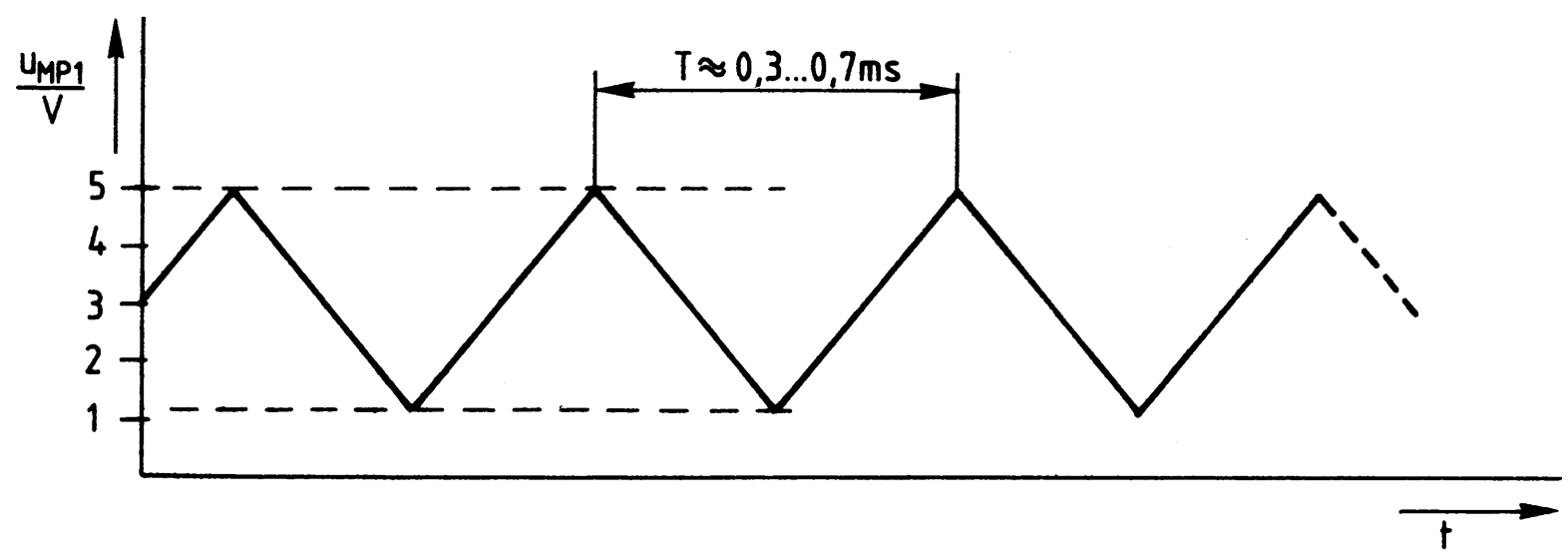
Hinweise zur Zusatzplatine

A8.1

Die vom Sendeteil der seriellen Schittstelle ("TxD") kommenden H- und L-Signale werden von einem Modulator in unterschiedliche Tonfrequenzen umgesetzt. Hierbei entsteht eine sinusförmige Spannung, deren Frequenz bei H-Pegel 3,6 kHz und bei L-Pegel 2,4 kHz beträgt. Dieses Verfahren heißt "FSK" (Frequenzy Shift Key, Frequenzumtastung) und macht es möglich, digitale Signale in Form von Tonfrequenzen auf einem Magnetband abzuspeichern. Der Modulatorteil wird im wesentlichen von IC10 und IC11 sowie T10 und T11 gebildet.
Die anderen Schaltungsteile der Zusatzplatine bilden den Demodulator. Er erhält die vom Kassetten-Recorder stammenden Tonfrequenzen und wandelt sie wieder in H- und L-Signale um. Diese werden dem Empfangsteil der seriellen Schnittstelle ("RxD") zugeführt.

Kontrolle der Kurvenform des Modulators

- Zusätzlichen Widerstand R = 100 kΩ vom Anschluß "T" nach 0 V anlöten (hierdurch wird Pin 8 von IC10.1 auf L-Pegel gebracht)
- IC10 und IC11 in ihre Sockel stecken
- Trimmwiderstand R11 in Mittelstellung bringen
- Oszilloskop an Meßpunkt MP1 anschließen
- Betriebsspannung einschalten und Kurvenform mit folgendem Bild vergleichen



Name:

Kassetten-Interface

Datum:

A8.2

Geringfügige Amplitudenabweichungen oder Verzerrungen haben keine Bedeutung. Eine deutliche Verformung der Dreieckspannung in eine Sägezahnspannung kann folgendermaßen korrigiert werden:

- Einlöten eines Widerstandes von etwa 680 kΩ bis 1 MΩ als R16 oder R17. Der genaue Wert sowie die Position dieses Abgleichwiderstandes müssen durch Versuche ermittelt werden.

Vorabgleich des Modulators, Kontrolle der Frequenzumschaltung

- Stellen Sie mit dem Trimmwiderstand R11 die Frequenz der Dreieckspannung auf 2,4 kHz ein (gemessen am Meßpunkt MP1).
- Verbinden Sie mit Hilfe einer Meßleitung den Anschluß "T" des Modulators mit +5 V. Hierdurch erhält der Modulatoreingang H-Pegel, wodurch sich die Frequenz von 2,4 kHz auf 3,6 kHz ±10% verändern muß. Bitte überprüfen Sie dies.

Überprüfung des Dreieck/Sinus-Wandlers

- Entfernen Sie die Verbindung vom Anschluß "T" nach +5 V (falls noch vorhanden).
- Oszilloskopieren Sie die Spannung am Anschluß "O" (Out, Pin 1 der Diodenbuchse).

Sie müssen eine sinusförmige Wechselspannung mit einem Spitze-Spitze-Wert von etwa 0,3 V bis 0,4 V und einer Frequenz von 2,4 kHz messen. Geringfügige Verzerrungen der Sinusform sind unbedenklich.

Prüfen und Einstellen des Demodulators

- Alle noch fehlenden ICs (IC12 bis IC15) in ihre Fassungen stecken
- Trimmwiderstand R26 auf Rechtsanschlag (größte Eingangsempfindlichkeit) stellen
- Trimmwiderstand R38 in Mittelstellung bringen
- Sinusgenerator an den Demodulatoreingang "I" (Pin 3 der Diodenbuchse) anschließen, Generatoreinstellung: f = 2 kHz, u = 0,2 V (Spitze-Spitze)
- Betriebsspannung einschalten

Name:

Kassetten-Interface

Datum:

A8.3

Nach dem Einschalten der Betriebsspannung muß die grüne LED aufleuchten. Sie signalisiert, daß die Eingangsspannung einen ausreichend hohen Pegel besitzt, und daß der Vorverstärker (IC12.1) in Ordnung ist.
Erhöhen Sie ab 2 kHz langsam die Generatorfrequenz. Bei einem Wert von etwa 3 kHz sollte auch die rote LED aufleuchten und bei etwa 4,5 kHz wieder verlöschen. Wichtig ist der bei 3 kHz liegende Umschaltpunkt!

- Stellen Sie den Umschaltpunkt der roten LED mit R38 auf genau 3 kHz ein und überprüfen Sie ihn.

Folgendes Verhalten muß sich ergeben:
Zwischen 2,9 kHz (LED "AUS") und 3,1 kHz (LED "EIN") oder mit einem geringeren Frequenzabstand (Hysterese) muß die rote Leuchtdiode durch Verändern der Frequenz geschaltet werden. Sie leuchtet, wenn der Demodulator eine Eingangsfrequenz etwas oberhalb von 3 kHz erhält. Dies entspricht (wie beim Modulator) H-Pegel, dem eine Frequenz von 3,6 kHz zugeordnet ist. Bei Frequenzwerten geringfügig unterhalb von 3 kHz leuchtet die LED nicht mehr. Dies entspricht L-Pegel, dem eine Frequenz von 2,4 kHz zugeordnet ist. Der Umschaltpunkt des Demodulators liegt mit 3 kHz genau in der Mitte beider Werte.

Endabgleich

Nun werden Sende- und Empfangsteil der Modem-Zusatzplatine optimal aufeinander abgestimmt. Hierzu erhält der Modulator eine ständig von 0 auf 1 wechselnde Bitfolge. Das entstehende FSK-Signal wird direkt wieder dem Empfangsteil zugeführt und demoduliert.

- Verbinden Sie den Senderausgang und den Empfängereingang der Zusatzplatine miteinander, indem Sie die Anschlüsse 1 und 3 der Diodenbuchse überbrücken.
- Schließen Sie den Generator an den Modulatoreingang der Zusatzplatine (Anschluß "T") an. Generatoreinstellung: TTL-Rechteckspannung, f = 100 Hz.
- Schließen Sie die Eingänge eines Zweikanal- oder Zweistrahloszilloskopen an die Meßpunkte MP2 und MP3 an. Einstellung des Oszilloskopen:
  X-Ablenkung auf 1 ms/Teil, Triggerung mit Signal von MP 2.
  Die Y-Ablenkung ist für beide Kanäle gleich: "DC", 0,5 V/Teil, beide Nulllinien 1 Teil über dem unteren Bildrand.

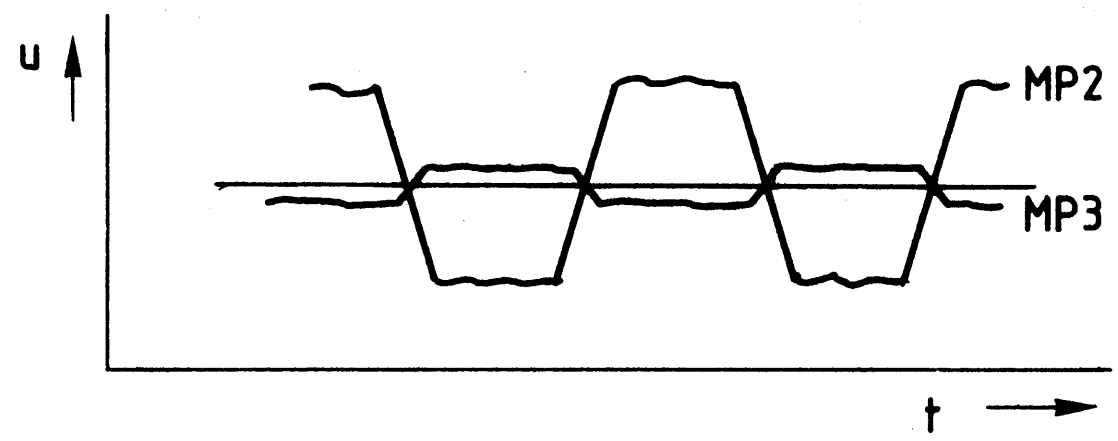
Kassetten-Interface

Name:

Datum:

A8.4

- Schalten Sie die Betriebsspannung ein.
- Gleichen Sie den Demodulator mit Hilfe des Trimmwiderstandes R11 so ab, daß sich die im folgenden Bild dargestellte Symmetrie ergibt: Die Mittellinien beider Kurven sollen auf einer Linie verlaufen.



Beim Anschluß beider Kanäle des Oszilloskopen an "T" und "R" können Sie das modulierende Signal des Generators und das demodulierte Signal des Empfängers miteinander vergleichen. Außer einer durch die Signallaufzeit bedingten Phasenverschiebung müssen beide gleich sein.
Wenn Sie während des Betriebes die Verbindung zwischen den Anschlüssen 1 und 3 der Diodenbuchse entfernen, verlöschen sogleich beide LEDs. Beim Wiederherstellen dieser Verbindung leuchtet die grüne LED sofort, die rote dagegen etwas verzögert auf.

Gesamtinbetriebnahme

Die Gesamtinbetriebnahme des Kassetten-Interfaces erfolgt unter Einbeziehung des Mikrocomputers einschließlich des Betriebssystems MAT 85.

- Entfernen Sie alle Meßgeräte. Die Verbindung zwischen Pin 1 und Pin 3 der Diodenbuchse bleibt bestehen.
- Löten Sie den 100-kΩ -Widerstand vom Anschluß "T" nach 0 V wieder aus.
- Löten Sie die noch fehlenden Verbindungen zwischen "R" und "$\overline{\text{RxD}}$" und zwischen "T" und "TxD" ein.
- Kontrollieren Sie, ob die Brücke "P1" der Basisplatine eingelötet ist.
- Schalten Sie die Betriebsspannung ein, und starten Sie das Betriebsprogramm durch Betätigen der Leertaste.
- Geben Sie mit Hilfe des Assemblers das folgende Testprogramm ein:

Name:

Kassetten-Interface

Datum:

A8.5

```
KMD > ASSEMBLER
START-ADR = 0000  F800

F800  3E 55      START:  MVI A,55    ;Lade Akku mit dem ASCII-Zeichen "U"
F802  CD 21 08           CALL 0821   ;Sende dieses Zeichen an das Kassetten-
                                     ;Interface
F805  CD EF 07           CALL 07EF   ;Empfange Zeichen vom Kassetten-Interface
F808  CD 52 00           CALL 0052   ;Drucke empfangenes Zeichen auf dem
                                     ;Bildschirm aus
F80B  C3 00 F8           JMP START   ;Beginne wieder bei START
F80E                     END         ;Assembler-Ende
```

Nach dem Start dieses Programms mit Hilfe des GO-Kommandos wird ständig das ASCII-Zeichen "U" an das Kassetten-Interface gesendet und dort in eine Tonfolge umgewandelt. Durch die direkte Verbindung des Senderausgangs mit dem Empfängereingang wird das gesendete Zeichen unmittelbar wieder empfangen, demoduliert und auf dem Bildschirm dargestellt.

Mit dieser Überprüfung ist die meßtechnische Untersuchung des Kassetten-Interfaces abgeschlossen.
Entfernen Sie die Verbindung zwischen Senderausgang und Empfängereingang.

Abschließend erfolgt ein Test unter Einbeziehung Ihres Kassettenrecorders, damit Sie das Gerät selbst, das Bandmaterial und die richtige Aussteuerung überprüfen können.

Speichern und Einlesen von Daten und Programmen

- Schließen Sie einen Kassetten-Recorder über eine Diodenleitung an das Kassetten-Interface an.
- Schalten Sie die Betriebsspannung ein, und starten Sie das Betriebssystem.
- Rufen Sie das Kommando "SAVE" auf, und speichern Sie den Inhalt des Speicherbereichs von 0000 bis 001F auf einer Kassette ab.

Name:

Kassetten-Interface

Datum:

A8.6

```
                                  ;Hinweise und Erläuterungen:
KMD> SAVE                         ;Nur S eingeben und [CR]

START-ADR = 0000 [CR]             ;Durch [CR] Annahme der Vorschlagsadresse 0000
STOP -ADR = 0000  001F [CR]       ;Gewünschte Stopadresse 001F und [CR] eingeben

BAND EINSCHALTEN, DANN SPACE      ;Kassettenrecorder auf "Aufnahme" schalten
                                  ;und laufen lassen, ca. 5 s warten und dann
                                  ;die SPACE-Taste (Leertaste) der ASCII-Tasta-
                                  ;tur betätigen. Anschließend warten Sie, bis
                                  ;wieder "KMD>" erscheint.
KMD>                              ;Das Abspeichern ist beendet. Band anhalten
                                  ;und zurücklaufen lassen.
```

Durch diesen Vorgang wurde ein Teil des ROM-Speicherinhaltes auf der Kassette abgelegt. Das korrekte Aufzeichnen und die richtige Wiedergabe der gespeicherten Werte kann durch Einlesen in den RAM-Bereich und anschließenden Vergleich mit dem Inhalt des ROM-Bereichs geprüft werden.

- Rufen Sie das Kommando "LOAD" auf. Lesen Sie die von der Kassette kommenden Daten in den RAM-Bereich ab Aresse F800 ein.

```
                                  ;Hinweise und Erläuterungen
KMD> LOAD TAPE                    ;Nur L eingeben und [CR]
START-ADR  = F800 [CR]            ;Speicheradresse, ab der die gelesenen Daten
                                  ;in den RAM-Speicher eingeschrieben werden
                                  ;und [CR] eingeben.
SPACE, DANN BAND EINSCHALTEN      ;Erst die SPACE-Taste betätigen, danach Kas-
                                  ;settenrecorder auf "Wiedergabe" schalten.
READY                             ;Fertig, keine Datenfehler!
KMD> _                            ;Meldung des Betriebssystems
```

Name:

Kassetten-Interface

Datum:

Kontrolle der Daten

A8.7

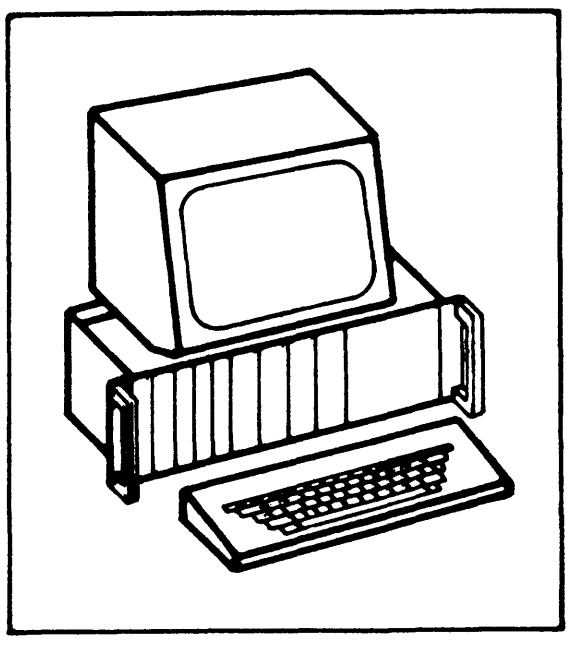
- Lassen Sie sich mit Hilfe des Kommandos "PRINT" den Inhalt des ursprünglichen Speicherbereichs (0000 bis 001F) auf dem Bildschirm ausgeben.
- Drucken Sie ebenfalls den Inhalt des mit den Daten der Kassette beschriebenen Speicherbereichs (F800 bis F81F) auf dem Bildschirm aus.
- Vergleichen Sie die Speicherinhalte, sie müssen gleich sein.

Sollten Schwierigkeiten beim Speichern oder Einlesen der Daten auftreten, kann dies z.B. folgende Gründe haben:

- Diodenleitung defekt, Aussteuerung bei "Aufnahme" zu gering
- Tonkopf verschmutzt; Reinigung z.B. mit Wattestäbchen und Spiritus
- Aussteuerung bei "Wiedergabe" zu gering oder übersteuert, Einstellung des Lautstärkeknopfes des Kassettenrecorders verändern, Pegeleinstellung mit Trimmwiderstand R26 so vornehmen, daß ausreichend ausgesteuert wird (ca. 200 mV Spitze-Spitze)
- Bandmaterial mangelhaft! Neue Kassette, anderen Bandtyp, anderes Fabrikat verwenden!
- Teile der Daten wurden auf das nicht magnetisierbare Vorspannband geschrieben
- Kassetten-Interface fehlerhaft, falscher Abgleich
- Kassetten-Recorder nicht geeignet, versuchsweise anderen Recorder verwenden!

Damit ist die Übung beendet!

FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



Analoge Ein-/Ausgabe (2kanalig)

BFZ/MFA 4.5.

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

Analoge Ein-/Ausgabe (2kanalig)

1. Einleitung

Fast alle elektronisch gesteuerten Geräte und Anlagen sind mit äußeren Schaltungsteilen verbunden, welche Eingabesignale an die Steuerung abgeben, aber auch Ausgabesignale von der Steuerung erhalten. Durch dieses Zusammenwirken der Steuereinheit mit den Ein- und Ausgabesignalen wird der Zustand einer Anlage überwacht und beeinflußt. Eingabesignale stammen beispielsweise von Endschaltern, Niveaufühlern und Thermostaten. Hierbei liegen vielfach bereits digitale Informationen vor ("EIN"- und "AUS"-Zustände), deren Erfassung, Auswertung und Weiterverarbeitung in digitalen und computergestützten Einrichtungen direkt möglich ist. Auch die Ausgabe digitaler Werte z.B. zur Ansteuerung von Lampen, Relais, Magnetventilen und Schützen kann direkt erfolgen.

Neben digitalen Signalen müssen häufig auch analoge Werte überwacht und verarbeitet werden. Beispiele hierfür sind Temperaturmessungen mit Thermoelementen, Drehzahlerfassungen mit Tachogeneratoren und Drehmomentmessungen mit Dehnungsmeßstreifen. Obwohl es zum Teil auch hierfür bereits digital arbeitende Meßfühler gibt, verwendet man aus Kostengründen und wegen der Kompatibilität zu bereits bestehenden Anlagenteilen dennoch oft analoge Meßfühler, die häufig einen Ausgangspegel von 0 V bis 10 V besitzen. Dieser Signalbereich muß daher auch von digital arbeitenden Steuereinrichtungen verarbeitet werden können.
Hierzu wird der analoge Spannungsbereich von 0 V bis 10 V in Digitalwerte umgesetzt, wozu "Analog/Digitalwandler" (AD-Wandler) dienen. Sollen Analogwerte von der Steuerung ausgegeben werden, erfolgt die Umwandlung der Digitalwerte mit Hilfe von "Digital/Analogwandlern" (DA-Wandler).

Die Übung "Analoge Ein-/Ausgabe (2kanalig)" beschreibt den Aufbau, die Funktion und den Einsatz einer Erweiterungsbaugruppe des BFZ/MFA-Computers, mit der sich DA- und AD-Wandlungen durchführen lassen. Dabei wird eine in der Mikrocomputertechnik übliche Schaltungstechnik angewendet.
Die Baugruppe besitzt zwei 8-Bit-DA-Wandler und wird direkt in den 19-Zoll-Baugruppenträger des BFZ/MFA-Computers eingeschoben. Nach einem einfachen Abgleich ist sie betriebsbereit.
Ein AD-Wandler ist nicht vorhanden, daher wird auf die direkte AD-Wandlung nicht eingegangen. Ausführlich beschrieben ist jedoch, wie eine AD-Wandlung mit Hilfe eines DA-Wandlers vorgenommen werden kann. Das hierzu erforderliche Steuerprogramm wird ebenfalls behandelt.

Vor der Behandlung der Schaltung wird zunächst auf das Prinzip der DA-Wandlung eingegangen.

2. Das Prinzip eines DA-Wandlers

Bild 1 zeigt den prinzipiellen Aufbau eines DA-Wandlers. Die angegebenen Werte sind lediglich Beispiele zum Verständnis der Funktion.

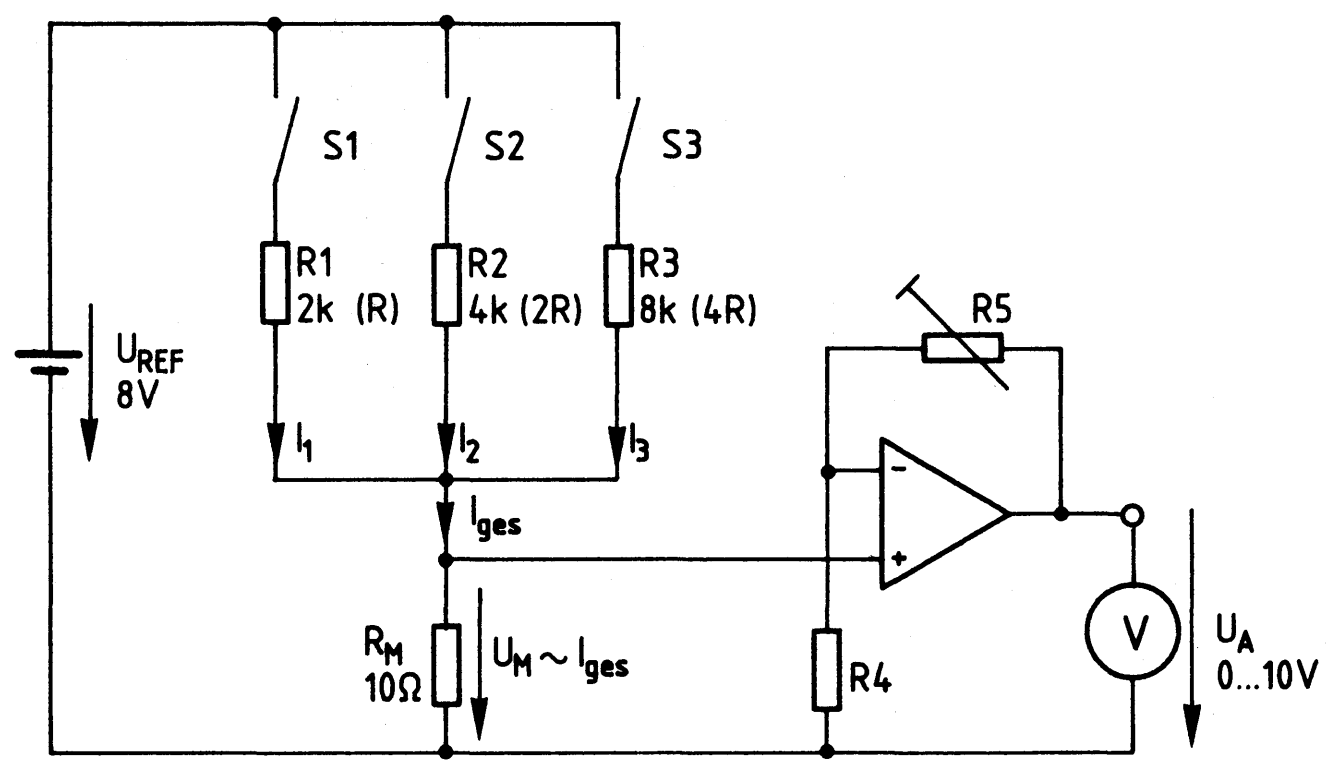


Bild 1: Prinzip eines DA-Wandlers

Der DA-Wandler von Bild 1 hat drei durch die Schalter S1 bis S3 gebildete Digitaleingänge und wird daher als "3-Bit-DA-Wandler" bezeichnet.
In der gezeichneten Schalterstellung ist der Stromkreis, der von der Referenzspannungsquelle U_{REF}, den Widerständen R1 bis R3 und dem Meßwiderstand R_M gebildet wird, unterbrochen.
Wird z.B. S1 geschlossen, fließt durch R1 und R_M ein Strom in Höhe von 4 mA, da U_{REF} = 8 V und R1 = 2 kΩ beträgt. Der Wert von R_M = 10 Ω ist hierbei unbedeutend.
Wird auch S2 geschlossen, fließt mit I2 ein zusätzlicher Strom in Höhe von 2 mA durch R_M, weil R2 mit 4 kΩ den doppelten Wert von R1 besitzt. Der Gesamtstrom I_{ges}, der jetzt durch R_M fließt, beträgt 6 mA.
R3 hat mit 8 kΩ den vierfachen Wert von R1. Daher fließt beim Schließen von S3 ein Strom von I3 = 1 mA.
Sind alle drei Schalter geschlossen, ergibt sich ein Gesamtstrom von 7 mA. Er setzt sich aus den drei Teilströmem I1 = 4 mA, I2 = 2 mA und I3 = 1 mA zusammem. Am Meßwiderstand, der den Gesamtstrom in eine proportionale Spannung umwandelt, entsteht dabei ein Spannungsabfall von U_M = 70 mV, der vom Operationsverstärker bis auf die gewünschte maximale Ausgangsspannung in Höhe von 10 V verstärkt wird. Hierzu kann die Verstärkung mit R5 eingestellt werden.

Analoge Ein-/Ausgabe (2kanalig)

In Bild 2 sind alle Kombinationsmöglichkeiten der Schalter S1 bis S3 zusammengefaßt und die dabei entstehenden Werte von I_{ges}, U_M und U_A angegeben.

S1	S2	S3	I_{ges}	U_M	U_A
0	0	0	0 mA	0 V	0 V
0	0	1	1 mA	10 mV	1,43 V
0	1	0	2 mA	20 mV	2,86 V
0	1	1	3 mA	30 mV	4,28 V
1	0	0	4 mA	40 mV	5,71 V
1	0	1	5 mA	50 mV	7,14 V
1	1	0	6 mA	60 mV	8,57 V
1	1	1	7 mA	70 mV	10,0 V

S1 , S2 , S3 :

1 ≙ Schalter geschlossen

0 ≙ Schalter geöffnet

Bild 2: Wertetabelle des DA-Wandlers

Bedingt durch die jeweilige Verdopplung bzw. die 1-2-4-Abstufung der Widerstandwerte von R1, R2 und R3 ergeben sich bei den 8 Kombinationsmöglichkeiten der drei Schalter jeweils gleiche Stromänderungen in Höhe von 1 mA (Bild 2). Der Gesamtstrom wächst dabei von 0 bis auf 7 mA an. Entsprechend erhöht sich der Spannungsabfall am Meßwiderstand um jeweils 10 mV. Als Folge davon wächst die Ausgangsspannung U_A in sieben Schritten von 0 V auf 10 V an. Jeder Schritt bewirkt bei dem vorliegenden 3-Bit-DA-Wandler eine Spannungsänderung von etwa 1,43 V.

Diese recht grobe Auflösung eines 3-Bit-DA-Wandlers wird durch eine größere Zahl von Schaltern und Widerständen verbessert. Bei vier Schaltern ergeben sich bereits 16 Schritte, bei fünf 32 usw. Jeder weitere Widerstand muß dabei den doppelten Wert des vorherigen besitzen, damit er nur einen halb so großen Stromschritt bzw. Ausgangsspannungsschritt bewirkt. Bei einem 8-Bit-DA-Wandler nach Bild 1 müßten die acht strombestimmenden Widerstände folgende Werte besitzen: 2, 4, 8, 16, 32, 64, 128 und 256 kΩ .

Hieran erkennt man den entscheidenden Nachteil dieses als "DA-Wandlung nach dem 1-2-4-8-Verfahren" bezeichneten Prinzips: Die strombestimmenden Widerstände weisen sehr unterschiedliche Werte auf, die in der erforderlichen Genauigkeit (bei einem 8-Bit-Wandler etwa ±0,1%) nur schwer herstellbar sind. In der Praxis findet dieses Verfahren daher nur selten Anwendung. Es zeigt aber deutlich das Prinzip der DA-Wandlung.

3. DA-Wandler nach dem R-2R-Verfahren

Viele DA-Wandler arbeiten nach dem "R-2R-Verfahren", mit dem auf einfache Weise eine höhere Genauigkeit als bei der 1-2-4-8-Methode erzielbar ist. Auch in der Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" wird das R-2R-Verfahren eingesetzt. Obwohl dabei ein integrierter Schaltkreis zur Anwendung kommt, dessen Funktion als gegeben hingenommen werden muß, wird die R-2R-Methode vor allem wegen ihrer grundsätzlichen Bedeutung erklärt.
Die Bezeichnung "R-2R" drückt aus, daß die strombestimmenden Widerstände bei diesem Prinzip nur zwei verschiedene Werte aufweisen, wobei der eine Widerstand den doppelten Wert des anderen besitzt. Da sich der doppelte Wert eines Widerstandes durch die Hintereinanderschaltung zweier gleicher Widerstände bilden läßt, benötigt man im Prinzip nur einen einzigen Widerstandswert für die gesamte Schaltung. Bild 3 zeigt den Prinzipaufbau eines 3-Bit-DA-Wandlers nach dem R-2R-Verfahren.

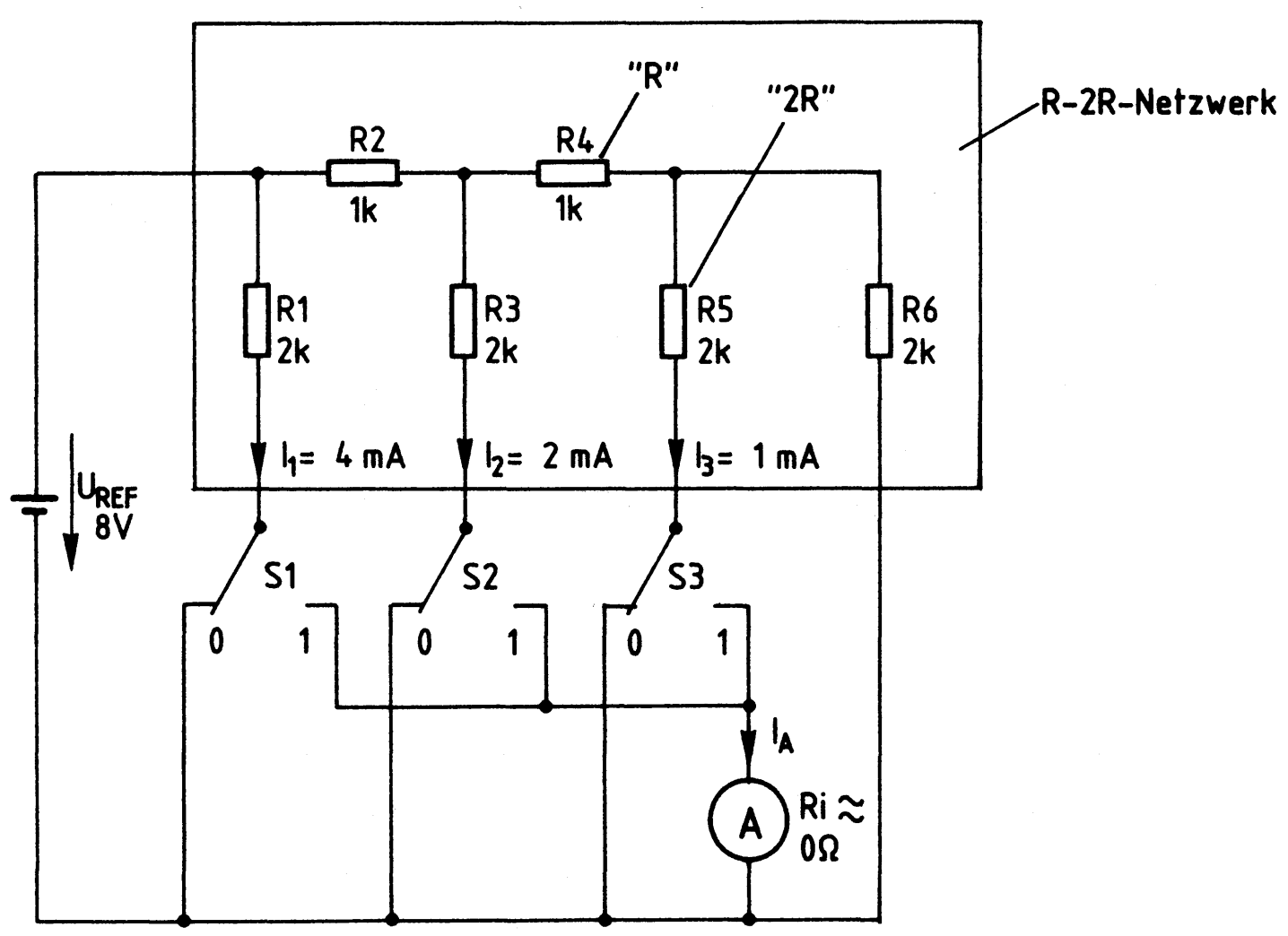


Bild 3: DA-Wandler nach dem R-2R-Verfahren

Der R-2R-Wandler von Bild 3 besteht aus einer Referenzspannungsquelle, vier 2-kΩ -Widerständen, zwei 1-kΩ -Widerständen, drei Umschaltern und einem Amperemeter. Aus insgesamt zehn gleichen Widerständen (mit je 1 kΩ) kann diese Widerstandsanordnung, die auch als "R-2R-Netzwerk" bezeichnet wird, aufgebaut werden. Meistens stellt man ein R-2R-Netzwerk in integrierter Form her und verbindet die Widerstände dabei intern miteinander.
Durch die vorliegende Dimensionierung ergeben sich die Ströme I1, I2 und I3 zu 4 mA, 2 mA und 1 mA, also jeweils um die Hälfte verringert. Bild 4 zeigt dies im einzelnen.

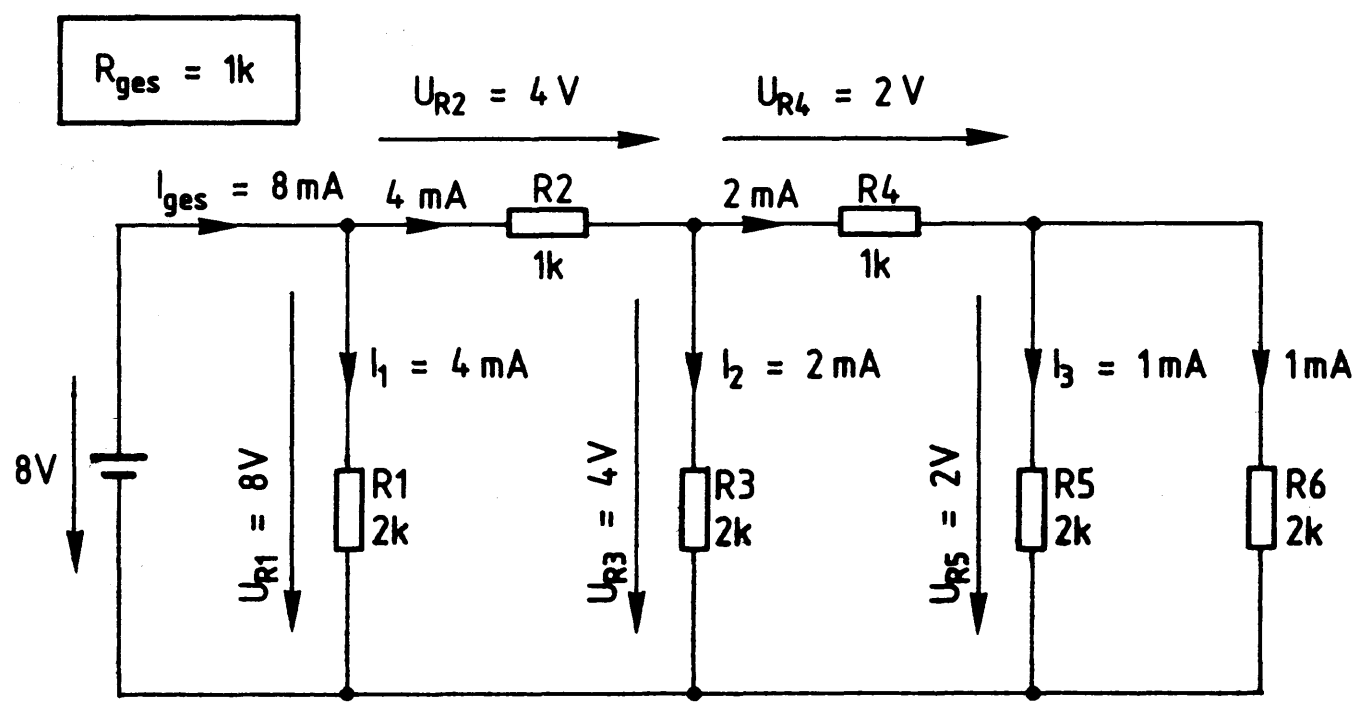


Bild 4: Ströme und Spannungen beim DA-Wandler nach dem R-2R-Verfahren

Zur Berechnung der Strom- und Spannungswerte muß zunächst der Gesamtwiderstand ermittelt werden.
Man beginnt bei R5 und R6, die zusammen betrachtet einen Wert von 1 kΩ besitzen (Bild 4). Hierzu in Reihe liegt R4, dies ergibt einen Wert von 2 kΩ für R4, R5 und R6. Dazu parallel geschaltet ist R3, so daß R3 bis R6 zusammen einen Widerstand von 1 kΩ aufweisen. Mit R2 in Reihe dazu beträgt der Ersatzwiderstand für R2 bis R6 2 kΩ. Diesem Wert ist noch R1 parallel geschaltet, wodurch sich ein Gesamtwiderstand der Schaltung von 1 kΩ ergibt.
Bei einer Spannung von 8 V fließt ein Gesamtstrom von 8 mA, der sich in zwei gleiche Teile für R1 (I1) und R2 aufteilt. Am Widerstand R2 entsteht ein Spannungsabfall von 4 V, so daß an R3 die Differenz zur Gesamtspannung in Höhe von ebenfalls 4 V anliegt. R3 führt einen Strom von 2 mA (I2). Für R4 verbleibt ein Strom von 2 mA, der an R4 einen Spannungsabfall von 2 V erzeugt. Hierdurch haben R5 und R6 ebenfalls 2 V, und beide Widerstände führen je einen Strom von 1 mA.
Bei der in Bild 3 gezeichneten Schalterstellung (alle Schalter in Stellung "0") fließt kein Strom durch das Amperemeter.
Wird z.B. S1 umgeschaltet, fließt I1 durch das Amperemeter. Wird auch S2 umgeschaltet, kommt I2 hinzu. Dies gilt auch für S3 und I3. Untersucht man nun alle möglichen Schalterstellungen, so erhält man die gleiche 1-mA-Abstufung des Stromes wie beim DA-Wandler nach dem 1-2-4-8-Verfahren (Bild 2).
Statt des Amperemeters kann ein niederohmiger Widerstand in die Schaltung von Bild 3 eingesetzt werden, wodurch ein dem Strom proportionaler Spannungsabfall entsteht, der durch einen nachgeschalteten Operationsverstärker auf die gewünschte Ausgangsspannung gebracht werden kann. Dies wurde bereits in Bild 1 gezeigt.

In praktisch ausgeführten Schaltungen werden die Kontakte eines DA-Wandlers durch Schalttransistoren ersetzt, die sich oft zusammen mit dem R-2R-Netzwerk auf einem Substrat befinden. Für den Einsatz in Mikrocomputern gibt es DA-Wandler, deren Struktur speziell an das Bus-System eines Computers angepaßt ist. Derartige Bausteine besitzen Zwischenspeicher für die digitalen Werte, damit die umzuwandelnden Bits nur einmal für kurze Zeit bereitgestellt werden müssen.
Unabhängig von den verschiedenen Wandlungsverfahren und der jeweiligen Schaltungstechnik eines DA-Wandlers kann der Zusammenhang zwischen der Bitzahl, der Anzahl der Schritte und der Schrittwertigkeit folgendermaßen ausgedrückt werden:

Anzahl der mögl. Kombinationen	$= 2^n$	(n = Bitzahl des DA-Wandlers)
Schrittzahl bis zum Maximalwert	$= 2^n - 1$	
Wertigkeit eines Schrittes	$= U_{Amax}/(2^n - 1)$	(U_{Amax} = maximale Ausgangsspannung des DA-W.)

In dieser Übung kommen 8-Bit-DA-Wandler mit einer maximalen Ausgangsspannung von 10 V zum Einsatz. Hierauf angewendet ergeben sich folgende Werte:

Anzahl der mögl. Kombinationen	$= 2^8 = 256$
Schrittzahl bis zum Maximalwert	$= 256 - 1 = 255$
Wertigkeit eines Schrittes	$= 10\ V/255 = 39{,}22\ mV$

4. Blockschaltbild, Aufbau und Wirkungsweise der Baugruppe

Bild 5 zeigt das Blockschaltbild der Baugruppe "Analoge Ein-/Ausgabe (2kanalig)", die im wesentlichen einen Adreßvergleicher, zwei DA-Wandler mit Ausgangsverstärkern und zwei Komparatoren mit nachgeschalteten Tri-State-Gattern enthält. Zunächst wird die grundsätzliche Wirkungsweise der Baugruppe anhand dieses Blockschaltbildes erklärt.

Die Dateneingänge beider 8-Bit-DA-Wandler sind parallel geschaltet und direkt mit den Datenleitungen D0 bis D7 des Systembusses verbunden (Bild 5).
Jeder DA-Wandler besitzt die Steuereingänge "$\overline{CS}$" (Chip-Select) und "$\overline{CE}$" (Chip-Enable). Beide müssen gleichzeitig L-Pegel führen, wenn einer der Wandler vom Prozessor Daten erhalten soll.
Die $\overline{CE}$-Eingänge der Wandler sind direkt mit dem Bussignal "$\overline{IOW}$" verbunden und nehmen bei jedem E/A-Schreibvorgang L-Pegel an, wenn der Prozessor z.B. einen Digitalwert zur DA-Wandlung ausgibt.

Analoge Ein-/Ausgabe (2kanalig)

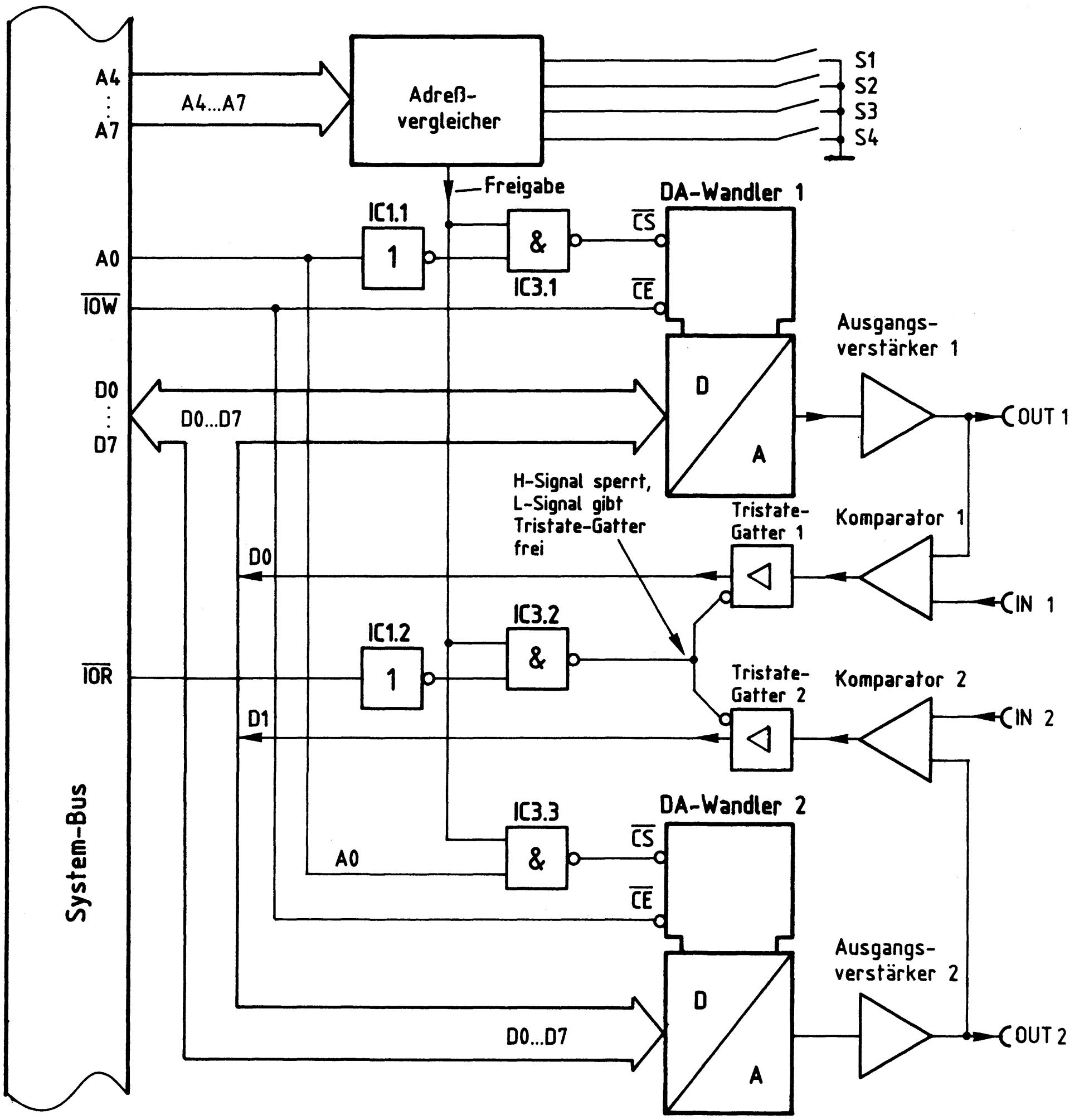


Bild 5: Blockschaltbild der Baugruppe Analoge Ein-/Ausgabe (2kanalig)

Über die $\overline{CS}$-Eingänge in Verbindung mit den NAND-Stufen IC3.1 und IC3.3 wird gesteuert, welcher DA-Wandler das vom Prozessoor auszugebende Datenwort erhält.
Eines der Eingangssignale für die NAND-Stufen wird vom Block "Adreßvergleicher" geliefert. Er schaltet nur dann ein H-Signal auf die Leitung "Freigabe", wenn die Bitkombination der Adreßleitungen A4 bis A7 gleich ist mit der Bitkombination, die mit den Schaltern S1 bis S4 eingestellt ist (Baugruppennummer).
Das zweite Eingangssignal für die NAND-Stufen stammt von der Adreßleitung A0, deren Signalzustand durch IC1.1 invertiert auf IC3.1 geführt wird. Hierdurch ist bei L-Pegel an A0 der Wandler 1 ausgewählt, wenn außerdem die Freigabeleitung H-Pegel führt. Für den Wandler 2 ist A0 direkt mit IC3.3 verbunden. Somit wird bei H-Pegel an A0 und bei richtiger Baugruppennummer der Wandler 2 angesprochen. Durch die Adreßleitung A0 erfolgt auf diese Weise die Unterscheidung der beiden DA-Wandler.

Dem Analogausgang jedes DA-Wandlers ist ein Gleichspannungsverstärker nachgeschaltet, der eine Ausgangsspannung zwischen 0 V und 10 V an die Buchsen "OUT1" und "OUT2" abgibt. Beide Ausgangssignale sind außerdem mit Komparatoren verbunden, welche an die Buchsen "IN1" und "IN2" anschließbare äußere Gleichspannungen mit der Ausgangsspannung des jeweiligen DA-Wandlers vergleichen. Dieser Spannungsvergleich wird bei der AD-Wandlung mit Hilfe eines DA-Wandlers benötigt, worauf später noch näher eingegangen wird.
Die Ausgänge der Komparatoren führen über Tristate-Gatter auf die Datenleitungen D0 und D1. Hierdurch kann der Prozessor durch einen Lesevorgang die Schaltzustände der Komparatoren abfragen. IC1.2 invertiert das L-aktive Signal "$\overline{IOR}$" und IC3.2 verknüpft es mit der Freigabe. Bei L-Signal an "$\overline{IOR}$" und bei gültiger Baugruppennummer gibt IC3.2 beide Tristate-Gatter frei, deren Ausgänge dann gleichzeitig auf den Datenbus durchgeschaltet sind.

4.1. Interner Aufbau der DA-Wandler

Bild 6 zeigt das Anschlußschema und den internen Aufbau der verwendeten DA-Wandler, die in einem 16poligen DIL-Gehäuse geliefert werden. Neben den bereits in Bild 3 vorkommenden Komponenten "Referenzspannungsquelle", "R-2R-Netzwerk" und "Umschalter" besitzen die DA-Wandler einen "8-Bit-Eingangsspeicher", eine "Übernahmelogik" und einen "Pegelverstärker".

Analoge Ein-/Ausgabe (2kanalig)

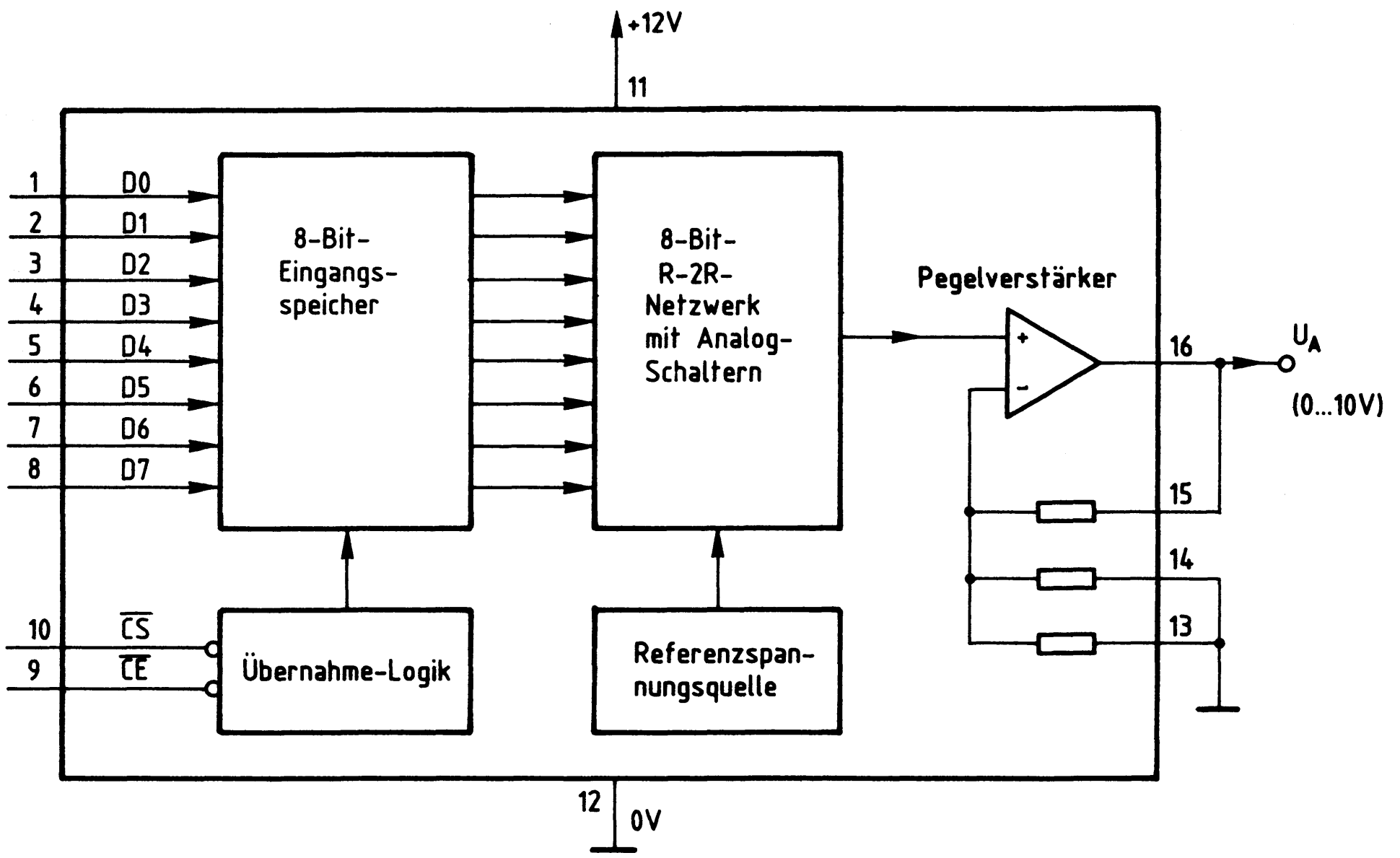


Bild 6: Anschlüsse und Aufbau der DA-Wandler

Wenn beide Steuereingänge der Übernahmelogik ("$\overline{CS}$", Pin 10 und "$\overline{CE}$", Pin 9) L-Pegel führen, wird das in einen Analogwert umzuwandelnde 8-Bit-Datenwort (D0 bis D7) in den Eingangsspeicher übernommen und verbleibt dort, bis es durch ein neues Datenwort überschrieben wird (Bild 6).
Vom Eingangsspeicher werden die als "Analogschalter" bezeichneten Umschalter des R-2R-Netzwerkes angesteuert. Da die Ausgangsspannung des Netzwerkes sehr gering ist, wird sie bereits innerhalb des DA-Wandlers verstärkt. Durch die gewählten Verbindungen der verstärkungsbestimmenden Widerstände treten am Ausgang des DA-Wandlers Spannungswerte im Bereich zwischen 0 V (beim Digitalwert "00" und 10 V (beim Digitalwert "FF") auf. Je nach Anwendungsfall können auch andere Verstärkungswerte erzielt werden, worüber die Datenbücher des Herstellers weiteren Aufschluß geben.
Die in Bild 5 eingezeichneten Ausgangsverstärker sind außerhalb der DA-Wandler zusätzlich vorhanden. Sie ermöglichen eine exakte Kalibrierung der Schaltung, worauf später noch näher eingegangen wird.

4.2. Adreßvergleicher und Baugruppennummer

Der Mikroprozessor steuert die Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" wie jede andere Ein- und Ausgabe-Einheit an. Da immer nur eine einzige Einheit aktiviert sein darf, müssen alle im System vorhandenen Ein- und Ausgabe-Einheiten unterschiedliche Baugruppenummern besitzen. Aus diesem Grund ist die Baugruppennummer der "Analogen Ein-/Ausgabe (2kanalig)" mit Hilfe von Schaltern einstellbar. Ein Adreßvergleicher übernimmt die Aufgabe, die Baugruppe nur zu aktivieren, wenn der Prozessor diejenige Adresse aussendet, die der eingestellten Baugruppennummer entspricht. Bild 7 zeigt die Schaltung des Adreßvergleichers.

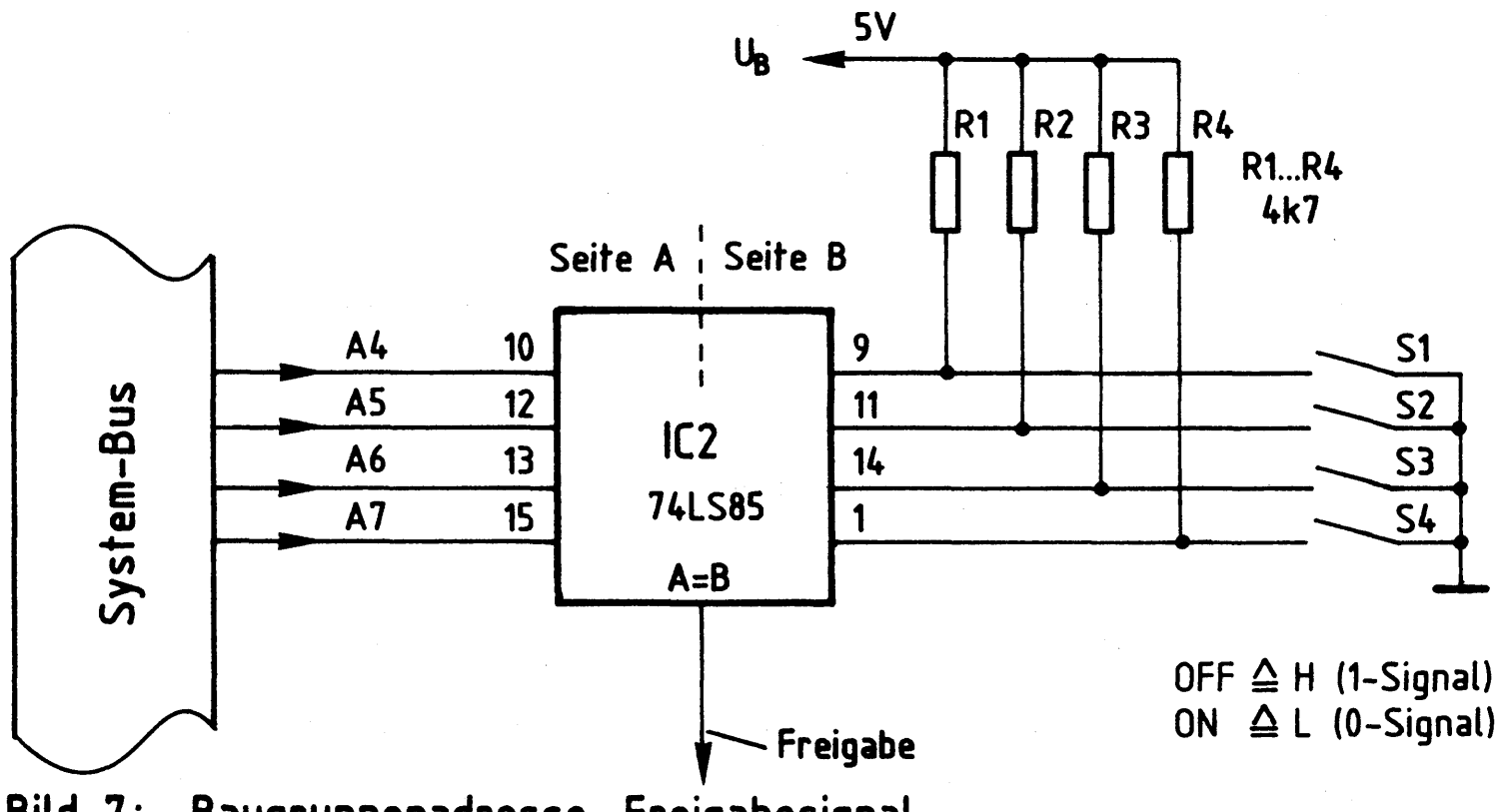


Bild 7: Baugruppenadresse, Freigabesignal

Nur wenn die Bitkombination auf den Adreßleitungen A4 bis A7 der mit den Schaltern S1 bis S4 eingestellten Bitkombination entspricht, gibt der 4-Bit-Vergleicher IC2 an seinem Ausgang "A=B" ein H-Signal ab (Bild 7). Es wird in dieser Übung als "Freigabesignal" bezeichnet.
In Bild 5 ist das Ausgangssignal des Adreßvergleichers für den DA-Wandler 1 mit IC3.1, für die Komparatoren mit IC3.2 sowie für den DA-Wandler 2 mit IC3.3 verknüpft. Nur bei der richtigen Baugruppennummer kann daher die "Analoge Ein-/Ausgabe (2kanalig)" Daten empfangen oder an den Prozessor abgeben.
Der Prozessor gibt stets eine vollständige 8-Bit-Adresse an A0 bis A7 aus, wenn er eine Ein- oder Ausgabe-Einheit anspricht. Bei dem hier vorgenommenen Adreßvergleich werden jedoch die Adreßleitungen A0 bis A3 nicht berücksichtigt. Aus diesem Grund steht nicht der volle Adreßbereich von 00H bis FFH mit 256 verschiedenen Adreßwerten zur Verfügung, sondern mit den Schaltern S1 bis S4 können lediglich 16 verschiedene Signalzustände (Baugruppennummern) eingestellt werden.

Analoge Ein-/Ausgabe (2kanalig)

Da diese Schalter den vier höherwertigen Adreß-Bits A4 bis A7 zugeordnet sind, kann die Baugruppennummer nur die Werte 0XH bis FXH annehmen. "X" steht hier für die vier niederwertigen Adreß-Bits A0 bis A3, die beim Adreßvergleich nicht benutzt werden. Die folgende Tabelle (Bild 8) zeigt die Bildung der möglichen Baugruppennummern.

A7 (S4)	A6 (S3)	A5 (S2)	A4 (S1)	A3	A2	A1	A0	HEX-Adresse
				- unberücksichtigt -				
0	0	0	0	—	—	—	—	0 X
0	0	0	1	—	—	—	—	1 X
0	0	1	0	—	—	—	—	2 X
0	0	1	1	—	—	—	—	3 X
0	1	0	0	—	—	—	—	4 X
~								~
1	0	1	1	—	—	—	—	B X
1	1	0	0	—	—	—	—	C X
1	1	0	1	—	—	—	—	D X
1	1	1	0	—	—	—	—	E X
1	1	1	1	—	—	—	—	F X

niederwertiger Adreßteil

höherwertiger Adreßteil

Bild 8: Bildung der Baugruppennummern der Baugruppe "Analoge Ein-/Ausgabe (2kanalig)

Im fachpraktischen Teil dieser Übung werden die Adreßschalter bei der Inbetriebnahme der Baugruppe folgendermaßen eingestellt:

S4(A7)	S3(A6)	S2(A5)	S1(A4)
ON 0	OFF 1	ON 0	ON 0

Hierdurch ergibt sich die Baugruppennummer "4XH". Prinzipiell kann jede der 16 möglichen Baugruppennummern verwendet werden. Es ist aber darauf zu achten, daß sämtliche Ein- oder Ausgabe-Baugruppen eines Mikrocomputer-Systems unterschiedliche Adressen besitzen, da es anderenfalls zu Schäden am Gerät kommen kann.

4.3. Adressierung und Schreib-/Lesesteuerung

Die folgende Tabelle (Bild 9) zeigt die Zusammenhänge der Adressierung und der Schreib-/Lesesteuerung bei der Baugruppe "Analoge Ein-/Ausgabe (2kanalig)". Dabei wird von der korrekt vorliegenden Baugruppennummer "4XH" ausgegangen.

A7	A6	A5	A4	A3	A2	A1	A0	$\overline{IOW}$	$\overline{IOR}$	Betriebszustand Nr. ...
0	1	0	0	X	X	X	X	1	1	1 (nicht aktiv)
0	1	0	0	X	X	X	0	0	1	2 (Prozessor gibt Daten an den Wandler 1 aus)
0	1	0	0	X	X	X	1	0	1	3 (Prozessor gibt Daten an den Wandler 2 aus)
0	1	0	0	X	X	X	X	1	0	4 (Prozessor liest Komparator-Schaltzustände)

siehe Anmerkungen

A1 bis A3 können "1" oder "0" sein, da nicht verwendet

Baugruppennummer "4X" liegt vor, Leitung "Freigabe" führt hierdurch H-Pegel (Bild 5)

Bild 9: Adressierung und Schreib-/Lesesteuerung

Die Adreßleitungen A4 bis A7 besitzen die in Bild 9 angegebenen Signalzustände, die der Baugruppennummer "4XH" entsprechen. Da die Adreßleitungen A1 bis A3 nicht angeschlossen sind, kann ihr logischer Pegel "1" oder "0" sein. Dies wird in der Tabelle durch die Bezeichnung "X" ausgedrückt.

Anmerkungen...

zum Betriebszustand 1 (Bild 9):

Da die Schreibleitung "$\overline{IOW}$" und die Leseleitung "$\overline{IOR}$" H-Pegel (1-Signal) führen, werden weder Daten in die Baugruppe geschrieben, noch werden die Zustände der Komparatoren abgefragt. Der Signalzustand der Adreßleitung A0 ist daher beliebig. In diesem Betriebszustand verhält sich die "Analoge Ein-/Ausgabe (2kanalig)" passiv. Dennoch muß dieser Fall beachtet werden, da er immer auftritt, wenn der Prozessor eine Speicherzeile mit der Adresse XX4XH anspricht.

zum Betriebszustand 2 (Bild 9):
Der Prozessor steuert die Schreibleitung "$\overline{IOW}$" auf L-Pegel. In diesem Betriebszustand sendet er Daten zur DA-Wandlung an die Baugruppe. Da die Adreßleitung A0 L-Pegel aufweist, erhält der DA-Wandler 1 diese Daten (siehe auch Bild 5). Wegen der nicht benutzten Adreßleitungen A1 bis A3 kann der Wandler 1 unter folgenden Adressen angesprochen werden: 40H, 42H, 44H, 46H, 48H, 4AH, 4CH und 4EH. Diese Mehrfachadressierung ist durch die einfache Schaltung bedingt, die nicht alle Adreßleitungen zur Adreßbildung verwendet. Von den acht Adreßmöglichkeiten wird in dieser Übung der Wert "40H" verwendet, um Daten an den DA-Wandler 1 auszugeben.

zum Betriebszustand 3 (Bild 9):
Die Schreibleitung "$\overline{IOW}$" führt weiterhin L-Pegel, aber die Adreßleitung A0 hat H-Pegel. Da die Adreßleitung A0 bei H-Pegel den Wandler 3 auswählt, werden die Prozessordaten jetzt unter den folgenden Adressen an den DA-Wandler 2 ausgegeben: 41H, 43H, 45H, 47H, 49H, 4BH, 4DH und 4FH. In dieser Übung wird davon der Wert "41H" verwendet.

zum Betriebszustand 4 (Bild 9):
"$\overline{IOW}$" liegt wieder auf H-Pegel, aber die Leseleitung "$\overline{IOR}$" führt L-Pegel. Aus Bild 5 ist zu entnehmen, daß jetzt die Tri-State-Gatter der Baugruppe aktiviert sind und die Ausgänge beider Komparatoren auf den Datenbus schalten. In diesem Betriebszustand fragt der Prozessor die Schaltzustände der Komparatoren ab. Da die Adreßleitung A0 hieran nicht beteiligt ist, kann sie H- oder L-Pegel haben. Das Lesen der Daten kann unter 16 verschiedenen Adressen (von 40H bis 4FH) erfolgen. In dieser Übung wird der Wert "40H" verwendet.

Der Betriebszustand, daß "$\overline{IOW}$" und "$\overline{IOR}$" zusammen L-Pegel haben, tritt nicht auf. Liegt eine andere Adresse als die gewählte Baugruppennummer vor, ist die "Analoge Ein-/Ausgabe (2kanalig)" nicht aktiv (wie im Betriebszustand 1).

5. Stromlaufplan der Baugruppe

Bild 10 zeigt den Stromlaufplan der Baugruppe "Analoge Ein-/Ausgabe (2kanalig)". Im Anschluß daran werden die bisher noch nicht behandelten Schaltungseinzelheiten erklärt.

Analoge Ein-/Ausgabe (2kanalig)

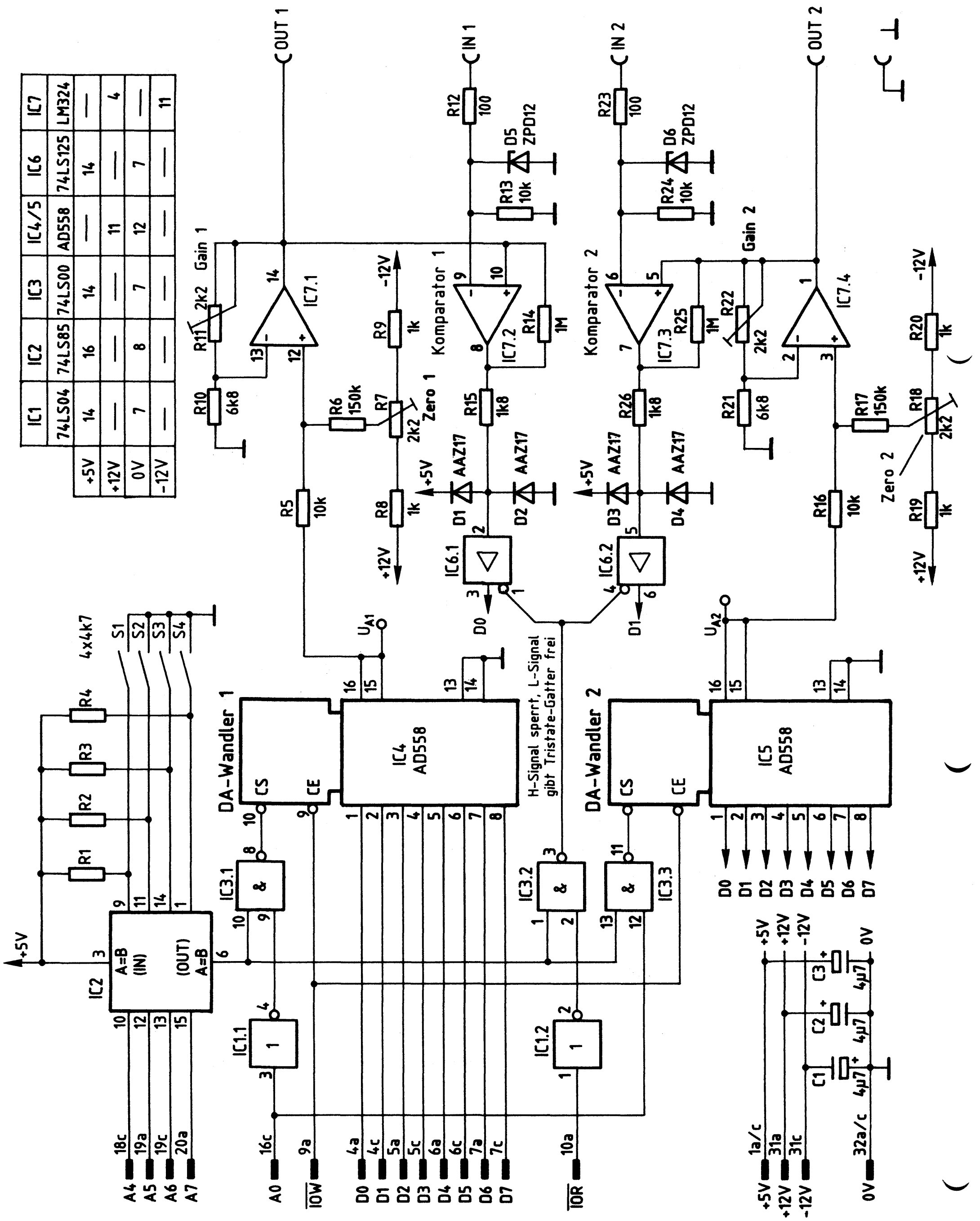


Bild 10: Stromlaufplan

Analoge Ein-/Ausgabe (2kanalig)

Die drei Betriebsspannungen der Baugruppe in Höhe von 5 V, 12 V und -12 V werden von den Kondensatoren C1 bis C3 abgeblockt (Bild 10). Alle TTL-Schaltkreise (IC1 bis IC3 und IC6) sind an die 5-V-Versorgung angeschlossen, die DA-Wandler (IC4 und IC5) erhalten +12 V und der 4fach-Operationsverstärker (IC7) ±12 V.
Die folgenden Erklärungen beziehen sich auf den DA-Wandler 1. Sie gelten aber ebenso für den anderen Kanal, der lediglich andere Bauteilnummern besitzt.

Die analoge Ausgangsspannung des Wandlers 1 wird über R5 auf den nichtinvertierenden Ausgangsverstärker IC7.1 geführt. Mit R7 erfolgt der exakte Null-Abgleich des Kanals 1, der beim Digitalwert "00" genau 0 V an der Buchse "OUT1" abgeben soll.
Da beim Digitalwert "FF" am Ausgang von IC4 (Pin 16) bereits eine Spannung von etwa 9,8 V auftritt, braucht IC7.1 nur ganz gering zu verstärken, um den gewünschten maximalen Ausgangsspannungswert von 10 V zu erzielen. Mit R11 kann die Verstärkung von IC7.1 im Bereich von 1 bis 1,3 eingestellt werden. Wie der Null-Abgleich und die Kalibrierung des maximalen Ausgangsspannungswertes im einzelnen geschieht, ist in den Arbeitsblättern angegeben.

Die Buchse "IN1" ermöglicht den Anschluß einer äußeren Gleichspannung, deren Höhe durch den Komparator 1 (IC7.2) mit der Ausgangsspannung des DA-Wandlers 1 verglichen wird. Durch die Schutzbeschaltung am invertierenden Eingang von IC7.2 wird die angeschlossene Spannung im positiven Bereich auf 12 V und im negativen auf 0,7 V begrenzt. Hierdurch erhält der invertierende Komparatoreingang im Prinzip nur positive Eingangsspannungswerte zwischen 0 V und 10 V (wie der nichtinvertierende Eingang).
Solange die Spannung des DA-Wandlers kleiner ist als die äußere Spannung, liegt der Ausgang von IC7.2 (Pin 8) auf -12 V. Dies entspricht in dieser Schaltung L-Pegel. Erreicht die DA-Wandler-Spannung den Wert der äußeren Spannung oder liegt sie darüber, schaltet der Komparatorausgang auf +12 V um.

Der Widerstand R15 und die Germaniumdioden D1 und D2 dienen zur TTL-Anpassung der Komparator-Ausgangsspannung für das Tristate-Gatter IC6.1. D1 begrenzt die positive Spannung auf ungefähr +5,3 V. D2 schließt die negative Spannung bis auf etwa 0,3 V kurz. Beides sind zulässige Werte. R15 begrenzt den fließenden Strom.

6. Anwendungsbeispiele für den DA-Wandler

Die "Analoge Ein-/Ausgabe (2kanalig)" ist für den Mikrocomputer-Einsatz ausgelegt. Sie wird daher stets in Verbindung mit einem Prozessor betrieben, der die Baugruppe mit Hilfe eines Programms ansteuert. Die folgenden Anwendungsbeispiele sollen zum Gesamtverständnis dieser Vorgänge beitragen und einige Einsatzmöglichkeiten zeigen.

6.1. Direkte DA-Wandlung eingegebener Werte

Zur Erklärung der Arbeitsweise des DA-Wandlers in Verbindung mit dem Mikroprozessor zeigt Bild 11 eine Anordnung, die bei der Inbetriebnahme der "Analogen Ein-/Ausgabe (2kanalig)" im fachpraktischen Teil dieser Übung zum Einsatz kommt. Die an den Schaltern der 8-Bit-Parallel-Eingabe eingestellten Datenwerte werden dabei mit Hilfe eines Programms vom Prozessor gelesen und unverändert an den DA-Wandler ausgegeben, der sie in Analogwerte umsetzt.

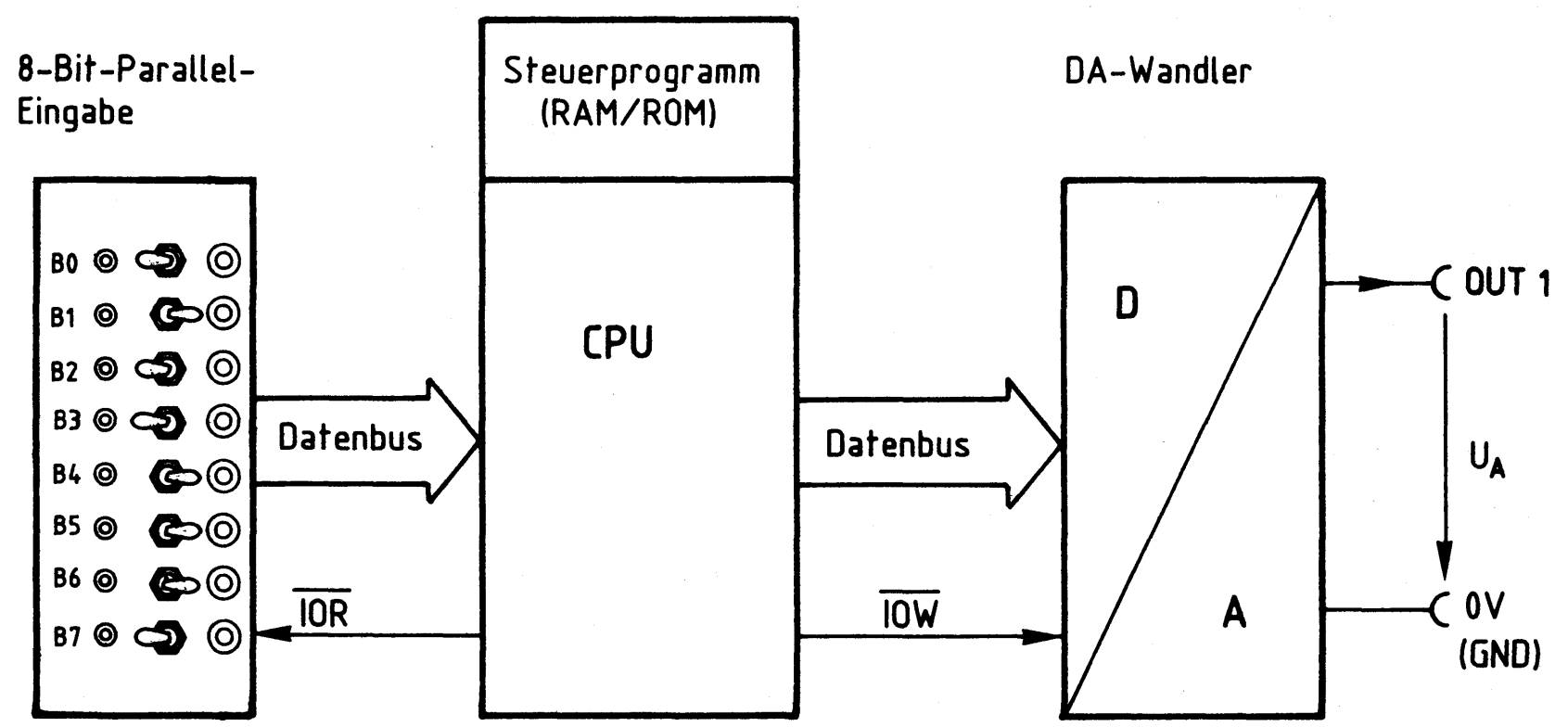


Bild 11: Direkte DA-Wandlung

Die folgende Aufstellung zeigt das Steuerprogramm für diese DA-Wandlung, das sich z.B. im Speicher ab der Adresse F800 befindet. Dabei wird von den Adressen 01H für die 8-Bit-Parallel-Eingabe und 40H für den DA-Wandler ausgegangen.

Analoge Ein-/Ausgabe (2kanalig)

Speicher adresse	Befehle in Maschinen-sprache	Befehle in Assembler-sprache	Bemerkungen, Erklärungen
F800	DB 01	IN 01	Lese die Daten der Eingabebaugruppe mit der Nummer 01H in den AKKU ein
F802	D3 40	OUT 40	Gebe den Akkuwert an die Ausgabebaugruppe Nr. 40H aus (Kanal 1 des DA-Wandlers)
F804	C3 00F8	JMP 0F800	Gehe zum Programmanfang zurück und wiederhole den Vorgang

Bild 12 zeigt das Flußdiagramm zu diesem Programm.

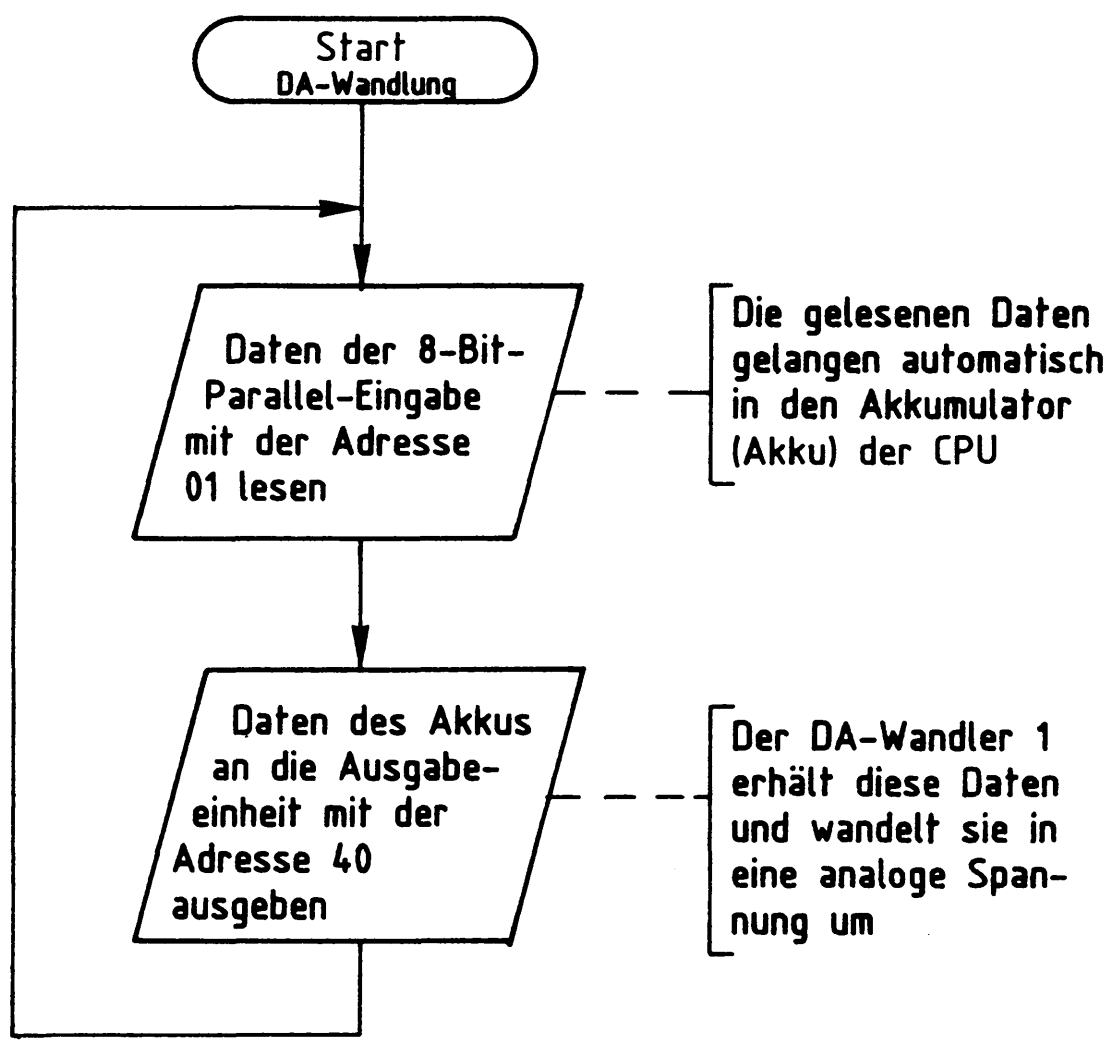


Bild 12: Flußdiagramm der einfachen DA-Wandlung

Der erste Befehl des Programms zur direkten DA-Wandlung ("IN 01") bewirkt das Lesen der Daten der 8-Bit-Parallel-Eingabe in den Akkumulator der CPU.
Durch den Befehl "OUT 40" wird der Akkuinhalt an den DA-Wandler 1 ausgegeben und dort in eine analoge Spannung zwischen 0 V und 10 V umgewandelt. Sie kann am Ausgang "OUT1" abgenommen werden.
Der letzte Befehl "JMP 0F800" führt zu einer Programmschleife und bewirkt, daß der beschriebene Vorgang ständig wiederholt wird. Jede Veränderung der Eingabeschalter der 8-Bit-Parallel-Eingabe ergibt eine Ausgangsspannung, die dem jeweils eingestellten Digitalwert entspricht.

Im praktischen Einsatz werden die an einen DA-Wandler ausgegebenen Digitalwerte meistens durch umfangreiche Signalverarbeitungsprozesse gewonnen, an denen logische und mathematische Programmschritte beteiligt sind. Die nächsten Beispiele zeigen einige Möglichkeiten hierzu.

6.2. DA-Wandler als Sägezahngenerator

Durch ein einfaches Steuerprogramm kann ein DA-Wandler so betrieben werden, daß er eine sägezahnförmige Ausgangsspannung nach Bild 13 abgibt.

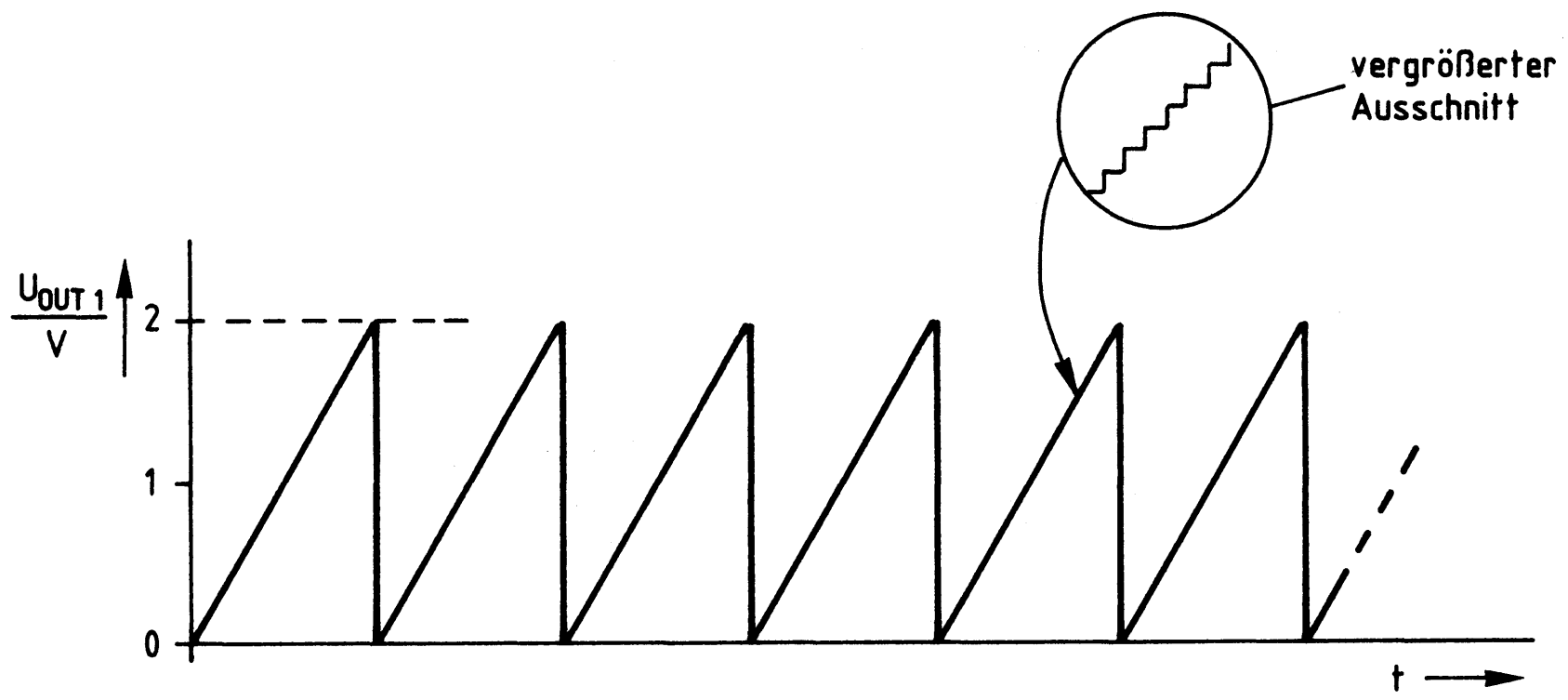


Bild 13: DA-Wandler als Sägezahngenerator

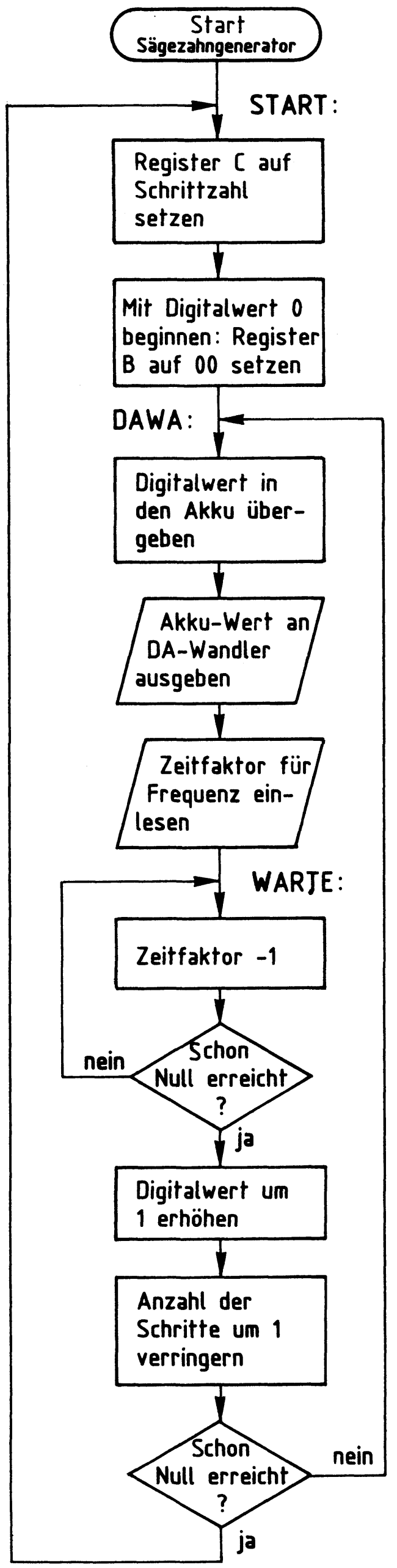
Eine Sägezahnspannung nach Bild 13 entsteht, wenn der DA-Wandler vom Prozessor nacheinander den Datenwert 00, danach 01, dann 02 usw. bis zu demjenigen Wert erhält, der dem Spitzenwert von 2 V entspricht.
Für den Bereich von 0 V bis 2 V sind 51 Schritte erforderlich (33H). Dies ergibt sich daraus, daß der vorliegende 8-Bit-DA-Wandler maximal 255 Schritte ausführen kann und der höchste Ausgangsspannungswert 10 V beträgt. Jeder Schritt bewirkt eine Spannungserhöhung von 39,22 mV (siehe am Ende des Kapitels 3). Nach dem Erreichen des gewünschten Wertes von 2 V beginnt der Prozessor wieder von vorn mit der Ausgabe des Datenwertes 00.
Jeder der ausgegebenen Digitalwerte wird vom DA-Wandler in eine Spannung umgewandelt. Dies geschieht fortlaufend nacheinander, so daß die Sägezahnspannung nicht linear ansteigt, sondern einen treppenförmigen Anstieg besitzt, der durch ein nachgeschaltetes Tiefpaßfilter beseitigt werden kann.
Die Frequenz der Sägezahnspannung wird durch das Steuerprogramm bestimmt. Dabei sind niedrige Frequenzwerte leicht erzielbar, nach oben hin besteht aber durch die Arbeitsgeschwindigkeit des Prozessors bei etwa 1 kHz eine Grenze.

Analoge Ein-/Ausgabe (2kanalig)

Das folgende Beispiel zeigt die Programmierung eines Sägezahngenerators für einen Spannungsverlauf nach Bild 13. Hierbei liegt wieder der Aufbau von Bild 11 zugrunde. Die 8-Bit-Parallel-Eingabe dient jetzt dazu, die Frequenz der Sägezahnspannung im Bereich von etwa 10 Hz bis 735 Hz zu beeinflussen. Der Programmaufbau und alle Befehle können dem Flußdiagramm (Bild 14) entnommen werden. Das Assemblerprogramm erfordert die Adressen 01H für die 8-Bit-Parallel-Eingabe und 40H für den DA-Wandler.

Für weitere Versuche noch einige Hinweise zum Programm des Sägezahngenerators:

- Der Anfangswert des C-Registers (hier 33H) bestimmt die Anzahl der Schritte zu je 39,22 mV.
- Der Anfangswert des B-Registers (hier 00H) bestimmt den Minimalwert der Sägezahnspannung.
- Der Maximalwert der Sägezahnspannung wird durch beide Register beeinflußt.
- Bei einer höheren Sägezahnspannung ergibt sich durch die größere Schrittzahl zwangsläufig eine geringere Frequenz und umgekehrt.
- Entfällt der Programmteil "Verzögerungszeit" ganz, so entsteht die höchste mögliche Frequenz (beim angeführten Beispiel etwa 1,2 kHz).
- Negative Ausgangsspannungen können durch eine nachgeschaltete Zusatzschaltung zur Pegelverschiebung erzielt werden.



Label:	Befehle	
START:	MVI C,33	
	MVI B,00	
DAWA:	MOV A,B	
	OUT 40	
	IN 01	Verzögerungszeit
WARTE:	DCR A	Verzögerungszeit
	JNZ WARTE	Verzögerungszeit
	INR B	
	DCR C	
	JNZ DAWA	
	JMP START	
	END	

DAWA ≙ DA-Wandlung

Bild 14: Flußdiagramm und Programm des Sägezahngenerators

6.3. DA-Wandler als Dreieckgenerator

Das folgende Beispiel beschreibt die Erzeugung einer Dreieckspannung mit Hilfe eines DA-Wandlers. Bild 15 zeigt die gewünschte Form der Ausgangsspannung, die durch die Ausgabe bestimmter Digitalwerte an den DA-Wandler entstehen soll.

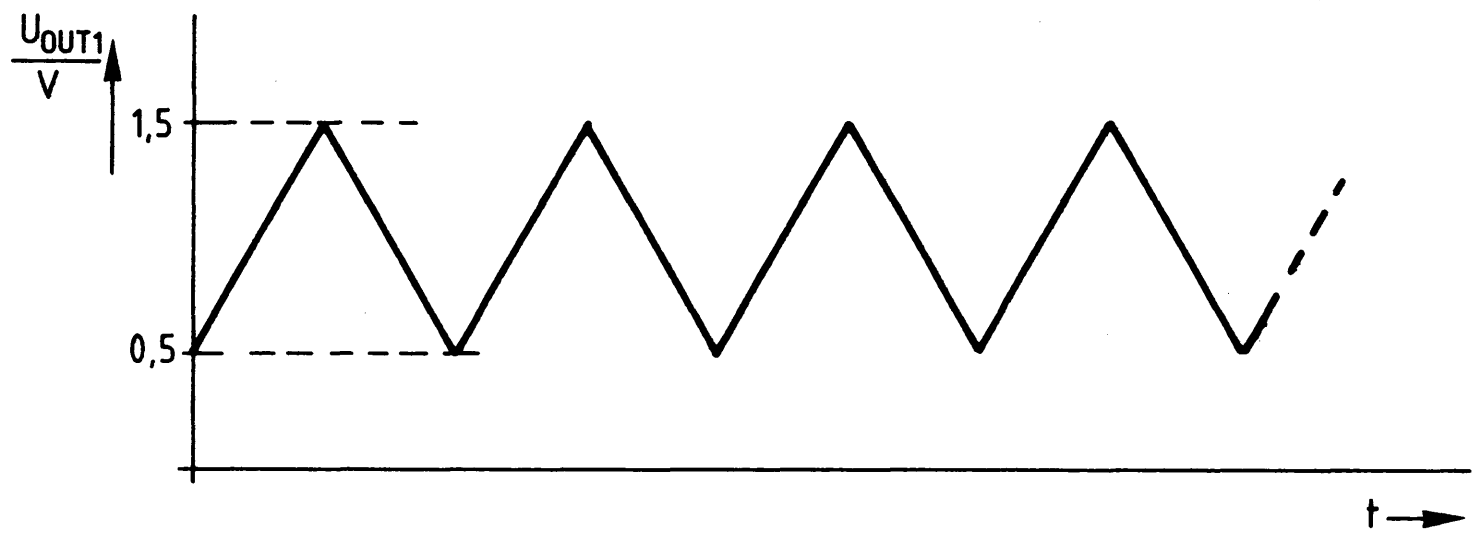
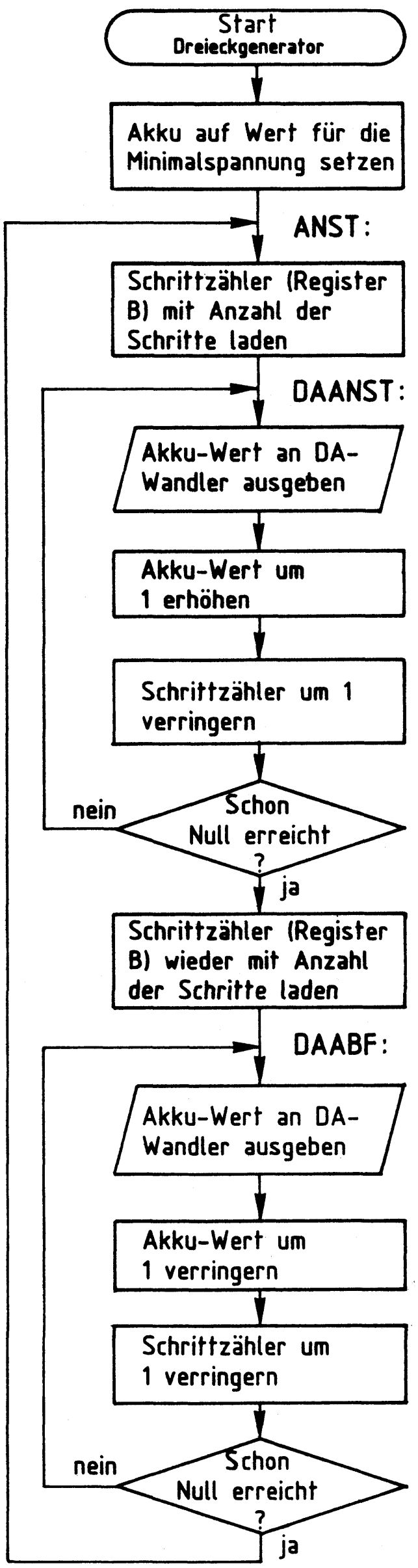


Bild 15: Verlauf der Dreieckspannung

Berechnung der Konstanten für den Minimal- und den Maximalwert der Spannung von Bild 15:
Da dem Datenwert "1" eine Spannung von 39,22 mV entspricht, müßte für die Minimalspannung von 0,5 V der Dezimalwert "12,75" an den DA-Wandler ausgegeben werden. Dies ist nicht möglich, daher wird der nächst höhere Wert "13" (0DH) gewählt. Für den Maximalwert der Ausgangsspannung in Höhe von 1,5 V wäre der Dezimalwert "38,25" auszugeben. Hierfür wird der Wert "38" gewählt. Die Differenz zwischen dem Maximalwert und dem Minimalwert entspricht der Schrittzahl, die sich in diesem Beispiel zu 38 - 13 = 25 (19H) ergibt.

Das Steuerprogramm für den Dreieckgenerator ist folgendermaßen aufgebaut:
Zuerst wird der Wert "0DH" an den DA-Wandler ausgegeben, der daraus eine Ausgangsspannung von 0,5 V erzeugt. Anschließend erhöht der Prozessor schrittweise den Ausgabewert, bis eine Ausgangsspannung von 1,5 V erreicht ist. Hierzu sind 25 Schritte erforderlich. Nach dem Erreichen des Maximalwertes wird die Ausgangsspannung wieder in 25 Schritten verringert, wodurch sie von 1,5 V auf 0,5 V abfällt. Diese Vorgänge werden ständig wiederholt. Dabei ergibt sich durch die Arbeitsgeschwindigkeit des Prozessors eine Frequenz von etwa 1,4 kHz.
Bild 16 zeigt das Flußdiagramm und alle Programmschritte des Dreieckgenerators. Das Programm ist in der angegebenen Form funktionsfähig und erfordert die Adressen 01H für die 8-Bit-Parallel-Eingabe und 40H für den DA-Wandler.

Analoge Ein-/Ausgabe (2kanalig)



Label:	Befehle
START:	MVI A,0D
ANST:	MVI B,19
DAANST:	OUT 40
	INR A
	DCR B
	JNZ DAANST
	MVI B,19
DAABF:	OUT 40
	DCR A
	DCR B
	JNZ DAABF
	JMP ANST
	END

ANST ≙ Anstieg der Spannung
DAANST ≙ DA-Wandlung für Spannungsanstieg
DAABF ≙ DA-Wandlung für Spannungsabfall

Bild 16: Flußdiagramm und Programm des Dreieckgenerators

Abschließend noch einige Hinweise zum Programm des Dreieckgenerators:
- Der Akku-Anfangswert bestimmt die Minimalspannung der Dreieckschwingung.
- Der Wert des Registers B bestimmt den Spitze-Spitze-Wert der Dreieckspannung.
- Bei größerer Amplitude ergibt sich eine geringere Frequenz und umgekehrt.

6.4. DA-Wandler als Sinusgenerator

Mit Hilfe einer Tabelle, die alle Spannungswerte der gewünschten Kurvenform in digitaler Form enthält, kann ein beliebiger Kurvenverlauf der Ausgangsspannung eines DA-Wandlers erzielt werden. Als Beispiel hierzu soll der Prozessor zusammen mit dem DA-Wandler eine sinusförmige Spannung nach Bild 17 erzeugen.

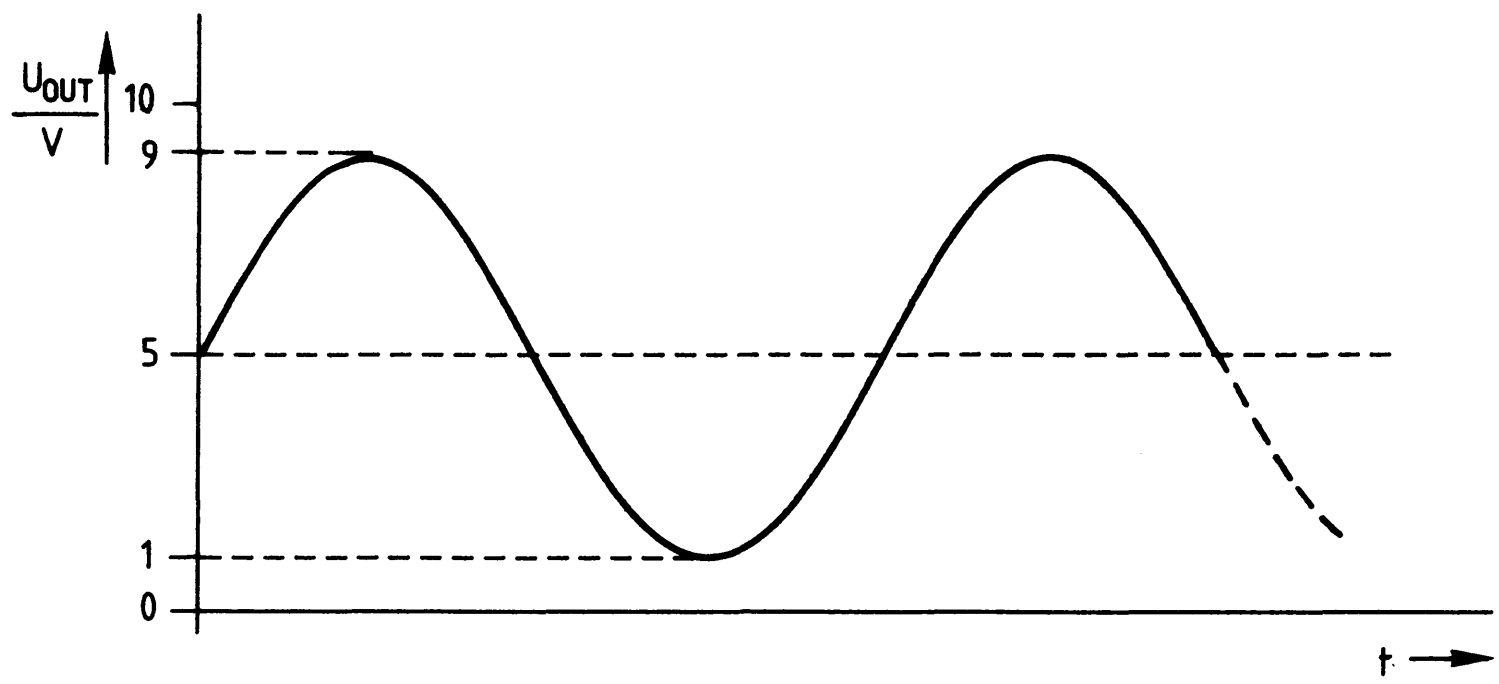


Bild 17: DA-Wandler als Sinusgenerator

Eine Spannung nach Bild 17 entsteht, wenn der Prozessor möglichst oft innerhalb einer Periode diejenigen Digitalwerte an den DA-Wandler ausgibt, die den Augenblickswerten der Spannung entsprechen. Alle Werte der gewünschten Kurvenform sind in einer Tabelle gespeichert, wobei etwa 100 Werte pro Periode bereits eine recht gute Annäherung an die Sinusform ergeben.
Eine Sinuskurve ist durch die Zahlenwerte der ersten Viertelperiode vollständig definiert, alle anderen Werte lassen sich daraus ableiten. Die erforderliche Tabelle enthält daher nicht die Werte einer ganzen Periode, sondern nur einen Teil davon. Verwendet man eine Tabelle mit den Sinuswerten zwischen 0 Grad und 90 Grad, muß der Prozessor die fehlenden Bereiche berechnen. Hierbei ist es wichtig, die gleiche Rechenzeit für jeden der vier Abschnitte zu erhalten, da anderenfalls zusätzliche Verzerrungen auftreten.

Zur Erzielung eines geringen Rechenaufwandes enthält die Tabelle die Sinuswerte für eine vollständige positive Halbperiode im Abstand von 5 Grad. Die Werte der negativen Halbperiode werden vom Prozessor berechnet. Bild 18 zeigt die in der Tabelle abgespeicherte Kurvenform.

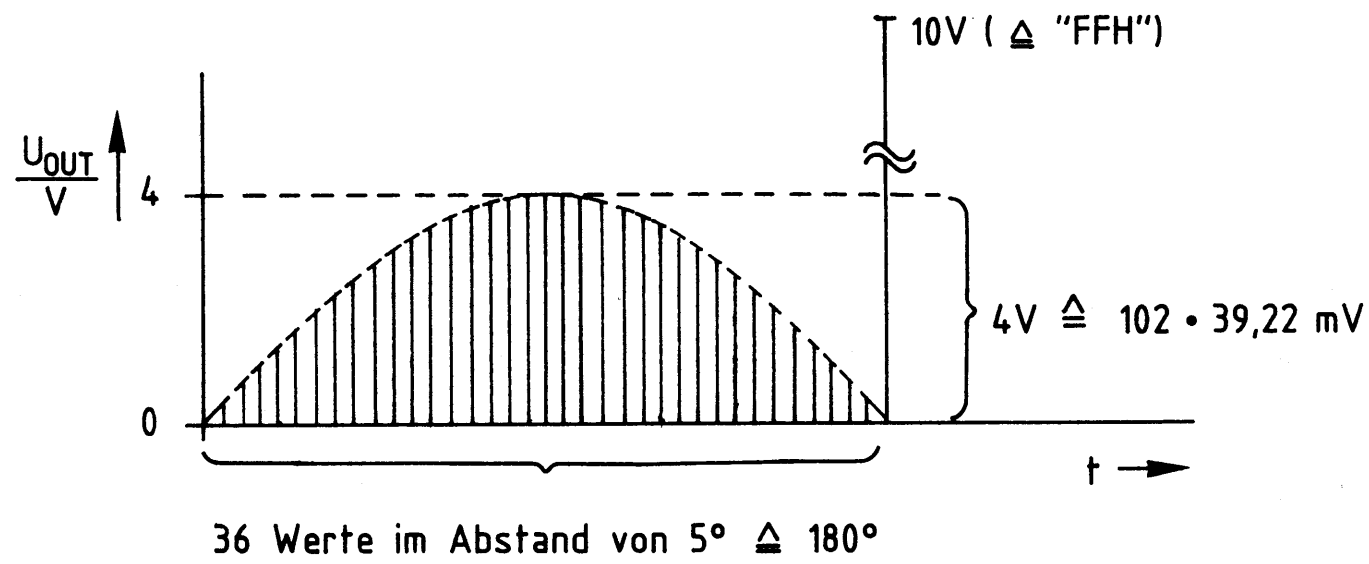
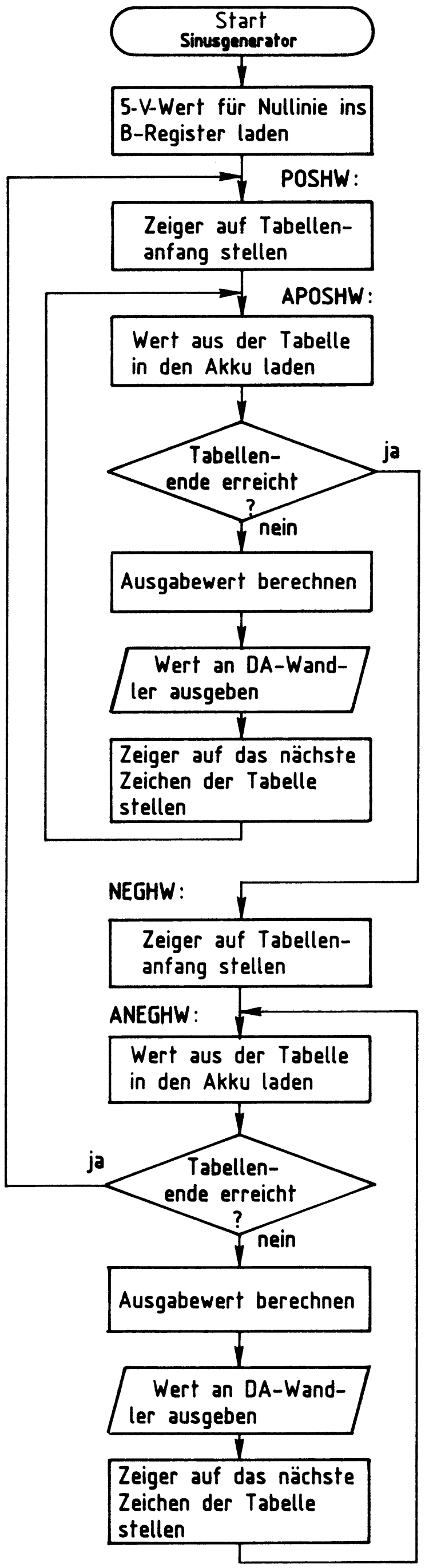


Bild 18: Kurvenform der Wertetabelle des Sinusgenerators

Die Halbwelle von Bild 18 ist aus 36 Werten zusammengesetzt. Da die kleinste Einheit der Spannung 39,22 mV beträgt, tritt beim Spannungsmaximum von 4 V als höchster Tabellenwert "102" (66H) auf.
Zur Bildung der 5-V-Mittellinie von Bild 17 addiert der Prozessor während der positiven Halbperiode eine entsprechende Konstante (80H) zum jeweiligen Tabellenwert. Das Ende der Tabelle erkennt der Prozessor am Tabellenwert "FFH", der aber nicht ausgegeben wird. Während der negativen Halbwelle wird der jeweilige Tabellenwert vom Wert der Mittellinie subtrahiert. Die vollständige Schwingung entsteht so durch zweimalige Verwendung der Wertetabelle.

Bild 19 zeigt das Flußdiagramm und alle Programmschritte des Sinusgenerators. Das Programm erfordert die Adresse 40H für den DA-Wandler und ist in der angegebenen Form funktionsfähig. Die Frequenz der Sinusschwingung beträgt etwa 400 Hz. Zur Erzielung einer kleineren Amplitude sollte ein Spannungsteiler verwendet werden, damit die Auflösung in vertikaler Richtung nicht verschlechtert wird. Eine feinere Abstufung in horizontaler Richtung erhält man z.B. mit einer 3-Grad-Wertetabelle statt der hier benutzten 5-Grad-Abstufung.

Analoge Ein-/Ausgabe (2kanalig)



Label:	Befehle	;Kommentare
START:	MVI B,80	;128 • 0,03922 V ≈ 5 V
POSHW:	LXI H,TABELL	
APOSHW:	MOV A,M	
	CPI OFF	
	JZ NEGHW	
	MOV C,A	;C enthält Tabellenwert
	MOV A,B	;A enthält Offset-Konstante
	ADD C	;A enthält endgült. Sinuswert
	OUT 40	
	INX H	
	JMP APOSHW	
NEGHW:	LXI H,TABELL	
ANEGHW:	MOV A,M	
	CPI OFF	
	JZ POSHW	
	MOV C,A	;C enthält Tabellenwert
	MOV A,B	;A enthält Offset-Konstante
	SUB C	;A enthält endgült. Sinuswert
	OUT 40	
	INX H	
	JMP ANEGHW	

(Fortsetzung in Bild 19a)

Bild 19: Flußdiagramm und Programm des Sinusgenerators

Fortsetzung des Programms "Sinusgenerator":

```
TABELL:DB  00,09,12,1B,23,2B,33,3B,42
       DB  48,4E,54,59,5D,60,62,64,65
       DB  66,65,64,62,60,5D,59,54,4E
       DB  48,42,3B,33,2B,23,1B,12,09,0FF
       END
```

POSHW ≙ Positive Halbwelle der Sinusspannung
APOSHW ≙ Ausgabeschleife für positive Halbwelle
NEGHW ≙ Negative Halbwelle der Sinusspannung
ANEGHW ≙ Ausgabeschleife für negative Halbwelle
TABELL ≙ Anfang der Wertetabelle

Bild 19a: Fortsetzung von Bild 19

7. Die Analog-/Digitalwandlung mit einem DA-Wandler

Mit der "Analogen Ein-/Ausgabe (2kanalig)" können auch Analog-/Digital-Umwandlungen durchgeführt werden, obwohl die Baugruppe nur DA-Wandler besitzt. Das Prinzip der AD-Wandlung mit Hilfe eines DA-Wandlers wird in Bild 20 gezeigt.

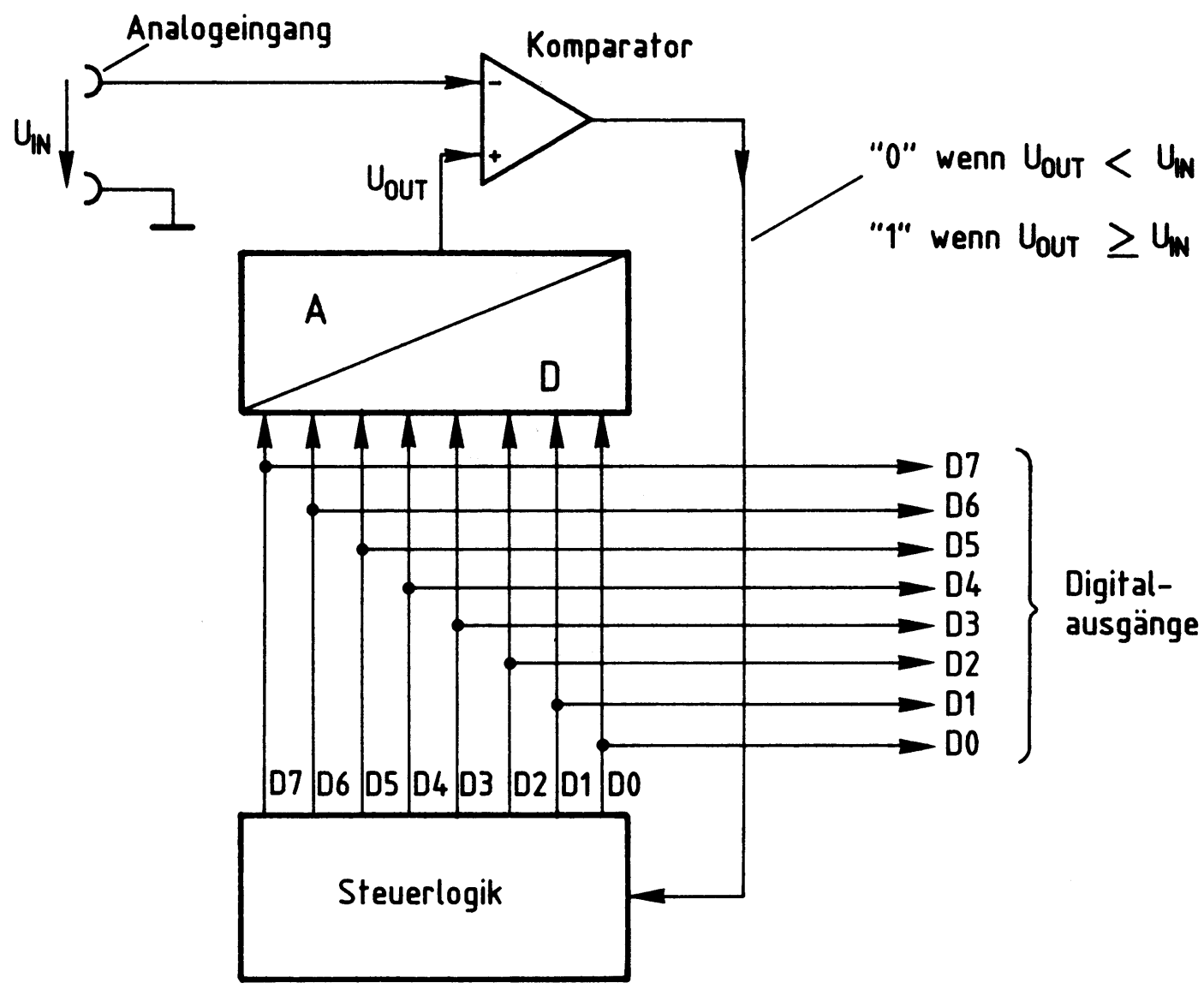


Bild 20: DA-Wandler zur AD-Wandlung

Analoge Ein-/Ausgabe (2kanalig)

Zur AD-Wandlung mit Hilfe eines DA-Wandlers ist neben dem Wandler eine Steuerlogik und ein Komparator erforderlich (Bild 20).
Die Steuerlogik gibt einen Digitalwert an den DA-Wandler aus, der ihn in die Spannung "U_{OUT}" umwandelt. Diese liegt am nichtinvertierenden Eingang des Komparators an.
Der Analogeingang der Schaltung, an dem die in einen Digitalwert umzuwandelne Spannung "U_{IN}" angeschlossen wird, ist mit dem invertierenden Komparatoreingang verbunden.
In Abhängigkeit der Spannungswerte von U_{IN} und U_{OUT} führt der Komparator H- oder L-Pegel an seinem Ausgang: Ist die Spannung des DA-Wandlers kleiner als die Eingangsspannung, liegt am Komparatorausgang L-Pegel an. Der Komparatorausgang führt H-Pegel, wenn die Ausgangsspannung des DA-Wandlers gleich oder größer ist als die analoge Eingangsspannung.

Der Ausgang des Komparators ist mit der Steuerlogik verbunden und wirkt auf diese ein. Solange der Komparator L-Pegel abgibt, erhöht die Steuerlogik den Digitalwert für den DA-Wandler. Jeder neue Digitalwert wird wieder in eine Spannung umgewandelt. Anschließend wird der Schaltzustand des Komparators erneut überprüft.
Sobald der Komparatorausgang von L- auf H-Pegel umschaltet, ist die DA-Wandlung abgeschlossen, da der von der Steuerlogik an den DA-Wandler ausgegebene Digitalwert der analogen Eingangsspannung entspricht. Der gefundene Digitalwert kann an den Ausgängen der Steuerlogik abgenommen werden.

Je nach der Arbeitsweise der Steuerlogik unterscheidet man verschiedene Verfahren der AD-Wandlung mit Hilfe eines DA-Wandlers.
Häufig eingesetzt wird das "Zählverfahren", bei dem die Steuerlogik sehr einfach aufgebaut ist, das aber eine ziemlich große Wandlungszeit besitzt. Besonders schnell arbeitet die "Sukzessive Approximation" (allmähliche Annäherung), die auch als "Wägeverfahren" bekannt ist. Das gelegentlich verwendete "Nachlaufverfahren" liegt in seiner Arbeitsgeschwindigkeit zwischen den beiden genannten Methoden.
Für jedes Verfahren ist eine andere Schaltung erforderlich, wenn der Aufbau der Steuerlogik in TTL- oder CMOS-Technik erfolgt. Wird für die Steuerlogik jedoch ein Mikroprozessor eingesetzt, kann im Prinzip jede Wandlungsmethode mit der gleichen Schaltung realisiert werden, indem immer ein anderes Mikrocomputer-Steuerprogramm verwendet wird. In dieser Übung wird nur das "Zählverfahren" in Verbindung mit einem Mikrocomputer behandelt, alle anderen Methoden bleiben unberücksichtigt.

7.1. Prinzip der AD-Wandlung nach dem Zählverfahren

Bild 21 zeigt das Prinzipschaltbild eines AD-Wandlers nach dem Zählverfahren, der aus den Teilen "Start-/Stop-Oszillator", "8-Bit-Binärzähler", "DA-Wandler" und "Komparator" besteht und die Steuertasten "Reset" und "Start" besitzt.

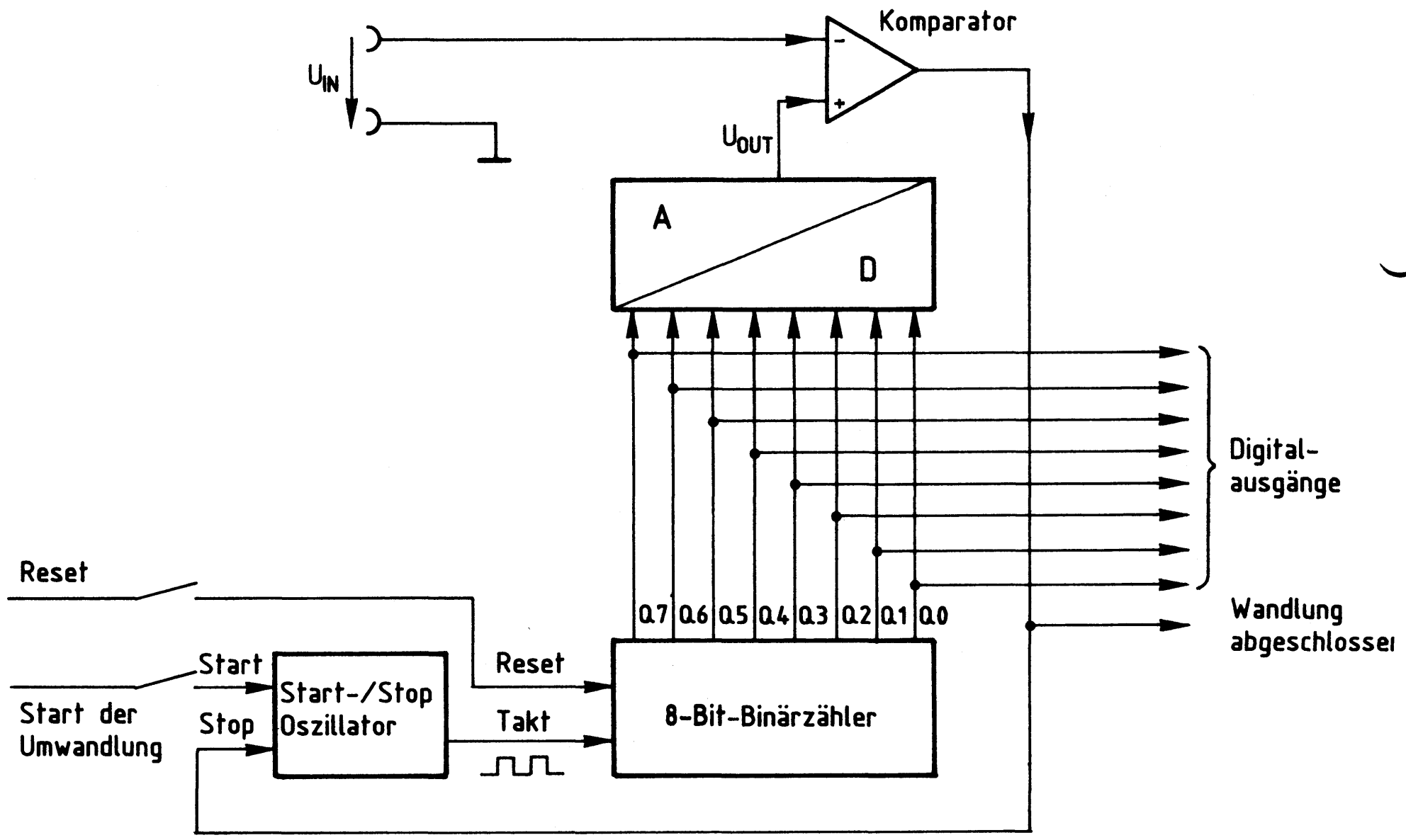


Bild 21: AD-Wandler nach dem Zählverfahren

Die Reset-Taste dient dazu, den 8-Bit-Binärzähler auf Null zurückzusetzen, wodurch die Zählerausgänge Q0 bis Q7 L-Pegel annehmen (Bild 21). Nach Betätigung der Start-Taste gibt der Start-/Stop-Oszillator Taktimpulse ab, die den Zählerstand von Null an fortlaufend erhöhen. Jeder Zählerstand wird vom DA-Wandler in eine Analogspannung (U_{OUT}) umgewandelt, die der Komparator mit der Eingangsspannung U_{IN} vergleicht.
Erreicht die Ausgangsspannung des DA-Wandlers den Wert der Eingangsspannung, so schaltet der Komparator um und unterbricht den Takt des Start-/Stop-Oszillators. Die Anzahl der bis dahin abgegebenen Taktimpulse entspricht dem Digitalwert der Eingangsspannung, der an den Zählerausgängen abgenommen werden kann.

Während des Zählens ändert sich ständig der Zählerstand. Daher darf der Digitalwert erst nach dem Stoppen des Oszillators ausgewertet werden. Als Meldesignal hierzu kann das Komparator-Ausgangssignal dienen, das am Ende eines Wandlungsvorgangs von L- auf H-Pegel wechselt.
Bei kleinen Analogwerten ist schon nach wenigen Schritten der dazugehörige Digitalwert ermittelt, bei großen Werten dauert es entsprechend länger. Die Wandlungszeit des Zählverfahrens hängt daher stark von der Höhe der Analogspannung ab. Dieser Nachteil verbietet den Einsatz des Zählverfahrens für schnelle AD-Wandlungen, wie sie z.B. bei der Sprachdigitalisierung erforderlich sind. Für die meisten Anwendungen in der industriellen Meß-, Steuer- und Regelungstechnik reicht aber die mit diesem Verfahren erzielbare Wandlungszeit völlig aus. Sie beträgt beim BFZ/MFA-Computer etwa 3 ms/V Analog-Eingangsspannung.

7.2. Einsatz des Mikroprozessors zur AD-Wandlung

Bild 22 zeigt das Blockschaltbild bzw. die Anordnung, mit der im Fachpraktischen Teil dieser Übung ein AD-Wandler mit dem BFZ/MFA-Mikrocomputer aufgebaut und seine Funktion überprüft wird.

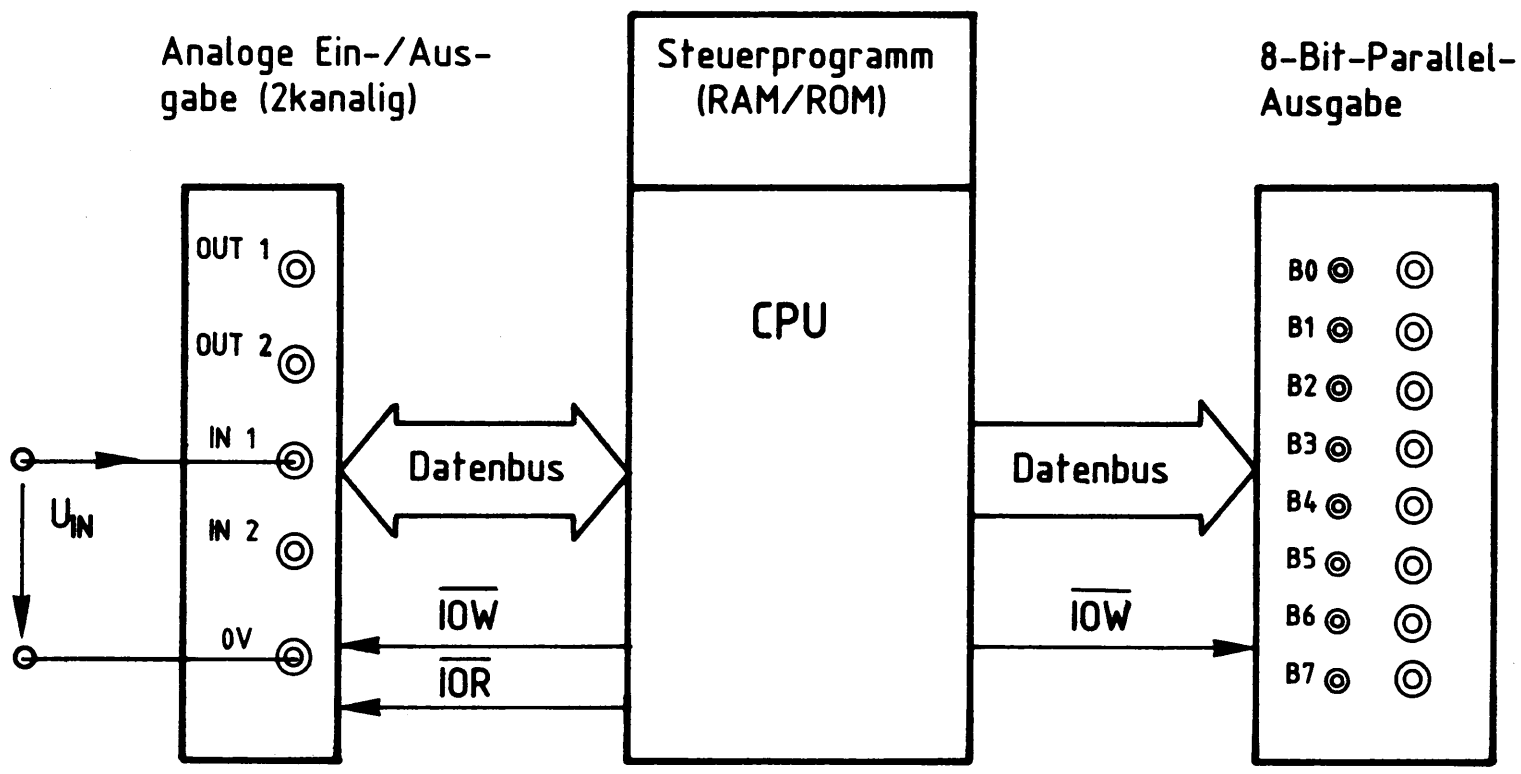


Bild 22: AD-Wandler mit dem Mikrocomputer

Die in einen Digitalwert umzuwandelnde Spannung U_{IN} zwischen 0 V und 10 V ist an den Analogeingang IN1 der "Analogen Ein-/Ausgabe (2kanalig)" angeschlossen (Bild 22). Durch die "8-Bit-Parallel-Ausgabe" wird der ermittelte Digitalwert angezeigt. Bei einem Vergleich der Bilder 21 und 22 stellt man fest, daß die CPU die Funktionen des Start-/Stop-Oszillators, des 8-Bit-Binärzählers und der Reset- und Start-Steuerung übernehmen muß. Bild 23 zeigt das Flußdiagramm hierzu.

Analoge Ein-/Ausgabe (2kanalig)

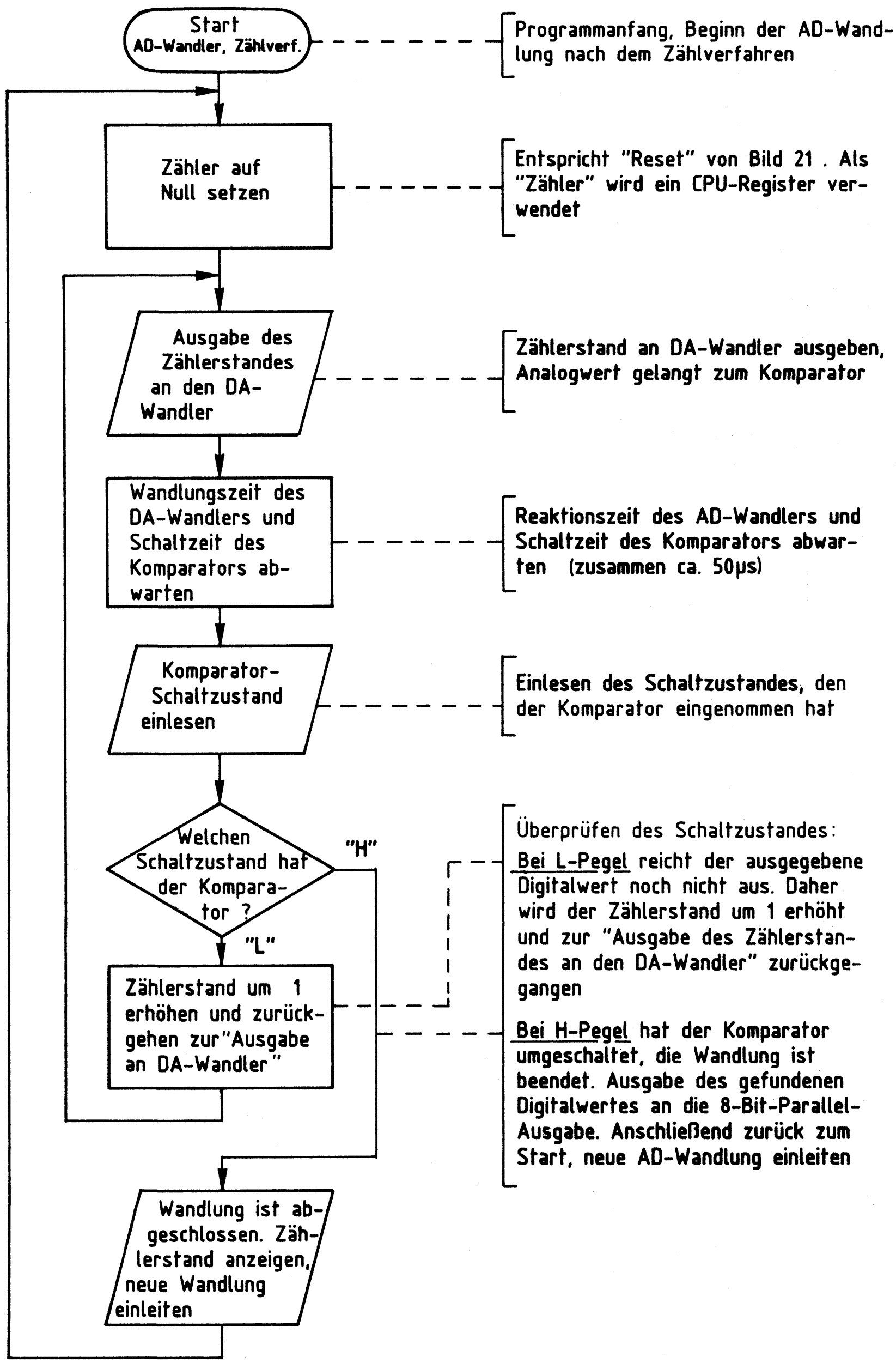


Bild 23: Flußdiagramm zur AD-Wandlung nach dem Zählverfahren

Erläuterungen zum Flußdiagramm (Bild 23):
Zur AD-Wandlung gibt die CPU zuerst den Zähleranfangswert "00" an die "Analoge Ein-/Ausgabe (2kanalig)" aus. Dieser Vorgang entspricht der Betätigung der Reset-Taste von Bild 21. Als "Zähler" wird dabei ein CPU-Register verwendet, das durch einen Befehl den Wert 00 annimmt.
Innerhalb der "Analogen Ein-/Ausgabe (2kanalig)" wird der von der CPU empfangene Datenwert in eine Analogspannung umgewandelt und mit der Spannung U_{IN} verglichen.
Nach einer kurzen Verzögerungszeit, die zur Signalverarbeitung innerhalb des DA-Wandlers erforderlich ist, fragt die CPU den Schaltzustand des Komparators ab. Dies entspricht in Bild 21 der Verbindung zwischen dem Komparator-Ausgang und dem Start-/Stop-Oszillator. Beim Komparator-Schaltzustand "L-Pegel" erhöht die CPU den Datenwert um 1, gibt diesen neuen Wert an den DA-Wandler aus und prüft den Komparator erneut. Dieser Vorgang geschieht so oft, bis der Komparator auf H-Pegel umschaltet. Das Erhöhen des Zählregisters erfolgt dabei durch "Inkrementieren", wobei der Registerinhalt jeweils um den Wert "1" erhöht wird.
Der beim Umschalten des Komparators auf H-Pegel vorliegende Zählerstand wird an die "8-Bit-Parallel-Ausgabe" übergeben und von dieser angezeigt. Danach beginnt die CPU wieder von vorn mit der Ausgabe des Wertes 00 usw.

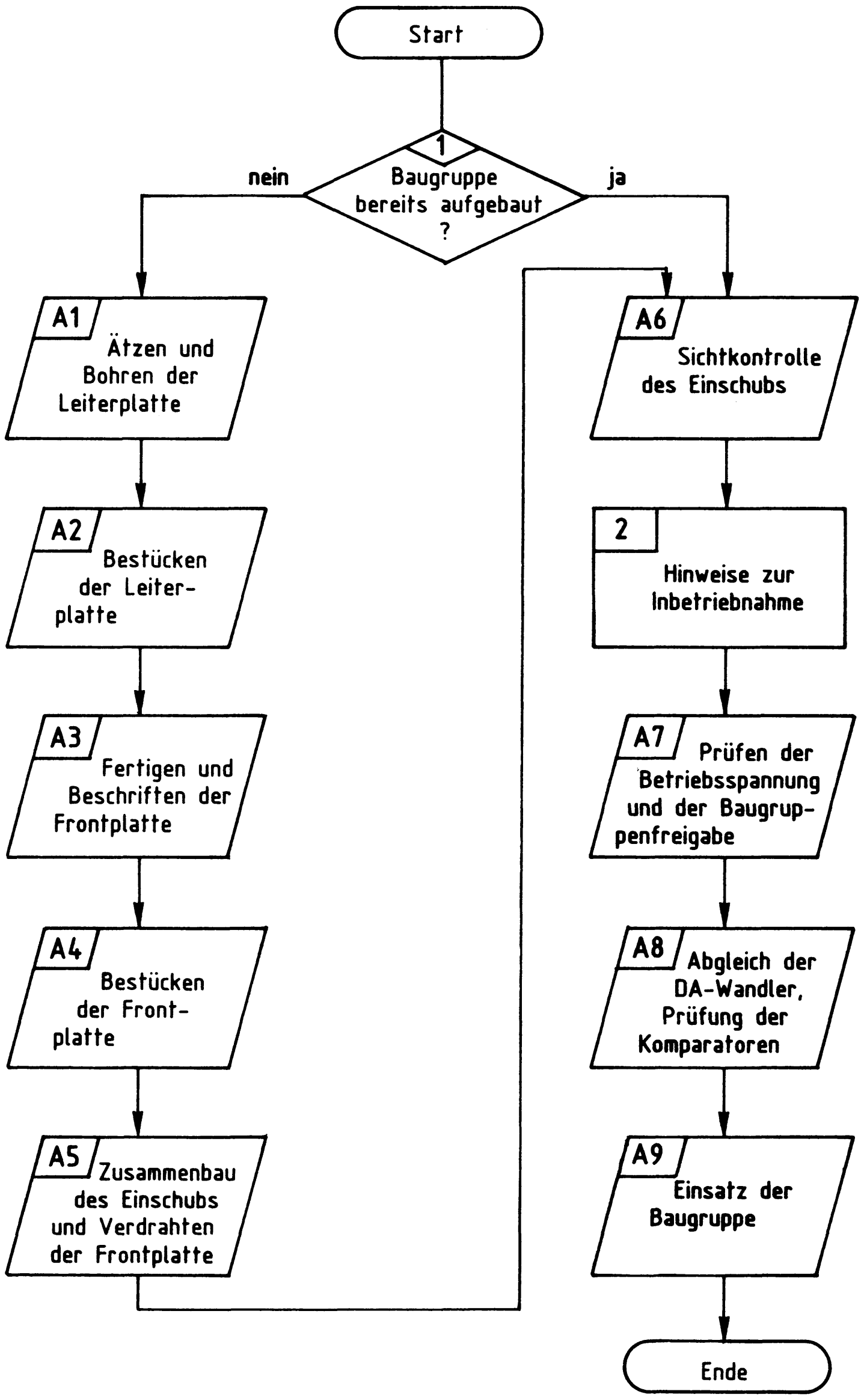
Zum Abschluß der Funktionsbeschreibung zeigt Bild 24 das vollständige Programm zur AD-Wandlung nach dem Zählverfahren. Es benutzt das Register B als Zählregister. Der DA-Wandler wird unter der Hex-Adresse 40 angesprochen und die 8-Bit-Parallel-Ausgabe unter der Adresse 02. Die erforderliche Wartezeit von etwa 50 Mikrosekunden wird mit Hilfe eines Unterprogrammes gebildet.

Analoge Ein-/Ausgabe (2kanalig)

```
Label    Befehle      | ;Kommentare
---------------------------------------------------------------------
START:   MVI B,00     ;Zählregister (B) auf Null setzen
AUSDA:   MOV A,B      ;Ausgabe des momentanen Zählerstandes
         OUT 40       ;an den DA-Wandler 1
         CALL WARTE   ;Warte Wandlungszeit des DA-Wandlers und
                      ;Schaltzeit des Komparators ab
         IN 40        ;Komparator-Schaltzustand einlesen
         ANI 01       ;Nur Bit 0 berücksichtigen (Komparator 1)
         JNZ AUSGA    ;Hat der Komparator H- oder L-Pegel am Ausgang?
                      ;Bei H: Wandlung ist beendet. Absprung zum
                      ;Programmteil "Ausgabe des Zählerendwertes
                      ;an die 8-Bit-Parallelausgabe" gehen
         INR B        ;Bei L: Wandlung fortsetzen, Zählregister erhöhen
         JMP AUSDA    ;und zum Programmteil "Ausgabe des Zählerstandes
                      ;an den DA-Wandler 1" gehen
                      ;
AUSGA:   MOV A,B      ;Ausgabe des Zählerendwertes (B-Reg.) an die 8-Bit-Par-
         OUT 02       ;allel-Ausgabe, Anzeige des ermittelten Digitalwertes
         JMP START    ;Beginne von vorn, leite neue AD-Wandlung ein
                      ;
WARTE:   MVI A,08     ;Unterprogramm zur Zeitverzögerung. Es bildet eine
WART1:   DCR A        ;Warteschleife mit einer Verzögerungszeit von etwa
         JNZ WART1    ;50 Mikrosekunden
         RET          ;Ende des Unterprogramms, Rückkehr zum Hauptprogramm
```

Bild 24: Steuerprogramm für den AD-Wandler nach dem Zählverfahren

Flußdiagramm für den Arbeitsablauf



Analoge Ein-/Ausgabe (2kanalig)

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte, ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 4.5.L u. 4.5.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C 05 Alu, 2 mm dick, Breite: 25,1 mm	z.B. Intermas Nr. 409-017 665
1	Griff komplett mit Abdeckung T03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Zylinderschraube M2,5x8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
5	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
4	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
1	Miniaturschiebeschalter 4polig, DIL	als Codierschalter
4	Steckbuchse, Vollkunststoff mit Löt-Steckanschluß 6,3x0,8 mm, Einbau-Ø 8 mm, gelb	z.B. Hirschmann Ebi 41 F
1	Steckbuchse, Vollkunststoff mit Löt-Steckanschluß 6,3x0,8 mm, Einbau-Ø 8 mm, schwarz	z.B. Hirschmann Ebi 41 F
2	Widerstand 100 Ω	alle Widerstände 0,25 W/± 5% Tol.
4	Widerstand 1 kΩ	
2	Widerstand 1,8 kΩ	

Analoge Ein-/Ausgabe (2kanalig)

Stckz.	Benennung/Daten	Bemerkung
4	Widerstand 4,7 kΩ	
2	Widerstand 6,8 kΩ	
4	Widerstand 10 kΩ	
2	Widerstand 150 kΩ	
2	Widerstand 1 MΩ	
4	Trimmwiderstand 2,2 kΩ /0,1 W	liegend, RM 10x5
3	Tantal-Elko 4,7 µF/25 V oder 35 V	Tropfenform
2	Z-Diode 12 V/0,4 W	z.B. ZPD 12
4	Germanium-Diode AAZ 17	
1	IC 74 LS 00, Vier NAND mit je 2 Eing.	
1	IC 74 LS 04, Sechs Inverter	
1	IC 74 LS 85, 4-Bit-Vergleicher	
1	IC 74 LS 125, Vier Bus-Leitungstreiber	Tristate
1	IC AD 558 JD, Digital-Analog-Wandler	Fa. Analog Devices
1	IC LM 324, Vier Operationsverstärker	
4	IC-Fassung 14polig DIL	siehe Anmerkung auf der nächsten Seite
3	IC-Fassung 16polig DIL	
n.B.	Kabelbinder TY-RAP TY 23M	für Verdrahtung
n.B.	Lötdraht	
n.B.	Lötlack	
n.B.	Schaltlitze 0,25 mm^2, ge, sw	
n.B.	Schaltdraht Ø 0,5 mm, versilbert	
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften der Frontplatte
n.B.	Plastik-Spray	zum Besprühen der Frontplatte

Analoge Ein-/Ausgabe (2kanalig)

Anmerkung

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden:
Ist die Leiterplatte durchkontaktiert, können Sie gewöhnliche IC-Fassungen verwenden.
Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu eignen sich sehr gut die sog. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen. Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon 280 mm.

Zur Inbetriebnahme der Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	Alle Baugruppen komplett aufgebaut und geprüft
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafoeinschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Prozessor 8085 BFZ/MFA 2.1.	
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit MAT 85 Basisadresse 0000
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800, Basisadresse E000
1	8-Bit-Parallel-Eingabe BFZ/MFA 4.2.	
1	8-Bit-Parallel-Ausgabe BFZ/MFA 4.1.	
1	Bus-Signalgeber BFZ/MFA 5.1.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3.	
1	Video-Interface BFZ/MFA 8.2.	
1	ASCII-Tastatur BFZ/MFA 8.1.	
1	Monitor mit Cinch-Anschluß	

Analoge Ein-/Ausgabe (2kanalig)

1

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "Analoge Ein-/Ausgabe (2kanalig)" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen, abzugleichen und in Betrieb zu nehmen.

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen Einschubs, Abgleich und Inbetriebnahme → A6

2

In den folgenden Arbeitsschritten wird die Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" in Betrieb genommen, abgeglichen und ihre Funktion geprüft.

Dazu benötigen Sie:
- 1 Baugruppenträger mit Busverdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1.)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Prozessor 8085 (BFZ/MFA 2.1.)
- 1 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit MAT 85, Basisadresse 0000
- 1 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800, Basisadresse E000
- 1 8-Bit-Parallel-Eingabe (BFZ/MFA 4.2.), Portadresse 01H
- 1 8-Bit-Parallel-Ausgabe (BFZ/MFA 4.1.), Portadresse 02H
- 1 Bus-Signalgeber (BFZ/MFA 5.1.)
- 1 Bus-Signalanzeige (BFZ/MFA 5.2.)
- 1 Adapterkarte 64polig (BFZ/MFA 5.3.)
- 1 ASCII-Tastatur (BFZ/MFA 8.1.)
- 1 Video-Interface (BFZ/MFA 8.2.)
- 1 Monitor mit Cinch-Anschluß

Alle aufgeführten Teile komplett aufgebaut und geprüft.
Darüberhinaus sollten Sie den Stromlaufplan und den Bestückungsplan dieser Übung bereithalten.

→

2

Die Inbetriebnahme erfolgt schrittweise durch Prüfen der einzelnen Funktionsblöcke. Dazu werden immer nur diejenigen ICs zusätzlich in die Sockel eingesteckt, die dem gerade zu prüfenden Block angehören.

Alle dazu vorgegebenen Arbeitsblätter enthalten:
- Angaben darüber, welcher Funktionsblock geprüft wird
- Angaben über Aufgabe und Funktion des Blocks innerhalb der Baugruppe
- Angaben zur Vorbereitung der Prüfschritte, z.B. welche ICs zu stecken sind (Vor dem Einstecken von ICs immer die Betriebsspannung ausschalten!)
- Meßaufgaben; es werden hauptsächlich Messungen durchgeführt, deren Ergebnisse mit vorgegebenen Kontrollwerten zu vergleichen sind

Bei sorgfältiger Durchführung der einzelnen Arbeitsschritte lassen sich eventuell vorhandene Fehlerquellen, wie Kurzschlüsse zwischen Leiterbahnen oder defekte Bauteile, leicht ausfindig machen und beheben.

Zur Überprüfung der Baugruppe werden die Kommandos "ASSEMBLER", "GO" und "MEMORY" des Betriebsprogramms MAT 85 benötigt. Auf die Bedienung dieser Kommandos wird hier nicht eingegangen. Wenn dabei Schwierigkeiten auftreten, sollten Sie die entsprechenden Kapitel der Übung BFZ/MFA 7.1. durcharbeiten. Die Assembler-Programme können auch mit dem Kommando "MEMORY" eingegeben werden.

→ A7

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

A1.1

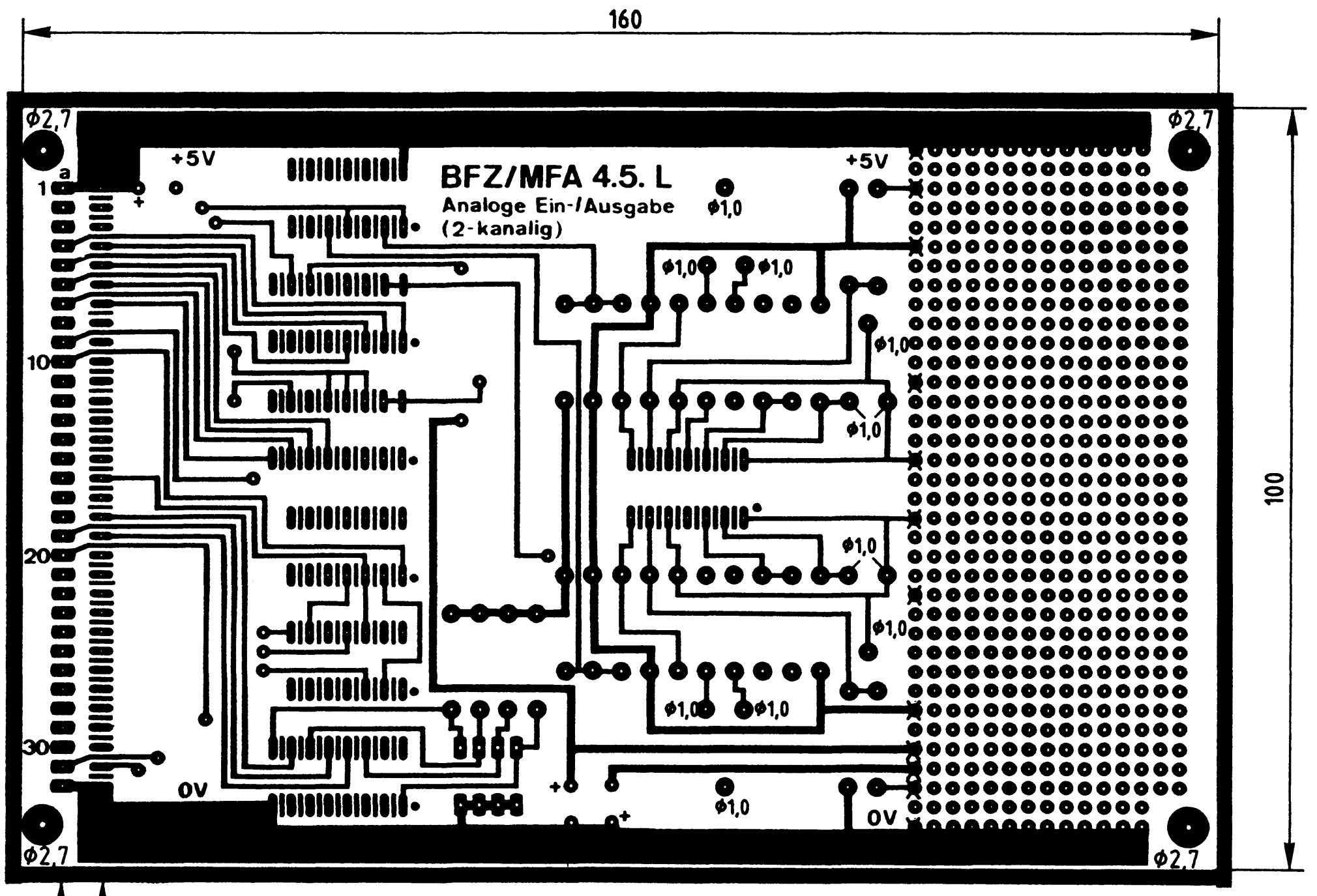
Für die Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" muß eine zweiseitig kupferkaschierte Leiterplatte angefertigt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlage BFZ/MFA 4.5.L und 4.5.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. auf Maß (100x160 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

Bohrplan (Leiterbahnseite)



Alle nicht bemaßten Bohrungen Φ0,8 mm
Benötigte Bohrer: 0,8 - 0,9 - 1,0 - 2,7 mm

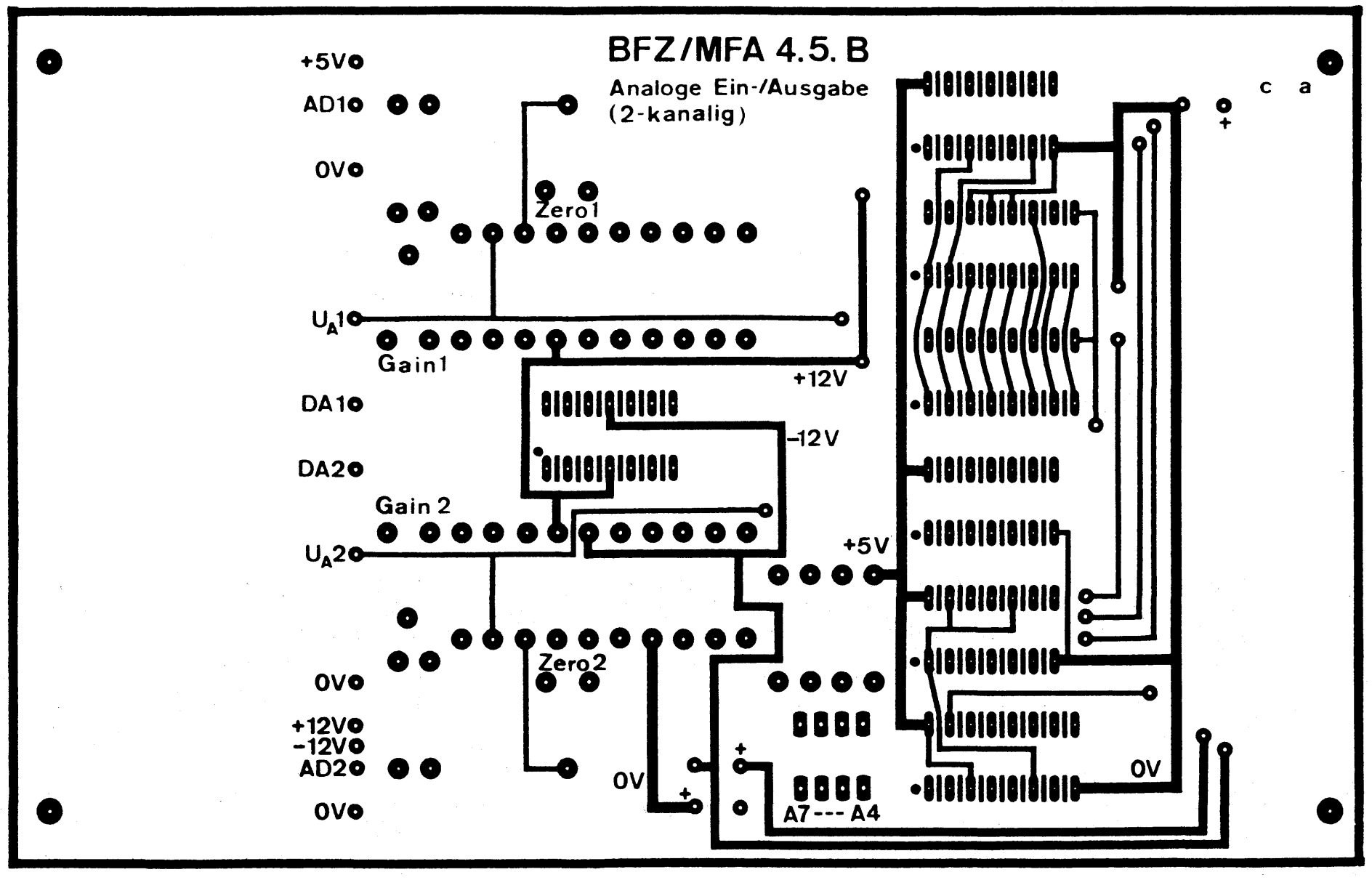
Rasterfeld bis auf die mit X gekennzeichneten Bohrungen nicht gebohrt!

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite. A1.2



A2

Name:

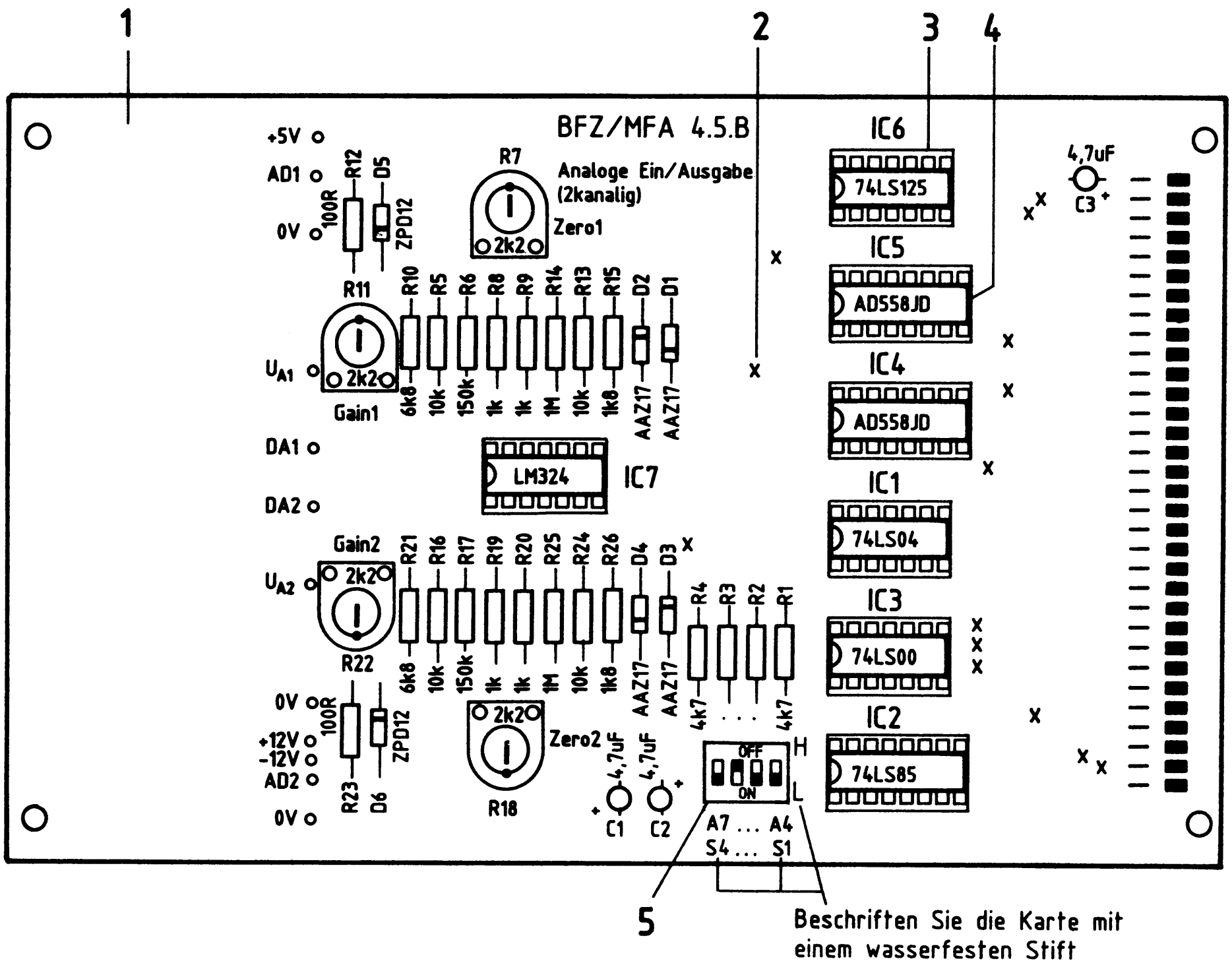
Analoge Ein-/Ausgabe (2kanalig)

Datum:

A2.1

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

Bestückungsplan Leiterplatte



Beschriften Sie die Karte mit einem wasserfesten Stift

Analoge Ein-/Ausgabe (2kanalig)

Name:

Datum:

A2.2

Stückliste Leiterplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.5.	
2	15	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm CuAg	nur erforderlich bei nicht galvanisch durchkontaktierter Leiterplatte
3	4	IC-Fassung 14polig	siehe Anmerkung
4	3	IC-Fassung 16polig	siehe Anmerkung
5	1	Miniatur-Schiebeschalter 4polig	

Anmerkung

Alle ICs werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontaktiert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

Bauteilliste Leiterplatte

Kennz.	Benennung/Daten	Bemerkung
R1 ... R4	Widerstand 4,7 kΩ	
R5	Widerstand 10 kΩ	
R6	Widerstand 150 kΩ	
R7	Trimmwiderstand 2,2 kΩ	
R8, R9	Widerstand 1 kΩ	
R10	Widerstand 6,8 kΩ	
R11	Trimmwiderstand 2,2 kΩ	
R12	Widerstand 100 Ω	
R13	Widerstand 10 kΩ	

Analoge Ein-/Ausgabe (2kanalig)

Name:

Datum:

Bauteilliste Leiterplatte (Fortsetzung)

Kennz.	Benennung/Daten	Bemerkung
R14	Widerstand 1 MΩ	
R15	Widerstand 1,8 kΩ	
R16	Widerstand 10 kΩ	
R17	Widerstand 150 kΩ	
R18	Trimmwiderstand 2,2 kΩ	
R19, R20	Widerstand 1 kΩ	
R21	Widerstand 6,8 kΩ	
R22	Trimmwiderstand 2,2 kΩ	
R23	Widerstand 100 Ω	
R24	Widerstand 10 kΩ	
R25	Widerstand 1 MΩ	
R26	Widerstand 1,8 kΩ	
C1 ... C3	Tantal-Elko 4,7 µF/25 V oder 35 V	Tropfenform
D1 ... D4	Germanium-Diode AAZ 17	
D5, D6	Z-Diode ZPD 12	
IC1	Sechs Inverter 74 LS 04	
IC2	4-Bit-Vergleicher 74 LS 85	
IC3	4 NAND je zwei Eingänge 74 LS 00	
IC4, IC5	Digital-Analog-Wandler AD 558 JD	
IC6	4 Bus-Leitungstreiber 74 LS 125	
IC7	4 Operationsverstärker LM 324	

Name:

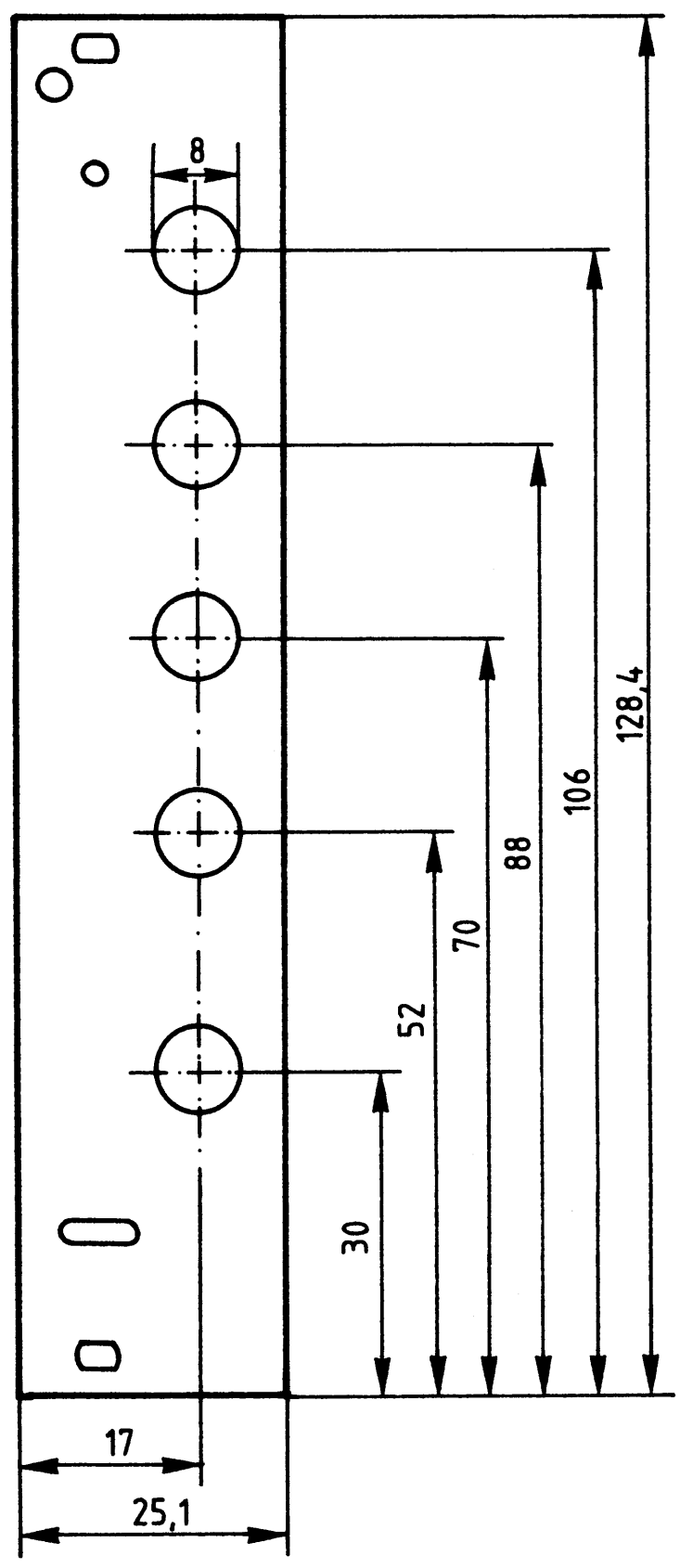
Analoge Ein-/Ausgabe (2kanalig)

Datum:

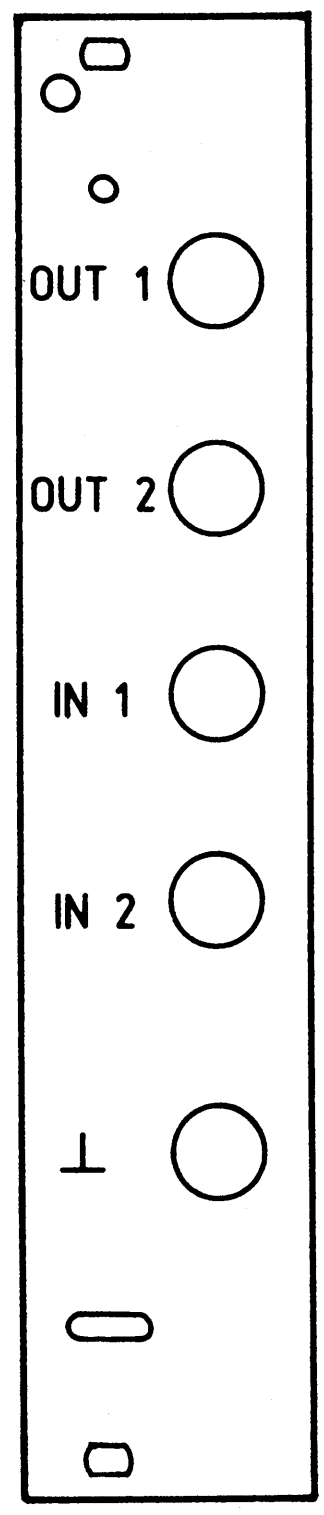
Stellen Sie die Frontplatte nach den folgenden Zeichnungen her. Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden. Die Beschriftung kann mit einem Tuscheschreiber oder Abreibebuchstaben erfolgen. Nach dem Beschriften sollten Sie die Frontplatte mit Plastik-Spray besprühen.

A3

Bohrplan Frontplatte



Beschriftungsvorschlag



Material: Frontplatte L-C05
Alu 2 mm

Schrifthöhe 3 mm

→ A4

Name:

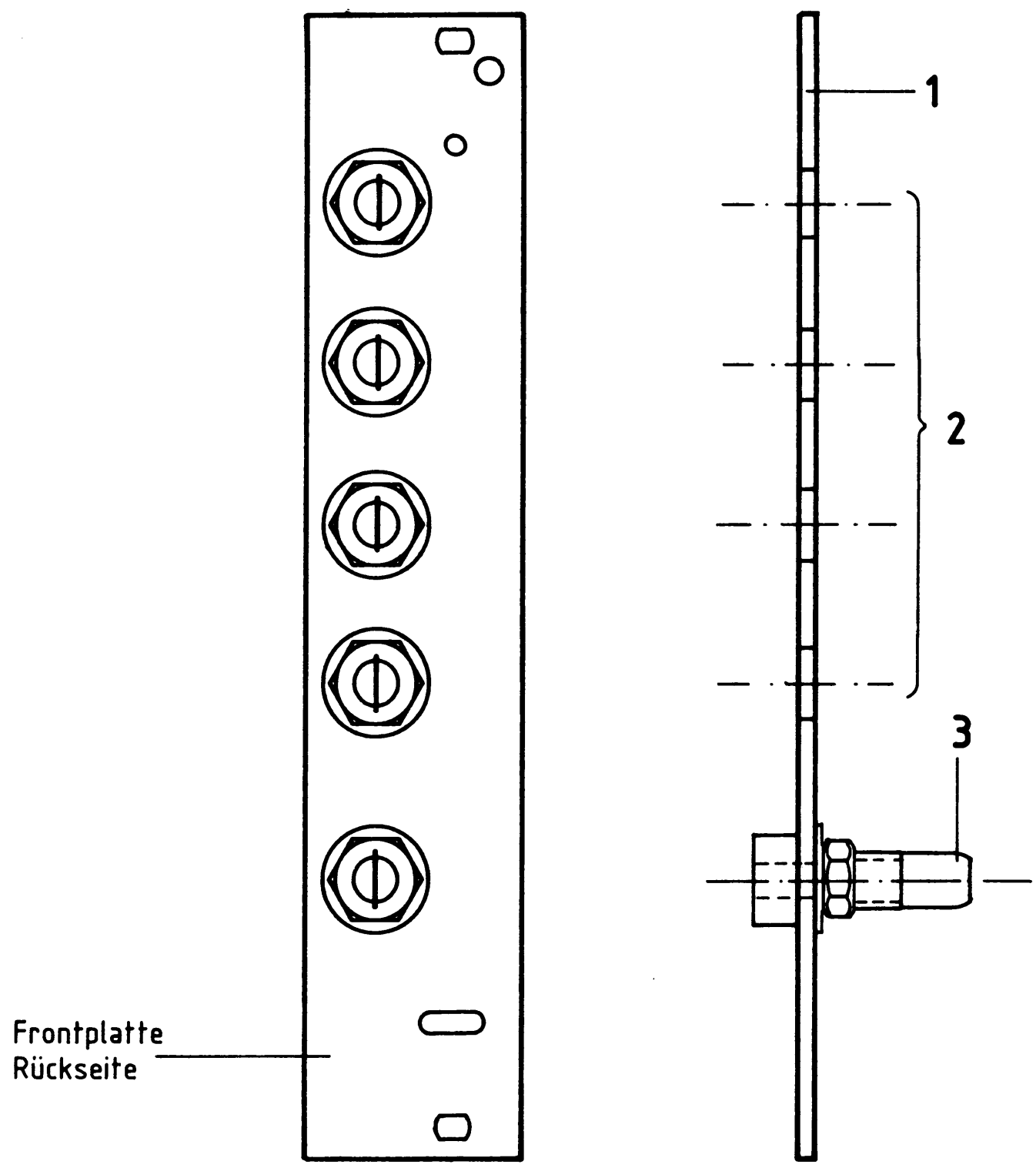
Analoge Ein-/Ausgabe (2kanalig)

Datum:

Bestücken Sie die Frontplatte nach der folgenden Zeichnung und der Stückliste.

A4

Bestückungsplan Frontplatte



Stückliste Frontplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2	4	Steckbuchse 4 mm, gelb	
3	1	Steckbuchse 4 mm, schwarz	

→ A5

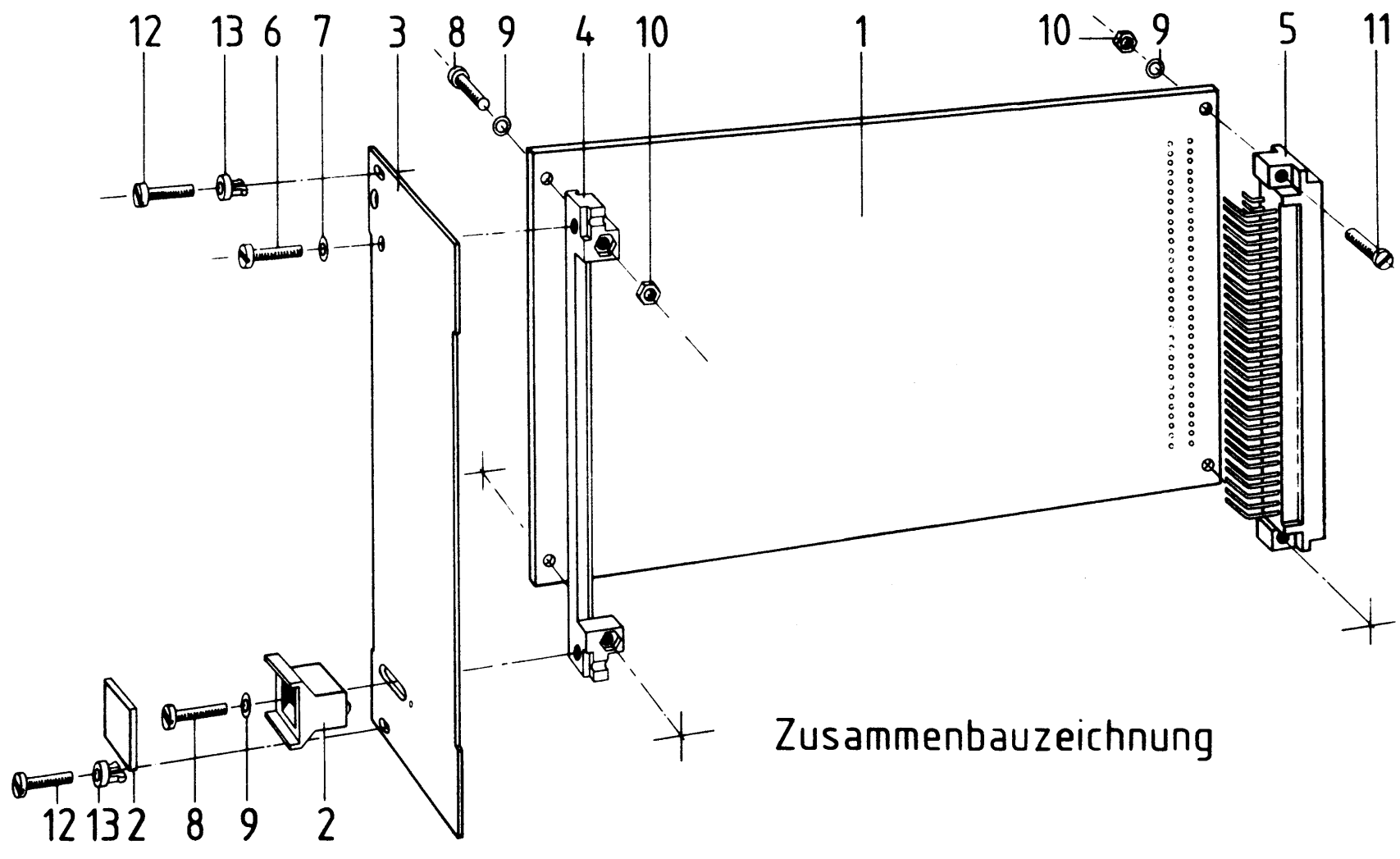
Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Anschließend wird verdrahtet.

A5.1



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.5.	kompl. bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt
4	1	Frontverbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M 2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

Name:

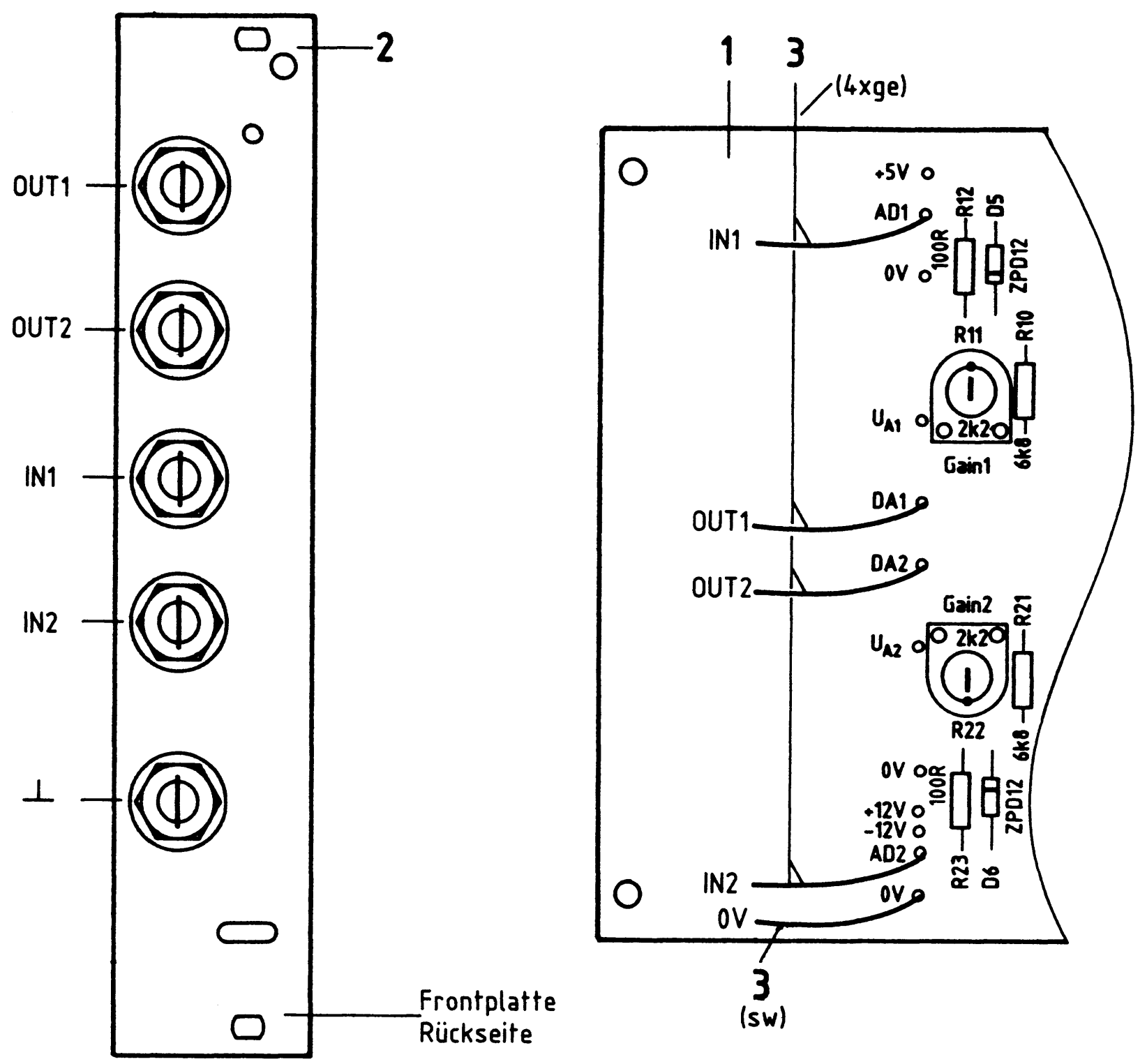
Analoge Ein-/Ausgabe (2kanalig)

Datum:

Verdrahten Sie den Einschub nach dem Verdrahtungsplan und der Stückliste. Zum Ordnen der Verdrahtung verwenden Sie Kabelbinder nach Bedarf.

A5.2

Verdrahtungsplan Frontplatte-Leiterplatte



Stückliste zum Verdrahtungsplan

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte	komplett bestückt
2	1	Frontplatte	bestückt
3	5	Schaltlitze 0,25 mm^2, gelb u. schwarz, ca. 70 mm lang	
-	n.B.	Kabelbinder	

→ A6

Analoge Ein-/Ausgabe (2kanalig)

Name:

Datum:

Sichtkontrolle

A6

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?
Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.
Bei galvanisch nicht durchkontaktierten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontaktierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstücken durchkontaktiert sein.

Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos und Dioden richtig gepolt?
- Sind die ICs bereits eingesteckt? Wenn ja, ziehen Sie alle ICs heraus.

Gesamtaufbau

- Kontrollieren Sie auch die Montage der Bauteile in der Frontplatte sowie die Verbindungen zwischen Front- und Leiterplatte.

Analoge Ein-/Ausgabe (2kanalig)

Name:

Datum:

Prüfen der Betriebsspannung für die ICs

A7.1

Zuerst muß die Betriebsspannung aller ICs an den entsprechenden IC-Stiften gemessen werden. Gehen Sie hierzu folgendermaßen vor:

- Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" über Adapterkarte am Systembus
- Außer Netzgerät keine anderen Karten eingeschoben
- Betriebsspannung eingeschaltet

Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabellen ein.

	IC1	IC2	IC3	IC4	IC5	IC6	IC7
Typ	74 LS 04						
Pin 5 V	14						
Pin 12 V	----						
Pin 0 V	7						
Pin -12 V	----						

Gemessene Spannungswerte am Pin für ...

5 V:	5 V						
12 V:	----						
-12 V:	----						

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

Prüfen des Adreßvergleiches

A7.2

Die zu dieser Prüfung benötigten Adreßsignale liefert der Bus-Signalgeber. Auf der Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" wird die Baugruppennummer mit dem 4fach-DIL-Schalter (S1, S2, S3 und S4) eingestellt.

- Bus-Signalgeber und Bus-Signalanzeige zusätzlich in den Rahmen einstecken (Die Einstellungen der Bedienelemente dieser Baugruppen sind beliebig, oder sie werden noch angegeben).
- Stecken Sie nur IC2 (74 LS 85) in die dafür vorgesehene Fassung ein.
- Stellen Sie den 4poligen DIL-Schalter auf der Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" entsprechend folgender Tabelle ein:

S4 (A7)	S3 (A6)	S2 (A5)	S1 (A4)
L	H	L	L

Vor dem Einschalten der Betriebsspannung beantworten Sie bitte folgende Fragen:
Welche Baugruppennummer ergibt sich bei der gewählten Einstellung des 4poligen DIL-Schalters?

Baugruppennummer: _____ (HEX-Wert)

Wieviel unterschiedliche Baugruppennummern sind mit Hilfe der vier DIL-Schalter einstellbar?

_____ unterschiedliche Baugruppennummern sind einstellbar.

Wie lauten diese unterschiedlichen Baugruppennummern?

_____

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

A7.3

- Schalten Sie die Spannung ein.
- Messen Sie den logischen Pegel an Pin 6 von IC2 mit einem Logiktester. Stellen Sie hierbei am Bus-Signalgeber nacheinander alle Möglichkeiten der Baugruppennummer ein. Der ON-OFF-Schalter des Bus-Signalgebers muß dabei in der Stellung "ON" stehen (Bus-Signalgeber aktiv).

Nur dann, wenn die vom Bus-Signalgeber stammende Adresse mit der durch die vier DIL-Schalter eingestellten Baugruppennummer übereinstimmt, gibt IC2 an Pin 6 H-Pegel ab.

Prüfen der Bausteinfreigabe

- Stecken Sie IC1 (74 LS 04) und IC3 (74 LS 00) zusätzlich in ihre Fassungen.
- Schalten Sie die Spannung ein.
- Messen Sie die logischen Pegel an den $\overline{CS}$-Anschlüssen von IC4 und IC5 (jeweils Pin 10) bei den angegebenen Adreßeinstellungen des Bus-Signalgebers. Tragen Sie die gefundenen Werte (H oder L) in die Tabelle ein.

ADDRESS	0030	0031	0040	0041	0042	0043	0050	0051
$\overline{CS}$ (IC4)								
$\overline{CS}$ (IC5)								

Bei den nicht zutreffenden Baugruppennummern 30H, 31H, 50H und 51H müssen die $\overline{CS}$-Anschlüsse beider ICs ständig H-Pegel führen, weil durch den Adreßvergleicher keine Baugruppenfreigabe erfolgt.
Bei den Baugruppennummern 40H bis 43H nehmen die $\overline{CS}$-Anschlüsse verschiedene Signalzustände an: Alle geradzahligen Adressen (40H, 42H, 44H usw.) führen zu L-Signal an $\overline{CS}$ von IC4, alle ungeradzahligen Adressen (41, 43, 45 usw.) zu L-Signal an $\overline{CS}$ von IC5. In keinem Fall haben beide $\overline{CS}$-Anschlüsse gleichzeitig L-Signal.
Die Unterscheidung zwischen IC4 und IC5 erfolgt durch die Adreßleitung A0, die ständig ihren Signalzustand wechselt, wenn die niederwertigste Stelle des Adreßschalters im Bus-Signalgeber um einen Schritt verändert wird.

→ A8

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

Abgleich der DA-Wandler

A8.1

Die Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" besitzt zwei gleich aufgebaute Kanäle. Zuerst wird der DA-Wandler von Kanal 1 in den beiden Schritten "Null-Abgleich" und "Maximum-Abgleich" kalibriert.

Vorbereitungen zum Abgleich von Kanal 1:
- Stecken Sie IC4 (AD 558) und IC7 (LM 324) zusätzlich in die Fassungen.
- Bringen Sie alle Trimmwiderstände der Baugruppe in Mittelstellung.
- Stecken Sie die Baugruppe über eine Adapterkarte in den Rahmen ein.
- Stellen Sie am Bus-Signalgeber die Adresse "0040" und die Daten "00" ein.
- Schließen Sie ein Spannungsmeßgerät an die Buchse "OUT1" (positiver Pol) und die Buchse für 0 V an.
- Schalten Sie die Spannung ein.

Null-Abgleich Kanal 1:
- Betätigen Sie die Taste "IOW" des Bus-Signalgebers. Hierdurch wird der digitale Datenwert "00" an den DA-Wandler übergeben, der daraus eine analoge Ausgangsspannung in Höhe von "Null Volt" erzeugen soll.
- Stellen Sie die Ausgangsspannung mit dem Trimmwiderstand "Zero 1" (R7) auf möglichst genau Null Volt (±10 mV) ein. Dies ist erforderlich, da die DA-Wandlung in Schritten von 39 mV erfolgt und die erzielte Abgleichgenauigkeit deutlich unter dieser Marke liegen soll.

Maximum-Abgleich Kanal 1:
- Schalten Sie Ihr Spannungsmeßgerät auf einen höheren Meßbereich um!
- Geben Sie nun den größtmöglichen Datenwert an den DA-Wandler aus. Hierzu wird am Bus-Signalgeber der Datenwert "FF" eingestellt und durch Betätigen der IOW-Taste an den DA-Wandler übergeben.
- Stellen Sie die Ausgangsspannung mit dem Trimmwiderstand "Gain 1" (R11) auf genau 10 V ein. Auch dieser Abgleich muß sorgfältig erfolgen, damit beim Einsatz der Baugruppe der Fehler bei der DA-Wandlung möglichst gering ist.

Überprüfen Sie anschließend noch einmal den Null-Abgleich, da sich dieser durch den Maximum-Abgleich verändern kann. Bei einer Korrektur des Null-Abgleichs ist anschließend auch der Maximum-Abgleich zu wiederholen. Sind beide Punkte richtig eingestellt, werden R7 und R11 nicht mehr verändert.

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

A8.2

Zur abschließenden Kontrolle wird der Datenwert "80H", der dem halben Maximalwert entspricht, an den DA-Wandler ausgegeben.
Berechnung des zu erwartenden Spannungswertes:
"FFH" entspricht dem Dezimalwert "255". Diesem Wert ist eine Spannung von 10 V zugeordnet. Der Datenwert "1" ist der 255zigste Teil von 10 V, das sind 39,22 mV. "80H" entspricht dem Dezimalwert "128". Bei der Ausgabe dieses Wertes an den DA-Wandler muß am Ausgang demnach die 128fache Spannung von 39,22 mV auftreten, das sind 5,02 V (±50 mV). Kontrollieren Sie dies!

Vorbereitungen zum Abgleich von Kanal 2:
- Stecken Sie IC5 (AD 558) zusätzlich in die Fassung ein.
- Stecken Sie die Baugruppe über eine Adapterkarte in den Rahmen ein.
- Stellen Sie am Bus-Signalgeber die Adresse "0041" und die Daten "00" ein.
- Schließen Sie das Spannungsmeßgerät an die Buchse "DA2" (positiver Pol) und die Buchse für 0 V an.
- Schalten Sie die Spannung ein.

Null-Abgleich Kanal 2:
- Übergeben Sie durch Betätigung der Taste "IOW" den Datenwert "00" an den DA-Wandler.
- Stellen Sie die Ausgangsspannung mit dem Trimmwiderstand "Zero 2" (R18) auf möglichst genau Null Volt (±10 mV) ein.

Maximum-Abgleich Kanal 2:
- Schalten Sie Ihr Spannungsmeßgerät auf einen höheren Meßbereich um!
- Geben Sie den Datenwert "FF" an den DA-Wandler aus.
- Stellen Sie die Ausgangsspannung mit dem Trimmwiderstand "Gain 2" (R22) auf genau 10 V ein.

Überprüfen Sie anschließend noch einmal den Null-Abgleich von Kanal 2, und kontrollieren Sie danach nochmals den Maximum-Abgleich. Wenn beide Punkte richtig eingestellt sind, werden die Trimmwiderstände R18 und R22 nicht mehr verändert.
Nun können Sie dem DA-Wandler 2 den Datenwert "80H" übergeben, um den Wandler zu überprüfen. Am Ausgang muß sich wieder ein Spannungswert von 5,02 V (±50 mV) ergeben.

Damit ist der Abgleich beider Kanäle abgeschlossen.

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

Funktionskontrolle der Komparatoren

A8.3

In diesem Arbeitsschritt werden die Komparatoren mit Hilfe des Bus-Signalgebers und der Bus-Signalanzeige überprüft.

- Stecken Sie nun IC6 in die Fassung ein.
- Verbinden Sie die Buchse "IN1" mit der 5-V-Buchse der Baugruppe "Spannungsregelung".
- Stellen Sie am Bus-Signalgeber die Adresse "0040" ein.
- Schalten Sie die Spannung ein.
- Messen Sie den genauen Wert der an "IN1" anliegenden Spannung möglichst mit einem Digitalvoltmeter. Tragen Sie den gemessenen Wert ein.

U_{IN1} = V

- Schließen Sie das Spannungsmeßgerät nun an den Ausgang "OUT1" (positiver Pol) und die 0-V-Buchse des DA-Wandlers an.
- Geben Sie den ersten Datenwert ("78H") der folgenden Tabelle durch Betätigen der IOW-Taste ein.
- Messen Sie die sich bei diesem Datenwert ergebende Ausgangsspannung des DA-Wandlers. Tragen Sie den gemessenen Spannungswert in die Tabelle ein.
- Lesen Sie, während Sie die IOR-Taste des Bus-Signalgebers betätigen, den von der Bus-Signalanzeige angezeigten Datenwert ab und tragen Sie ihn ebenfalls in die Tabelle ein.
- Bearbeiten Sie auf diese Weise die ganze Tabelle bis zum Datenwert "87H" (Fortsetzung der Tabelle auf der nächsten Seite).

Wertetabelle zur Überprüfung des Komparators 1

DATA (eingegeben)	78	79	7A	7B	7C	7D	7E	7F
U_{OUT1} (nach "IOW")								
DATA (bei "IOR")								

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

A8.4

Fortsetzung der Tabelle zum Komparator 1:

DATA (eingegeben)	80	81	82	83	84	85	86	87
U_{OUT1} (nach "IOW"								
DATA (bei "IOR")								

Auswertung der Meßergebnisse (Komparator 1)

Beim Datenwert "78H" beträgt die Ausgangsspannung U_{OUT1} etwa 4,7 V. Sie wächst mit jedem Schritt um etwa 40 mV an und hat beim Wert "87H" ungefähr eine Höhe von 5,3 V erreicht. Geringfügige Abweichungen von diesen Werten sind unbedeutend.
Der bei der Betätigung von "IOR" gelesene Datenwert beträgt zunächst entweder "FCH" oder "FEH". Dies ist davon abhängig, welchen Schaltzustand der zweite Komparator, der das Datenbit D1 ansteuert, gerade zufällig besitzt. Ab einem bestimmten eingegebenen Datenwert, der etwa 5 V entspricht, verändert sich die Anzeige auf "FDH" oder "FFH". Hieran erkennt man das Umschalten des Komparators 1, dessen Ausgang das Datenbit D0 ansteuert.
Die Schaltung arbeitet dabei auf folgende Weise:
Solange die vom DA-Wandler stammende Spannung U_{OUT1} kleiner ist als die von außen angelegte Spannung U_{IN1}, gibt der Komparator an D0 L-Pegel (entsprechend "FCH" oder "FEH") ab. Wird die Spannung U_{OUT1} größer als die Spannung U_{IN1}, liefert er H-Pegel (entsprechend "FDH" oder "FFH").
Ganz genau stimmen diese Verhältnisse jedoch nicht, da meistens geringe Abweichungen bei den Schaltpunkten eines Komparators aufteten, die jedoch vernachlässigt werden können.
Die nicht vom Komparator 1 beeinflußten Datenbits D1 bis D7 führen beim Lesen ständig H-Pegel. Hieraus resultieren die Werte "FEH" und "FFH" (statt "00H" und "01H").

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

A8.5

Prüfen Sie auf die gleiche Weise den Komparator 2. Hierzu müssen Sie die 5-V-Spannung auf die Buchse "IN2" und das Spannungsmeßgerät auf den Anschluß "OUT2" umstecken. Außerdem muß die Adresse "41H" verwendet werden.

Wertetabelle zur Überprüfung des Komparators 2

DATA (eingegeben)	78	79	7A	7B	7C	7D	7E	7F
U_{OUT2} (nach "IOW")								
DATA (bei "IOR")								

DATA (eingegeben)	80	81	82	83	84	85	86	87
U_{OUT2} (nach "IOW"								
DATA (bei "IOR")								

Auswertung der Meßergebnisse (Komparator 2)

Der Verlauf der Ausgangsspannung des DA-Wandlers 2 entspricht dem des Wandlers 1. Beim Lesen der Daten wird jedoch ein anderer Wert angezeigt, da der Ausgang des Komparators 2 mit dem Datenbit D1 verbunden ist. Aus diesem Grund beträgt der gelesene Datenwert entweder "FC" oder "FD", wenn der Komparator 2 L-Signal abgibt. Bei H-Signal des Komparators 2 wird entweder "FE" oder "FF" angezeigt. Welcher der beiden Werte jeweils angezeigt wird, hängt vom zufälligen Schaltzustand des ersten Komparators ab.

Damit ist die Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" mit Hilfe des Bus-Signalgebers und der Bus-Signalanzeige vollständig überprüft. Im nächsten Arbeitsschritt wird sie zusammen mit dem BFZ/MFA-Mikrocomputer als DA-Wandler und als AD-Wandler eingesetzt.

→ A9

Analoge Ein-/Ausgabe (2kanalig)

Name:

Datum:

Einsatz der Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" A9.1

Zum Einsatz der Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" wird der BFZ/MFA-Mikrocomputer einschließlich Betriebssystem MAT 85, Tastatur und Bildschirm benötigt. Bei der Zusammenstellung und der Inbetriebnahme des Gerätes gehen Sie bitte folgendermaßen vor:

- Bus-Signalgeber, Bus-Signalanzeige und Adapterkarte entfernen
- Baugruppe Prozessor 8085 in den Baugruppenträger einsetzen
- Baugruppe Analoge Ein-/Ausgabe (2kanalig) einsetzen (Basisadresse 40)
- Baugruppe 8-K-RAM/EPROM, bestückt mit MAT 85, einsetzen (Basisadresse 0000)
- Baugruppe 8-K-RAM/EPROM, bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800 einsetzen (Basisadresse E000)
- Baugruppe 8-Bit-Parallel-Eingabe einsetzen (Baugruppenadresse 01)
- Video-Interface in den Baugruppenträger einsetzen
- ASCII-Tastatur und Monitor an das Video-Interface anschließen
- Betriebsspannung einschalten
- Betriebsprogramm durch Betätigen der SPACE-Taste starten

Auf dem Monitor müssen nun alle Kommandos des Betriebsprogramms erscheinen.

Programmgesteuerte Digital/Analog-Wandlung

Im folgenden Programm werden mit Hilfe einer 8-Bit-Parallel-Eingabe verschiedene digitale Eingabewerte erzeugt, die vom Prozessor gelesen und an die Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" zur DA-Wandlung übergeben werden.

- Geben Sie das Programm zur DA-Wandlung mit Hilfe des Assemblers ohne die durch Semikolon abgesetzten Kommentare ein.
- Starten Sie das Programm anschließend mit dem GO-Kommando bei der Adresse F800.

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

Assemblerprogramm zur DA-Wandlung:

A9.2

```
KMD > ASSEMBLER
START-ADR =0000  F800

F800  DB 01     START:  IN 01       ;Lese die Daten der Eingabebaugruppe mit
                                    ;der Nummer 01 in den Akku ein
F802  D3 40             OUT 40      ;Gebe den Akkuwert an die Ausgabebaugrup-
                                    ;pe Nr. 40 aus (Kanal 1 des DA-Wandlers)
F804  C3 00F8           JMP START   ;Gehe zum Programmanfang zurück und
                                    ;wiederhole diesen Vorgang
F807                    END         ;Assembler-Ende
```

In Abhängigkeit von der Stellung der Eingabeschalter der 8-Bit-Parallel-Eingabe entstehen am Ausgang des DA-Wandlers 1 Gleichspannungswerte zwischen 0 V (beim Datenwert "00") und 10 V (beim Datenwert "FF").
Bitte überprüfen Sie dies zuerst beim DA-Wandler 1, indem Sie die in der folgenden Tabelle angegebenen digitalen Werte an der 8-Bit-Parallel-Eingabe einstellen und die zugehörige analoge Ausgangsspannung von Kanal 1 messen, in die Tabelle eintragen und nachrechnen.

Digitaler Wert (Hex)	Analoger Wert U_{OUT1} (Kanal 1)	Analoger Wert U_{OUT2} (Kanal 2)
00		
10		
25		
AA		
F0		
FE		
FF		

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

A9.3

Prüfen Sie nun Kanal 2 auf die gleiche Weise. Hierzu müssen Sie den Befehl "OUT 40" des Assemblerprogramms in "OUT 41" ändern. Tragen Sie die gemessenen Werte für Kanal 2 ebenfalls in die Tabelle ein.

Beide Kanäle sollten die gleichen Spannungswerte aufweisen. Geringfügige Abweichungen zwischen Kanal 1 und Kanal 2 sind unbedeutend. Bei Abweichungen über 0,1 V sollten Sie nochmals die Kalibrierung beider DA-Wandler (Arbeitsschritte A8.1 und A8.2) überprüfen.

Analog/Digital-Wandlung nach dem Zählverfahren

Mit der Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" ist keine unmittelbare Analog/Digital-Umsetzung möglich, da die Baugruppe keine AD-Wandler, sondern DA-Wandler besitzt.
In Verbindung mit einem Komparator und einem Steuerprogramm kann ein DA-Wandler jedoch auch zur AD-Wandlung eingesetzt werden. Hierzu wird in diesem Abschnitt das in der Funktionsbeschreibung behandelte "Zählverfahren" angewendet und näher untersucht. Es arbeitet zwar relativ langsam, erfordert aber den geringsten Programmieraufwand.

Ausgehend vom vorherigen Meßaufbau gehen Sie bitte folgendermaßen vor:

- Entfernen Sie die Baugruppe "8-Bit-Parallel-Eingabe".
- Setzen Sie die Baugruppe "8-Bit-Parallel-Ausgabe" in den Baugruppenträger ein (Baugruppennummer 02).
- Schließen Sie ein zwischen 0 V und 10 V einstellbares Gleichspannungsnetzgerät an "IN1" (Positiver Pol) und den Masseanschluß der Baugruppe "Analoge Ein-/Ausgabe (2kanalig)" an.
- Stellen Sie die Spannung des Netzgerätes auf 2 V ein.
- Schließen Sie ein Oszilloskop an den Ausgang "OUT1" an.
- Schalten Sie den Mikrocomputer ein. Starten Sie das Betriebsprogramm durch Betätigen der SPACE-Taste.
- Geben Sie das folgende Assemblerprogramm zur AD-Wandlung ab Adresse F800H ohne die durch Semikolon abgesetzten Kommentare ein.
- Starten Sie anschließend das Programm mit dem GO-Kommando bei der Adresse F800H.

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

Assemblerprogramm zur AD-Wandlung:

A9.4

```
KMD > ASSEMBLER
START-ADR =0000  F800

F800            DAW1   EQU  40H      ;Adresse des DA-Wandlers 1
F800            APORT  EQU  02H      ;Adresse der 8-Bit-Parallel-Ausgabe
                                     ;
F800  06 00     START: MVI B,00      ;Zählregister (B) auf Null setzen
F802  78        AUSDA: MOV A,B       ;Ausgabe des momentanen Zähler-
F803  D3 40            OUT DAW1      ;standes an den DA-Wandler 1
F805  CD 1BF8          CALL WARTE    ;Warte Wandlungsszeit des DA-Wandlers
                                     ;und Einschwingzeit des Komparators ab
F808  DB 40            IN DAW1       ;Komparator-Ausgangszustand abfragen
F80A  E6 01            ANI 01        ;Nur Bit 0 berücksichtigen (Komparator 1)
F80C  C2 13F8          JNZ AUSGA     ;Hat Komparator H- oder L-Pegel am Ausgang?
                                     ;Bei H: Wandlung ist beendet. Absprung zum
                                     ;Programmteil "Digitalwert anzeigen"
F80F  04               INR B         ;Bei L: Wandlung fortsetzen, Zählregister
F810  C3 02F8          JMP AUSDA     ;erhöhen und zum Programmteil "Ausgabe des
                                     ;Zählerstandes an den DA-Wandler" gehen
                                     ;
F813  78        AUSGA: MOV A,B       ;Ausgabe des Zählerstandes (Reg. B) an die
F814  D3 02            OUT APORT     ;8-Bit-Parallel-Ausgabe, dort Anzeige des
                                     ;ermittelten Digitalwertes
F816  00               NOP           ;Zwei Leerschritte, die später
F817  00               NOP           ;noch benötigt werden
F818  C3 00F8          JMP START     ;Beginne von vorn, neue AD-Wandlung
                                     ;
F81B  3E 08     WARTE: MVI A,08      ;Unterprogramm zur Zeitverzögerung. Es
F81D  3D        WART1: DCR A         ;bildet eine Warteschleife mit einer
F81F  C2 1DF8          JNZ WART1     ;Verzögerungszeit von etwa 50 µs
F821  C9               RET           ;Ende des Unterprogramms, Rückkehr
                                     ;zum Hauptprogramm
F822                   END           ;Assembler-Ende
```

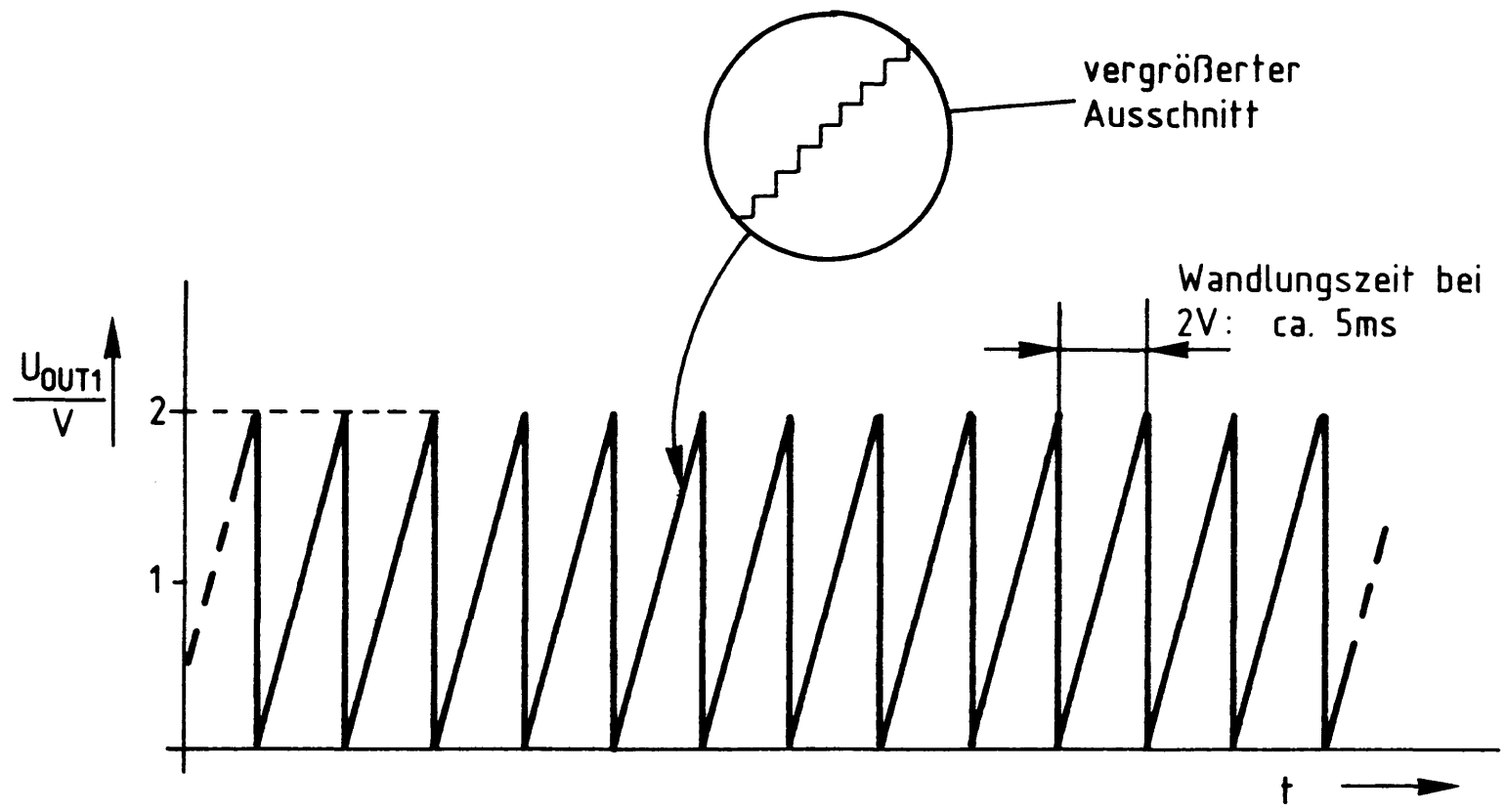
Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

A9.5

Nach dem Programmstart zeigen die Leuchtdioden B0 bis B7 der 8-Bit-Parallel-Ausgabe den Digitalwert der angelegten Spannung von 2 V an. Am Ausgang OUT1 liegt eine Sägezahnspannung vor, deren Verlauf das folgende Bild zeigt:



Die am Ausgang OUT1 gemessene Sägezahnspannung steigt zwischen 0 V und 2 V in winzigen Schritten treppenförmig an und springt beim Erreichen des Maximalwertes wieder auf Null zurück. Wenn Sie die Ablenkkoeffizienten Ihres Oszilloskopen sowohl in X- als auch in Y-Richtung stark vergrößern, erkennen Sie den treppenförmigen Anstieg dieser Spannung.

Die Treppenspannung entsteht durch die Art der AD-Wandlung. In diesem Fall wurde durch das eingegebene Assemblerprogramm das "Zählverfahren" gewählt.

Beim Zählverfahren gibt der Prozessor einen digitalen Wert (zunächst den Wert 00) an den DA-Wandler aus. Dieser Digitalwert wird vom DA-Wandler in eine Spannung umgesetzt. Anschließend prüft der Prozessor, ob die von ihm mit Hilfe des DA-Wandlers erzeugte Spannung noch kleiner ist, als die von außen angelegte Spannung. Ist dies der Fall, erhöht der Prozessor den ausgegebenen Digitalwert um 1 und prüft erneut.

Dieser Vorgang geschieht so oft, bis durch das Umschalten eines Komparators dem Prozessor mitgeteilt wird, daß der Wert der von außen angelegten Spannung (in diesem Fall 2 V) erreicht ist. Die Anzahl der hierzu erforderlichen Schritte wird gezählt und das Ergebnis von der 8-Bit-Parallel-Ausgabe angezeigt. Es entspricht dem Digitalwert der außen angeschlossenen Spannung.

Name:

Analoge Ein-/Ausgabe (2kanalig)

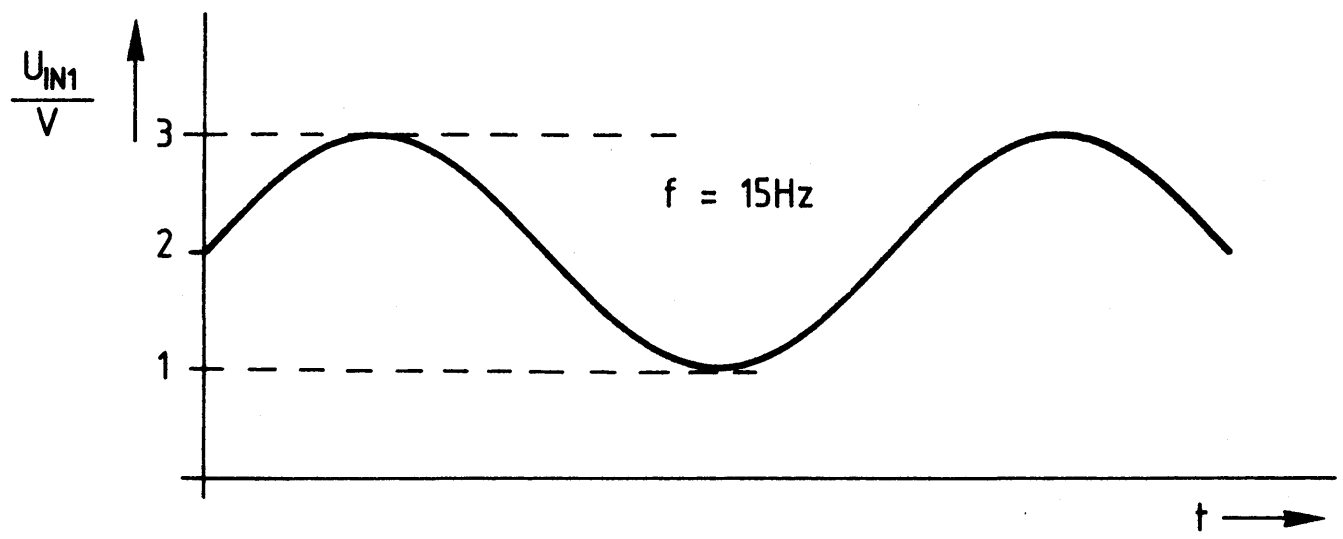
Datum:

A9.6

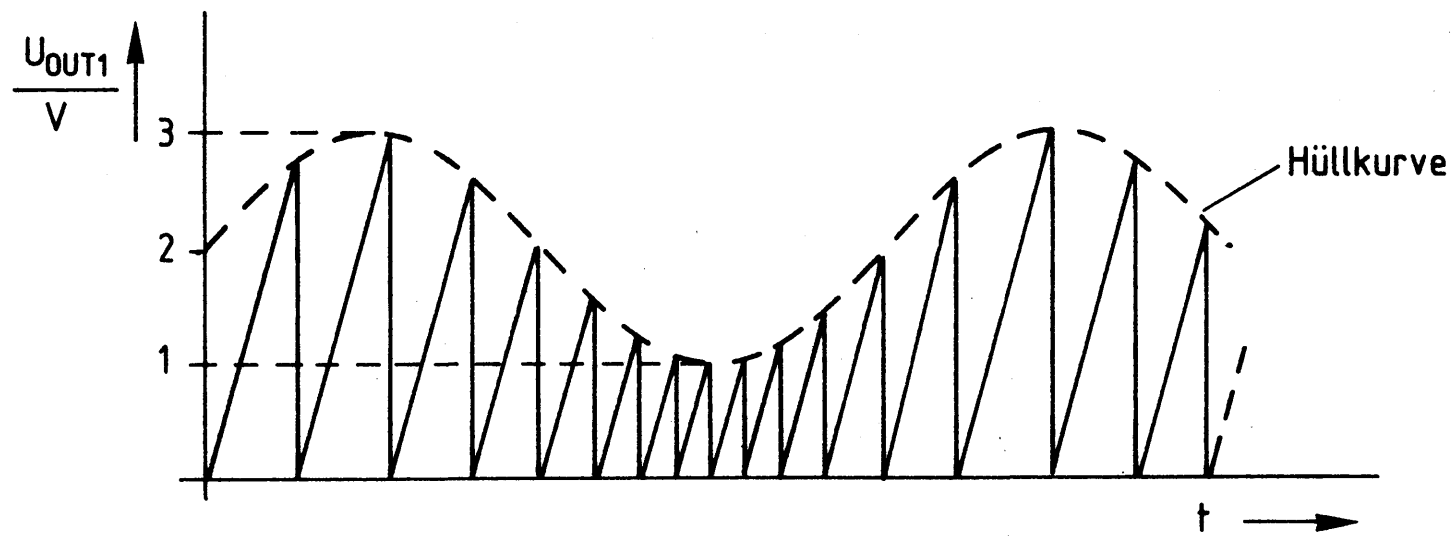
Die Wandlungszeit beträgt in diesem Beispiel etwa 5 ms. Sie hängt direkt von der Höhe der zu wandelnden Spannung ab. Wenn Sie am Netzgerät eine höhere Spannung (statt 2 V z.B. 3 V) einstellen, erhöht sich auch die Wandlungszeit (auf ca. 7,5 ms). Der Spitzenwert der Sägezahnspannung und der von der 8-Bit-Parallel-Ausgabe angezeigte Digitalwert stellen sich jeweils auf den an "IN1" anliegendenen Spannungswert ein. Bitte überprüfen Sie dies.

Die Wandlung einer wechselnden Eingangsspannung

- Schalten Sie das Gerät nicht aus, damit das Programm erhalten bleibt.
- Entfernen Sie das einstellbare Netzgerät vom Anschluß "IN1". Schließen Sie an dessen Stelle einen Sinusgenerator mit folgender Einstellung an: Frequenz f = 15 Hz, Sinusspannung mit DC-Offset nach folgendem Bild:



- Oszilloskopieren Sie den Spannungsverlauf am Ausgang OUT1. Dort tritt etwa folgende Spannung auf:



Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

A9.7

Die (gedachte) Hüllkurve des Oszillogramms am Ausgang OUT1 entspricht der an IN1 angelegten sinusförmigen Eingangsspannung. Aus diesem Bild erkennt man gut die Arbeitsweise des AD-Wandlers nach dem Zählverfahren.
Beginnend mit dem Wert 0 V erhöht der Prozessor die Ausgangsspannung in kleinen Schritten so weit, bis der momentane Wert der Eingangsspannung erreicht ist. Hierzu benötigt er je nach dem Momentanwert der Eingangsspannung unterschiedlich viele Schritte und daher unterschiedliche Zeiten.

Je geringer die Eingangsfrequenz ist, desto besser erfolgt die digitale Auflösung der analogen Eingangsspannung. Bei einer höheren Eingangsfrequenz kann der AD-Wandler der schwankenden Eingangsspannung nicht mehr schnell genug folgen. Auch bei einer höheren Eingangsspannung ist dies der Fall.

Bitte überprüfen Sie diese Zusammenhänge in den folgenden Schritten:
- Verändern Sie die Generatorfrequenz im Bereich von 5 Hz bis 30 Hz. Beobachten Sie dabei den Spannungsverlauf an OUT1.
- Stellen Sie wieder eine Generatorfrequenz von 15 Hz ein.
- Schließen Sie den zweiten Kanal Ihres Oszilloskopen an den Anschluß IN1 an. Einstellung: Gleiche Ablenkfaktoren, beide Strahlen deckungsgleich. Nun können Sie auch die Eingangsspannung der Schaltung ständig überwachen.
- Vergrößern Sie langsam die Amplitude der Eingangsspannung. Beobachten Sie dabei beide Oszillogramme.
  Sie erkennen, daß die Wandlungszeit bei höheren Amplituden immer größer wird. Treten auch negative Eingangsspannungswerte auf, gibt der Wandler während dieser Zeit 0 V ab. Negative Eingangsspannungen können, bedingt durch die einfache Schaltung des DA-Wandlers, nicht verarbeitet werden.
- Stellen Sie anschließend wieder die ursprünglichen Bedingungen her (Frequenz und Amplitude der Eingangsspannung).

Rückwandlung des Digitalwertes in eine Analogspannung

Im Programm für das Zählverfahren befinden sich auf den Adressen F816 und F817 zwei Leerschritte (NOP-Befehle), die der Prozessor übergeht. Werden statt dieser NOPs zwei andere Bytes eingegeben, kann der zweite in der Baugruppe vorhandene DA-Wandler dazu verwendet werden, die Digitalwerte des ersten Wandlers wieder in analoge Spannungswerte umzuwandeln.

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

A9.8

Bitte gehen Sie hierzu folgendermaßen vor:

- Schalten Sie das Gerät nicht aus, damit das Programm erhalten bleibt.
- Betätigen Sie die Taste "RESET" der Baugruppe "Prozessor 8085".
- Rufen Sie das Kommando "M" (MEMORY) des Betriebsprogramms auf. START-Adresse: F816, Format: H.
- Ändern Sie den Inhalt der Speicherzeile F816 (z.Zt. 00) auf "D3" und den der Speicherzeile F817 auf "41" um. Beides zusammen bildet den Befehl "OUT 41", der die Ausgabe des Digitalwertes an den DA-Wandler 2 bewirkt.
- Starten Sie das geänderte Programm mit dem GO-Kommando ab Adresse F800.
- Oszilloskopieren Sie mit einem Zweikanaloszilloskop gleichzeitig die Spannungsverläufe an IN1 und an OUT2.

Die sinusförmige Eingangsspannung der Schaltung (gemessen an IN1) tritt am Ausgang OUT2 treppenförmig nachgebildet wieder auf. Dies können Sie gut beobachten, wenn beide Diagramme nicht deckungsgleich, sondern untereinander abgebildet werden. Die ziemlich grobe Treppenstruktur verfeinert sich bei niedrigeren Eingangsfrequenzen immer mehr, weil dann die Wandlungshäufigkeit innerhalb einer Sinusschwingung größer ist. Bei einer Eingangsfrequenz von etwa 5 Hz entsteht bereits eine wesentlich bessere Form der Ausgangsspannung. Bitte überprüfen Sie dies.

Bei diesem Versuch erkennt man den Nachteil des Zählverfahrens zur AD-Wandlung besonders deutlich: Es arbeitet ziemlich langsam. Mit den gleichen Baugruppen lassen sich mit anderen Wandlungsmethoden, wie z.B. mit dem "Nachlaufverfahren" oder dem "Wägeverfahren", wesentlich kürzere Wandlungszeiten erzielen. Für jede Methode ist aber ein anderes Steuerprogramm erforderlich, wobei das Zählverfahren das einfachste Programm besitzt.
Abschließend folgen noch einige Hinweise zur grundsätzlichen Arbeitsweise der beiden anderen erwähnten Methoden der AD-Wandlung. Weiter wird aber nicht darauf eingegangen.

Name:

Analoge Ein-/Ausgabe (2kanalig)

Datum:

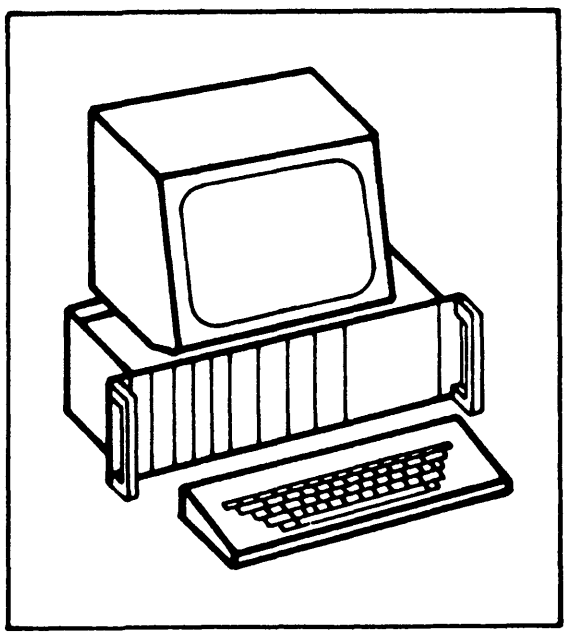
A9.9

Beim "Nachlaufverfahren" folgt der DA-Wandler der Eingangsspannung, indem er nach dem Erreichen des ersten Wertes nicht wieder bei Null beginnt, sondern durch einen Größer-/Kleiner-Vergleich den Digitalwert weiter erhöht oder wieder verringert, je nachdem, ob die Analogspannung in der Zwischenzeit weiter angestiegen ist oder sich verringert hat. Treten innerhalb einer gewissen Zeit nur geringe bzw. kontinuierliche Veränderungen des Analogwertes auf (keine sprunghaften Änderungen), arbeitet das Nachlaufverfahren recht schnell, da in diesen Fällen nur wenige Schritte zur Bildung des neuen Digitalwertes erforderlich sind.

Das "Wägeverfahren" (Sukzessive Approximation) ist eine der schnellsten Methoden zur AD-Wandlung mit Hilfe eines DA-Wandlers. Der Prozessor beginnt hierbei stets mit dem halben Maximalwert und prüft, ob die Eingangsspannung bereits erreicht ist. In Abhängigkeit davon wird anschließend entweder nur 1/4 (wenn der Wert schon überschritten wurde), oder es werden 3/4 (1/2 + 1/4) des Maximalwertes (wenn die Hälfte noch nicht ausreichend war) ausgegeben. Die weiteren Schritte sind in 1/8, 1/16 usw. (bis 1/256) unterteilt, so daß bei diesem Verfahren die Höhe des Analogwertes bzw. der dazugehörende Digitalwert stets in nur 8 Schritten, unabhängig von der Eingangsamplitude, ermittelt wird.

Damit ist die Übung beendet

FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



Zähler und Zeitgeber

BFZ/MFA 4.6.

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

1. Einleitung

Die meisten elektronischen Geräte oder elektronisch gesteuerten Anlagen besitzen Schaltungsteile zur Erzeugung von Zeitverzögerungen, weil fast alle technischen Prozesse definierte und reproduzierbare Zeitwerte erfordern. Dies trifft auch in der Mikrocomputertechnik zu, in der jedoch viele der bisherigen Problemlösungen anders realisiert werden.
Die Übung "Zähler und Zeitgeber" beschreibt den Aufbau und die Funktion einer Erweiterungsbaugruppe des BFZ/MFA-Computers, mit der sich vor allem Zeitverzögerungen und Impulszählungen, aber auch die Funktion von Rechteckgeneratoren und Monostabilen Kippstufen realisieren lassen. Hierbei wird eine in der Mikrocomputertechnik übliche Schaltungstechnik angewendet.
Die Baugruppe "Zähler und Zeitgeber" kann wie jede andere Karte des BFZ/MFA-Computers direkt in den 19-Zoll-Baugruppenträger eingeschoben werden und ist ohne Abgleich betriebsbereit.

2. Methoden der Zeitverzögerung

Zeitverzögerungen können auf unterschiedliche Arten erzeugt werden. Oft angewendet wird z.B. das Verfahren der Kondensatorladung bzw. Entladung über einen Widerstand. Die Spannung des Kondensators ändert sich dabei nach einer e-Funktion, deren Spannungsverlauf in Abhängigkeit der Zeit genau berechnet werden kann. Beispiele hierfür sind Monostabile Kippstufen, die in TTL- und CMOS-Technik erhältlich sind. Weit verbreitet sind auch sogenannte "Timer-Bausteine" wie z.B. der Typ 555, der ebenfalls nach dem Prinzip der Kondensatorladung arbeitet.

Seit der Einführung der Digitaltechnik versucht man, elektronische Schaltungen mit möglichst wenig "analogen" Bauelementen wie Kondensatoren und Widerständen auszuführen. Hier werden Zeitverzögerungen häufig nach folgender Methode erzielt: Ein mehrstelliger digitaler Zähler wird durch ein Taktsignal solange verändert, bis ein bestimmter Zählerstand erreicht ist. Die Anzahl der hierfür erforderlichen Takte bestimmt zusammen mit der verwendeten Taktfrequenz die sich ergebende Zeit.
Hierbei stellt man den Zähler zuerst auf einen bestimmten Wert ein und taktet ihn bis zum Zählerstand Null abwärts. In diesem Moment tritt an einem bestimmten Ausgang des Zählers ein Signal auf, das den Ablauf der gewünschten Verzögerungszeit anzeigt. Das Einstellen des Zählerstandes nennt man oft "Programmieren". Geeignete programmierbare Zählerbausteine sind in TTL- und CMOS-Technik verfügbar.

Auch in der Mikrocomputertechnik verwendet man zur Erzielung von Zeitverzögerungen im allgemeinen das Zählverfahren. Hierbei muß allerdings zwischen einer "Software-Lösung" mittels eines geeigneten Computer-Programms und einer "Hardware-Lösung" mit Hilfe einer Zusatzschaltung zum Grundaufbau des Mikrocomputers unterschieden werden.
Bei der Software-Lösung wird ein beliebiges CPU-Register als Zählregister verwendet und zunächst mit einem Zähleranfangswert geladen. Anschließend erfolgt das schrittweise Verringern des Registerinhaltes um den Wert 1. Dies geschieht so oft, bis im Register der Wert Null erreicht ist. Die gesamte Steuerung dieses Vorgangs übernimmt ein Programm, das meistens als "Zeitschleife" bezeichnet wird.
Die Hardware-Lösung arbeitet nach dem gleichen Prinzip. Sie verwendet jedoch keine CPU-Register, sondern zusätzlich angeschlossene äußere Zählstufen. Hierdurch wird der Prozessor von der Aufgabe des Verringerns von Registerinhalten freigehalten. Auch bei der Hardware-Lösung wird zur Ansteuerung der Zusatzschaltung ein Computerprogramm benötigt. Es ist jedoch meistens wesentlich kürzer als eine Zeitschleife.
Bei der in dieser Übung beschriebenen Lösung wird ein spezielles Mikrocomputer-Timer-IC der Bausteinfamilie 8080/8085 verwendet. Es besitzt mehrere Betriebsarten und ist äußerst vielseitig einsetzbar. Die Schaltungstechnik dieses Timer-ICs ist vollständig an das Bus-System eines Mikrocomputers angepaßt. Mit ihm können beliebige Zeitwerte zwischen wenigen Mikrosekunden und mehreren Jahren mit Quarzstabilität erzeugt werden.

3. Blockschaltbild, Aufbau und Wirkungsweise der Baugruppe

Bild 1 zeigt das Blockschaltbild der Baugruppe "Zähler und Zeitgeber", die aus den Schaltungsteilen "Adreßvergleicher", "Programmierbarer Zähler-und Zeitgeber-Baustein 8253" und "Interrupt-Steuerung" besteht. Vor der Behandlung spezieller Einzelheiten wird die grundsätzliche Wirkungsweise der Baugruppe anhand dieses Blockschaltbildes erklärt.

Der Zähler- und Zeitgeber-Baustein 8253 enthält drei voneinander unabhängige 16-Bit-Zähler, die immer als Abwärtszähler arbeiten (Bild 1).
Das Taktsignal wird jedem Zähler über seinen Takteingang "CLK" (clock = Takt) zugeführt. Jeder Zähler besitzt nur einen Ausgang "OUT", der in Abhängigkeit vom Zählerstand H- oder L-Pegel führt.

Zähler und Zeitgeber

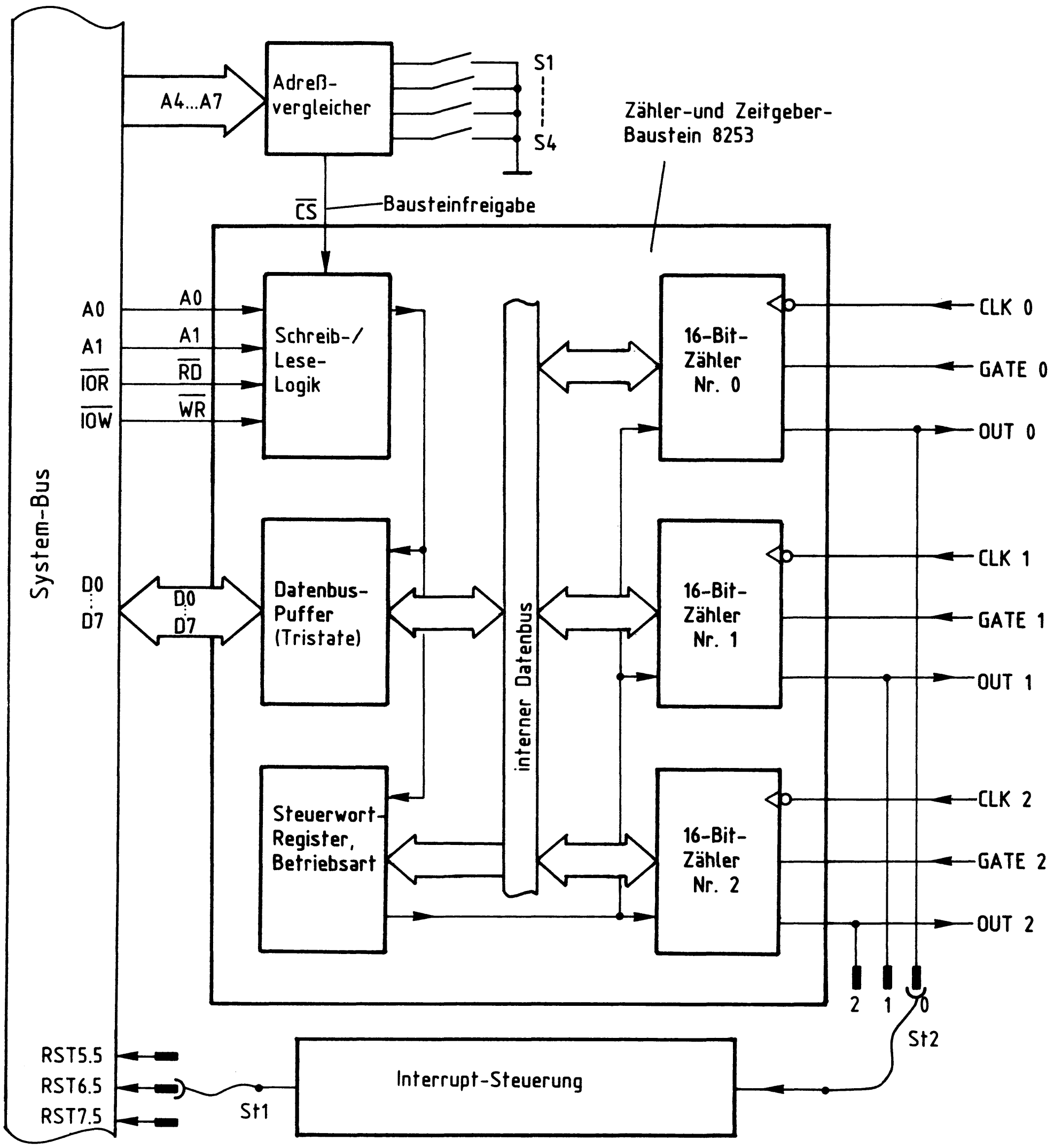


Bild 1: Blockschaltbild der Baugruppe Zähler und Zeitgeber

Die Zähleranfangswerte sind durch Programmierung einstellbar. Hierdurch kann die Zahl der Takte bis zum Erreichen des Zählerstandes Null und damit z.B. die Dauer einer Zeitverzögerung vom Anwender festgelegt werden.
Über die mit "GATE" (gate = Steuereingang) bezeichneten Steuereingänge läßt sich der Zählvorgang jeder Stufe von außen beeinflussen. Die aktuellen Zählerstände lassen sich vom Prozessor jederzeit abfragen.

Jeder der drei Zähler kann in einer von sechs möglichen Betriebsarten verwendet werden. So ist es z.B. möglich, den Zähler 0 als "Monostabile Kippstufe", den Zähler 1 als "Programmierbaren Frequenzteiler" und den Zähler 3 als "Programmierbaren Rechteckgenerator" zu betreiben.
Die Programmierung der jeweiligen Betriebsart erfolgt durch Einschreiben entsprechender Steuerworte in das Steuerwort-Register des Bausteins. Dies bezeichnet man als "Initialisierung". Die verwendeten Steuerworte enthalten auch Informationen darüber, wie die Zählweise (BCD oder dual) oder die Art des Ladens oder Lesens des Zählerstandes geschieht.

Der Block "Schreib-/Lese-Logik" empfängt Adreß- und Steuersignale vom System-Bus und erzeugt alle für den Funktionsablauf erforderlichen internen Steuersignale. Hierzu muß vom "Adreßvergleicher" über die Leitung "Bausteinfreigabe" das Freigabesignal mit L-Pegel an $\overline{CS}$ anstehen. Diese Freigabe erfolgt nur dann, wenn die Baugruppe vom Prozessor "angesprochen" wird, d.h., wenn die Bit-Kombination der Adreßleitungen A4 bis A7 gleich ist mit der Bitkombination, die mit den Schaltern S1 bis S4 eingestellt wurde (Baugruppennummer).
Über den Datenbus-Puffer werden vom Prozessor die bereits erwähnten Steuerworte und die jeweiligen Zähleranfangswerte in den Baustein geschrieben und die aktuellen Zählerinhalte aus dem Baustein gelesen. Hierbei wird der Baustein wie eine Ein-/Ausgabe-Baugruppe behandelt. Bei nicht angesprochener Baugruppe befindet sich der Datenbus-Puffer im hochohmigen Zustand (Tristate).

Mit Hilfe des Schaltungsteils "Interrupt-Steuerung" ist es möglich, den Prozessor in seiner laufenden Arbeit zu unterbrechen, wenn ein Ereignis eintritt, auf das er sofort reagieren soll. Dies kann z.B. der Ablauf einer Zeitverzögerung beim Erreichen des Zählerstandes Null sein. Der Ausgang eines Zählers kann für derartige Unterbrechungssteuerungen über die Steckbrücke ST2 mit dem Eingang der "Interrupt-Steuerung" verbunden werden, deren Ausgang durch die Steckbrücke ST1 wahlweise auf eine der Interrupt-Leitungen RST 5.5 bis RST 7.5 geschaltet werden kann. Diese Umschaltmöglichkeiten erlauben es, jeden Zählerausgang auf jede Interruptleitung zu schalten, wobei aber immer nur eine dieser Möglichkeiten nutzbar ist.

3.1. Der Adreßvergleicher und die Baugruppennummer

Der Mikroprozessor steuert die Baugruppe "Zähler und Zeitgeber" wie jede andere Ein- und Ausgabe-Einheit an. Da immer nur eine einzige Einheit aktiviert sein darf, müssen alle im System vorhandenen Ein- und Ausgabe-Einheiten unterschiedliche Baugruppennummern besitzen. Aus diesem Grund ist die Baugruppennummer der Baugruppe "Zähler und Zeitgeber" mit Hilfe von Schaltern einstellbar. Ein Adreßvergleicher übernimmt die Aufgabe, die Baugruppe nur dann zu aktivieren, wenn der Prozessor diejenige Adresse aussendet, die der eingestellten Baugruppennummer entspricht.
Bild 2 zeigt die Schaltung des Adreßvergleichers.

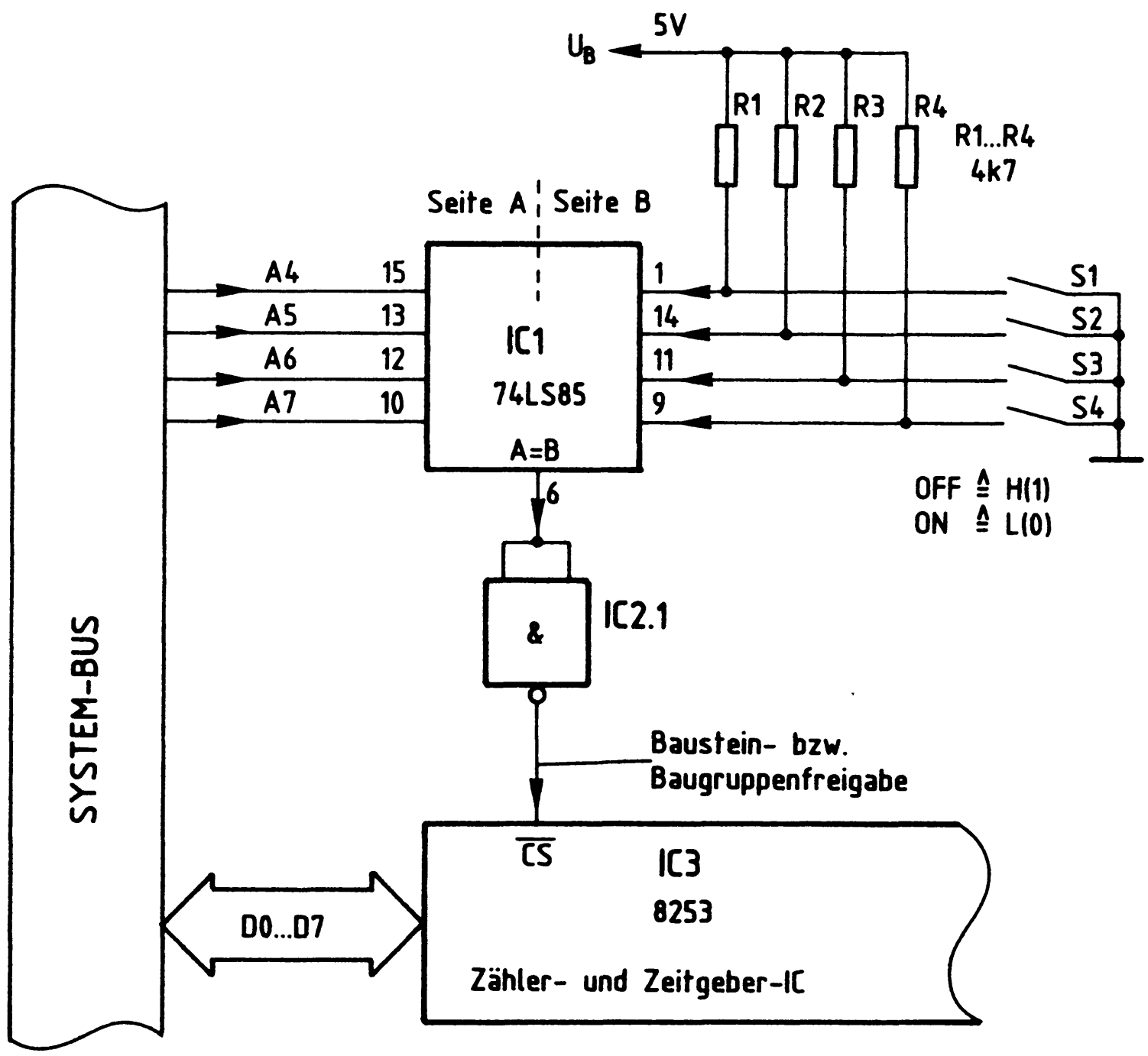


Bild 2: Baugruppenadresse, Bausteinfreigabe

Nur wenn die Bitkombination auf den Adreßleitungen A4 bis A7 der mit den Schaltern S1 bis S4 eingestellten Bitkombination entspricht, gibt der 4-Bit-Vergleicher IC1 an seinem Ausgang "A=B" ein H-Signal ab (Bild 2). Da der Zähler- und Zeitgeber-Schaltkreis IC3 zur Aktivierung jedoch ein L-Signal benötigt, wird das Ausgangssignal von IC1 durch IC2.1 invertiert. Die Baugruppe kann nun Daten empfangen oder an den Prozessor abgeben.

Der Prozessor gibt stets eine vollständige 8-Bit-Adresse an A0 bis A7 aus, wenn er eine Ein- oder Ausgabe-Einheit anspricht. Beim hier vorgenommenen Adreßvergleich werden jedoch die Adreßleitungen A0 bis A3 nicht berücksichtigt. Aus diesem Grund steht nicht der volle Adreßbereich von 00H bis FFH mit 256 verschiedenen Adreßwerten zur Verfügung, sondern mit den Schaltern S1 bis S4 können lediglich 16 verschiedene Signalzustände (Bausteinadressen) eingestellt werden. Da diese Schalter den vier höherwertigen Adreß-Bits A4 bis A7 zugeordnet sind, kann die Baugruppennummer nur die hexadezimalen Werte von 0X bis FX annehmen. "X" steht hier für die vier niederwertigen Adreß-Bits A0 bis A3, die beim Adreßvergleich nicht benutzt werden. Die Tabelle in Bild 3 zeigt die Bildung der möglichen Baugruppennummern.

A7 (S4)	A6 (S3)	A5 (S2)	A4 (S1)	A3	A2	A1	A0	HEX-Adresse
				- unberücksichtigt -				
0	0	0	0	—	—	—	—	0 X
0	0	0	1	—	—	—	—	1 X
0	0	1	0	—	—	—	—	2 X
0	0	1	1	—	—	—	—	3 X
0	1	0	0	—	—	—	—	4 X
~								~
1	0	1	1	—	—	—	—	B X
1	1	0	0	—	—	—	—	C X
1	1	0	1	—	—	—	—	D X
1	1	1	0	—	—	—	—	E X
1	1	1	1	—	—	—	—	F X

niederwertiger Adreßteil

höherwertiger Adreßteil

Bild 3: Bildung der Baugruppennummern der Baugruppe "Zähler und Zeitgeber"

Im fachpraktischen Teil dieser Übung werden die Schalter bei der Inbetriebnahme der Baugruppe folgendermaßen eingestellt:

S4(A7)	S3(A6)	S2(A5)	S1(A4)
OFF	ON	OFF	OFF
1	0	1	1

Hierdurch ergibt sich die Baugruppennummer "BXH". Prinzipiell kann jede der 16 möglichen Baugruppennummern verwendet werden. Es ist aber darauf zu achten, daß sämtliche Ein- oder Ausgabe-Baugruppen eines Mikrocomputer-Systems unterschiedliche Adressen besitzen, da es anderenfalls zu Schäden am Gerät kommen kann.

3.2. Die Adressierung der drei Zähler und des Steuerwort-Registers

Beim Laden von Zähleranfangswerten, beim Lesen von aktuellen Zählerständen und beim Einschreiben von Steuerworten muß dem Zähler- und Zeitgeberbaustein über die Adreßanschlüsse A0 und A1 mitgeteilt werden, welcher der vier internen Blöcke (drei Zähler und Steuerwort-Register) am gewünschten Datenverkehr beteiligt sein soll. Bild 4 zeigt die Adressierung der Blöcke durch die Adreßleitungen A0 und A1.

A1	A0	Zähler/Register
0	0	Zähler Nr.0
0	1	Zähler Nr.1
1	0	Zähler Nr.2
1	1	Steuerwort-Register

Bild 4: Zähler- und Steuerwort-Register- Adressierung

Da die Bausteinanschlüsse A0 und A1 mit den Adreßleitungen A0 und A1 des System-Busses verbunden sind und die Adreßleitungen A4 bis A7 zur Bausteinfreigabe verwendet werden, ergibt sich die vollständige Adreßbildung unter Verwendung der Adreßleitungen A0 bis A7 wie in Bild 5 dargestellt:

A7	A6	A5	A4	A3	A2	A1	A0	Adressen (Hex)	angesprochen wird ...
1	0	1	1	X	X	0	0	B0, B4, B8, BC	Zähler Nr.0
1	0	1	1	X	X	0	1	B1, B5, B9, BD	Zähler Nr.1
1	0	1	1	X	X	1	0	B2, B6, BA, BE	Zähler Nr.2
1	0	1	1	X	X	1	1	B3, B7, BB, BF	Steuerwort-Register

Zähler-/Steuerwort-Register-Auswahl

nicht angeschlossen, daher 0 oder 1 möglich

Baugruppennummer, mit S1 bis S4 einstellbar von 0XH bis FXH, hier gewählt: "BXH"

Bild 5: Adreßbildung mit allen Adreßleitungen von A0 bis A7

Die Bitkombination an A4 bis A7 (Bild 5) stellt jeweils den Wert "BXH" dar und entspricht der mit S1 bis S4 eingestellten Baugruppennummer. Die Bitkombination an A0 und A1 bestimmt, ob Zähler 0, 1 oder 2 oder das Steuerwort-Register des Zähler- und Zeitgeber-ICs angewählt wird.
Die Adreßleitungen A2 und A3 sind nicht angeschlossen, daher kann ihr Signalzustand "1" oder "0" sein. Hieraus ergeben sich vier mögliche Adressen für jeden Zähler und das Steuerwort-Register. Das Zählregister Nr. 0 kann beispielsweise unter den Adressen B0H, B4H, B8H und BCH angesprochen werden und das Steuerwortregister unter den Adressen B3H, B7H, BBH und BFH. Diese Mehrfachadressierung ist durch die einfache Schaltung bedingt.

Alle Adressen beginnen aber stets mit dem gleichen, durch S1 bis S4 gebildeten Hex-Zahlenwert (in diesem Fall mit "B"). Um Verwirrungen zu vermeiden, sollten die Zähler und das Steuerwort-Register fortlaufend z.B. unter den Adressen B0H, B1H, B2H und B3H angesprochen werden. Aus diesen Zahlenwerten ist sofort erkennbar, welcher der vier Blöcke angesprochen wird. Es wäre aber ebenso möglich, sie unter den Adressen B8H, B5H, BEH und B7H zu adressieren.

3.3. Der Aufbau der Zähler

Der Prozessor kann jeden Zähler mit frei wählbaren Zähleranfangswerten laden. Weiterhin besteht die Möglichkeit, den aktuellen Zählerstand jedes Zählers zu lesen. Da die Zähler 16 Bit umfassen, der Datenbus des verwendeten Prozessors jedoch nur 8 Bit besitzt, muß das Laden und Lesen der Zählerwerte in mehreren Schritten erfolgen. Zur Erklärung dieser Vorgänge zeigt Bild 6 den inneren Aufbau eines Zählers.

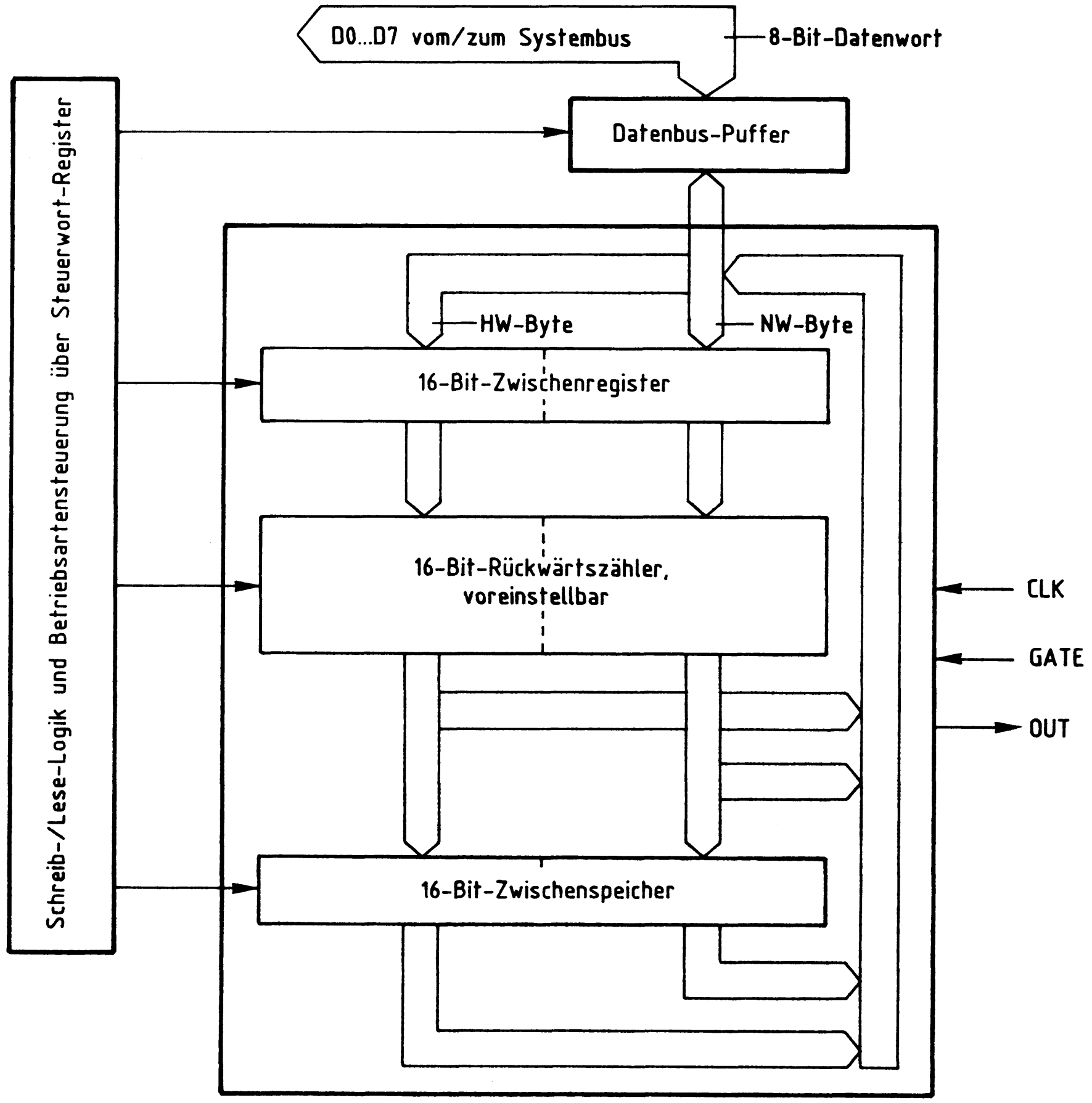


Bild 6: Aufbau eines Zählers

3.3.1. Das Laden des Zähleranfangswertes

Der Prozessor sendet den gewünschten Zähleranfangswert über D0 bis D7 des Systembusses und den Datenbus-Puffer zunächst in das 16-Bit-Zwischenregister (Bild 6). Hierbei gibt es auf Grund der vorhergegangenen Initialisierung des Bausteins drei unterschiedliche Möglichkeiten:

1. Es ist festgelegt worden, daß der empfangene Wert als niederwertiges Byte (NW-Byte) des Zähleranfangswertes in das 16-Bit-Zwischenregister gelangt.
2. Es wurde bestimmt, daß der empfangene Wert als höherwertiges Byte (HW-Byte) des 16-Bit-Zähleranfangswertes in das 16-Bit-Zwischenregister kommt.
   In beiden Fällen erhält der nicht angesprochene Teil des 16-Bit-Zählers automatisch den Wert 00 zugewiesen.
3. Vollständiges Laden des 16-Bit-Zählers in zwei Schritten: Zuerst das niederwertige Byte und anschließend das höherwertige Byte.

Das eigentliche Zählregister wird stets erst beim Start der Zählfunktion mit dem Wert des Zwischenregisters geladen.

3.3.2. Das Lesen des aktuellen Zählerstandes

Das dritte als "Zwischenspeicher" bezeichnete 16-Bit-Register (Bild 6) ermöglicht es, den aktuellen Zählerstand verfälschungssicher zu lesen. Hierzu kann der momentane Wert des Zählers durch ein bestimmtes Programmierwort in den Zwischenspeicher übergeben und anschließend über den Datenbus ausgelesen werden. Dies geschieht (wie beim Laden des Zähleranfangswertes) in einem oder in zwei Schritten.
Für die drei Zählstufen des Zähler- und Zeitgeber-Bausteins steht im Gegensatz zur Darstellung von Bild 6 allerdings nur ein gemeinsamer Zwischenspeicher zur Verfügung, der jedoch durch das Steuerwort jedem der drei Zähler (auch nacheinander wechselnd) zugewiesen werden kann.
Grundsätzlich ist es auch möglich, den aktuellen Zählerstand direkt zu lesen, ohne ihn vorher zwischenzuspeichern. In diesem Fall muß aber die Zählfunktion während des Auslesens z.B. durch L-Signal am GATE-Eingang oder durch Unterdrücken der Taktimpulse unterbrochen werden, damit sich der Zählerstand beim Lesen nicht verändern kann.

4. Initialisierung der Zähler

Die drei Zähler des Zähler- und Zeitgeber-Bausteins müssen durch Einschreiben geeigneter Steuerworte in das Steuerwort-Register initialisiert, d.h. in ihrer Arbeitsweise programmiert werden. Hierzu sind folgende Schritte erforderlich:

- Der Akkumulator des Prozessors muß mit dem Wert des erforderlichen Steuerwortes, das häufig auch als "Statuswort" bezeichnet wird, geladen werden. Hierzu eignet sich der Befehl "MVI A,konst" des Prozessors 8085.

- Das sich nun im Akku befindliche Statuswort wird an das Steuerwort-Register ausgegeben. Hierzu ist der Befehl "OUT adr" des Prozessors 8085 notwendig. Die Adresse für das Steuerwort-Register ist B3H, da in dieser Übung von der Baugruppennummer "BXH" ausgegangen wird. Vergleichen Sie Bild 5!

Bei der Initialisierung ist zu beachten, daß nach dem Anlegen der Betriebsspannung kein definierter Grundzustand des Steuerwort-Registers vorliegt. Daher muß die Initialisierung des Bausteins bei jedem Kaltstart des Mikrocomputers neu erfolgen.
Da der Baustein keinen RESET-Anschluß besitzt, bleibt eine einmal vorgenommene Initialisierung auch bei Betätigung der RESET-Taste des Prozessors erhalten. Die Zähler können aber jederzeit durch Einschreiben neuer Steuerworte auf andere Betriebsarten uminitialisiert werden.
Im Gegensatz zu den Zählerständen kann das Steuerwort-Register nicht vom Prozessor gelesen werden. Wenn die programmierte Betriebsart gelesen oder kontrolliert werden soll, muß eine Kopie der Initialisierung im RAM-Speicher des Mikrocomputers abgelegt werden.

Jedes Steuerwort zur Initialisierung besitzt acht Bit (D0 bis D7) mit folgenden Funktionen:
- Festlegung, ob im BCD-Code oder binär gezählt werden soll (Bit D0)
- Festlegung einer von sechs Betriebsarten (Bits D1, D2 und D3)
- Definition des Lese- und Ladevorgangs (Bits D4 und D5)
- Auswahl der zu programmierenden Zählstufe (Bits D6 und D7)

Bild 7 stellt den Aufbau des Steuerwortes dar. Die Bezeichnungen der einzelnen Bits sind dem Datenbuch entnommen und geben Hinweise auf deren Bedeutung. Anschließend werden die Einzelheiten des Steuerwortes erklärt, ohne jedoch auf jede Kombinationsmöglichkeit einzugehen. Hierzu geben die Datenbücher der Bauelementehersteller weiteren Aufschluß.

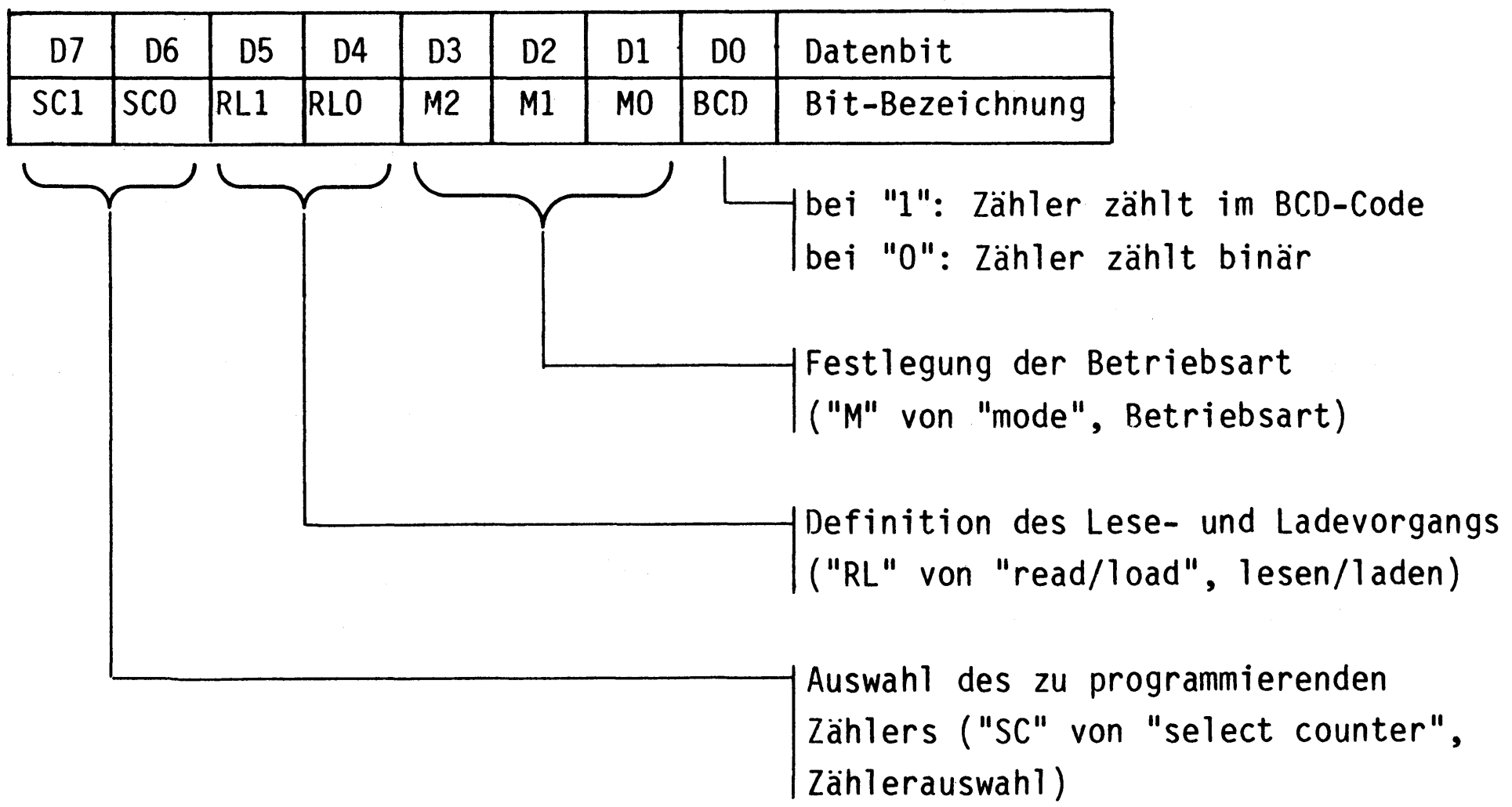


Bild 7: Aufbau des Steuerwortes

4.1. SC0 und SC1: Auswahl des zu programmierenden Zählers

Alle drei Zähler müssen einzeln initialisiert werden. Daher enthält jedes Steuerwort die Information darüber, für welchen Zähler es bestimmt ist. Die Auswahl des zu programmierenden Zählers geschieht nach Bild 8 mit den Datenbits D6 (SC0) und D7 (SC1) des Steuerwortes.

SC1 (D7)	SC0 (D6)	Steuerwort für ...
0	0	Zähler 0
0	1	Zähler 1
1	0	Zähler 2
1	1	nicht zulässig

Bild 8: Wirkung der Steuerwort-Bits SC0 und SC1

Weil nur drei Zähler vorhanden sind, ist die Bitkombination, bei der SC0 und SC1 1-Signal haben, nicht zulässig.

4.2. RL0 und RL1: Definition des Lese- und Ladevorgangs

Die Definition des Lese- und Ladevorgangs der Zähler erfolgt mit den Datenbits D4 (RL0) und D5 (RL1) des Steuerwortes. Bild 9 zeigt die Wirkung dieser Bits.

Bitkombination Nr.	RL1 (D5)	RL0 (D4)	Wirkung auf das Lesen und Laden des durch SC0 und SC1 ausgewählten Zählers
1	0	0	Zählerstand zum Lesen eines Zählers zwischenspeichern
2	0	1	Lesen/Laden nur des niederwertigen Bytes eines 16-Bit-Zählers
3	1	0	Lesen/Laden nur des höherwertigen Bytes eines 16-Bit-Zählers
4	1	1	Lesen/Laden beider, zuerst des niederwertigen, danach des höherwertigen Bytes eines 16-Bit-Zählers

Bild 9: Wirkung der Steuerwort-Bits RL0 und RL1

zur Bitkombination 1:
Diese Kombination von RL0 und RL1 nimmt eine besondere Stellung ein, weil durch sie der aktuelle Zählerstand eines Zählers unabhängig von der programmierten Betriebsart in den 16-Bit-Zwischenspeicher (Bild 6) eingeschrieben wird. Hierbei legen die Datenbits D6 (SC0) und D7 (SC1) fest, welcher Zählerstand gespeichert wird. Nach dem Speichern kann der Prozessor den Zählerstand verfälschungssicher lesen, was ohne vorherige Zwischenspeicherung nicht gewährleistet ist. Das Steuerwort zum Zwischenspeichern eines Zählerstandes hat das in Bild 10 gezeigte Format.

D7	D6	D5	D4	D3	D2	D1	D0
SC1	SC0	RL1	RL0				
0/1	0/1	0	0	X	X	X	X

("X" kann "1" oder "0" sein)

Zählerstand eines Zählers zwischenspeichern

Angabe nach Bild 8, welcher Zählerstand zwischengespeichert wird

Bild 10: Steuerwort zum Zwischenspeichern eines aktuellen Zählerstandes

In Verbindung mit den Informationen aus Bild 8 ergeben sich aus Bild 10 je nach gewähltem Zähler drei verschiedene Statusworte bzw. Programmteile zum Programmieren der Funktion "Zählerstand zum Lesen eines Zählers zwischenspeichern":

Zähler 0:	MVI A,00	Zähler 1:	MVI A,40H	Zähler 2:	MVI A,80H
	OUT B3H		OUT B3H		OUT B3H

In allen drei Fällen wird das Steuerwort-Register angesprochen. Dies geht aus der Hex-Adresse "B3" hervor. Zu beachten ist, daß immer nur ein Zählerstand zwischengespeichert werden kann, da nur ein Zwischenspeicher vorhanden ist.

zur Bitkombination 2:
Diese Bitkombination von RL0 und RL1 legt fest, daß beim Lesen oder Laden des durch SC0 und SC1 bestimmten Zählers (Bild 8) nur das niederwertige Byte benutzt wird. Das höherwertige Byte dagegen erhält automatisch den Wert 00 zugewiesen. Somit arbeitet bei dieser Lade- und Lese-Definition der ausgewählte 16-Bit-Zähler nur als 8-Bit-Zähler, da die höchsten acht Bit zu Null gesetzt sind. Dies ist in Bild 11 dargestellt.

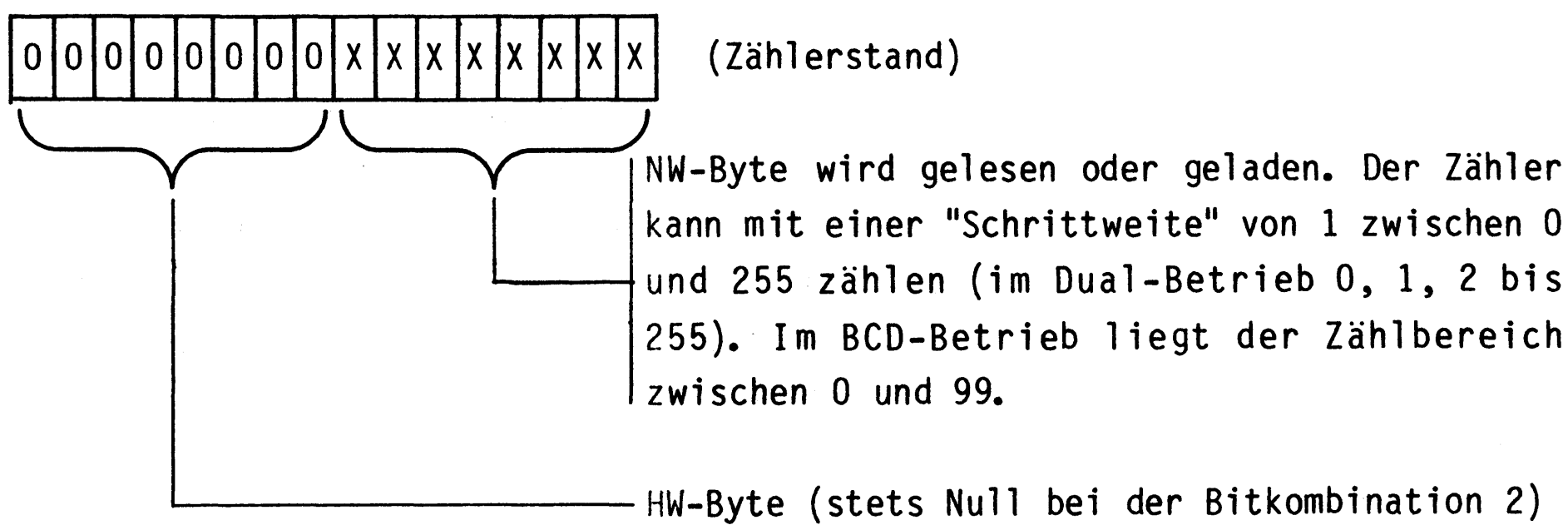


Bild 11: Lesen/Laden des niederwertigen Bytes

zur Bitkombination 3:
Diese Bitkombination von RL0 und RL1 legt fest, daß beim Lesen oder Laden des durch SC0 und SC1 bestimmten Zählers (Bild 8) nur das höherwertige Byte benutzt wird. Das niederwertige Byte erhält automatisch den Wert 00 zugewiesen. Bei dieser Lese- und Lade-Definition arbeitet der ausgewählte 16-Bit-Zähler zwar als 16-Bit-Zähler, jedoch sind die unteren acht Bits stets zu Null gesetzt. Dies ist in Bild 12 dargestellt.

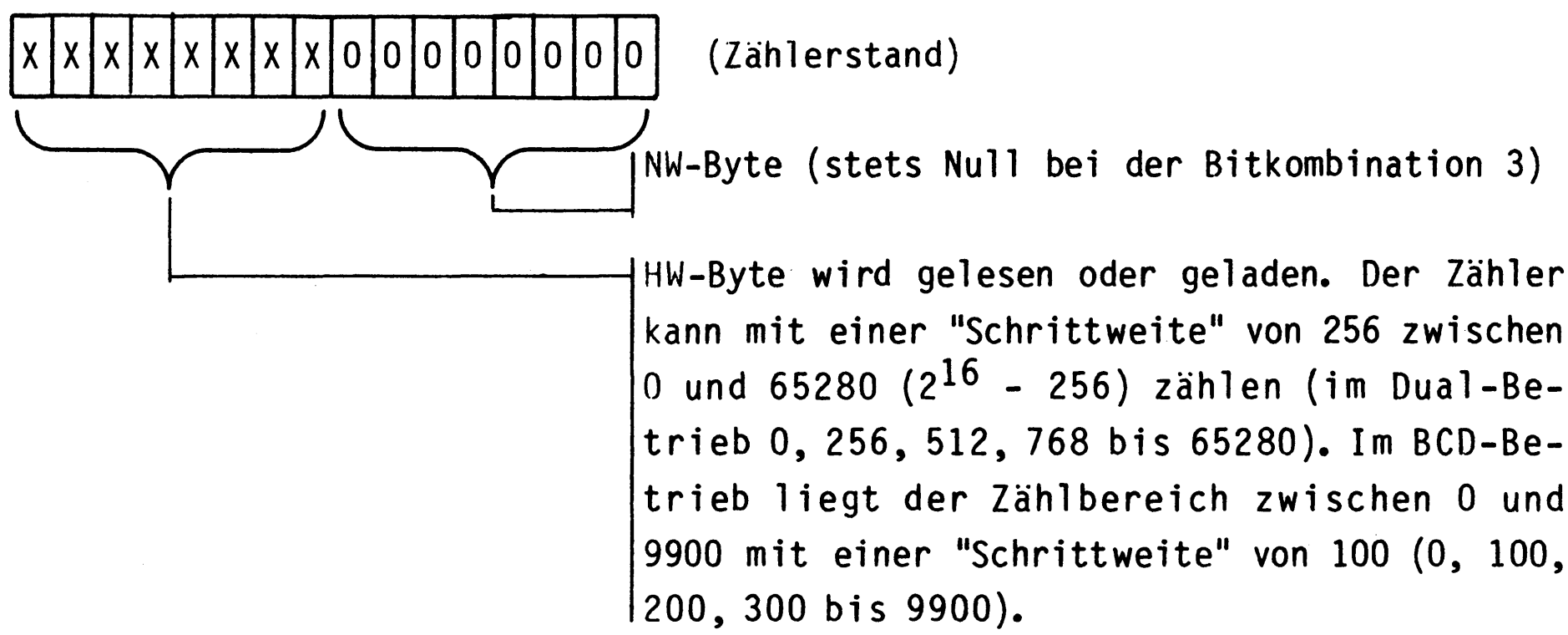


Bild 12: Lesen/Laden des höherwertigen Bytes

zur Bitkombination 4:
Bei dieser Bitkombination von RL0 und RL1 wird der durch SC0 und SC1 ausgewählte Zähler in zwei unmittelbar aufeinanderfolgenden Schritten geladen oder gelesen. Dabei wird stets zuerst das niederwertige und dann das höherwertige Byte benutzt. Diese Lade- und Leseart wird am häufigsten verwendet.

4.3. M0, M1 und M2: Festlegung der Betriebsarten

Mit dem Zähler- und Zeitgeber-Baustein 8253 sind sechs verschiedene Betriebsarten möglich, die nach Bild 13 mit den Bits D1 (M0), D2 (M1) und D3 (M2) des Steuerwortes festgelegt werden. Die Erklärung dieser Betriebsarten erfolgt im Kapitel 5.

M2	M1	M0	Nummer und Bezeichnung der Betriebsart
0	0	0	0 Unterbrechen beim Zählerstand Null
0	0	1	1 Monostabile Kippstufe, retriggerbar
X	1	0	2 Programmierbarer Frequenzteiler
X	1	1	3 Programmierbarer symmetrischer Rechteckgenerator
1	0	0	4 Verzögerter Impuls, Programmtriggerung
1	0	1	5 Verzögerter Impuls, externe Triggerung

("X" bedeutet wahlweise "1" oder "0")

Bild 13: Festlegung der Betriebsarten

4.4. BCD: Bestimmung der Zählweise BCD/binär

Das mit "BCD" bezeichnete Datenbit D0 des Steuerwortes bestimmt, ob der von den Bits SC0 und SC1 ausgewählte Zähler binär oder dezimal (im BCD-Code) zählen soll.
Bei 0-Signal des BCD-Bits im Steuerwort wird binär gezählt. Weil jeder Zähler 16 Binärstellen besitzt, kann maximal von 65535 bis auf Null heruntergezählt werden.
Hat D0 beim Initalisieren den Wert "1", wird die dezimale Zählweise programmiert. Das Zählen im BCD-Code erfordert pro Dezimalstelle 4 Bit, so daß von den insgesamt 16 Bit vier Dezimalstellen gebildet werden, deren Zählbereich von maximal 9999 bis Null reicht.

4.5. Weitere Hinweise zur Initialisierung

Dieses Kapitel behandelt einige häufig aufgeworfene Fragen und Probleme zur Programmierung des Zähler- und Zeitgeber-Bausteins 8253.

- In welcher Reihenfolge sind die Zähler zu initialisieren?
  Dies ist beliebig. Es kann ohne weiteres zuerst Zähler Nr. 1, danach Nr. 0 und zum Schluß Nr. 2 initialisiert werden.

- Müssen auch nicht benötigte Zähler initialisiert werden?
  Nein, alle Zähler arbeiten völlig unabhängig voneinander. Der Signalzustand am Ausgang eines nicht initialisierten Zählers ist allerdings undefiniert, daher sollten diese Ausgänge frei bleiben.

- Wann muß der Zähleranfangsgswert geladen werden?
  Erst nach der Initialisierung der Betriebsart, aber nicht unmittelbar danach. So können beispielsweise erst die Betriebsarten der Zähler in beliebiger Reihenfolge initialisiert und danach die Anfangswerte der Zähler (auch in beliebiger Reihenfolge) geladen werden.

- Was ist beim Laden des Zähleranfangswertes zu beachten?
  Das Laden des Zähleranfangswertes muß genau in der Reihenfolge erfolgen, die im Steuerwort mit RL0 und RL1 festgelegt wurde. Absolut notwendig ist es auch, die damit festgelegte Anzahl von Bytes (1 oder 2) einzuhalten.

- Muß vor einem neuen Zähleranfangswert auch die Betriebsart definiert werden?
  Nein, denn die Betriebsart und der Zähleranfangswert werden in getrennten Registern gespeichert.

- Was ist beim Lesen der Zählerstände zu beachten?
  Beim Lesen ohne vorheriges Zwischenspeichern darf der Zähler keine Taktimpulse erhalten, damit er während des Lesens seinen Wert nicht verändert. Beim Lesen eines zwischengespeicherten Wertes muß der Lesevorgang unbedingt vor dem Einschreiben neuer Zähleranfangswerte abgeschlossen werden.

4.6. Beispiel zur Initialisierung

Nachdem die Bedeutung aller Bits des Statuswortes erklärt ist, soll die Initialisierung des Zähler- und Zeitgeber-Bausteins durch folgendes Beispiel verdeutlicht werden: Zähler Nr.1 soll binär in Betriebsart 3 mit einem Zähleranfangswert von 3F84 zählen.

Zunächst ist das Steuerwort mit allen darin enthaltenen Informationen festzulegen. Den Aufbau des Steuerwortes zeigt Bild 14.

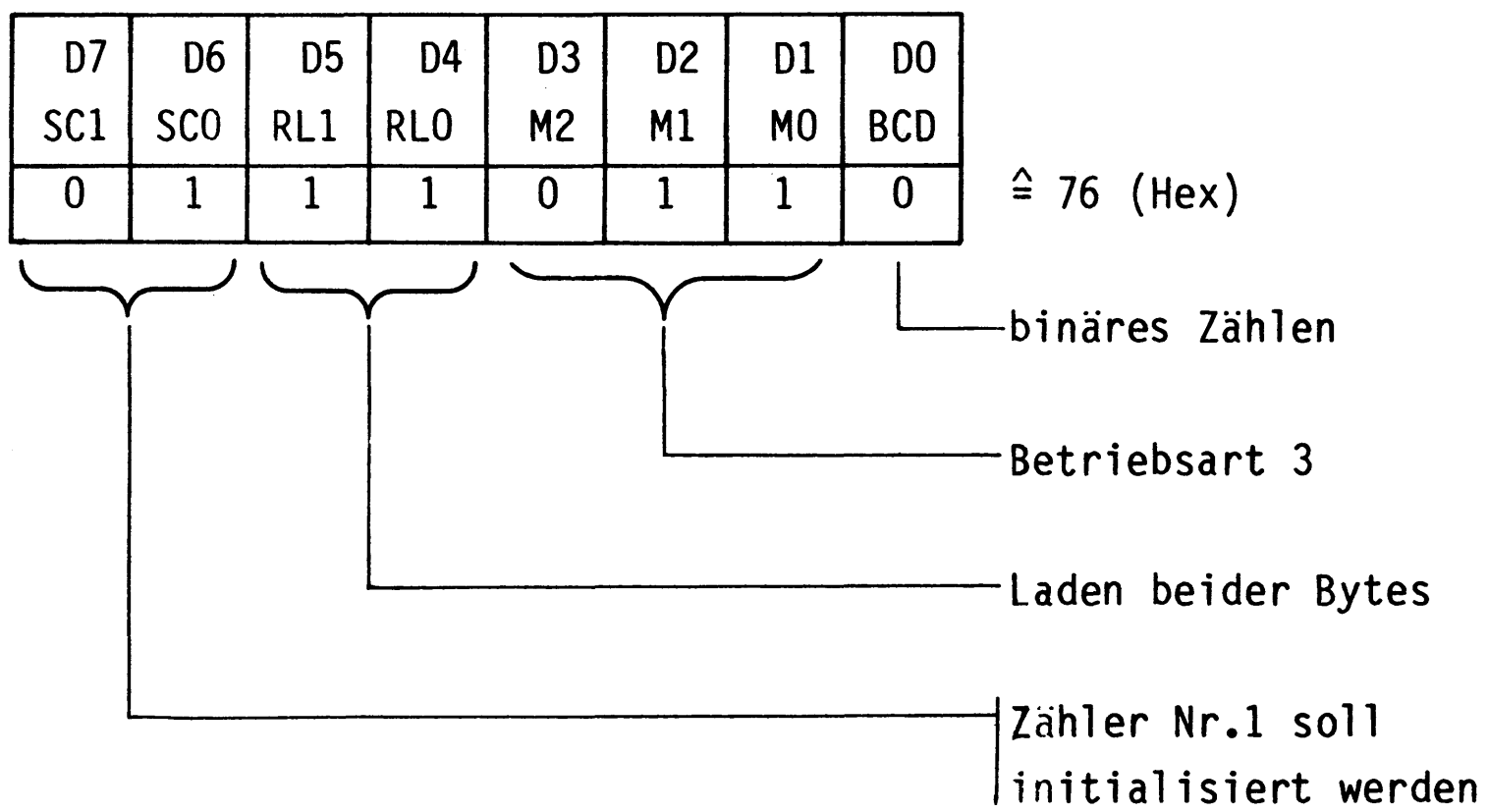


Bild 14: Steuerwort für das Beispiel zur Initialisierung

Der Zähler 1 des Bausteins 8253 wird nun durch folgende Programmschritte initialisiert:

```
Befehl    | ;Kommentar
----------|-------------------------------------------
  ...     ; ...
MVI A,76  ;Akku mit dem Wert des Steuerwortes (76H) laden
OUT B3    ;Akkuwert in das Steuerwort-Register schreiben
  ...     ; ...
```

Die Adresse B3 ergibt sich nach Bild 5, weil bei der Initialisierung das Steuerwort-Register geladen wird.
Anschließend, jedoch nicht unbedingt direkt danach, wird der Zähleranfangswert in den Zähler geschrieben. Hierbei muß die im Steuerwort mit D4 und D5 festgelegte Anzahl von Bytes ausgegeben werden, bevor der Zähler arbeiten kann. In diesem Fall sind dies nach Bild 9 zwei Bytes nacheinander, wobei zuerst das niederwertige und danach das höherwertige Byte zu laden ist.

Das Einschreiben des Zähleranfangswertes geschieht mit Hilfe des folgenden Programms:

```
Befehl    | ;Kommentar
----------|-------------------------------------------
  ...     ; ...
MVI A,84  ;Zuerst NW-Byte des Zählers in das
OUT B1    ;Zwischenregister des Zählers 1 schreiben
MVI A,3F  ;Danach HW-Byte des Zählers
OUT B1    ;einschreiben
  ...     ; ...
```

Weil der Zähler Nr.1 geladen wird, beträgt die Adresse in diesem Programm "B1". Unmittelbar nach dem Einschreiben des zweiten Bytes beginnt in dieser Betriebsart der Zähler zu arbeiten.

5. Betriebsartenbeschreibung

In diesem Abschnitt werden nur die häufig verwendeten Betriebsarten des Zähler- und Zeitgeber-Bausteins ausführlich beschrieben, während auf die weniger benutzten Betriebsarten lediglich hingewiesen wird. Nähere Einzelheiten hierzu sind den Datenbüchern der Bauelemente-Hersteller zu entnehmen.

Bild 15 zeigt das Blockschaltbild und die Anschlüsse eines Zählers.

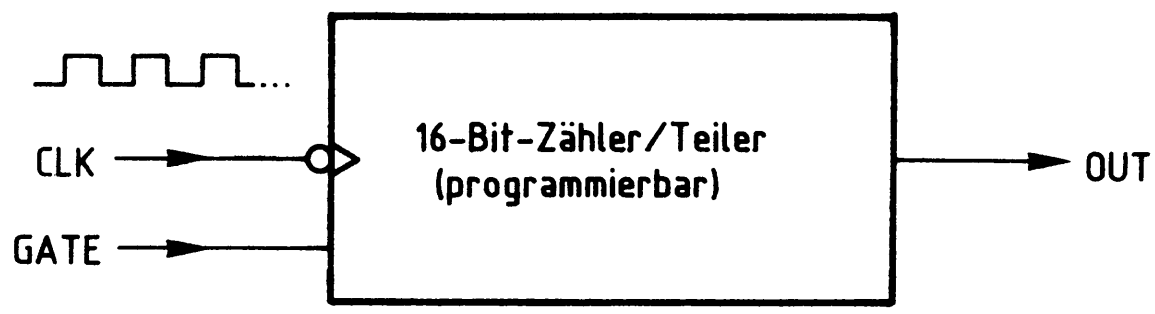


Bild 15: Blockschaltbild und Anschlüsse eines Zählers

Der Takteingang CLK ist negativ-flankengetriggert und wird mit dem zu zählenden Taktsignal verbunden.
Über den GATE-Anschluß kann die Arbeit der Stufe beeinflußt werden. Beispiele hierfür sind der Start oder die Unterbrechung einer Zählung.
Der Ausgang OUT nimmt abhängig vom Zählerstand und den verschiedenen Betriebsarten H- oder L-Pegel an. Generell gilt aber, daß der Ausgang des Zählers beim Zählerstand Null reagiert.

5.1. Betriebsart 0: Unterbrechen beim Zählerstand Null

In dieser Betriebsart arbeitet der Zähler nach der Initialisierung und der Zählervoreinstellung nicht zyklisch, sondern nur einmal. Beim Erreichen des Zählerstandes Null unterbricht der Zähler seine Arbeit und kann nur vom Prozessor neu dazu veranlaßt werden.

Die Betriebsart 0 besitzt folgende wesentliche Merkmale:

- Nach der Initialisierung führt "OUT" L-Pegel, der Zähler arbeitet jedoch noch nicht. Erst nach dem Laden des Zähleranfangswertes beginnt das Zählen, wobei zunächst aber weiterhin L-Pegel am Ausgang anliegt.
- Beim Erreichen des Zählerstandes Null nimmt "OUT" H-Signal an, und der Zähler unterbricht seine Arbeit.
- Dieser Zustand bleibt erhalten, bis der Vorgang durch erneutes Laden des Zähleranfangswertes wieder gestartet wird.
- L-Signal an "GATE" stoppt den Zählvorgang, H-Signal gibt ihn wieder frei.
- Wird während des Zählens ein neuer Anfangswert in den Zähler geschrieben, so unterbricht der Zähler seine Arbeit. Nach dem Laden des neuen Wertes beginnt er, mit diesem neuen Wert zu zählen.

Bild 16 zeigt die wichtigsten Zusammenhänge der Betriebsart 0 im Impulsdiagramm.

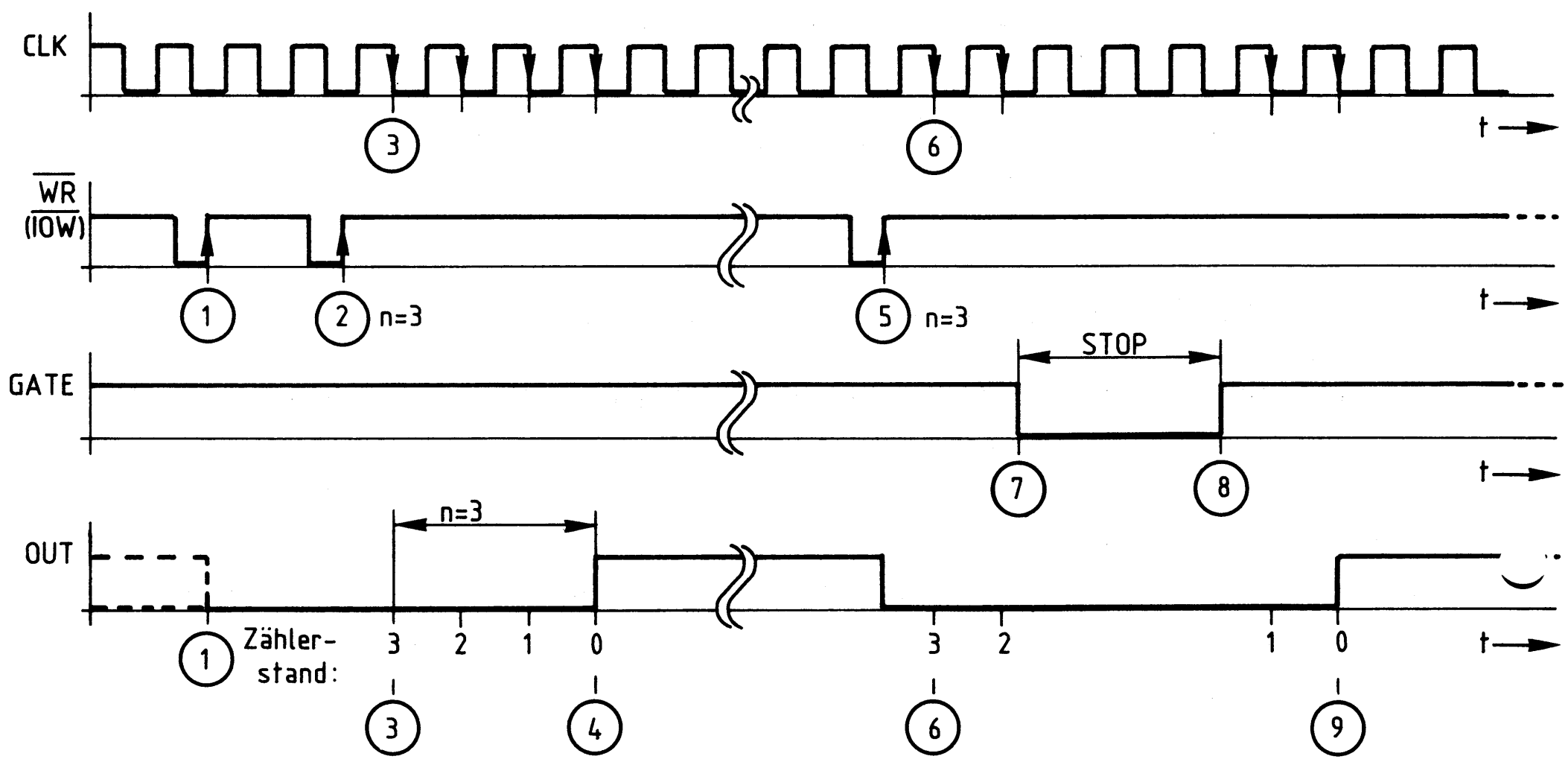


Bild 16: Impulsdiagramm zur Betriebsart 0

Erläuterungen zu Bild 16:

(1) Mit der positiven Flanke des $\overline{\text{WRITE}}$-Signals vom Prozessor ("$\overline{\text{IOW}}$") wird das Steuerwort für die Betriebsart 0 in das Status-Register des Bausteins geschrieben. "OUT" führt nun L-Signal. Der Zähler arbeitet noch nicht.

(2) Nun wird der Zähleranfangswert mit einem oder mit zwei Schreibzyklen (je nach Definition lt. Bild 9) in das Zwischenregister des Zählers (Bild 6) geladen. In Bild 16 wird der Wert "3" mit einem Zyklus geladen.

(3) Durch den nächsten H-L-Sprung des Taktes CLK erfolgt die Übernahme des Zähleranfangswertes vom Zwischenregister in das Zählregister (Bild 6). Die Zählung beginnt. Mit jedem weiteren Takt verringert sich der Zählerstand um den Wert "1".

(4) Drei Takte nach dem Start der Zählung ist der Zählerstand "0" erreicht und "OUT" nimmt H-Pegel an. Hierdurch meldet der Zähler, daß er seine Arbeit beendet hat. "OUT" führt nun solange H-Pegel, bis der Vorgang neu eingeleitet wird.

(5) Nach einer beliebigen Zeit wird zum Zeitpunkt (5) wieder ein Zähleranfangswert (z.B. der alte Wert) in das Zwischenregister geladen. Sofort nimmt "OUT" L-Pegel an.

(6) Durch Übernahme ins Zählregister beginnt der Zählvorgang neu.

(7) Der Anschluß "GATE" erhält L-Pegel, wodurch die gerade laufende Zählung unterbrochen wird.

(8) Durch H-Signal an "GATE" wird die Zählung wieder freigegeben.

(9) Der Zähler hat wieder den Stand "0" erreicht und nimmt an "OUT" H-Signal an. Der Zählvorgang wurde durch L-Signal an "GATE" um den Zeitabschnitt von (7) bis (8) verlängert.

Die Betriebsart 0 wird vor allem zur Interrupt-Steuerung eines Mikrocomputers verwendet. Unter "Interrupt" versteht man in diesem Zusammenhang die vorübergehende Unterbrechung eines gerade laufenden Programmes beim Auftreten eines wichtigen Ereignisses, das durch die Bearbeitung eines Sonderprogramms vorrangig behandelt wird.

5.2. Betriebsart 1: Monostabile Kippstufe, retriggerbar

Durch diese Betriebsart wird die Funktion einer Monostabilen Kippstufe nachgebildet, deren Schaltzeit durch die Zählervoreinstellung in weiten Grenzen wählbar ist. Das Auslösen dieser Funktion geschieht dabei nicht durch den Mikroprozessor, sondern durch einen Impuls am GATE-Eingang des Zählers, der damit als Triggereingang für die Monostabile Kippstufe wirkt.
Tritt während der Zählphase bzw. der aktiven Zeit der Monostabilen Kippstufe am GATE-Eingang ein weiterer Impuls auf, so wird die Kippstufe nachgetriggert, d.h., der Zählvorgang beginnt ohne Unterbrechung wieder mit dem Zähleranfangswert. Diese Eigenschaft wird mit dem Begriff "retriggerbar" bezeichnet und ist auch bei Monostabilen Kippstufen in TTL- und CMOS-Technik verbreitet.

Die Betriebsart 1 besitzt folgende Merkmale:

- Nach der Initialisierung führt "OUT" H-Pegel. Dies bleibt auch nach der anschließenden Registervoreinstellung so: Die Stufe arbeitet noch nicht.
- Eine positive Signalflanke am GATE-Eingang startet den Zähler, wodurch "OUT" L-Signal annimmt.
- Beim Erreichen des Zählerstandes Null nimmt "OUT" H-Signal an, und der Zähler unterbricht seine Arbeit.
- Dieser Zustand bleibt erhalten, bis der Zähler durch einen neuen Triggerimpuls wieder gestartet wird.
- Positive Taktflanken, die während der Zählarbeit am GATE-Eingang eintreffen, triggern den Zähler neu. Er zählt ohne Reaktion am Ausgang von Beginn an neu.
- Das Einschreiben eines neuen Zähleranfangswertes während der aktiven Phase hat keinen Einfluß auf den gerade laufenden Zählvorgang. Der neue Wert wird erst nach erneutem Triggern übernommen.

Bild 17 zeigt die wichtigsten Zusammenhänge der Betriebsart 1 im Impulsdiagramm.

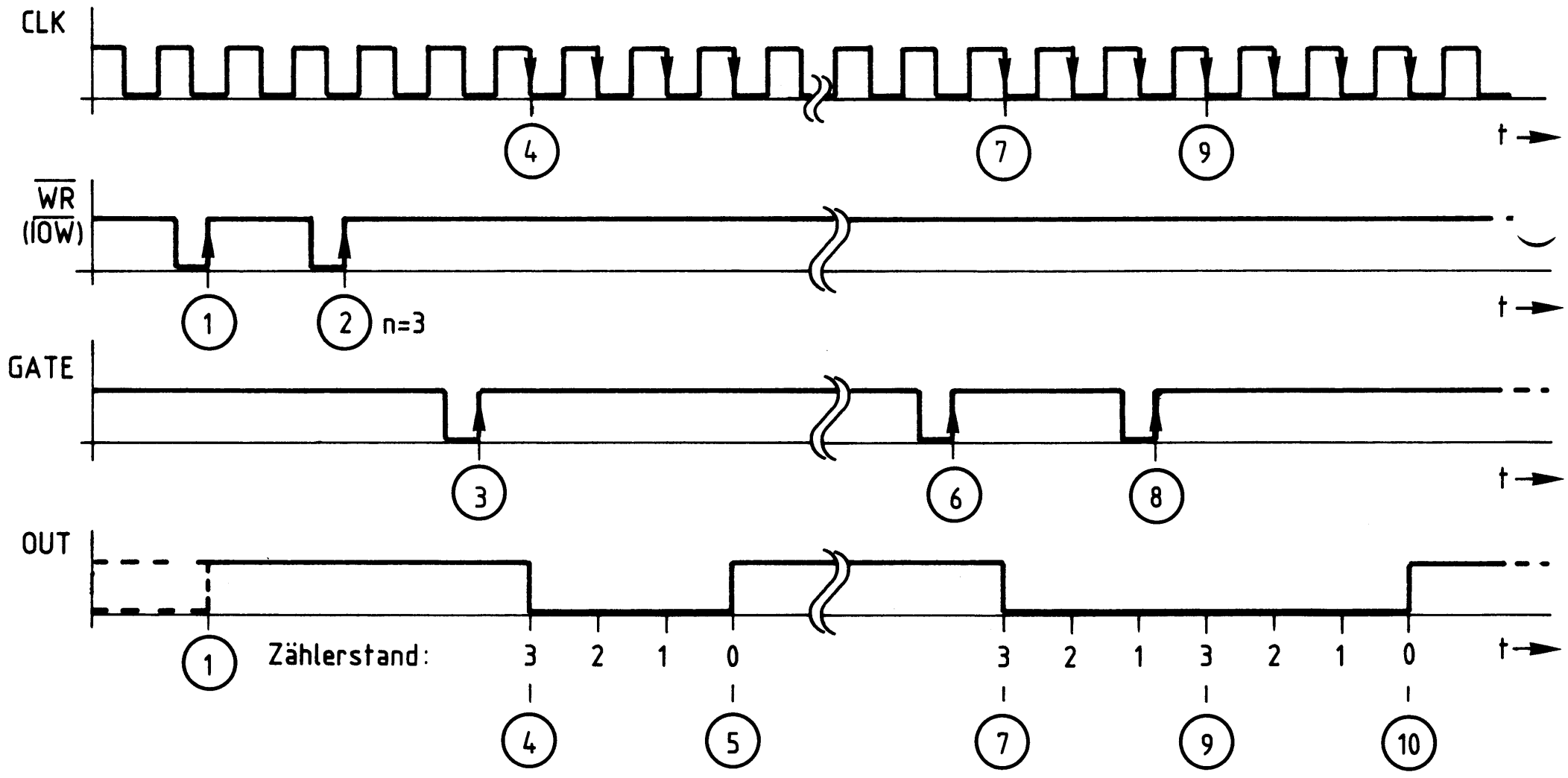


Bild 17: Impulsdiagramm zur Betriebsart 1

Erläuterungen zu Bild 17:

(1) Mit der positiven Flanke des $\overline{\text{WRITE}}$-Signals ("$\overline{\text{IOW}}$") wird das Steuerwort für die Betriebsart 1 in das Steuerwort-Register des Bausteins geschrieben. Der Ausgang "OUT" führt nun H-Signal, der Zähler arbeitet jedoch noch nicht.

(2) Nun wird der Zähleranfangswert mit einem oder mit zwei Schreibzyklen (je nach Definition lt. Bild 9) in das Zwischenregister geladen. In Bild 17 wird der Wert "3" mit einem Zyklus geladen. Die Zählung beginnt jedoch noch nicht.

(3) Erst eine positive Signalflanke am GATE-Anschluß triggert die Schaltung bzw. löst das Zählen aus.

(4) Durch den nächsten Takt erfolgt die Übernahme des Zähleranfangswertes vom Zwischenregister in das Zählregister. Die Zählung beginnt. Mit jedem weiteren Takt verringert sich der Zählerstand um den Wert "1".

(5) Drei Takte nach der Zählerübernahme ist der Zählerstand "0" erreicht, und "OUT" nimmt H-Pegel an. Hierdurch meldet der Zähler, daß er seine Arbeit beendet hat. "OUT" führt nun solange H-Pegel, bis die Monostabile Kippstufe erneut getriggert wird.

(6) Nach einer beliebigen Zeit trifft wieder eine neue positive Signalflanke am GATE-Anschluß ein.

(7) Durch Übernahme des Zähleranfangswertes in den Zähler beginnt der Zählvorgang erneut.

(8) Während des Zählens wird die Stufe nachgetriggert.

(9) Der Zähler wird durch das Nachtriggern wieder mit seinem Anfangswert geladen und beginnt von vorn zu zählen.

(10) Nach weiteren drei Takten hat der Zähler den Stand "0" erreicht und nimmt an "OUT" H-Signal an. Der Zählvorgang wurde durch die Nachtriggerung um den Zeitabschnitt von (7) bis (9) verlängert.

5.3. Betriebsart 2: Programmierbarer Frequenzteiler

Diese Betriebsart kann dazu verwendet werden, die Frequenz eines Taktsignals zu teilen, wobei frei wählbare Teilfaktoren zwischen 2 und 65535 möglich sind. Nach der Initialisierung des Bausteins und dem Laden des Zähleranfangswertes beginnt die Frequenzteilung und wird zyklisch fortgesetzt.

Die Betriebsart 2 besitzt folgende Merkmale:

- Nach der Initialisierung führt "OUT" H-Pegel, ohne daß der Zähler arbeitet.
- Die Frequenzteilung beginnt nach dem Laden des Zähleranfangswertes als gewünschtem Teilfaktor. Am Ausgang liegt zunächst weiterhin H-Pegel.
- Beim Erreichen des Zählerstandes Null geht "OUT" für eine Taktperiode auf L-Pegel. Gleichzeitig wird der Zähler automatisch aus dem Zwischenregister mit dem Zähleranfangswert nachgeladen und gestartet.
- Bei L-Signal am GATE-Anschluß stoppt der Zähler, sein Ausgang bleibt auf H-Pegel. Geht der GATE-Eingang wieder auf H-Pegel, startet der Zähler von vorn. Mit dem GATE-Eingang kann so ein gezielter Beginn der Frequenzteilung zu einem gewünschten Zeitpunkt ("Synchronisation") bewirkt werden.
- Das Einschreiben eines neuen Teilfaktors wirkt sich erst zu Beginn einer neuen Zählphase aus. Die gerade laufende Periode wird hierdurch nicht beeinflußt.

Bild 18 zeigt das Wesentliche der Betriebsart 2 im Impulsdiagramm.

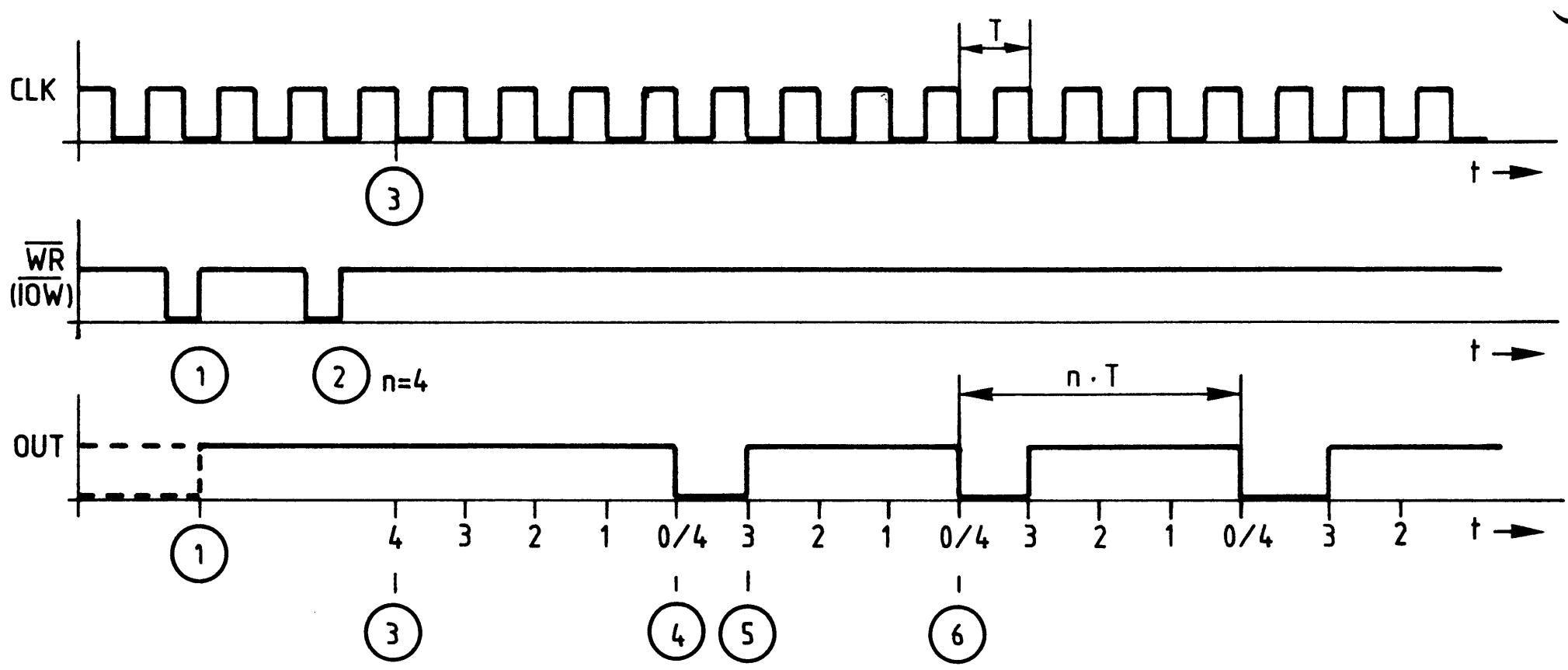


Bild 18: Impulsdiagramm zur Betriebsart 2

Erläuterungen zu Bild 18:

(1) Mit der positiven Flanke des $\overline{\text{WRITE}}$-Signals ("$\overline{\text{IOW}}$") wird das Steuerwort für die Betriebsart 2 in das Steuerwort-Register des Zählers geschrieben. Der Ausgang "OUT" führt nun H-Signal, der Zähler arbeitet noch nicht.

(2) Nun wird der Zähleranfangswert bzw. der gewünschte Teilfaktor mit einem oder mit zwei Schreibzyklen in das Zwischenregister geladen. In Bild 18 ist dies der Wert "4" mit einem Zyklus.

(3) Durch den nächsten Takt erfolgt die Übernahme des Zähleranfangswertes vom Zwischenregister in den Zähler, die Zählung beginnt. Mit jedem weiteren Takt verringert sich der Zählerstand um den Wert "1".

(4) Vier Takte nach der Zählerübernahme ist der Zählerstand "0" erreicht, und "OUT" nimmt für eine Taktperiode L-Pegel an. Gleichzeitig wird der Zähleranfangswert wieder aus dem Zwischenregister in den Zähler geladen.

(5) Nach einem Takt führt "OUT" wieder H-Signal, der Zähler ist schon um 1 verringert.

(6) Vier Takte nach der letzten Nullstellung des Zählers zum Zeitpunkt (4) ist wieder Null erreicht. Alle folgenden Perioden der Ausgangsspannung sind n-mal so lang wie die Taktperiode. Somit ist die Taktfrequenz durch n geteilt.

Im Impulsdiagramm von Bild 18 sind der Einfluß des GATE-Anschlusses und die Ladung eines neuen Zähleranfangswertes nicht berücksichtigt, weil dies nicht übersichtlich dargestellt werden kann. Entsprechende Hinweise finden Sie bei der Beschreibung der Merkmale dieser Betriebsart.

5.4. Betriebsart 3: Programmierbarer symmetrischer Rechteckgenerator

In der Betriebsart 3 wird ebenso wie in der Betriebsart 2 die Frequenz des Taktsignals geteilt. Im Gegensatz zur Betriebsart 2 tritt hier jedoch die Ausgangsspannung mit gleich langen H- und L-Anteilen auf (symmetrisch).
Dies gilt jedoch nur bei geradzahligen Zähleranfangswerten. Bei ungeradzahligen Zähleranfangswerten ist die H-Zeit am Ausgang etwas größer als die L-Zeit. Die genaue Berechnung erfolgt nach den folgenden Gleichungen:

1. Geradzahliger Teilfaktor:

$$t_H = t_L = T \cdot n/2$$

t_H : Zeit mit H-Pegel am Ausgang
t_L : Zeit mit L-Pegel am Ausgang
T : Periodendauer des Taktsignals
n : Teilfaktor, Zähleranfangswert

2. Ungeradzahliger Teilfaktor:

$$t_H = T \cdot (n+1)/2 \qquad t_L = T \cdot (n-1)/2$$

Bei einem angenommenen Teilfaktor von 9 (n = 9) tritt während 5 Eingangstakten H-Pegel und während 4 Eingangstakten L-Pegel am Ausgang auf. Die Summe beider Zeiten ergibt die Periodendauer der Ausgangsspannung. Mit größer werdenden Teilfaktoren verringert sich der Symmetriefehler immer mehr.

Alle weiteren Merkmale der Betriebsart 3 entsprechen denen der Betriebsart 2. Auf ein Impulsdiagramm wird verzichtet.

5.5. Betriebsart 4: Verzögerter Impuls, Programmtriggerung

Nach der Initialisierung des Bausteins und der Registervoreinstellung beginnt der Zähler zu arbeiten. Er gibt beim Erreichen des Zählerstandes Null einen L-Impuls von der Länge eines Taktes an "OUT" ab und stellt danach seine Arbeit ein.
Durch erneutes Einschreiben eines Zähleranfangswertes kann der Zähler wieder gestartet und somit vom Betriebsprogramm "durch Software" bzw. durch eine Programmlogik (nicht durch eine Schaltungslogik) getriggert werden.
Werden während der Zählphase weitere "Triggerimpulse" ausgelöst, womit das Einschreiben neuer Zähleranfangswerte gemeint ist, beginnt der Zähler jedesmal wieder von vorn zu zählen. Hierdurch verzögert sich die Abgabe des Ausgangsimpulses beim Zählerstand Null immer mehr. Dies kann als "Retriggern durch Software" bezeichnet werden. Es führt dazu, daß erst nach dem Ausbleiben von Einschreibsignalen ein verzögerter Impuls abgegeben wird, dessen Verzögerung durch das letzte Einschreiben bestimmt ist.

Die Betriebsart 4 besitzt folgende Merkmale:

- Nach der Initialisierung führt "OUT" H-Pegel, der Zähler arbeitet jedoch noch nicht. Erst nach der Registervoreinstellung mit dem Zähleranfangswert beginnt das Zählen, wobei zunächst weiterhin H-Pegel am Ausgang liegt.
- Beim Erreichen des Zählerstandes Null nimmt "OUT" für die Dauer eines Taktes L-Signal an und geht anschließend wieder auf H-Pegel. Der Zähler stellt dann seine Arbeit ein.
- Dieser Zustand bleibt erhalten, bis der Vorgang durch erneutes Laden eines Zähleranfangswertes wieder ausgelöst ("getriggert") wird.
- Wird während des Zählens ein neuer Anfangswert in den Zähler geschrieben, so zählt der Zähler sofort mit diesem Wert weiter. Hierdurch verzögert sich die Abgabe des Ausgangsimpulses so lange, bis der zuletzt eingeschriebene Wert abgearbeitet ist.
- L-Signal an "GATE" stoppt vorübergehend den Zählvorgang, H-Signal gibt ihn wieder frei.

Auf ein Impulsdiagramm zu dieser Betriebsart wird verzichtet. Weitere Einzelheiten hierzu sind den Datenbüchern der Hersteller zu entnehmen.

5.6. Betriebsart 5: Verzögerter Impuls, externe Triggerung

Diese Betriebsart ist ähnlich der Betriebsart 4. Nach ihrer Initialisierung und der Registervoreinstellung arbeitet der Zähler aber erst, wenn er durch eine positive Signalflanke am Eingang "GATE" getriggert wird.
Beim Erreichen des Zählerstandes Null gibt der Zähler einen Impuls von der Länge eines Taktes ab und stellt anschließend seine Arbeit ein.
Durch eine neue Signalflanke am GATE-Eingang kann der Zähler jederzeit wieder gestartet und somit von der äußeren Schaltung "getriggert" werden.
Treten während der Zählphase weitere Triggerimpulse am GATE-Anschluß auf, beginnt der Zähler jedesmal wieder von vorn zu zählen. Hierdurch verzögert sich die Abgabe des Ausgangsimpulses beim Zählerstand Null immer mehr. Dies ist ein typischer Nachtriggervorgang, der dazu führt, daß erst nach dem Ausbleiben der letzten positiven GATE-Flanke ein verzögerter Impuls abgegeben wird.

Die Betriebsart 5 besitzt folgende Merkmale:

- Nach der Initialisierung führt "OUT" H-Pegel. Auch nach der anschließenden Registervoreinstellung bleibt dies so, denn der Zähler arbeitet noch nicht.
- Eine positive Signalflanke an "GATE" startet den Zähler, der jedoch weiterhin H-Signal am Ausgang abgibt.
- Beim Erreichen des Zählerstandes Null nimmt "OUT" für die Dauer eines Taktes L-Signal an und stellt anschließend seine Arbeit ein.
- Dieser Zustand bleibt erhalten, bis der Vorgang durch einen erneuten Triggerimpuls am GATE-Anschluß wieder gestartet wird.
- Positive Taktflanken, die während des Zählens am GATE-Eingang eintreffen, triggern den Zähler neu. Sofort zählt er wieder von Beginn an. Hierdurch verzögert sich die Abgabe des Ausgangsimpulses so lange, bis zwischen zwei GATE-Impulsen genügend Zeit verbleibt, den Zähler ganz auf Null herabzuzählen.
- Das Einschreiben eines neuen Zähleranfangswertes während der aktiven Phase hat keinen Einfluß auf den gerade laufenden Zählvorgang. Der neue Wert wird erst durch den nächsten Triggerimpuls übernommen.

Auf ein Impulsdiagramm zu dieser Betriebsart wird verzichtet. Weitere Einzelheiten hierzu sind den Datenbüchern der Hersteller zu entnehmen.

6. Schaltungsbeschreibung und Interruptsteuerung

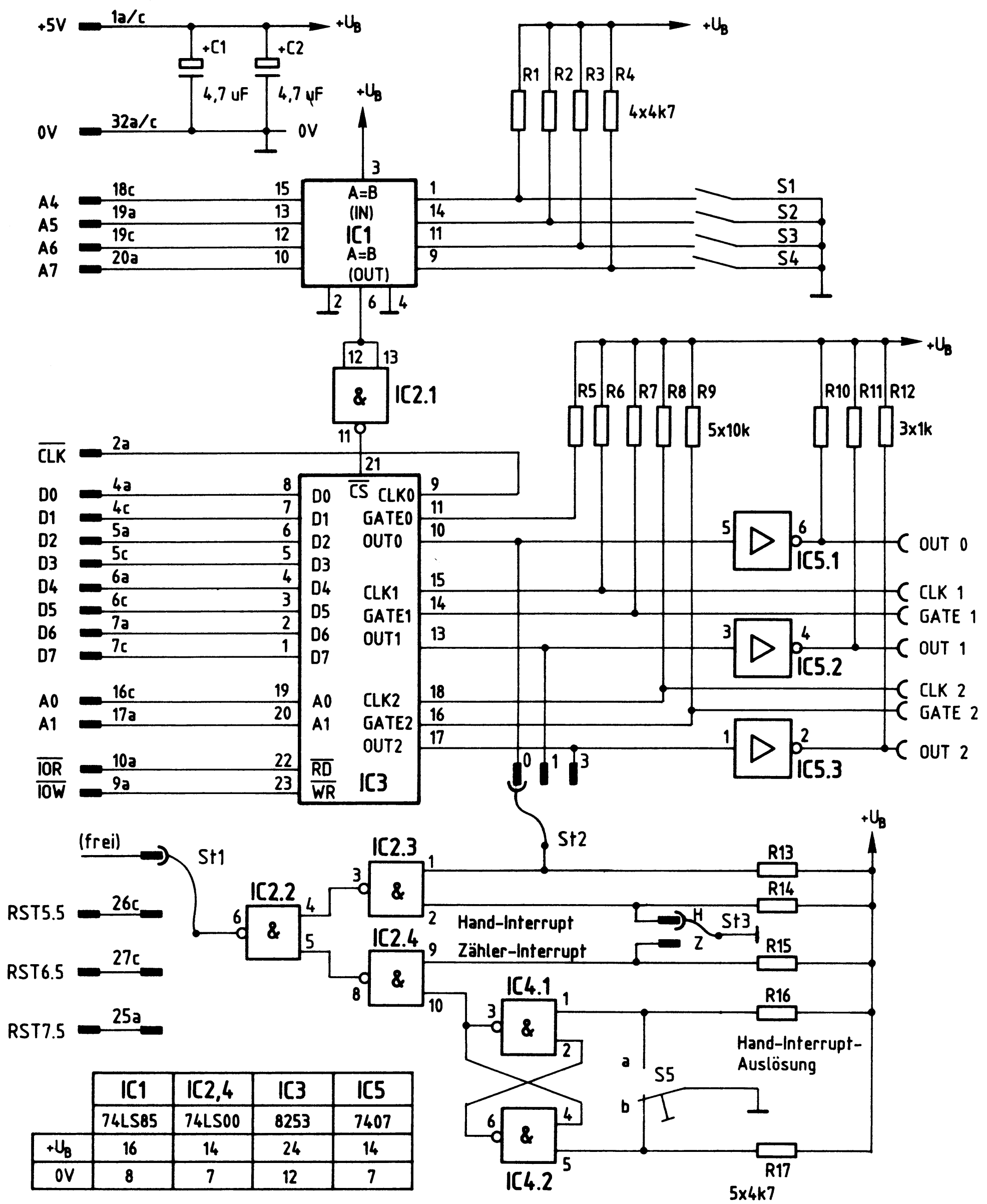
Bild 19 zeigt den Stromlaufplan der Baugruppe "Zähler und Zeitgeber"

Die Betriebsspannung wird über die Federleistenanschlüsse 1a/c (5 V) und 32a/c (0 V) zugeführt und durch die Kondensatoren C1 und C2 abgeblockt.

IC1 bildet mit den Leitungen A4 bis A7, den Schaltern S1 bis S4 und den Widerständen R1 bis R4 den Adreßvergleicher.
Durch L-Signal an Pin 21 ($\overline{CS}$, Chip-Select) wird der Zähler- und Zeitgeber-Baustein 8253 (IC3) bei Adressengleichheit freigegeben und kann über die Leitungen D0 bis D7 Daten vom Prozessor empfangen oder an ihn abgeben.

Die Adreßleitungen A0 und A1 dienen zur Auswahl der im Inneren von IC3 vorhandenen Zähler und des Steuerwort-Registers. Die Leitungen $\overline{IOR}$ und $\overline{IOW}$ lösen das Lesen bzw. Schreiben der Daten aus.

Zähler und Zeitgeber



	IC1	IC2,4	IC3	IC5
	74LS85	74LS00	8253	7407
$+U_B$	16	14	24	14
0V	8	7	12	7

Bild 19: Stromlaufplan

Zähler und Zeitgeber

Der Taktanschluß "CLK0" des Zählers 0 ist über die Leitung 2a fest mit dem 2-MHz-Systemtakt "$\overline{CLK}$" des Prozessors verbunden. Die Taktanschlüsse der anderen Zähler (CLK1 und CLK2) und die GATE-Anschlüsse "GATE0", "GATE1" und "GATE2" führen durch die Pull-Up-Widerstände R5 bis R9 H-Pegel. Außer "GATE 0" sind sie mit Buchsen auf der Frontplatte verbunden.

Die drei Zählerausgänge "OUT0", "OUT1" und "OUT2" führen über Open-Collektor-Treiberstufen zu entsprechenden Ausgangsbuchsen. Durch den Einsatz dieser Treiber sind die Ausgänge kurzschlußfest. R10 bis R12 wirken als Arbeitswiderstände.

Bisher nicht näher eingegangen wurde auf die "Interrupt-Steuerung". Sie besteht aus den Schaltkreisen IC2 und IC4, den Widerständen R13 bis R17 und den Steckbrücken St1 bis St3.
Jeweils ein Zählerausgang des Zähler- und Zeitgeber-Bausteins 8253 kann durch die Steckbrücke St2 mit dem Eingang der Interrupt-Steuerung verbunden werden.

Bild 20 zeigt die Wirkungsweise der Interrupt-Steuerung in vereinfachter Form.

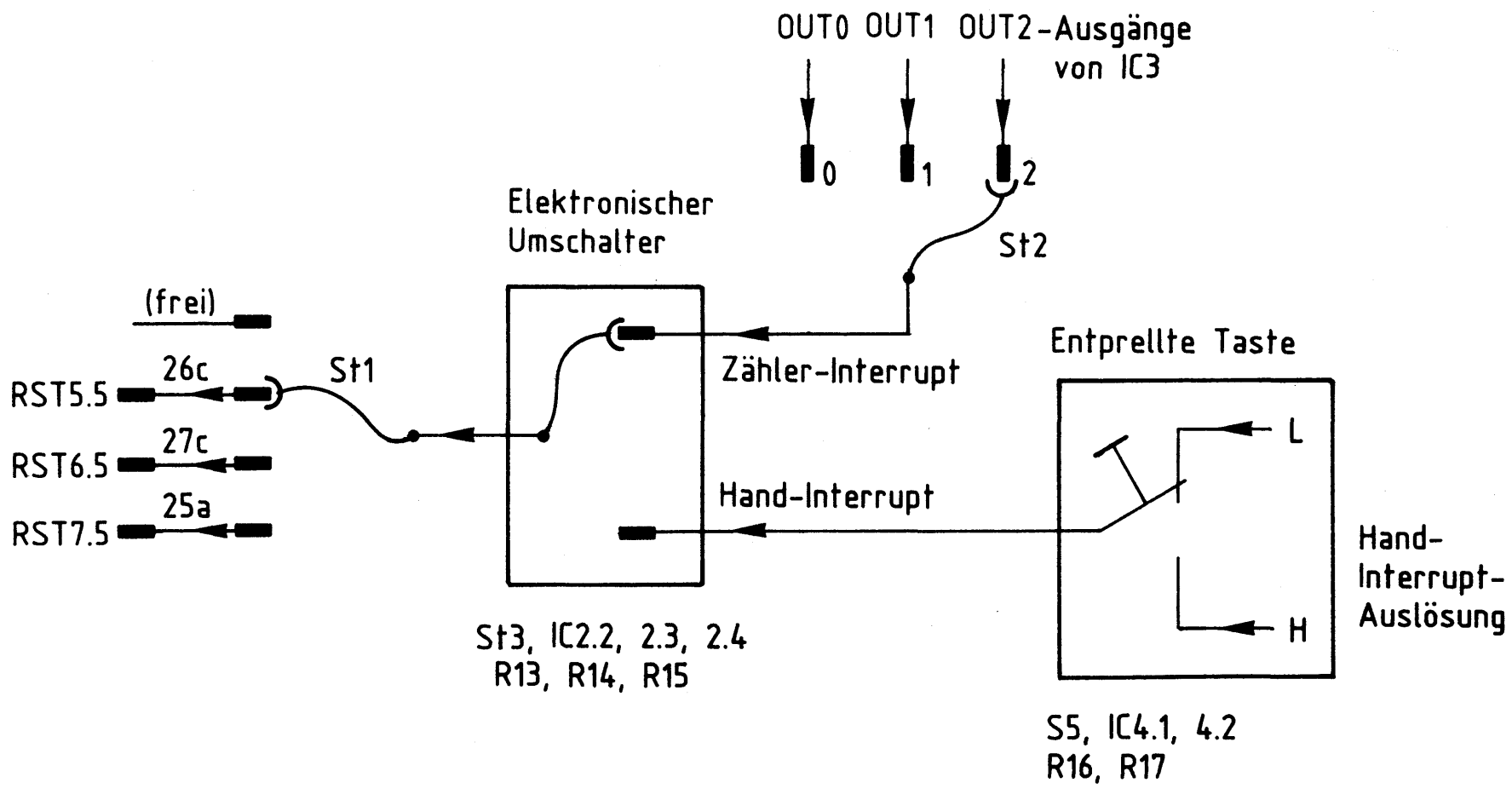


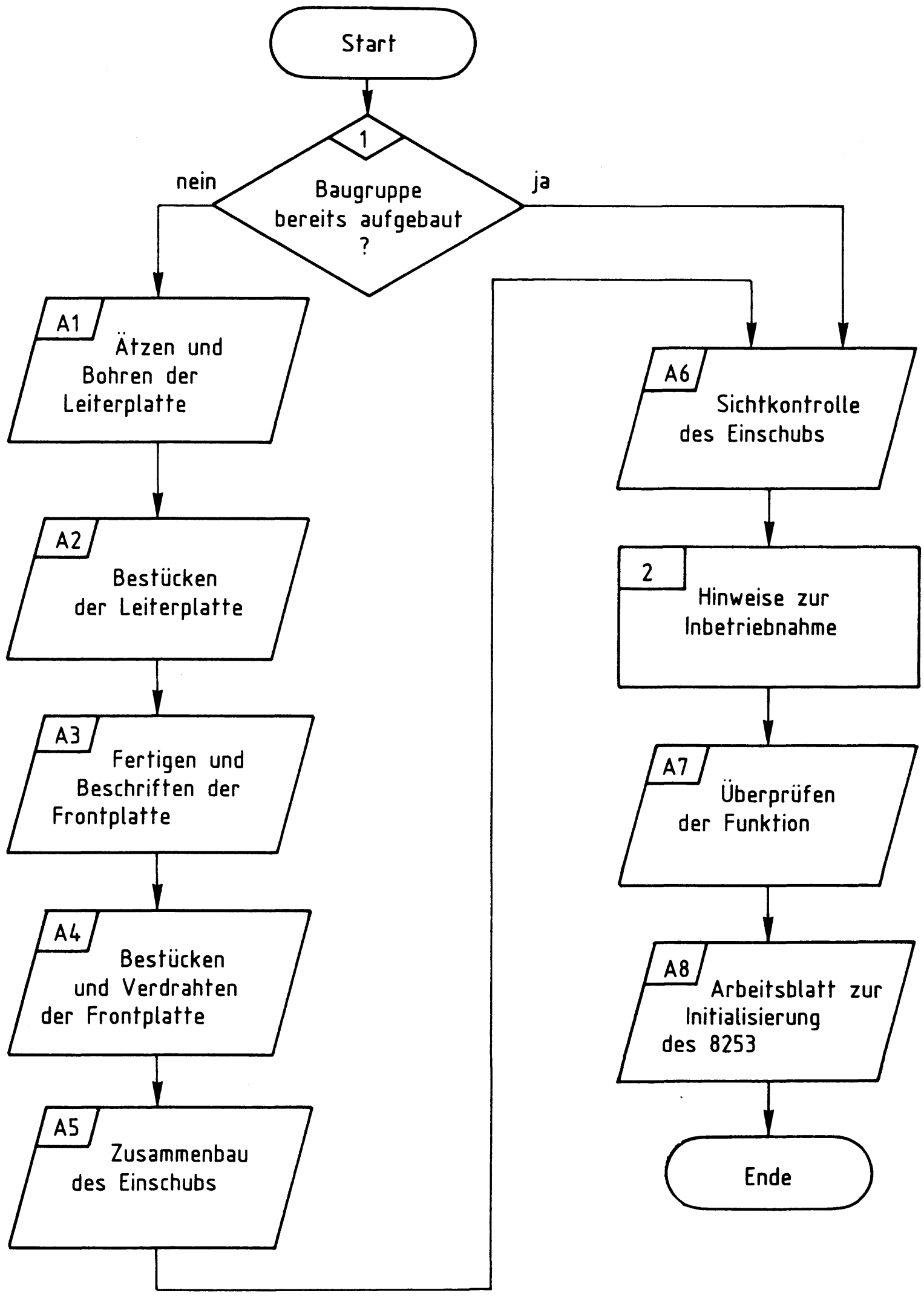
Bild 20: Wirkungsweise der Interrupt-Steuerung

In der gezeichneten Stellung des "Elektronischen Umschalters" (Bild 20) wird das mit St2 ausgewählte Ausgangssignal von IC3 auf eine der Interruptleitungen RST 5.5 bis RST 7.5 geführt. In der anderen Stellung des elektronischen Umschalters kann zu Prüfzwecken das Signal der "Entprellten Taste" auf die Interruptleitungen durchgeschaltet werden. Wird kein Interrupt gewünscht, kommt St1 in die Freiposition.

Das Auftreten eines Signals auf den Interruptleitungen (H-Pegel oder L/H-Übergang, je nach gewähltem Interrupt) löst im Prozessor 8085 einen Interrupt aus, wodurch die momentane Arbeit unterbrochen wird. Dies ist bei der Baugruppe "Zähler und Zeitgeber" beim Erreichen des Zählerstandes Null oder (nur zu Prüfzwecken) bei Betätigung der entprellten Taste der Fall. Zur Erzielung von Interrupts ist die Betriebsart 0 des Zähler- und Zeitgeber-Bausteins vorgesehen, worauf schon im Abschnitt 5.1. hingewiesen wurde.

"RST 5.5" ist die Abkürzung für "Restart Nr. 5.5" und bedeutet wörtlich übersetzt "Rückstart Nr. 5.5". Entsprechendes gilt für die anderen Restartmöglichkeiten, hinter denen sich schaltungs- und programmgesteuerte Eigenschaften der CPU verbergen. Diese sind sehr vielfältig und werden nicht näher behandelt.

Flußdiagramm für den Arbeitsablauf



Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte, ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 4.6.L u. 4.6.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C 05 Alu, 2 mm dick, Breite: 25,1 mm	z.B. Intermas Nr. 409-017 665
1	Griff komplett mit Abdeckung T03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Zylinderschraube M2,5x8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
5	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
4	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
1	Miniaturschiebeschalter 4polig, DIL	als Codierschalter
3	Steckbuchse, Vollkunststoff mit Löt-Steckanschluß 6,3x0,8 mm, Einbau-Ø 8 mm gelb	z.B. Hirschmann Ebi 41 F
2	Steckbuchse, Vollkunststoff mit Löt-Steckanschluß 6,3x0,8 mm, Einbau-Ø 8 mm, weiß	z.B. Hirschmann Ebi 41 F
2	Steckbuchse, Vollkunststoff mit Löt-Steckanschluß 6,3x0,8 mm, Einbau-Ø 8 mm, grün	z.B. Hirschmann Ebi 41 F

Zähler und Zeitgeber

Stckz.	Benennung/Daten	Bemerkung
1	Taster, einpolig umschaltend Einbau-Ø 6,2 mm	z.B. Knitter MTA 106F
9	Lötstift, Lötnagel 1,3 mm	Messing versilbert
3	Feder, Steckhülse 1,3 mm passend zum Lötstift, Lötnagel	Messing versilbert
3	Widerstand 1 kΩ	alle Widerstände 0,25 W/± 5% Tol.
9	Widerstand 4,7 kΩ	
5	Widerstand 10 kΩ	
2	Tantal-Elko 4,7 µF/25 V oder 35 V	Tropfenform
2	IC 74 LS 00, Vier NAND mit je 2 Eing.	
1	IC 7407, Sechs Treiber	offener Kollektor
1	IC 74 LS 85, 4-Bit-Vergleicher	
1	IC 8253, Timer/Zeitgeber-Baustein	
1	IC-Fassung 8polig DIL	siehe Anmerkung auf der nächsten Seite
3	IC-Fassung 14polig DIL	
1	IC-Fassung 16polig DIL	
1	IC-Fassung 24polig DIL	
3	Kabelbinder TY-RAP TY 23M	für Verdrahtung
n.B.	Lötdraht	
n.B.	Lötlack	
n.B.	Schaltlitze 0,25 mm^2 ge, ws, gn, sw, bn, gr	
n.B.	Schaltdraht Ø 0,5 mm, versilbert	
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften der Frontplatte
n.B.	Plastik-Spray	zum Besprühen der Frontplatte

Anmerkung

Bei dieser Baugruppe ist es nicht erforderlich, besondere IC-Fassungen zu verwenden, wenn keine galvanisch durchkontaktierten Leiterplatten zur Verfügung stehen. Alle Durchkontaktierungen liegen außerhalb der IC-Anschlußstifte, so daß gewöhnliche IC-Fassungen eingesetzt werden können.

Zur Inbetriebnahme der Baugruppe "Zähler und Zeitgeber" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	alle Baugruppen komplett aufgebaut und geprüft
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Prozessor 8085 BFZ/MFA 2.1.	
1	Bus-Signalgeber BFZ/MFA 5.1.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3.	

Zähler und Zeitgeber

1

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "Zähler und Zeitgeber" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen.
Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen Einschubs und Inbetriebnahme → A6

2

In den folgenden Arbeitsschritten wird die Baugruppe "Zähler und Zeitgeber" in Betrieb genommen und ihre Funktion geprüft.

Dazu benötigen Sie
- 1 Baugruppenträger mit Busverdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1.)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Prozessor (BFZ/MFA 2.1.)
- 1 Bus-Signalgeber (BFZ/MFA 5.1.)
- 1 Bus-Signalanzeige (BFZ/MFA 5.2.)
- 1 Adapterkarte 64polig (BFZ/MFA 5.3.)

Alle aufgeführten Teile komplett aufgebaut und geprüft.

Darüberhinaus sollten Sie den Stromlaufplan und den Bestückungsplan der Übung "Zähler und Zeitgeber" bereithalten.

Alle zur Inbetriebnahme der Baugruppe vorgegebenen Arbeitsblätter enthalten:
- Angaben über den Sinn der jeweiligen Messung
- Angaben über einzustellende Bedingungen (z.B. Schalterstellungen)
- Aufgabenstellungen, ggf. mit Hinweisen zu möglichen Fehlern.

Wenn Sie bei der Lösung der Aufgaben Schwierigkeiten haben, sollten Sie das entsprechende Kapitel der Funktionsbeschreibung noch einmal durcharbeiten.

→ A7

Name:

Zähler und Zeitgeber

Datum:

A1.1

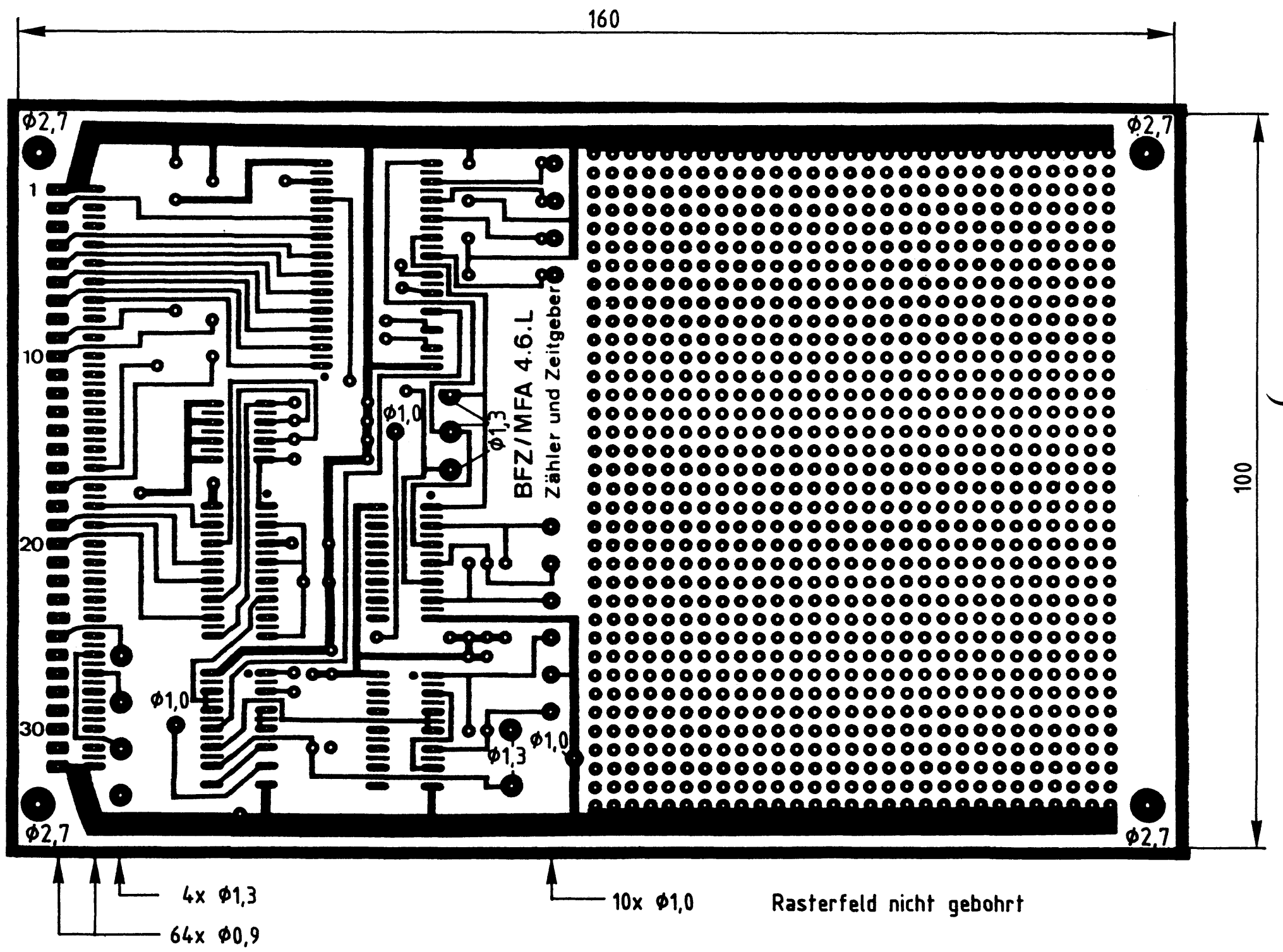
Für die Baugruppe "Zähler und Zeitgeber" muß eine zweiseitig kupferkaschierte Leiterplatte angefertigt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlagen BFZ/MFA 4.6.L und 4.6.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß (100x160 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatte nach folgendem Bohrplan. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

Bohrplan (Leiterbahnseite)



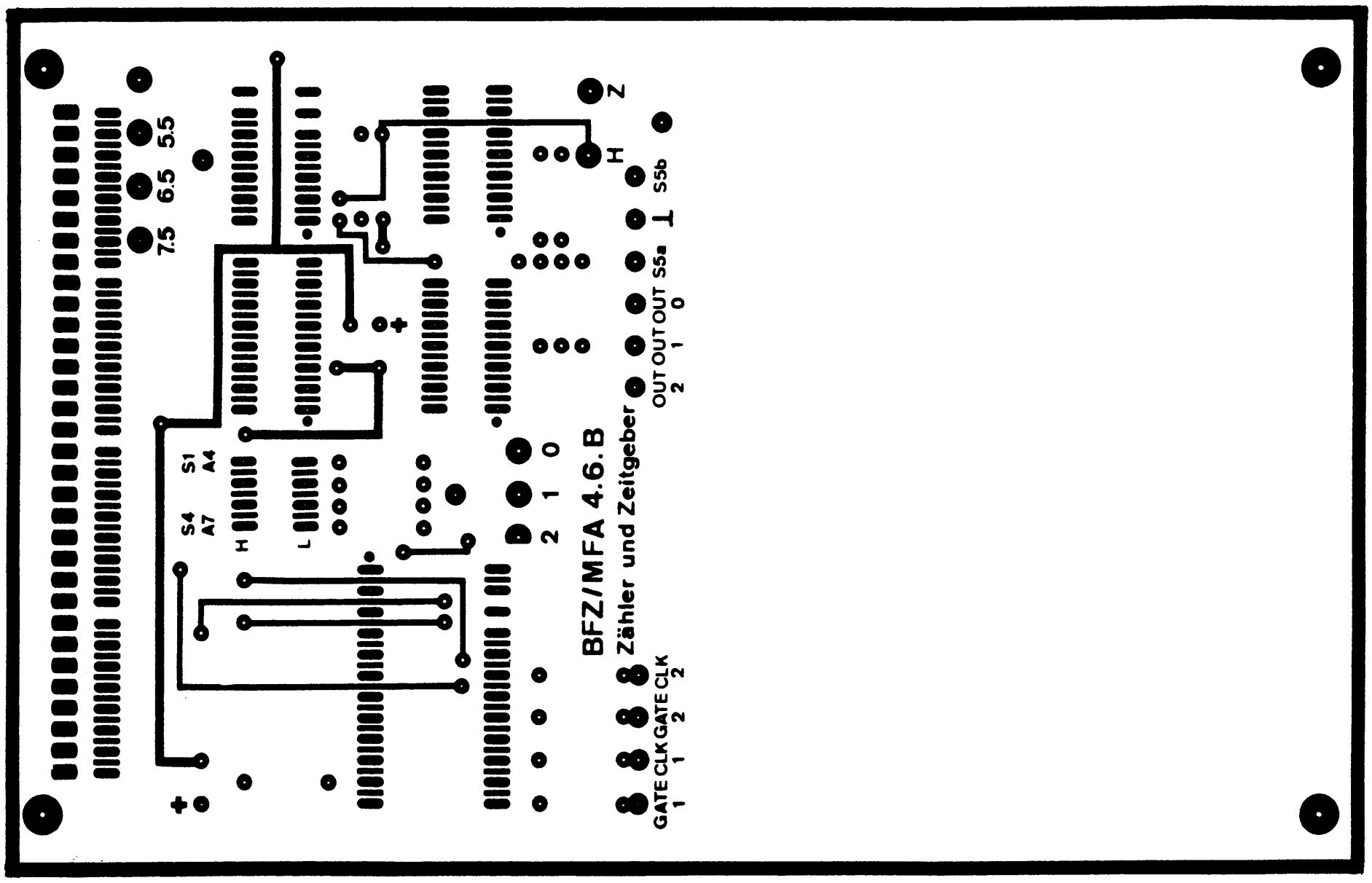
Alle nicht bemaßten Bohrungen Φ0,8 mm
Benötigte Bohrer: 0,8 - 0,9 - 1,0 - 1,3 - 2,7 mm

Zähler und Zeitgeber

Name:

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite. A1.2



→ A2

Name:

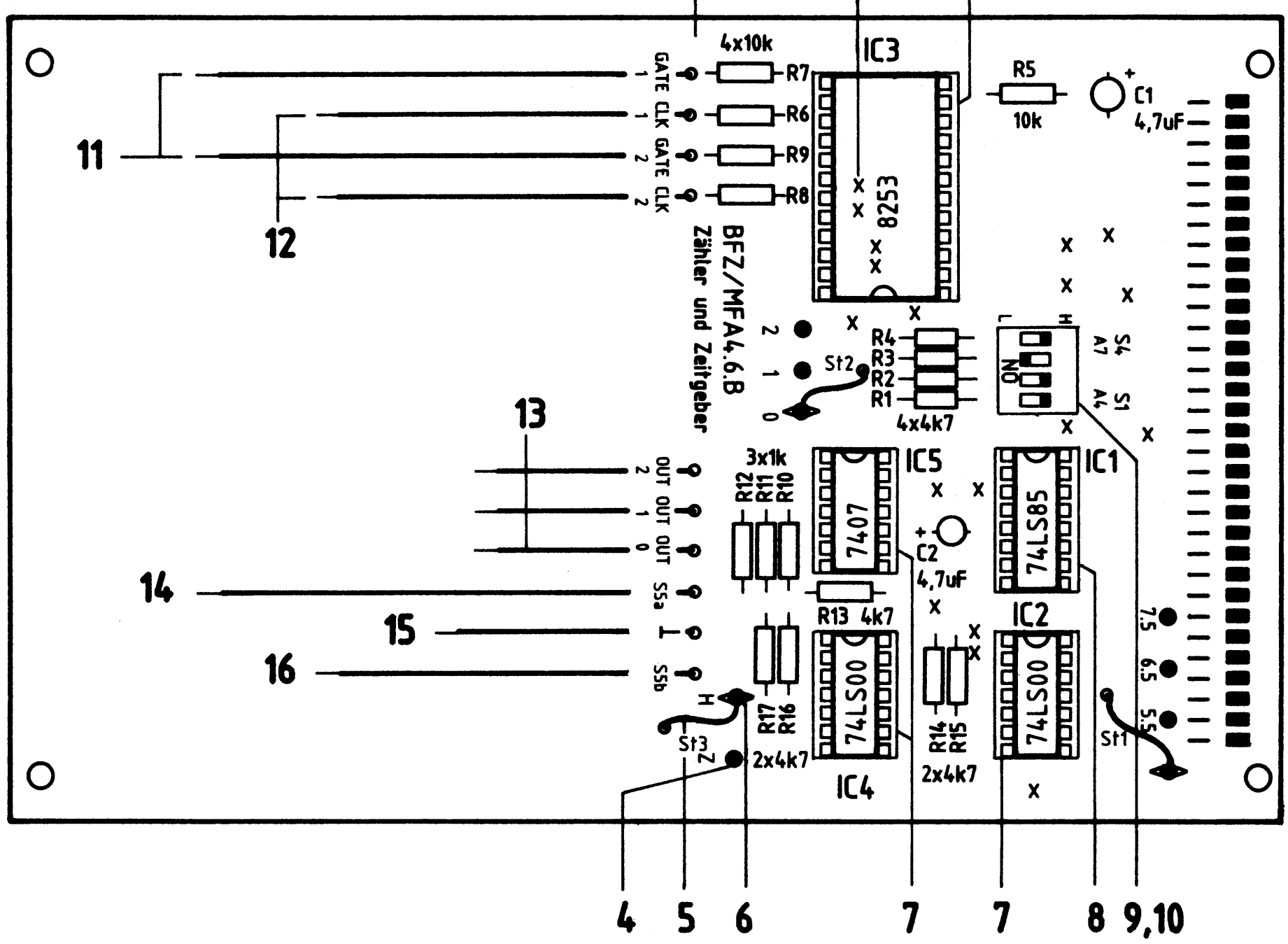
Zähler und Zeitgeber

Datum:

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

A2.1

Bestückungsplan Leiterplatte



Zähler und Zeitgeber

Name:

Datum:

A2.2

Stückliste Leiterplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.6.	
2	18	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	nur erforderlich bei nicht galvanisch durchkontaktierter Leiterplatte
3	1	IC-Fassung 24polig	siehe Anmerkung
4	9	Lötstift, Lötnagel 1,3 mm	
5	3	Schaltlitze 0,25 mm^2, ws, 40 mm lang	zur Herstellung der drei Steckbrücken St1, St2 und St3
6	3	Feder, Steckhülse 1,3 mm, passend zum Lötstift, Lötnagel	
7	3	IC-Fassung 14polig	siehe Anmerkung
8	1	IC-Fassung 16polig	
9	1	IC-Fassung 8polig	
10	1	Miniatur-Schiebeschalter 4polig	
11	2	Schaltlitze 0,25 mm^2, ws 150 mm lang	freies Ende verzinnt
12	2	Schaltlitze 0,25 mm^2, gn 150 mm lang	
13	3	Schaltlitze 0,25 mm^2, ge 150 mm lang	
14	1	Schaltlitze 0,25 mm^2, bn 150 mm lang	
15	1	Schaltlitze 0,25 mm^2, sw 150 mm lang	
16	1	Schaltlitze 0,25 mm^2, gr 150 mm lang	

Name:

Zähler und Zeitgeber

Datum:

Bauteilliste Leiterplatte

A2.3

Kennz.	Benennung/Daten	Bemerkung
R1 ... R4	Widerstand 4,7 kΩ	
R5 ... R9	Widerstand 10 kΩ	
R10 ... R12	Widerstand 1 kΩ	
R13 ... R17	Widerstand 4,7 kΩ	
C1, C2	Tantal-Elko 4,7 µF/25 V oder 35 V	Tropfenform
IC1	4-Bit-Vergleicher 74 LS 85	
IC2, IC4	4 NAND je zwei Eingänge 74 LS 00	
IC3	Zähler/Zeitgeber-Baustein 8253	
IC5	6 Treiberstufen 7407	offener Kollektor

Anmerkung

Bei der Übung "Zähler und Zeitgeber" ist es nicht erforderlich, besondere IC-Fassungen zu verwenden, wenn keine galvanisch durchkontaktierten Leiterplatten zur Verfügung stehen. Alle Durchkontaktierungen liegen außerhalb der IC-Anschlußstifte, so daß gewöhnliche IC-Fassungen eingesetzt werden können.

Bitte beachten Sie jedoch, daß sich unter der IC-Fassung von IC3 (Pos. 3) vier Durchkontaktierungen befinden. Diese müssen vor dem Einlöten der Fassung hergestellt werden, wenn keine durchkontaktierte Leiterplatte zur Verfügung steht.

→ A3

Name:

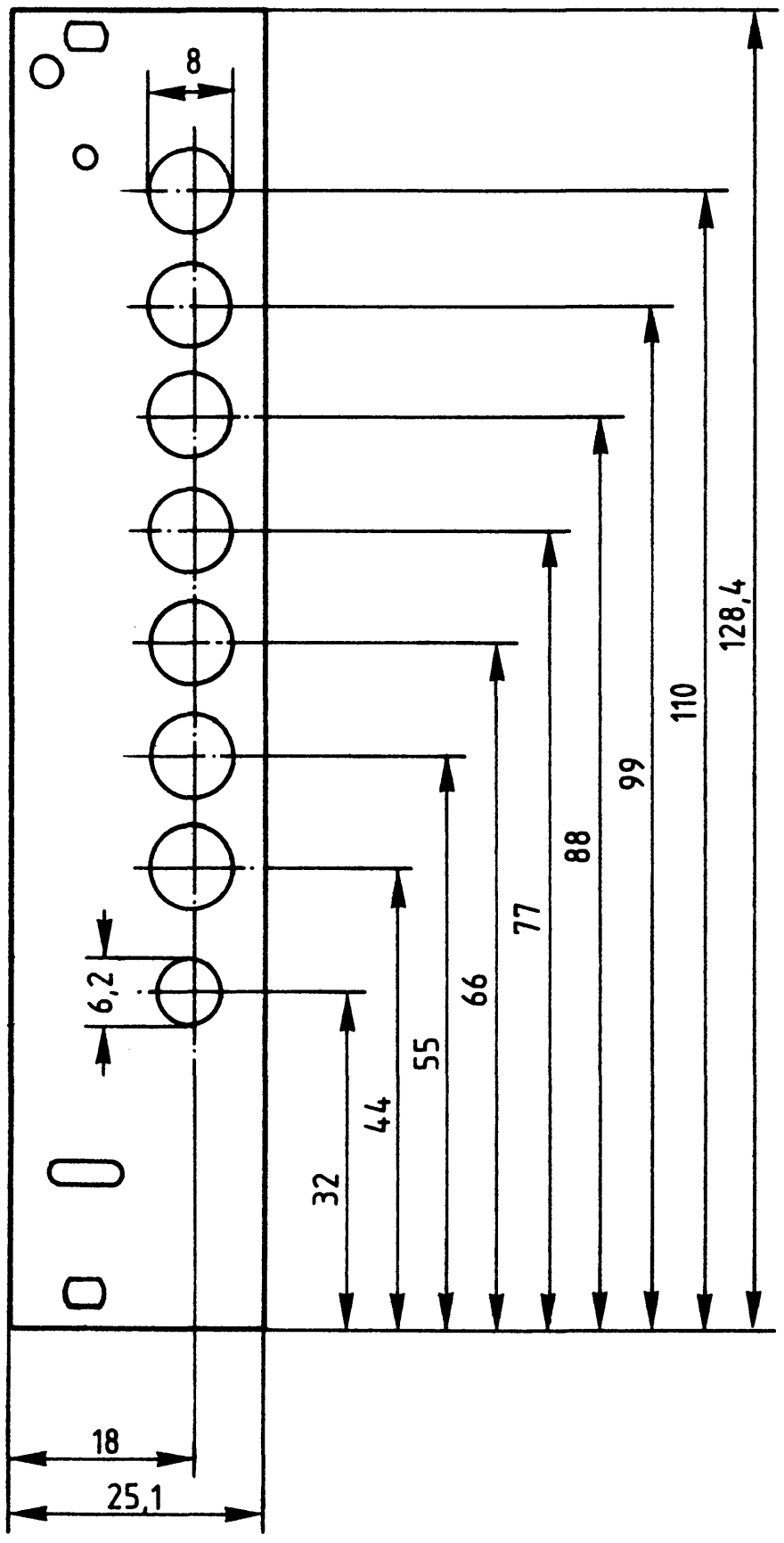
Zähler und Zeitgeber

Datum:

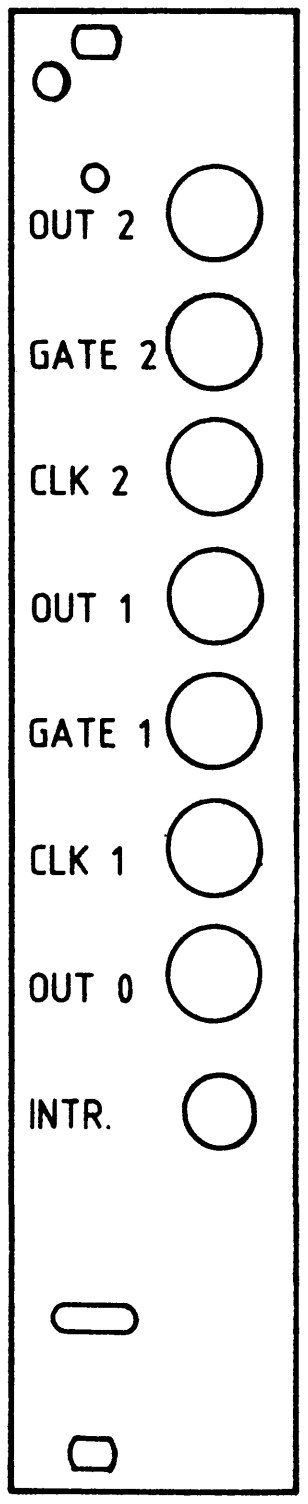
Stellen Sie die Frontplatte nach folgenden Zeichnungen her. Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden. Die Beschriftung kann mit einem Tuscheschreiber oder Abreibebuchstaben erfolgen. Nach dem Beschriften sollten Sie die Frontplatte mit Plastik-Spray besprühen.

A3

Bohrplan Frontplatte



Beschriftungsvorschlag



Schrifthöhe 2,5 mm

Material: Frontplatte L-C 05
Alu 2mm

→ A4

Name:

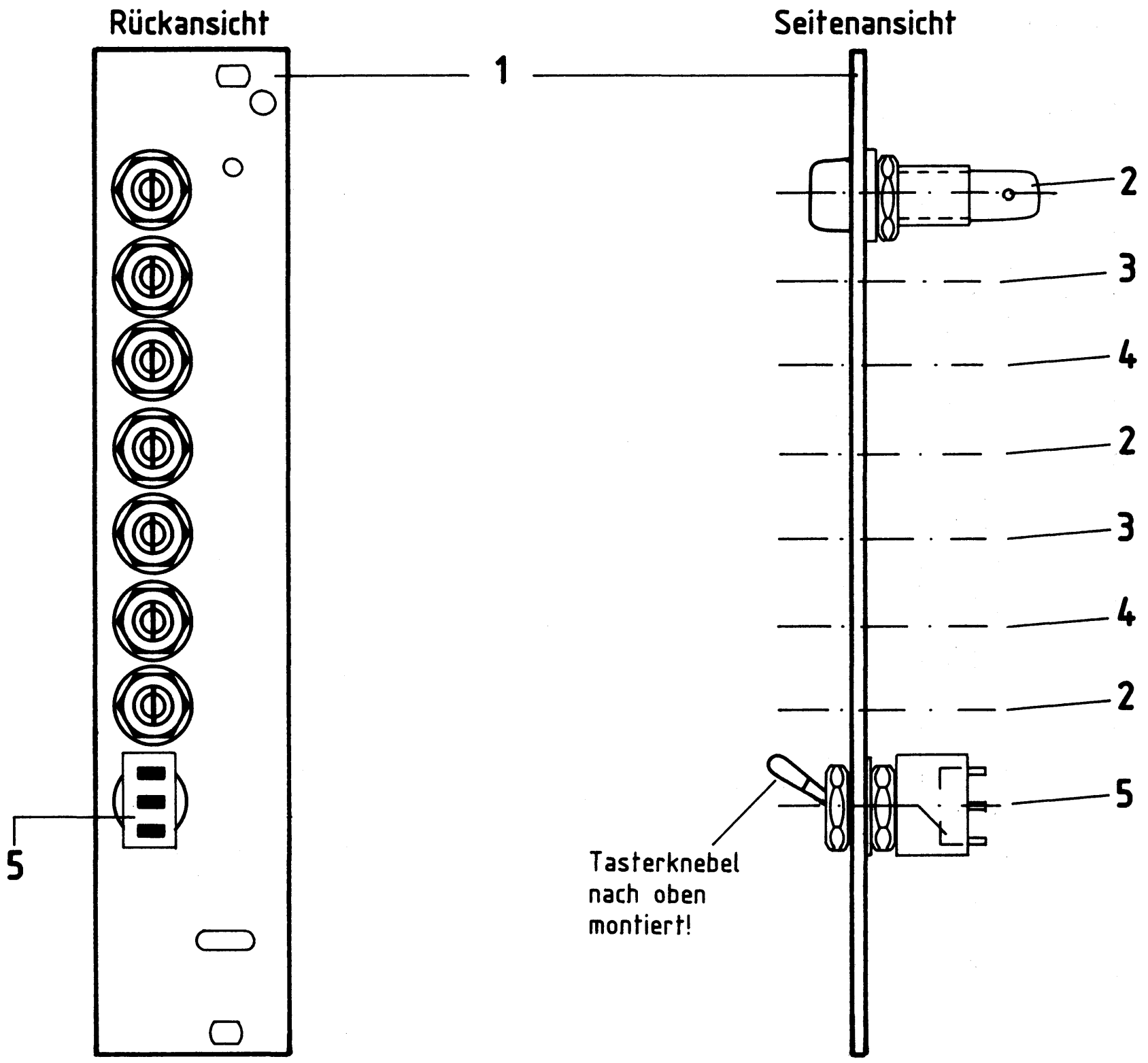
Zähler und Zeitgeber

Datum:

Bestücken Sie die Frontplatte nach Bestückungsplan und Stückliste.

A4

Bestückungsplan Frontplatte



Stückliste Frontplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2	3	Steckbuchse 4 mm, gelb	
3	2	Steckbuchse 4 mm, weiß	
4	2	Steckbuchse 4 mm, grün	
5	1	Taster, einpolig umschaltend	S5

→ A5

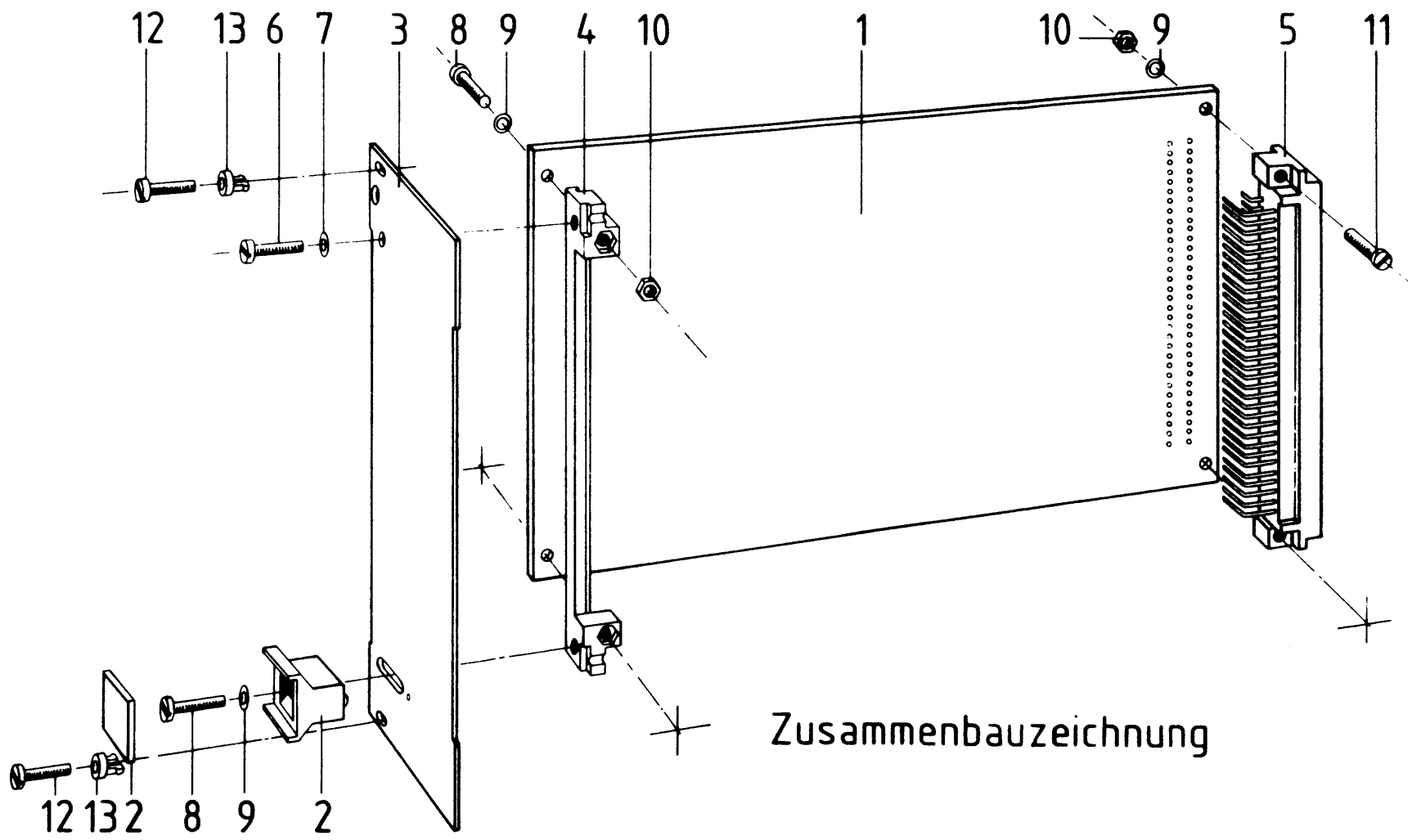
Name:

Zähler und Zeitgeber

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Anschließend wird verdrahtet.

A5.1



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.6.	bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt und verdrahtet
4	1	Frontverbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M 2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

Name:

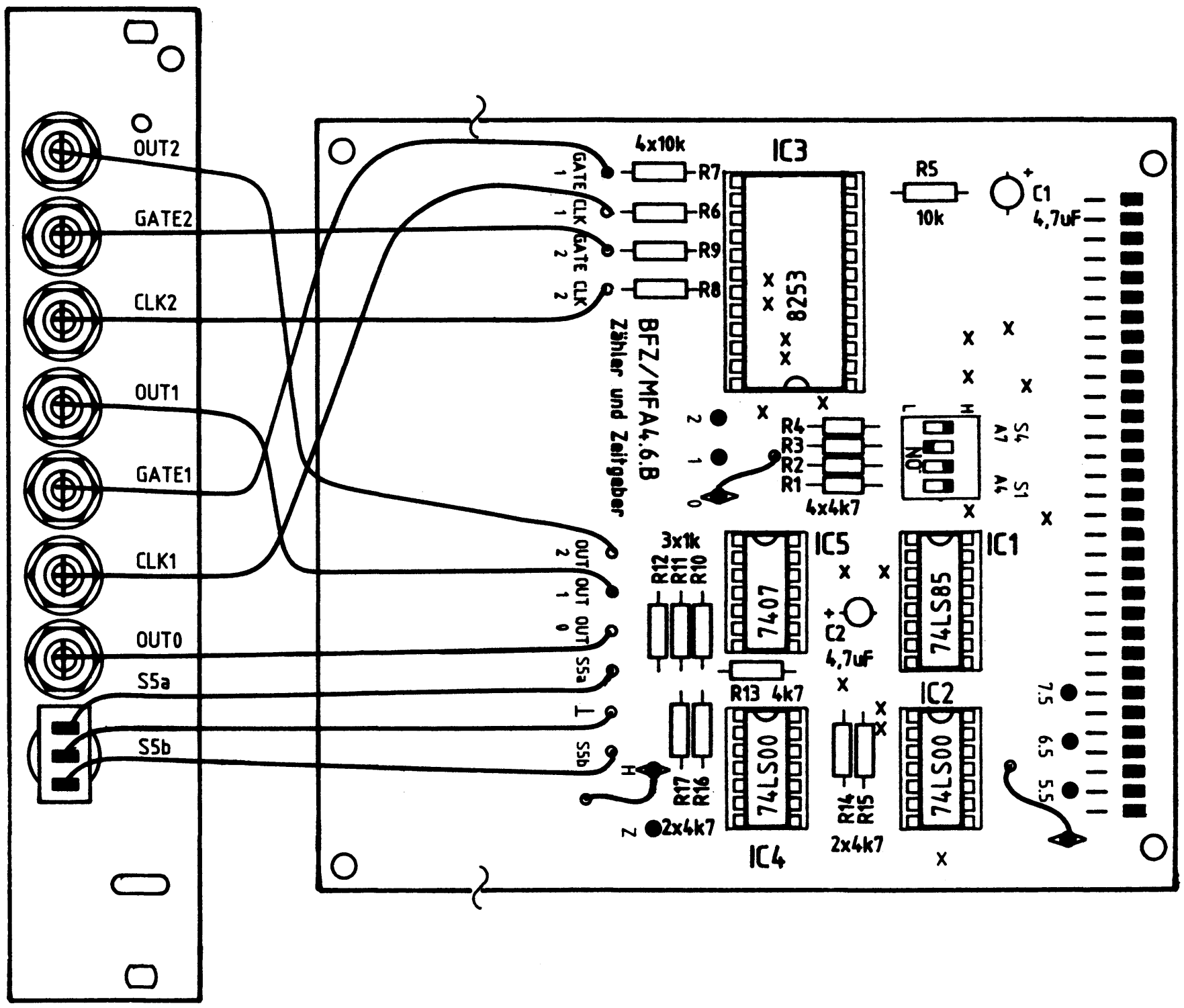
Zähler und Zeitgeber

Datum:

Verbinden Sie die Anschlußleitungen der Leiterplatte nach folgendem Verdrahtungsplan mit der Frontplatte.

A5.2

Verdrahtungsplan Frontplatte - Leiterplatte



Zum Ordnen und Befestigen der Verdrahtung sollten 2-3 Kabelbinder verwendet werden

→ A6

Name:

Zähler und Zeitgeber

Datum:

Sichtkontrolle

A6

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?
Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.
Bei galvanisch nicht durchkontaktierten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontaktierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstücken durchkontaktiert sein.

Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind alle ICs richtig eingesteckt?
- Ist der DIL-Schalter eingesetzt?
- Befinden sich die Steckbrücken in den richtigen Positionen?
  (St1 in Pos. "frei", St2 in Pos. "0", St3 in Pos. "H")

Gesamtaufbau

Kontrollieren Sie auch die Montage der Bauteile in der Frontplatte sowie die Verdrahtung der Frontplatte und die Verbindungen zwischen Frontplatte und Leiterplatte.

Name:

Zähler und Zeitgeber

Datum:

Prüfen der Betriebsspannung für die ICs

A7.1

Zuerst muß die Betriebsspannung aller ICs an den entsprechenden IC-Stiften gemessen werden. Gehen Sie hierzu folgendermaßen vor:

- Baugruppe "Zähler und Zeitgeber" über Adapterkarte am Systembus
- Außer Netzgerät keine anderen Karten eingeschoben
- Betriebsspannung eingeschaltet

Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabelle ein.

	IC1	IC2	IC3	IC4	IC5
Typ	74LS85				
U_B-Pin	16				
0V-Pin	8				
U_B	5V				

Name:

Zähler und Zeitgeber

Datum:

Prüfen des Adreßvergleichers

A7.2

Die zu dieser Prüfung benötigten Adreßsignale liefert der Bus-Signalgeber. Auf der Baugruppe "Zähler und Zeitgeber" wird die Baugruppennummer mit dem 4fach-DIL-Schalter (S1, S2, S3 und S4) eingestellt.

- Bus-Signalgeber und Bus-Signalanzeige zusätzlich in den Rahmen einstecken (Die Einstellungen der Bedienelemente dieser Baugruppen sind beliebig oder sie werden noch angegeben).
- Stellen Sie den 4poligen DIL-Schalter auf der Baugruppe "Zähler und Zeitgeber" entsprechend folgender Tabelle ein:

S4 (A7)	S3 (A6)	S2 (A5)	S1 (A4)
H	L	H	H

An der Bildung der Baugruppennummer der Baugruppe "Zähler und Zeitgeber" sind die vier Adreßleitungen A4 bis A7 in Verbindung mit IC1 und S1 bis S4 beteiligt. Welche Baugruppennummer ergibt sich bei der gewählten Einstellung des 4poligen DIL-Schalters?

Baugruppennummer: (HEX-Wert)

Wieviel unterschiedliche Baugruppennummern sind mit Hilfe der vier DIL-Schalter einstellbar?

unterschiedliche Baugruppennummern sind einstellbar.

Wie lauten diese unterschiedlichen Baugruppennummern?

Messen Sie den logischen Pegel am $\overline{CS}$-Eingang von IC3 (Pin 21). Hierbei sollen am Bus-Signalgeber nacheinander alle Möglichkeiten der Baugruppennummer eingestellt werden. Der ON-OFF-Schalter des Bus-Signalgebers muß dabei in der Stellung "ON" stehen (Bus-Signalgeber aktiv).

Zähler und Zeitgeber

Name:

Datum:

A7.3

Nur dann, wenn die vom Bus-Signalgeber stammende Adresse mit der durch die vier DIL-Schalter eingestellten Baugruppennummer übereinstimmt, wird der Zähler/ Zeitgeber-Baustein IC3 angesprochen, indem sein CS-Eingang (Pin 21) L-Pegel annimmt. Bei allen anderen Adreßwerten bleibt der CS-Eingang von IC3 auf H-Pegel. Bitte überprüfen Sie dies mit einem Logiktester.

Prüfen der Zähler des Zeitgeber-Bausteins 8253

Zum Prüfen der in IC3 vorhandenen Zähler ist ein Taktsignal erforderlich, das der Baugruppe "Prozessor 8085" entnommen wird. Außerdem muß IC3 durch ein kleines Programm initialisiert werden, das die Betriebsart und die Zählerkonstanten festlegt. Dieses Programm wird mit Hilfe des Bus-Signalgebers eingegeben.

- Baugruppe "Prozessor 8085" zusätzlich in den Rahmen einstecken.

- Im "Zähler und Zeitgeber" muß mit S1 bis S4 die Baugruppennummer BX (z.B. B0 eingestellt sein.

- Verbinden Sie die Buchse "OUT0" mit der Buchse "CLK1" und außerdem "OUT1" mit "CLK2". Hierdurch werden die drei Zählerstufen innerhalb von IC3 hintereinandergeschaltet.

- Geben Sie die folgenden Initialisierungs-Bytes für IC3 mit Hilfe des Bus-Signalgebers von links beginnend ein.
  Hierbei wird zunächst der Adreß- und dann der Datenwert am Bus-Signalgeber eingestellt. Durch Betätigung der Taste "IOW" erfolgt anschließend die Übergabe der Daten in den Zähler- und Zeitgeber-Baustein.
  Wenn Ihnen bei der Programmierung ein Fehler unterläuft, sollten Sie die ganze Tabelle neu eingeben. Hierdurch können Sie sicherstellen, daß IC3 richtig initialisiert wird.

ADDRESS	B3	B3	B3	B2	B1	B0	B0
DATA	36	55	A7	20	10	90	01

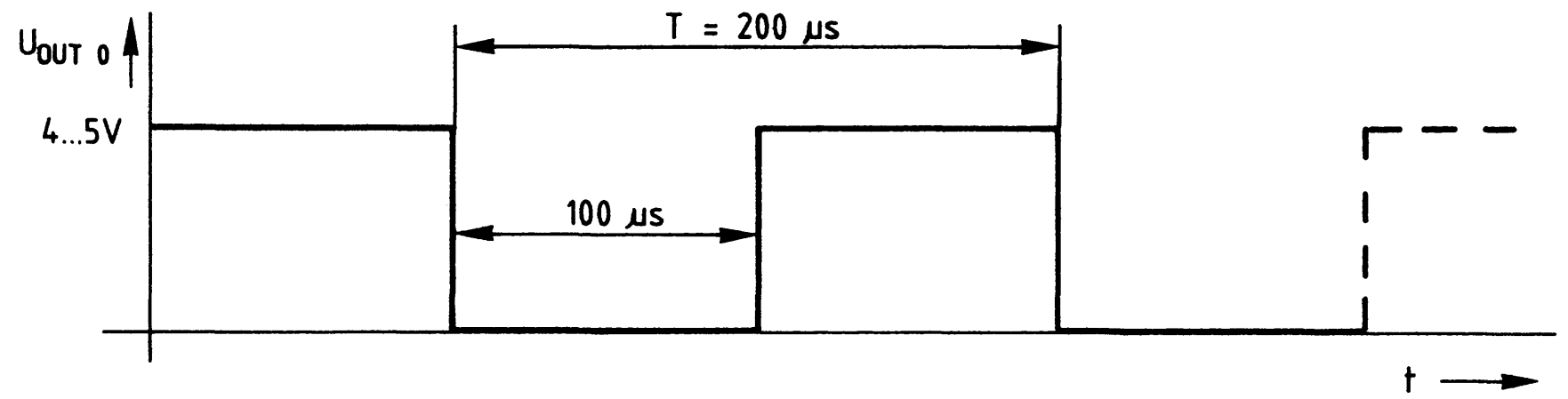
Name:

Zähler und Zeitgeber

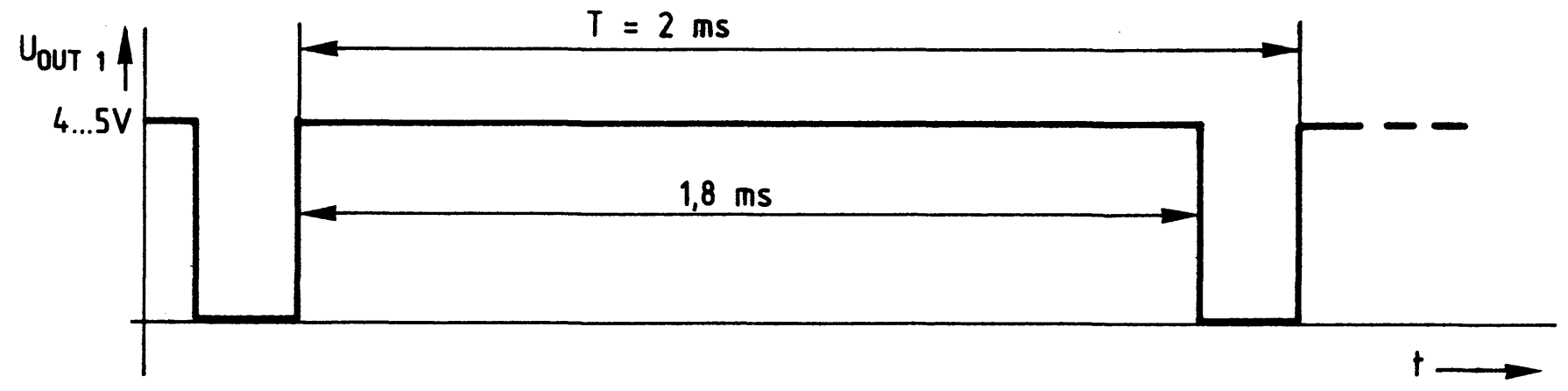
Datum:

A7.4

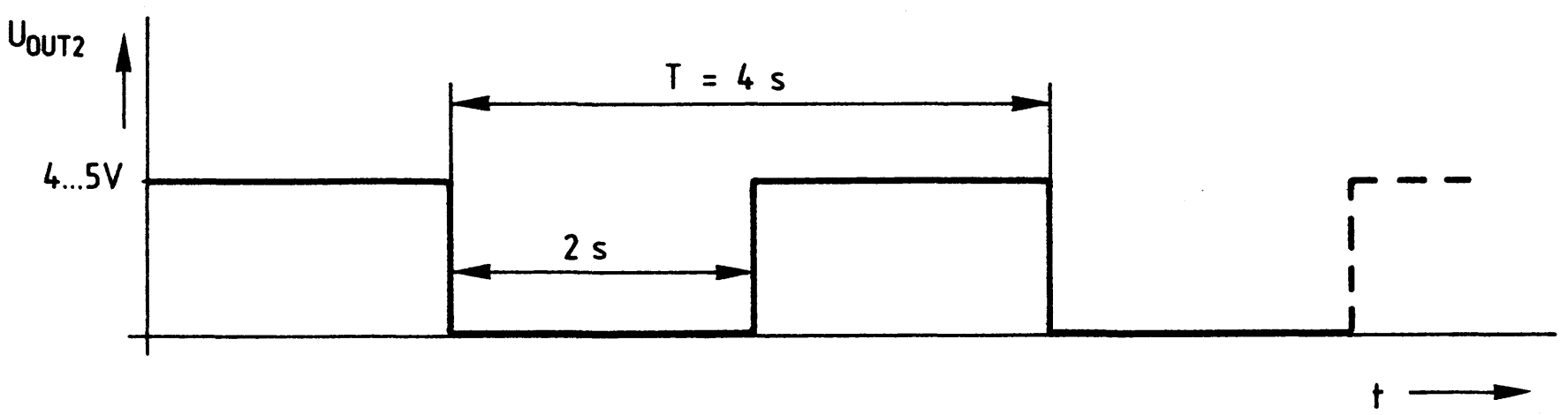
Die richtige Arbeitsweise des Zählers und Zeitgebers kann nun mit einem Oszilloskop überprüft werden. Am Ausgang "OUT0" muß folgendes Signal auftreten:



Der Ausgang "OUT1" führt folgendes Signal:



Das Signal am Ausgang "OUT2" hat folgende Form:



Diese drei Diagramme dienen in einem späteren Arbeitsschritt dazu, die durch die Initialisierung vorgegebenen Teilerverhältnisse des Zähler- und Zeitgeber-ICs zu bestimmen.

Name:

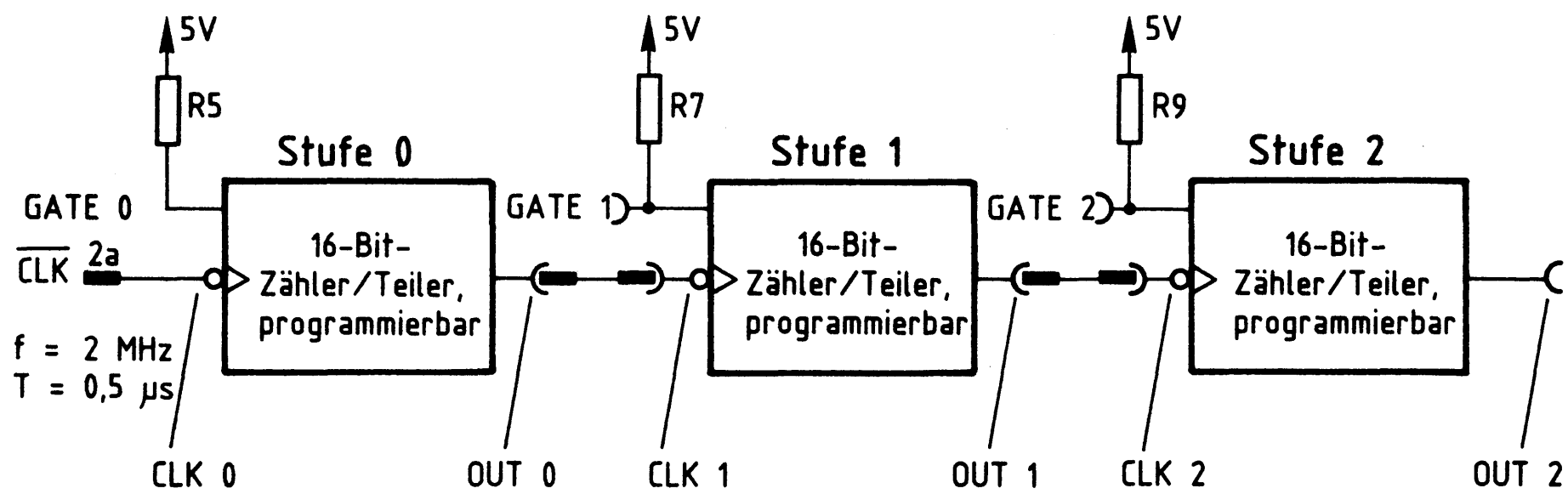
Zähler und Zeitgeber

Datum:

Gatesteuerung, Taktflankensteuerung und Teilerverhältnisse

A7.5

IC3 besitzt drei voneinander unabhängige 16-Bit-Zähl- bzw. Teilerstufen, deren Teilerfaktoren durch die Initialisierung bestimmt wurde. Jede Stufe hat einen Gate- und einen Clock-Eingang sowie einen Signalausgang. Das folgende Bild zeigt die augenblickliche Verbindung der drei Zählstufen miteinander.



Wirkung der Gate-Anschlüsse

Die logischen Zustände der Gate-Anschlüsse "GATE2", "GATE1" und "GATE0" bestimmen, ob die drei innerhalb von IC3 vorhandenen Zählstufen überhaupt zählen können. Durch die Pull-Up-Widerstände R5, R7 und R9 führen alle Gate-Anschlüsse in unbeschaltetem Zustand H-Pegel, wodurch die Zählstufen zum Arbeiten vorbereitet sind.

Wenn der Eingang "GATE2" durch eine Verbindung mit 0 V L-Pegel erhält, wird die Arbeit des Zählers 2 unterbrochen und "OUT2" nimmt sofort H-Pegel an. Bitte überprüfen Sie dies.

Bei L-Pegel nur an "GATE1" nimmt "OUT1" sogleich H-Pegel an, da jetzt die Arbeit der Zählstufe 1 unterbrochen wird. Der Ausgang "OUT2" verändert sich hierdurch nicht, weil die Zählstufe 2 lediglich keine Taktimpulse mehr von "OUT1" erhält und deshalb in ihrem momentanen Zustand (H- oder L-Signal an "OUT2") bleibt. Kontrollieren Sie auch dies nach.

Name:

Zähler und Zeitgeber

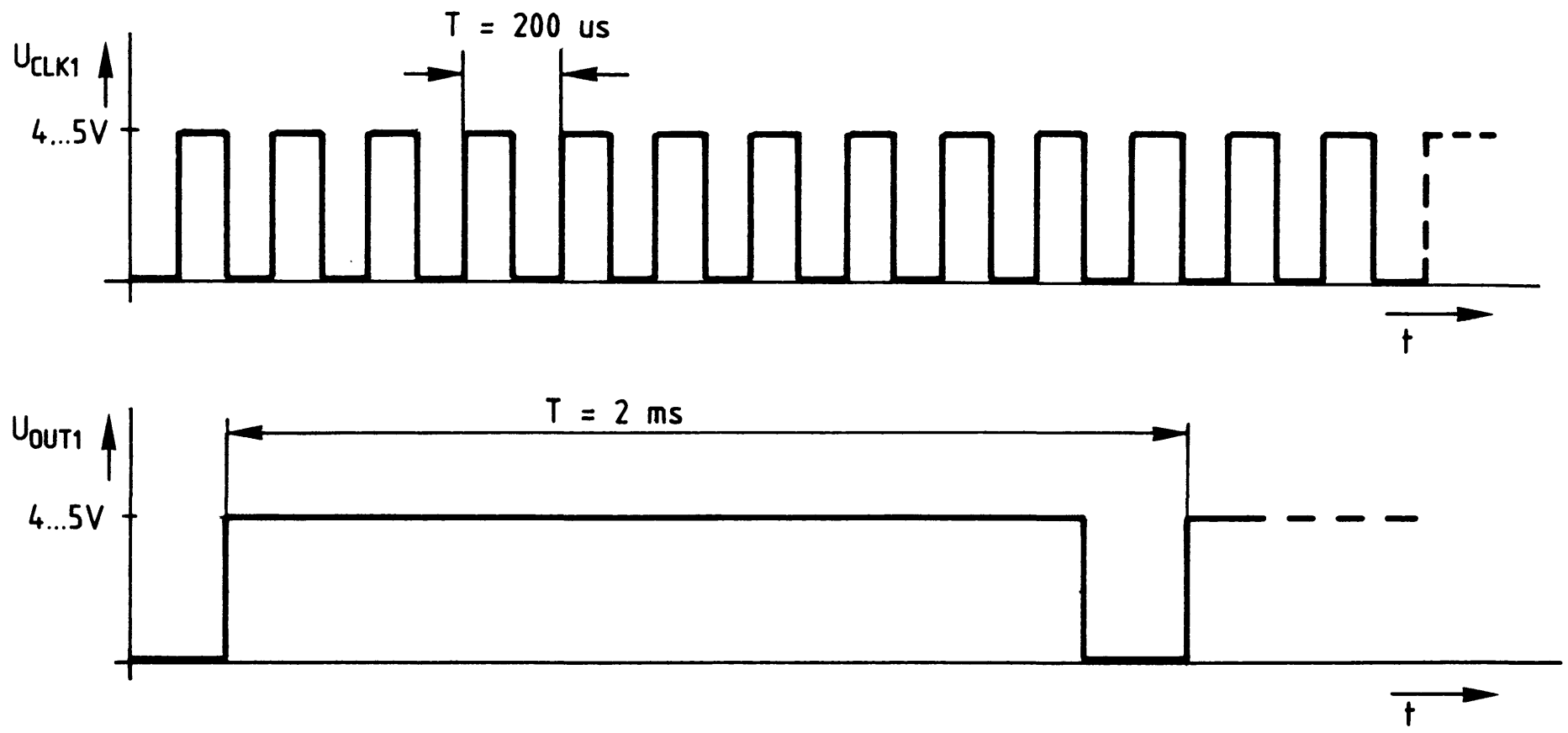
Datum:

A7.6

Die Arbeit der Zählstufe 0 kann von der Frontplatte her nicht beeinflußt werden, da ihr Gate- und Clock-Anschluß nicht herausgeführt ist, sondern beide Leitungen innerhalb der Baugruppe fest verdrahtet sind.

Taktflankensteuerung

Im folgenden Bild ist das Eingangssignal "CLK1" der Zählstufe 1 und das dazugehörende Ausgangssignal "OUT1" zeitrichtig untereinander dargestellt. Überprüfen Sie diese Diagramme mit einem Zweikanaloszilloskop.



Ermitteln Sie aus dem Oszillogramm, ob die Zähler- bzw. Teilerstufen positivflankengetriggert (mit ansteigendem Signal) oder negativ-flankengetriggert (mit abfallendem Signal) arbeiten.

Die Zählstufen arbeiten _____ flankengetriggert.

Es fällt auf, daß das Eingangssignal der Zählstufe 1 ("CLK1") zeitlich symmetrisch, das Ausgangssinal "OUT1" jedoch unsymmetrisch ist. Dies liegt an der Initialisierung des Zähler- und Zeitgeber-ICs, mit der die Arbeitsweise jedes Zählers getrennt bestimmt werden kann. Weitere Einzelheiten stehen in der Funktionsbeschreibung.
Beim vorliegenden Prüfaufbau wurden die Stufen 0 und 2 als symmetrische Frequenzteiler programmiert, die Stufe 1 jedoch als unsymmetrischer Teiler. Bitte überprüfen Sie dies anhand der Diagramme von A7.4.

Name:

Zähler und Zeitgeber

Datum:

Teilerverhältnisse

A7.7

Bestimmen Sie die Teilerverhältnisse der drei Stufen von IC3. Hierzu müssen Sie die Eingangs- und die Ausgangsfrequenz jeder Stufe zueinander ins Verhältnis setzen.

Teilerverhältnis der Stufe 0

Eingangsfrequenz an CLK0:
Ausgangsfrequenz an OUT0:
Teilerverhältnis Stufe 0:

Teilerverhältnis der Stufe 1

Eingangsfrequenz an CLK1:
Ausgangsfrequenz an OUT1:
Teilerverhältnis Stufe 1:

Teilerverhältnis der Stufe 2

Eingangsfrequenz an CLK2:
Ausgangsfrequenz an OUT2:
Teilerverhältnis Stufe 2:

Initialisierung der Zählstufen

Nun wird die Initialisierung der drei Zählstufen untersucht. Außerdem werden die programmierten Teilerfaktoren bestimmt und mit den gemessenen Werten verglichen. Hierzu ist noch einmal die Initialisierungstabelle angegeben:

Name:

Zähler und Zeitgeber

Datum:

A7.8

ADDRESS	B3	B3	B3	B2	B1	B0	B0
DATA	36	55	A7	20	10	90	01

Aus der Adresse "B3" des ersten Datenwertes (36) ist zu entnehmen, daß dieser in das Steuerwortregister geschrieben wird (siehe Bild 5).
Tragen Sie die Bitkombination des ersten Steuerwortes in die folgende Tabelle ein und entschlüsseln Sie es anschließend.

D7	D6	D5	D4	D3	D2	D1	D0
SC1	SC0	RL1	RL0	M2	M1	M0	BCD

≙ 36 (Hex)

Zählart binär/dezimal?
Betriebsart Nr.?
Welche Festlegung des Ladens?
Welcher Zähler soll initialisiert werden?

Übertragen Sie Ihre Ergebnisse in die folgende Aufstellung.

1. Dekodierung des Steuerwortes "36"

Zählart und Zähler-Nr.:
Betriebsarten-Nr. und Bez.:
Bezeichnung der Ladesequenz:

In diesem Fall arbeitet der 16-Bit-Zähler 0 binär in der Betriebsart Nr. 3 als symmetrischer Rechteckgenerator und wird durch die Ausgabe von 2 Bytes mit dem Hex-Wert 0190 geladen.
Der Hex-Wert 0190 entspricht dem Dezimalwert 400. Dies ist der Teilungsfaktor der Zählstufe Nr.0. Bitte überprüfen Sie ihn.
Dekodieren Sie anschließend auch die beiden anderen Steuerworte.

Name:

Zähler und Zeitgeber

Datum:

A7.9

2. Dekodierung des Steuerwortes "55"

Zählart und Zähler-Nr.:
Betriebsarten-Nr. und Bez.:
Bezeichnung der Ladesequenz:

Der 16-Bit-Zähler 1 arbeitet dezimal in der Betriebsart 2 als Frequenzteiler und wird nur im niederwerigen Byte mit dem Dezimalwert 10 (Zehn) geladen.
Da bei dieser Ladesequenz das höherwertige Byte automatisch zu Null gesetzt wird, beträgt der Teilungsfaktor insgesamt 0010, das ist in diesem Fall dezimal "Zehn" und muß dem gemessenen Teilungsfaktor der Stufe 1 entsprechen.

3. Dekodierung des Steuerwortes "A7"

Zählart und Zähler-Nr.:
Betriebsarten-Nr. und Bez.:
Bezeichnung der Ladesequenz:

Hier arbeitet der 16-Bit-Zähler 2 dezimal in der Betriebsart 3 als symmetrischer Rechteckgenerator und wird nur durch die Ausgabe des höherwertigen Bytes mit dem Dezimalwert 20 (Zwanzig) geladen.
Da bei dieser Ladesequenz das niederwertige Byte automatisch zu Null gesetzt wird, beträgt der Teilungsfaktor insgesamt 2000 (Zweitausend) und muß dem gemessenen Teilungsfaktor der Stufe 2 entsprechen.

Wenn Ihre Ergebnisse mit den Messungen und den theoretischen Überlegungen übereinstimmen, sind die Zähler der Baugruppe "Zähler und Zeitgeber" in Ordnung. Als letztes wird nun die Interruptsteuerung überprüft.

Name:

Zähler und Zeitgeber

Datum:

Überprüfung der Interruptsteuerung

A7.10

- Die drei Steckbrücken der Baugruppe müssen sich in den folgenden Positionen befinden: St1 in Pos. "frei", St2 in Pos. "O", St3 in Pos. "H".
- Schließen Sie einen Logiktester oder ein Oszilloskop an die Steckbrücke St1 (Pin 6 von IC2.2) an. Wenn Sie die Taste "INTR" auf der Frontplatte der Baugruppe betätigen, muß das Signal an St1 von L- auf H-Pegel wechseln.
- Stecken Sie St2 in die Position "Z" um.
- Geben Sie die folgenden Initialisierungs-Bytes für IC3 mit Hilfe des Bus-Signalgebers von links beginnend ein.

ADDRESS	B3	B0	B0
DATA	36	90	01

- Am Zählerausgang OUT 0 und an der Steckbrücke St1 muß nach der Initialisierung eine symmetrische 5-kHz-Rechteckschwingung auftreten. Bitte überprüfen Sie dies.
- Stecken Sie zum Schluß St2 wieder in die Position "H" zurück.

Damit ist die Inbetriebnahme der Baugruppe "Zähler und Zeitgeber beendet. Bedingt durch den einfachen Prüfaufbau war es nicht möglich, alle Betriebsarten und Programmiervarianten des Timer-ICs meßtechnisch zu untersuchen. Bei einem späteren Einsatz dieser Baugruppe in einem vollständigen Mikrocomputersystem wird aber auf die dann erforderlichen Dinge näher eingegangen.

Name:

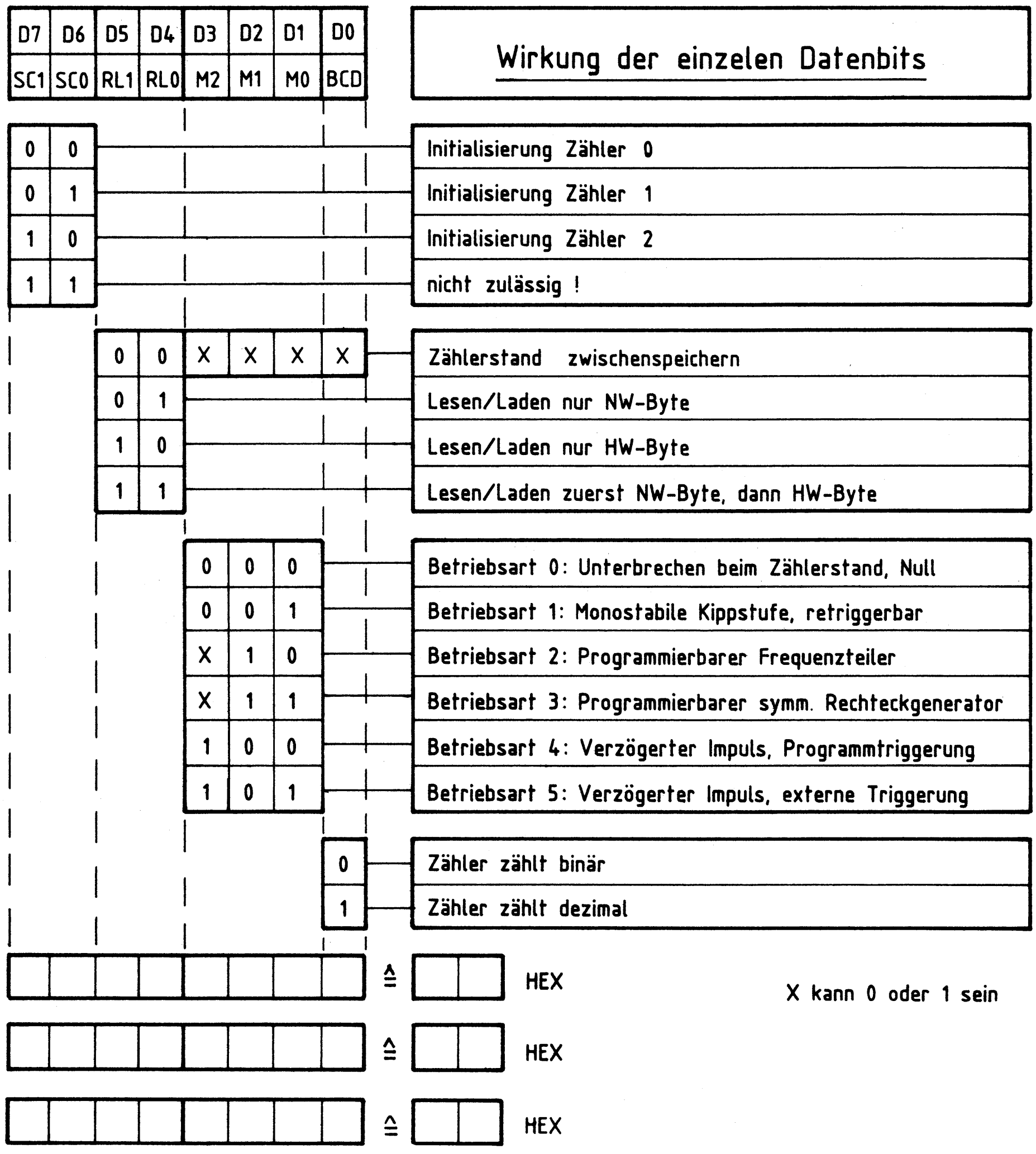
Zähler und Zeitgeber

Datum:

Arbeitsblatt zur Initialisierung des 8253

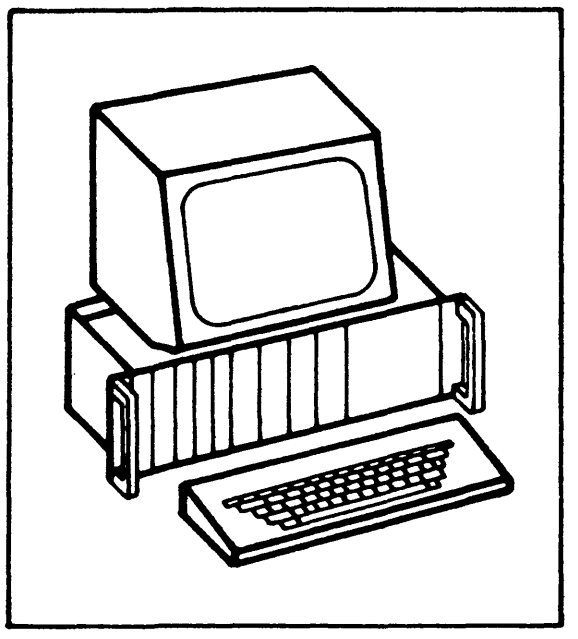
A8

Die folgende Abbildung faßt die Initialisierung des Zähler- und Zeitgeber-Bausteins 8253 zusammen und ist als Arbeitshilfe gedacht.



Damit ist die Übung beendet.

FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



Adapterkarte 64polig

BFZ/MFA 5.3.

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

Adapterkarte 64polig

1. Einleitung

Die "Adapterkarte 64polig" wurde für den Einsatz innerhalb des MFA-Baugruppensystems entwickelt, sie kann aber auch in jedem anderen Baugruppenträger mit 64poligen Federleisten verwendet werden.
Mit Hilfe der Adapterkarte werden Signale von der Bus- bzw. Verdrahtungsseite des Baugruppenträgers auf die Frontseite geführt, wo sie auf einer 64poligen Federleiste zur Verfügung stehen. Im Bereich der Frontseite können 64 Schalter eingebaut werden, mit deren Hilfe sich jede Signalleitung unterbrechen läßt. Damit ist es möglich, an allen Einschüben des MFA-Baugruppensystems Messungen während des Betriebs vorzunehmen. Die Leiterbahnen sind für Stromstärken bis 2 A bemessen.

2. Schaltung

Bild 1 zeigt die Schaltung und die Kontaktbelegung der Adapterkarte.

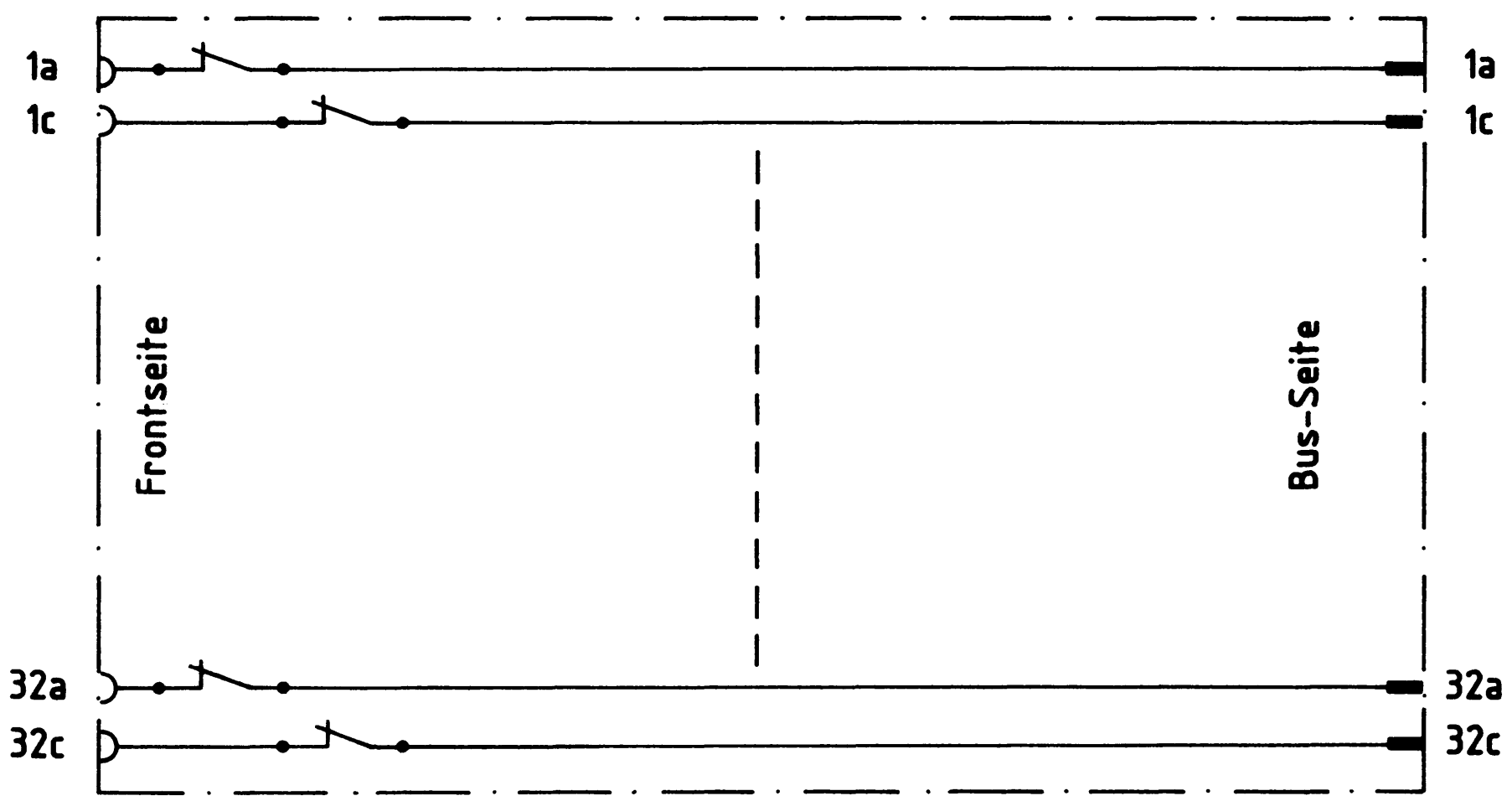
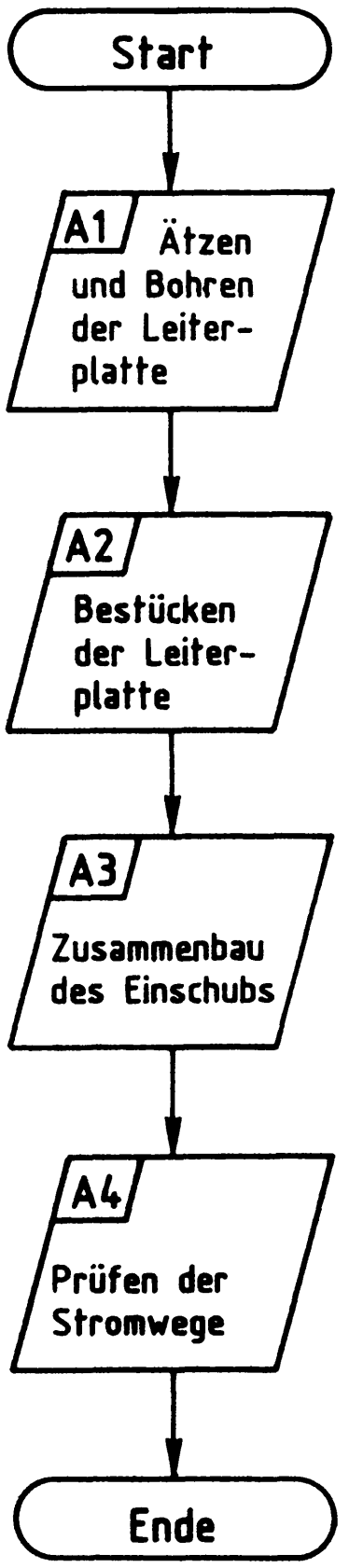


Bild 1: Schaltung "Adapterkarte 64polig"

Flußdiagramm für den Arbeitsablauf

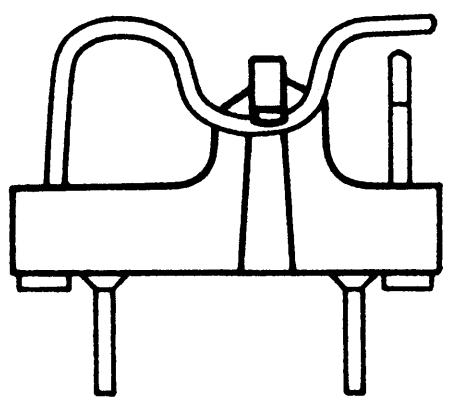


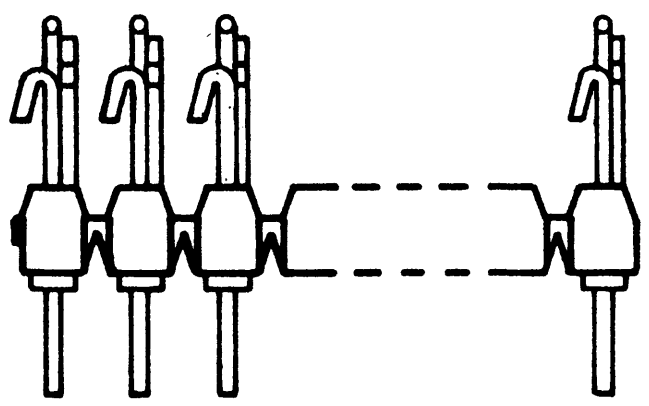
Adapterkarte 64polig

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte ca. 225x110 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	Cu-kaschiert (35µm) und mit Fotolack beschichtet
1	Filmvorlage BFZ/MFA 5.3. zum Belichten der Leiterplatte	je nach Ätzverfahren Positiv- oder Negativ-Film
1	Messerleiste 64polig DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Federleiste 64polig, mit abgewinkelten Lötanschlüssen, Bauform C, DIN 41612	z.B. Panduit Nr. 100-964-553
1	Führungsschienensatz mit Aushebelmechanik und Befestigungsschrauben	Vero Nr. 022-02427 D/SZ
4	Zylinderschraube M2.5x10 DIN 84	
4	Federscheibe A2,7 DIN 137	
4	Sechskantmutter M2,5 DIN 439	
n.B.	Lötlack	
n.B.	Lötdraht	
n.B.	Cu-Draht, Ø 0,5 mm versilbert	*) Anmerkung

*) Anmerkung:
Sollen häufig meßtechnische Untersuchungen an den Baugruppen des MC-Systems durchgeführt werden, so ist es sinnvoll, die Lötbrücken der Adapterkarte z.B. durch DIL-Schalter oder IC-Fassungen mit Steckbrücken zu ersetzen. Besonders geeignet und relativ preiswert sind sogenannte DIP-FIX-EIN-/AUS-Schalter als Lötbrückenersatz. Hiervon werden insgesamt 64 Schalter benötigt.
Die folgende Aufstellung enthält die genaue Bezeichnung und die Bestellnummern der DIP-FIX-Schalter.

Stckz.	Benennung/Daten	Bemerkung
2	DIP-FIX-EIN-/AUS-Schalter 24teilig	z.B.Siemens,Best.-Nr. C42315-A1347-A124
2	DIP-FIX-EIN-/Aus-Schalter 8teilig	z.B. Siemens, Best.-Nr. C42315-A1347-A108





Name:

Adapterkarte 64polig

Datum:

Für die "Adapterkarte 64polig" muß eine einseitig kupferkaschierte Leiterplatte angefertigt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

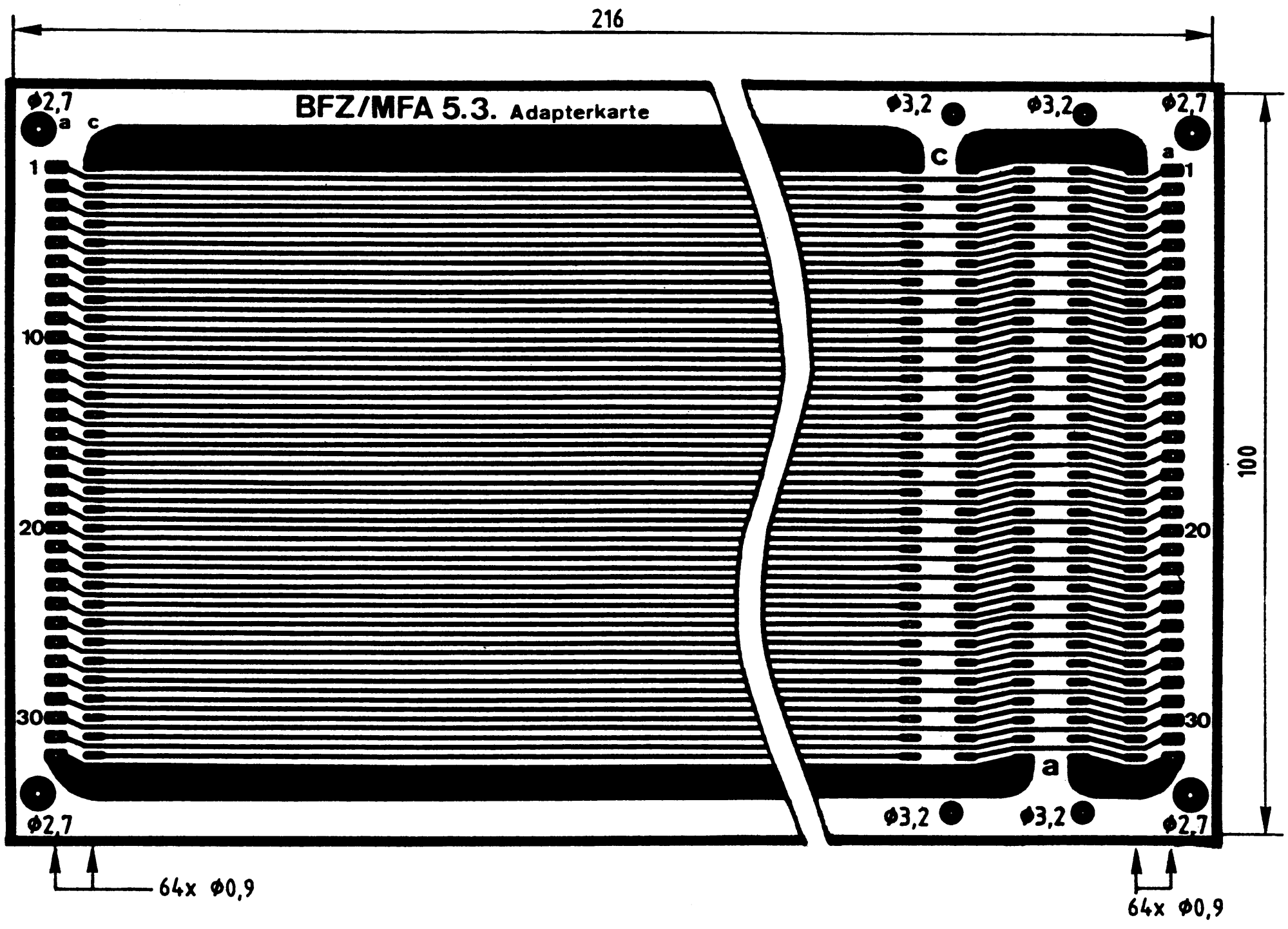
A1

1. Belichten nach Filmvorlage BFZ/MFA 5.3.
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß zuschneiden

Material: Epoxid-Glashartgewebe 1,5 mm dick (Hwg 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan. Anschließend ist die Leiterplatte zu reinigen und mit Lötlack zu besprühen.

Bohrplan



Alle nicht bemaßten Bohrungen ϕ0,8 mm
Benötigte Bohrer: 0,8 - 0,9 - 2,7 - 3,2 mm

→ A2

Name:

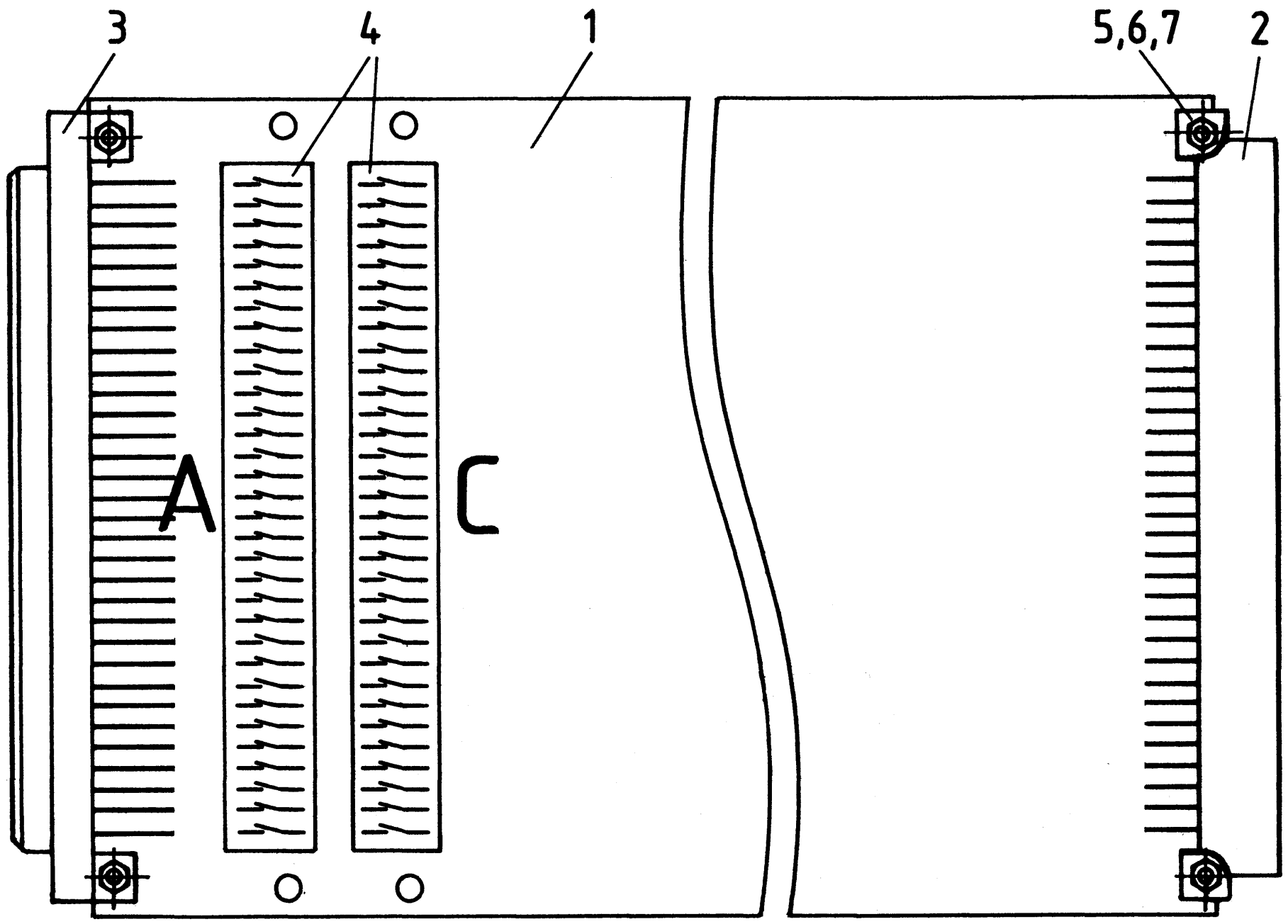
Adapterkarte 64polig

Datum:

Bestücken Sie die Leiterplatte nach dem Bestückungsplan und der Stückliste. Vor dem Bestücken sollten Sie die Leiterplatte mit einem wasserfesten Schreiber wie dargestellt beschriften.

A2

Bestückungsplan



Stückliste

Pos.	Stckz.	Benennung/Daten	Bemerkungen
1	1	Leiterplatte BFZ/MFA 5.3.	
2	1	Messerleiste 64polig DIN 41612	
3	1	Federleiste 64polig DIN 41612	
4	64	DIP-FIX-EIN-/AUS-Schalter	*) Anmerkung
5	4	Zylinderschraube M2,5x10 DIN 84	
6	4	Federscheibe A2,7 DIN 137	
7	4	Sechskantmutter M2,5 DIN 439	

*) Anmerkung: Anstelle der DIP-FIX-EIN-/AUS-Schalter können auch IC-Fassungen mit Steckbrücken oder Lötbrücken eingelötet werden.

→ A3

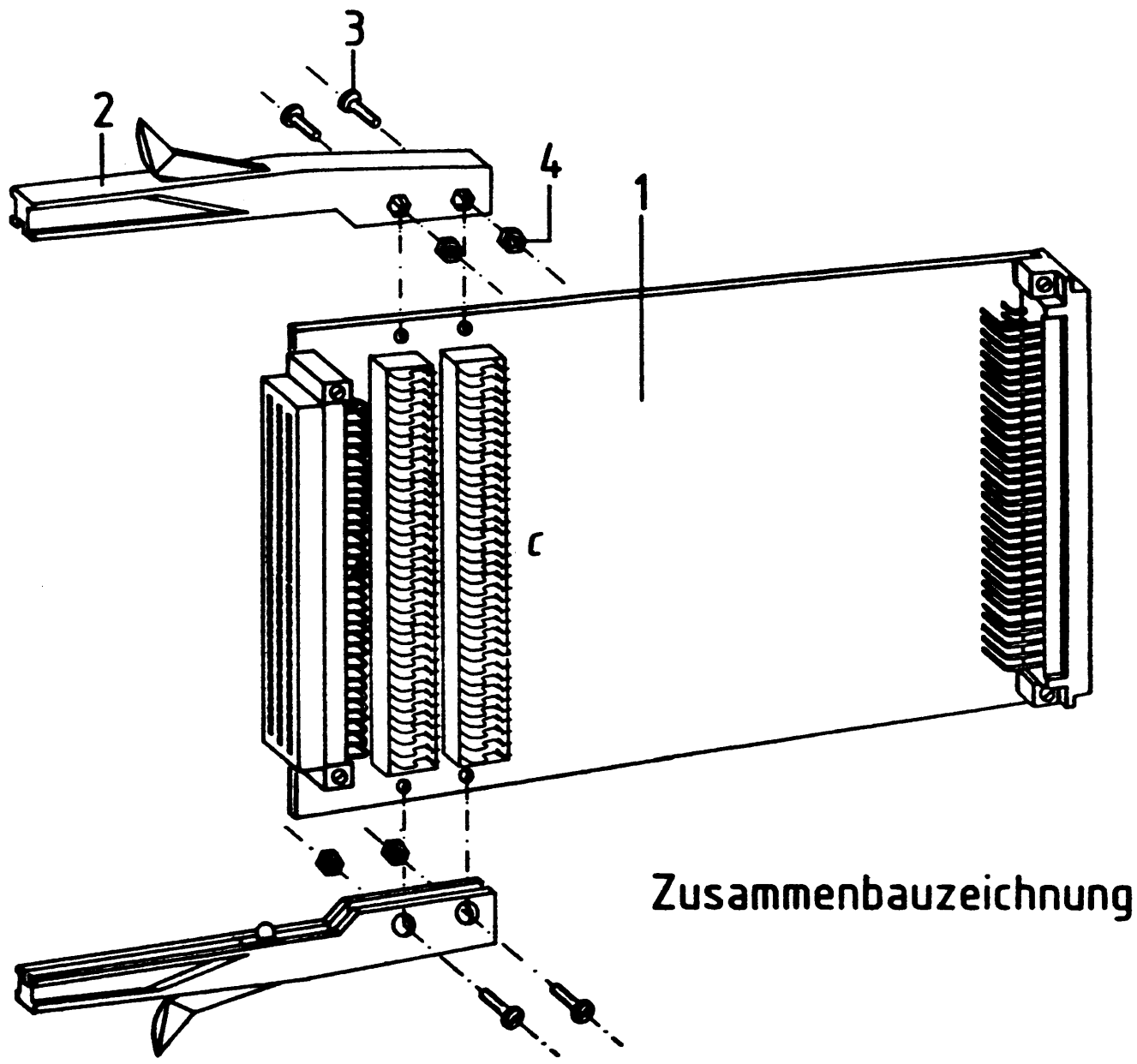
Name:

Adapterkarte 64polig

Datum:

Bauen Sie die Adapterkarte nach der folgenden Zeichnung und Stückliste zusammen.

A3



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 5.3.	bestückt
2	2	Führungsschiene mit Aushebel-mechanik	
3	4	Zylinderschraube M3x6 DIN 84	gehören zum Bausatz
4	4	Sechskantmutter M3 DIN 439	der Führungsschiene

→ A4

Name:

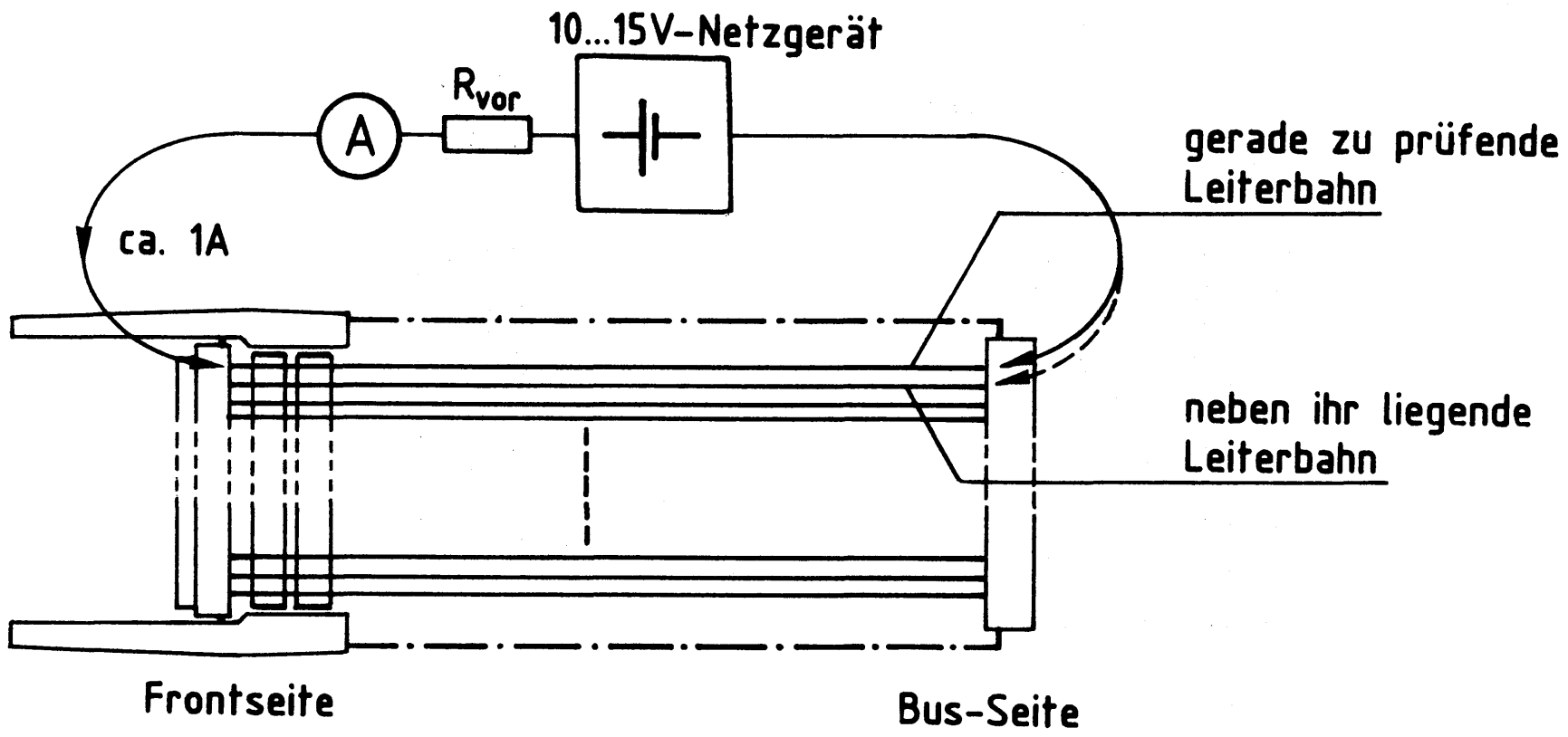
Adapterkarte 64polig

Datum:

Prüfen Sie zunächst mit einer Lupe, ob alle Lötstellen ordnungsgemäß ausgeführt worden sind. Achten Sie dabei auch auf Kurzschlüsse zwischen den Leiterbahnen und auf Unterbrechungen.

A4

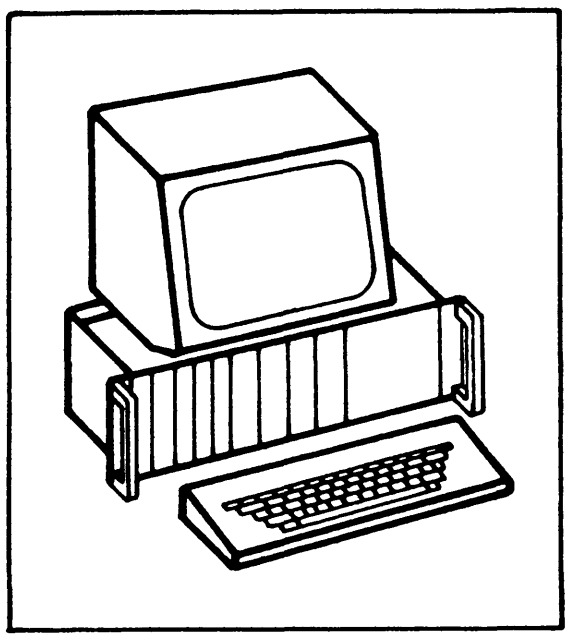
Bereiten Sie anschließend folgenden Meßaufbau vor.



Lassen Sie durch jede Leiterbahn einen Strom von ungefähr 1 A fließen. Prüfen Sie dabei mit dem Meßstift am Leiterbahnende, ob auch über die Leiterbahnen, die neben der gerade zu prüfenden liegen, ein Stromfluß zustande kommt. In diesem Fall haben die Bahnen untereinander eine Verbindung, die nicht erlaubt ist. Der Fehler ist dann zu beseitigen.

Damit ist die Übung beendet.

FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



Fehlersimulation

BFZ/MFA 5.4.

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

Fehlersimulation

1. Einleitung

In einem Mikrocomputer kann die Fehlersuche sehr schwierig und zeitraubend sein, weil zur einwandfreien Funktion des Gerätes zwei voneinander unabhängige Voraussetzungen erfüllt sein müssen: Einerseits darf kein "Hardware-Fehler" vorliegen, womit z.B. Schaltungs-, Bestückungs-, Bauteile- und Verdrahtungsfehler gemeint sind. Andererseits arbeitet ein Mikrocomputer nur dann richtig, wenn er mit der richtigen (!) und fehlerfreien "Software", dem Steuerprogramm des Gerätes, versehen ist.
Die Baugruppe "Fehlersimulation" dient dazu, häufig vorkommende "Hardware-Fehler" wie Unterbrechungen und Kurzschlüsse auf dem System-Bus des BFZ/MFA-Mikrocomputers zu simulieren. Hierdurch wird es möglich, die Auswirkungen solcher Fehler zu beobachten. In einem wirklichen Fehlerfall können durch die gewonnenen Erkenntnisse eventuell Rückschlüsse auf die Fehlerursache getroffen werden. Die Fehlersimulations-Baugruppe wird wie eine Adapterkarte in den Baugruppenträger des BFZ/MFA-Computers eingesetzt, und jede Baugruppe des Computers außer der CPU und dem Bus-Signalgeber kann über die "Fehlersimulation" betrieben werden.

2. Hinweise zum Einsatz der Baugruppe und zu den Fehlerauswirkungen

Bild 1 zeigt an einem Beispiel den Einsatz der Baugruppe "Fehlersimulation".

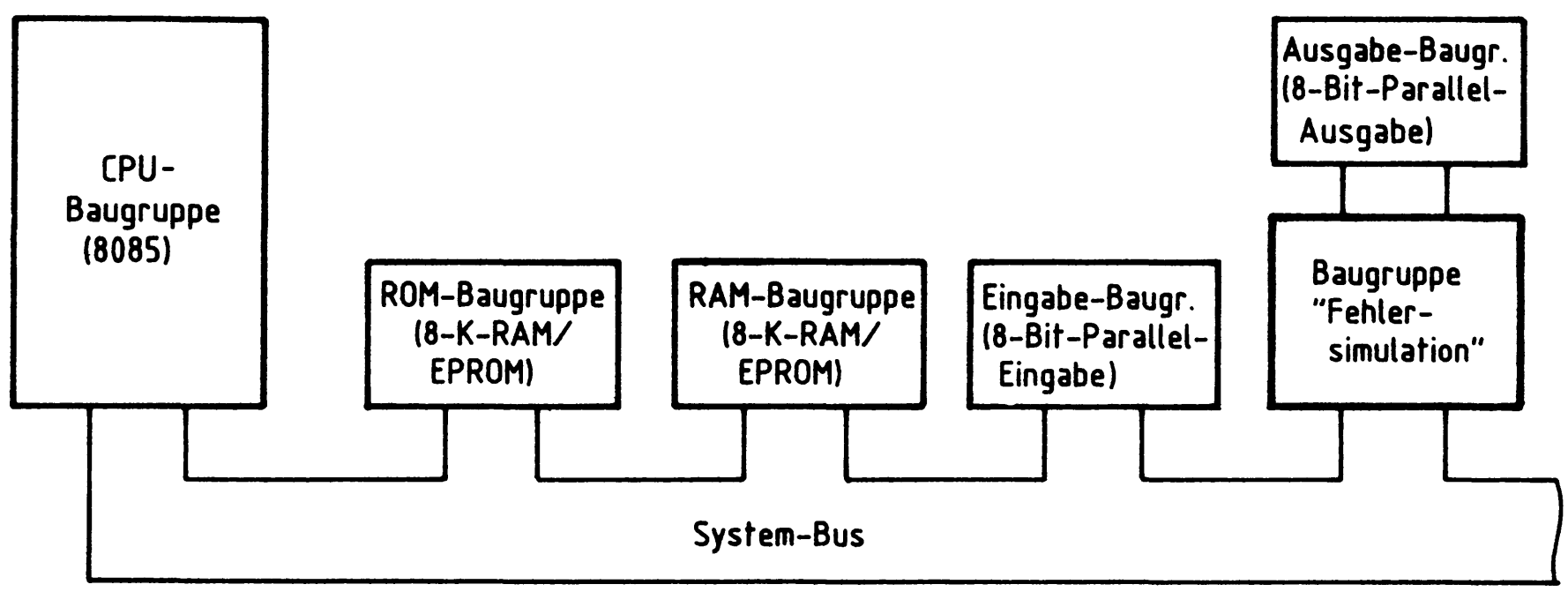


Bild 1: Beispiel für den Einsatz der Baugruppe "Fehlersimulation"

Die Auswirkungen von Signalunterbrechungen und -kurzschlüssen auf dem System-Bus des Mikrocomputers sowie die Merkmale der in dieser Übung angewendeten "Open-Collektor-Technik" werden in der Fachpraktischen Übung BFZ/MFA 10.1. ausführlich behandelt. Die wichtigsten Gesichtspunkte hierzu sind:

- Bei Signalunterbrechungen führt die unterbrochene Leitung ständig H-Pegel. Eine Signalunterbrechung wirkt sich nur dann als Fehler aus, wenn über die unterbrochene Leitung L-Pegel übertragen wird. Bei H-Pegel bleibt eine unterbrochene Leitung ohne Einfluß auf die Funktion des Gerätes.
- Kurzschlüsse zwischen zwei Signalleitungen wirken sich immer dann aus, wenn die miteinander verbundenen Leitungen unterschiedliche Signalpegel besitzen (eine Leitung führt H-Pegel, die andere führt L-Pegel). In diesen Fällen stellt sich insgesamt L-Pegel ein, wobei ein hoher Kurzschlußstrom fließt. Führen beide Leitungen den gleichen Signalpegel (beide L- oder beide H-Signal), wirkt sich ein Kurzschluß zwischen zwei Leitungen nicht störend aus und bleibt unbemerkt.
- Open-Collektor-Schaltkreise sind -bedingt durch ihren Aufbau- kurzschlußfest bei Kurzschlüssen nach Masse (0 V), wenn der Kurzschlußstrom durch Widerstände begrenzt wird. Kurzschlüsse zur 5-V-Betriebsspannung dürfen nicht auftreten.

Bei der Simulation von Fehlern muß sichergestellt sein, daß keine Schaltungsteile überlastet werden. Solange sich die erzeugten Fehler innerhalb der Baugruppe "Fehlersimulation" befinden, besteht im allgemeinen keine Gefahr für das Gerät. Keinesfalls dürfen Fehler durch Manipulationen direkt am System-Bus herbeigeführt werden, da es hierbei zu Zerstörungen kommen kann.

3. Aufbau der Baugruppe "Fehlersimulation"

Die Baugruppe "Fehlersimulation", deren Blockschaltbild Bild 2 zeigt, besteht im wesentlichen aus Unterbrechungsschaltern und Treiberbausteinen.
Die Unterbrechungsschalter dienen zur Erzielung von Leitungsunterbrechungen zwischen dem System-Bus und der an die "Fehlersimulation" angeschlossenen Baugruppe. Insgesamt sind 28 Unterbrechungsschalter für die Adreßleitungen A0 bis A15, die Datenleitungen D0 bis D7 und die Steuerleitungen "$\overline{\text{MEMR}}$", "$\overline{\text{MEMW}}$", "$\overline{\text{IOR}}$" und "$\overline{\text{IOW}}$" vorhanden. Die hierdurch erzielten "Unterbrechungsfehler im System-Bus" wirken sich nur auf die über die "Fehlersimulation" betriebene Baugruppe aus. Der System-Bus des Mikrocomputers bleibt in jedem Fall ungestört.

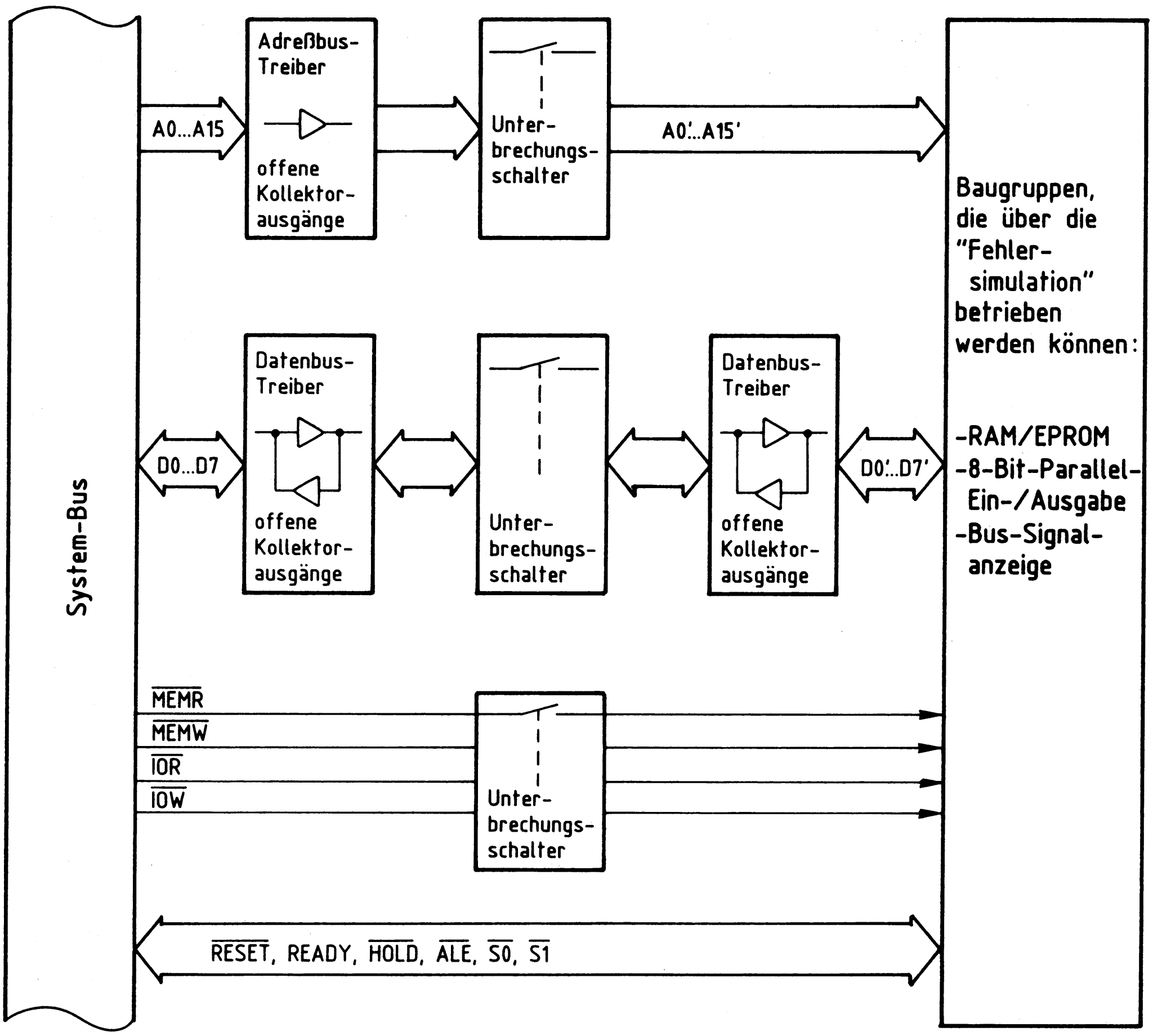


Bild 2: Blockschaltbild der Baugruppe "Fehlersimulation"

Zur Erzielung von Signalkurzschlüssen besitzt die Baugruppe "Fehlersimulation" keine besonderen Einrichtungen. Kurzschlüsse werden herbeigeführt, indem mit Hilfe von Meßleitungen, die Miniatur-Abgreifklemmen besitzen, Verbindungen zwischen verschiedenen Unterbrechungsschaltern geschaffen werden.

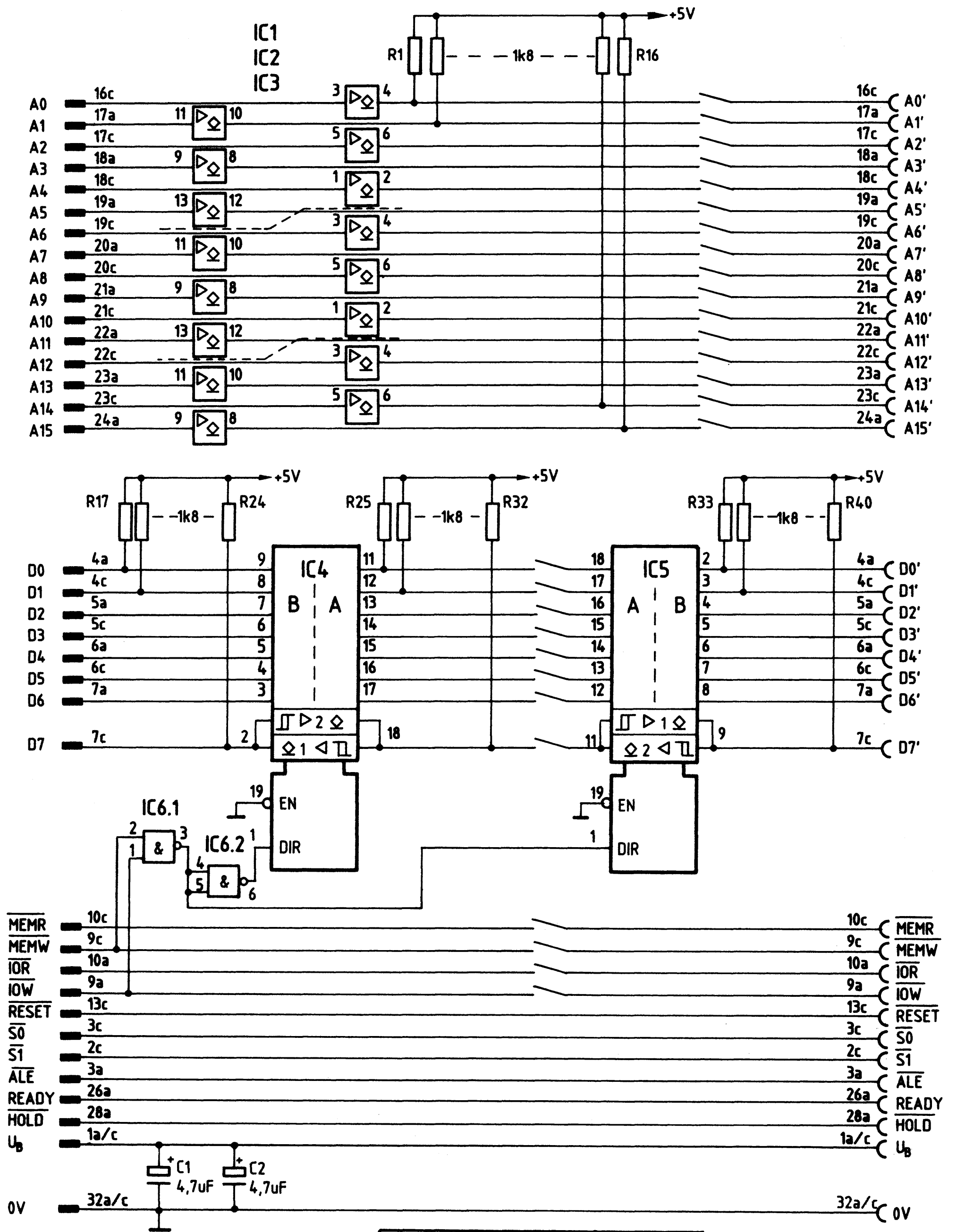
Warnhinweis:
Zur Erzielung von Signalkurzschlüssen dürfen nur bestimmte Schaltungspunkte miteinander verbunden werden! Es ist nur zulässig, Adreß- und Datenleitungen untereinander oder miteinander zu verbinden. Die Steuerleitungen "$\overline{MEMR}$", "$\overline{MEMW}$", "$\overline{IOR}$" und "$\overline{IOW}$" dürfen nicht an Signalkurzschlüssen beteiligt sein. In keinem Fall dürfen Verbindungen zwischen der Betriebsspannung und irgendeinem anderen Punkt der Schaltung geschaffen werden.

Damit sich Signalkurzschlüsse nicht direkt auf den System-Bus des Mikrocomputers auswirken und dort Zerstörungen zur Folge haben, sind die Adreß- und Datenleitungen der "Fehlersimulation" durch Open-Collektor-Treiberbausteine vom Datenbus getrennt (Bild 2).
Der Adreßbus des Mikrocomputers wird durch in eine Richtung wirkende Adreßbus-Treiber ("unidirektionale Treiber") entkoppelt. Da von den an die "Fehlersimulation" angeschlossenen Baugruppen keine Adressen ausgegeben werden, sondern nur von der System-CPU, ist die Entkopplung der Adreß-Signale nur für den System-Bus des Computers erforderlich.
Anders ist es bei den Datenleitungen. Der Datenbus wirkt in beide Richtungen und erfordert "bidirektionale" (in zwei Richtungen wirkende) Datenbus-Treiberbausteine. Darüberhinaus müssen Datenkurzschlüsse sowohl gegenüber dem Systembus, als auch gegenüber der zu störenden Baugruppe entkoppelt werden, da nicht nur vom Prozessor, sondern auch von an die "Fehlersimulation" angeschlossenen Baugruppen (Speicher- oder Eingabe-Baugruppen) Daten auf den Datenbus gegeben werden können.
Die Signale "$\overline{RESET}$", "READY", "$\overline{HOLD}$", "$\overline{ALE}$", "$\overline{S0}$" und "$\overline{S1}$" werden von der "Fehlersimulation" unbeeinflußt weitergegeben und können nicht in die Simulation von Fehlern einbezogen werden.

4. Stromlaufplan und Schaltungsbeschreibung

Bild 3 zeigt den Stromlaufplan der Baugruppe "Fehlersimulation". An die Adreßleitungen A0 bis A15 des System-Busses sind nichtinvertierende Treiberbausteine (IC1 bis IC3, 7407) angeschlossen. Die Widerstände R1 bis R16 dienen als Arbeitswiderstände dieser Open-Collektor-Schaltkreise, deren Ausgänge über Unterbrechungsschalter auf die Federleistenanschlüsse A0' bis A15' an der Vorderseite der "Fehlersimulation" führen. Dort wird eine RAM/ROM- oder Ein-/Ausgabe-Baugruppe angeschlossen, deren Funktion durch die "Fehlersimulation" gestört werden kann.

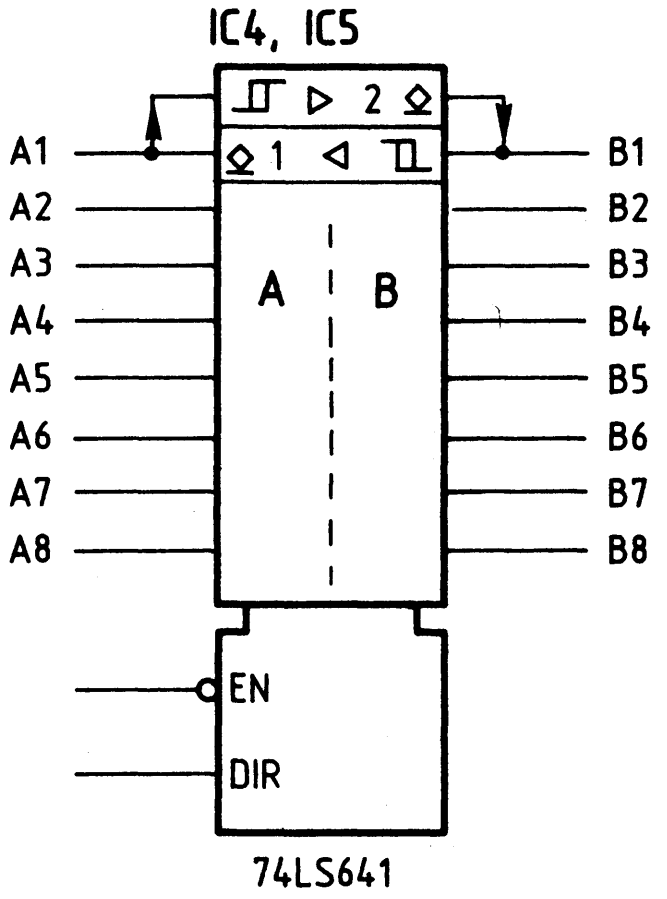
Fehlersimulation



	IC1 ... IC3	IC4, IC5	IC6
	7407	74LS641	74LS00
$+U_B$	14	20	14
0V	7	10	7

Bild 3: Stromlaufplan Fehlersimulation

Die Datenleitungen D0 bis D7 werden vom System-Bus über zwei bidirektionale Treiberstufen mit Open-Collektor-Ausgängen (IC4 und IC5, 74 LS 641) zu den Anschlüssen D0' bis D7' geführt. R17 bis R24 wirken als Arbeitswiderstände, wenn die CPU Daten liest, R33 bis R40 beim Schreiben von Daten. R25 bis R32 sind in beiden Fällen wirksam. Zwischen den Datentreibern befinden sich die Unterbrechungsschalter für die Datenleitungen. Zunächst wird mit Hilfe von Bild 4 die Funktion der bidirektionalen Treiberstufen erklärt.



EN	DIR	Funktion
H	X	nicht aktiv
L	H	Daten von A nach B
L	L	Daten von B nach A

Bild 4: Funktion der Datentreiber

Ein Datentreiber vom Typ "74 LS 641" besitzt acht mit A1 bis A8 und ebensoviel mit B1 bis B8 bezeichnete Datenanschlüsse, die einander paarweise zugeordnet sind (zu A1 gehört B1, zu A2 gehört B2 usw.). Mit den beiden Steueranschlüssen "EN" und "DIR" wird die Funktion des Schaltkreises gesteuert. Dies geht aus der Wertetabelle von Bild 4 hervor.
"EN" ist die Abkürzung für "enable" und bedeutet "ermöglichen" bzw. "durchschalten". Bei H-Pegel am Anschluß "EN" sind die Anschlüsse A1 bis A8 von den Anschlüssen B1 bis B8 getrennt, beide Seiten sind voneinander isoliert. Nur bei L-Pegel an "EN" ist der Baustein aktiv.
In diesem Fall bestimmt der logische Pegel am Anschluß "DIR", ob die Seite "A" Eingang und die Seite "B" Ausgang des Bausteins ist oder umgekehrt. "DIR" ist die Abkürzung für "direction" und bedeutet "Richtung", hier besser "Steuerung der Datenrichtung".

Fehlersimulation

Bei H-Pegel am Anschluß "DIR" (und gleichzeitigem L-Pegel an "EN") schaltet der Baustein die an der Seite "A" anliegenden Datensignale auf die Seite "B" durch. Führt "DIR" dagegen L-Pegel, werden an der Seite "B" anliegende Datensignale auf die Seite "A" übertragen.

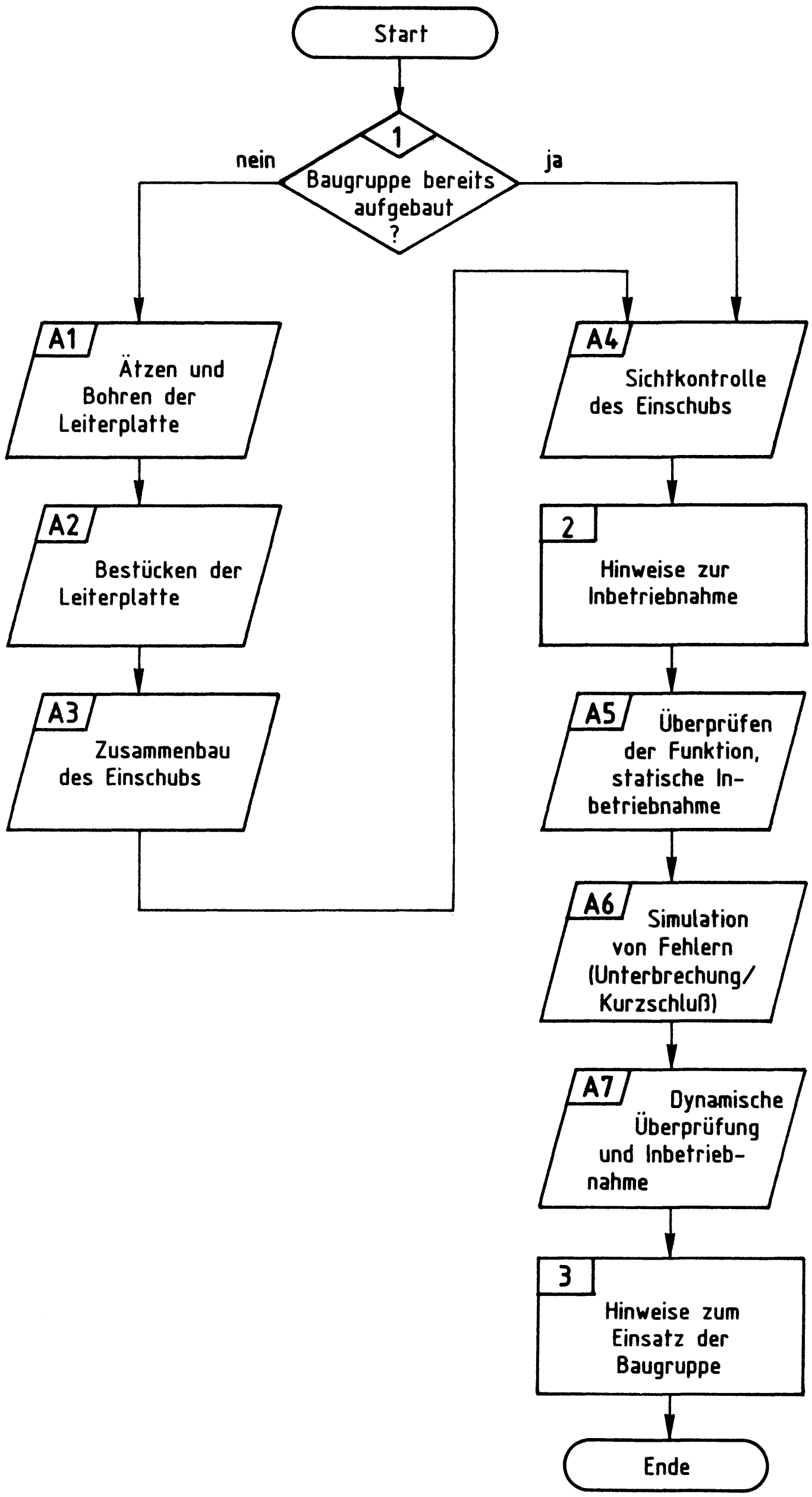
In der "Fehlersimulation" sind die Steuereingänge "EN" der Datenbus-Treiber fest mit L-Pegel (0 V) verbunden und die Bausteine daher ständig aktiviert (Bild 3).

IC6.1 und IC6.2 bilden eine Steuerlogik zum Umschalten der Arbeitsrichtung der Datenbustreiber mit der Grundeinstellung "Daten vom System-Bus zur Fehlersimulation ausgeben". Da die Seiten "A" und "B" von IC4 und IC5 wegen einer günstigen Leiterbahnführung entgegengesetzt zueinander angeordnet sind, muß IC4 an seinem Richtungs-Steuereingang L-Pegel besitzen, um die Daten vom System-Bus auf die Unterbrechungsschalter zu führen. IC5 muß dagegen H-Pegel am Eingang "DIR" führen, um Daten von den Unterbrechungsschaltern zu den Anschlüssen D0' bis D7' weiterzugeben.

Die Steuerung der Datenrichtung wird von den Signalen "$\overline{\text{MEMR}}$" und "$\overline{\text{IOR}}$" in Verbindung mit IC6.1 und IC6.2 auf folgende Weise vorgenommen:

- Im Ruhezustand, wenn weder Daten in die Baugruppe geschrieben noch aus ihr gelesen werden, führen die Busleitungen "$\overline{\text{MEMR}}$" und "$\overline{\text{IOR}}$" H-Pegel. IC6.1 besitzt dann L-Pegel an seinem Ausgang und IC6.2 H-Pegel.
  L-Pegel am Ausgang von IC6.2 steuert IC4 in die Richtung "Daten von B nach A", während H-Pegel am Ausgang von IC6.1 gleichzeitig bei IC5 die Steuerung der Datenrichtung von "A" nach "B" bewirkt. Hierdurch ergibt sich insgesamt eine Datenflußrichtung von D0 bis D7 nach D0' bis D7'.
- Beim Schreiben von Daten ("$\overline{\text{MEMW}}$" oder "$\overline{\text{IOW}}$" aktiv bzw. auf L-Pegel) liegen die gleichen Verhältnisse wie im Ruhezustand vor.
- Bei einem Lesevorgang wird die Datenrichtung beider Datenbus-Treiber umgeschaltet, da dann Daten von den Anschlüssen D0' bis D7' nach D0 bis D7 transportiert werden müssen.
  Wenn bei einem Lesevorgang "$\overline{\text{MEMR}}$" oder "$\overline{\text{IOR}}$" L-Pegel führen, nimmt IC6.1 an seinem Ausgang H-Pegel und IC6.2 an seinem Ausgang L-Pegel an. Hierdurch werden beide Datenbus-Treiber in ihrer Übertragungsrichtung umgeschaltet.
  Nach einem Lesevorgang liegt wieder die alte Daten-Übertragungsrichtung vor.

Flußdiagramm für den Arbeitsablauf



Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte, ca. 225x110 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 5.4.L u. 5.4.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Federleiste 64polig, mit abgewinkelten Lötanschlüssen, Bauform C, DIN 41612	z.B. Panduit Nr. 100-964-553
1	Führungsschienensatz mit Aushebelmechanik und Befestigungsschrauben	Vero Nr. 022-02427 D/SZ
4	Zylinderschraube M2,5x10 DIN 84	
4	Federscheibe A2,7 DIN 137	
4	Sechskantmutter M2,5 DIN 439	
4	DIP-FIX-EIN-/AUS-Schalter, 8teilig (benötigt werden drei 8teilige und ein 4teiliger Schalter, der durch Abtrennen eines 8teiligen Schalters hergestellt wird)	z.B. Siemens C42315-A1347-A108
40	Widerstand 1,8 kΩ	alle Widerstände 0,25 W/± 5% Tol.
2	Tantal-Elko 4,7 µF/25 V oder 35 V	Tropfenform
1	IC 74 LS 00, Vier NAND mit je 2 Eing.	
3	IC 7407, Sechs Treiber	offener Kollektor
2	IC 74 LS 641, Acht Bus-Leitungstreiber, bidirektional	offener Kollektor
4	IC-Fassung 14polig DIL	siehe Anmerkung
2	IC-Fassung 20polig DIL	siehe Anmerkung
n.B.	Lötdraht	
n.B.	Lötlack	
n.B.	Schaltdraht Ø 0,5 mm, versilbert	

Anmerkung

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden:
Ist die Leiterplatte durchkontaktiert, können Sie gewöhnliche IC-Fassungen verwenden.
Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu eignen sich sehr gut die sog. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen. Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon 244 mm.

Zur Inbetriebnahme der Baugruppe benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	Alle Baugruppen komplett aufgebaut und geprüft
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafoeinschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Prozessor 8085 BFZ/MFA 2.1.	
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit MAT 85, Basisadresse 0000
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800, Basisadresse E000
1	8-Bit-Parallel-Eingabe BFZ/MFA 4.2.	
1	8-Bit-Parallel-Ausgabe BFZ/MFA 4.1.	
1	Bus-Signalgeber BFZ/MFA 5.1.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3.	
1	Video-Interface BFZ/MFA 8.2.	
1	ASCII-Tastatur BFZ/MFA 8.1.	
1	Monitor mit Cinch-Anschluß	

Fehlersimulation

1

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "Fehlersimulation" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen.

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen Einschubs und Inbetriebnahme → A4

2

In den folgenden Arbeitsschritten wird die Baugruppe "Fehlersimulation" in Betrieb genommen und ihre Funktion geprüft.

Dazu benötigen Sie:
- 1 Baugruppenträger mit Busverdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1.)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Prozessor 8085 (BFZ/MFA 2.1.)
- 1 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit MAT 85, Basisadresse 0000
- 1 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit mindestens einem 2-K-RAM-Baustein auf Adresse F800, Basisadresse E000
- 1 8-Bit-Parallel-Eingabe (BFZ/MFA 4.2.), Portadresse 01H
- 1 8-Bit-Parallel-Ausgabe (BFZ/MFA 4.1.), Portadresse 02H
- 1 Bus-Signalgeber (BFZ/MFA 5.1.)
- 1 Bus-Signalanzeige (BFZ/MFA 5.2.)
- 1 Adapterkarte 64polig (BFZ/MFA 5.3.)
- 1 ASCII-Tastatur (BFZ/MFA 8.1.)
- 1 Video-Interface (BFZ/MFA 8.2.)
- 1 Monitor mit Cinch-Anschluß

Alle aufgeführten Teile komplett aufgebaut und geprüft. Darüberhinaus sollten Sie den Stromlaufplan und den Bestückungsplan dieser Übung bereithalten.
Zur Erzielung von Signalkurzschlüssen, wie sie bei der Inbetriebnahme der Baugruppe zu Testzwecken herbeigeführt werden, eignen sich gut kurze Meßleitungen, die beidseitig mit Miniatur-Abgreifklemmen versehen sind.

→

Fehlersimulation

2

Bei der Inbetriebnahme der Baugruppe "Fehlersimulation" ist auf eine gute Kontaktgabe zwischen den ICs und ihren Fassungen zu achten. Auch die Unterbrechungsschalter können bei schlechtem Kontakt eine unkontrollierbare Fehlerquelle darstellen, da hohe Übergangswiderstände und die Kapazität der Busleitungen zu einem Tiefpaßeffekt führen, der die Flankensteilheit der Impulse verringert und durch den Signalverzögerungen auftreten.
Derartige Fehler treten vor allem bei der dynamischen Prüfung der Baugruppe auf, wenn die CPU mit ihrem Systemtakt arbeitet. Bei der statischen Prüfung mit Hilfe des Bus-Signalgebers ist dagegen mit Fehlern auf Grund geringfügiger Zeitverschiebungen nicht zu rechnen.

Zur dynamischen Überprüfung der Baugruppe werden die Kommandos "ASSEMBLER" und "GO" des Betriebsprogramms MAT 85 benötigt. Auf die Erklärung dieser Kommandos wird hier nicht eingegangen. Wenn bei ihrer Benutzung Schwierigkeiten auftreten, sollten Sie die entsprechenden Kapitel der Übung BFZ/MFA 7.1. durcharbeiten.

→ A5

Hinweise zum Einsatz der Baugruppe

3

Beim Demonstrieren von Fehlern mit der Baugruppe "Fehlersimulation" empfiehlt es sich, Adreß-, Daten- und Steuersignale statisch mit Hilfe des Bus-Signalgebers zu erzeugen. Hierdurch ist es möglich, die Bus-Signalanzeige und evtl. zusätzlich TTL-Tester zur optischen Anzeige der Fehlerauswirkungen zu verwenden.
Beim Einsatz der Fehlersimulations-Baugruppe zusammen mit dem Prozessor im dynamischen Betrieb ("RUN-MODE") sollten die Fehlerauswirkungen vorher bekannt sein, damit eine Interpretation der Ergebnisse möglich ist. Mit Hilfe kleiner Testprogramme, die evtl. auch Unterprogramme des Betriebssystems MAT 85 mit einschließen, kann die einwandfreie Funktion der zu testenden Baugruppen geprüft werden. Hierzu muß allerdings das Mikroprozessor-Grundgerät einwandfrei arbeiten, es kann sich nicht selbst testen.
In der betrieblichen Praxis werden dynamische Tests oft über einen längeren Zeitraum durchgeführt, teilweise bei Über- und Unterspannung und bei verschiedenen klimatischen Bedingungen.
Mehrfachfehler sollten wegen ihrer schwer nachvollziehbaren Auswirkungen mit Hilfe der Fehlersimulation nicht eingebaut werden. Auch ist das Erzeugen "beliebiger" Fehler nicht sinnvoll, eine Beschränkung auf realitätsnahe Fehler wird empfohlen.

Damit ist die Übung beendet.

Name:

Fehlersimulation

Datum:

A1.1

Für die Baugruppe "Fehlersimulation" muß eine zweiseitig kupferkaschierte Leiterplatte angefertigt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlage BFZ/MFA 5.4.L und 5.4.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. auf Maß (100x216 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

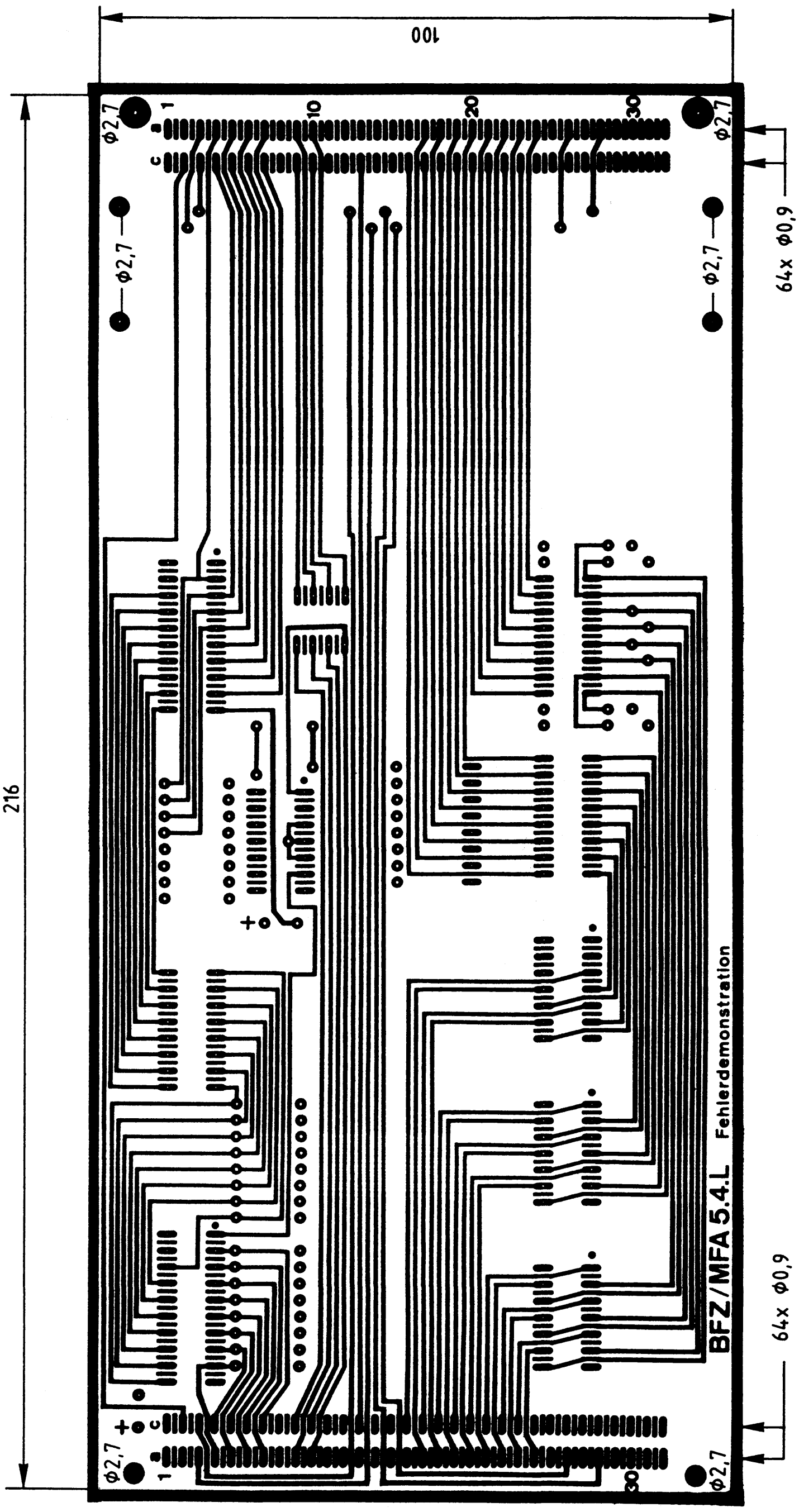
Bohren Sie die Leiterplatte nach dem Bohrplan auf der folgenden Seite. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

Name:

Fehlersimulation

Datum:

A1.2



Bohrplan (Leiterbahnseite)

Alle nicht bemaßten Bohrungen Φ0,8mm
Benötigte Bohrer: 0,8 - 0,9 - 2,7 mm

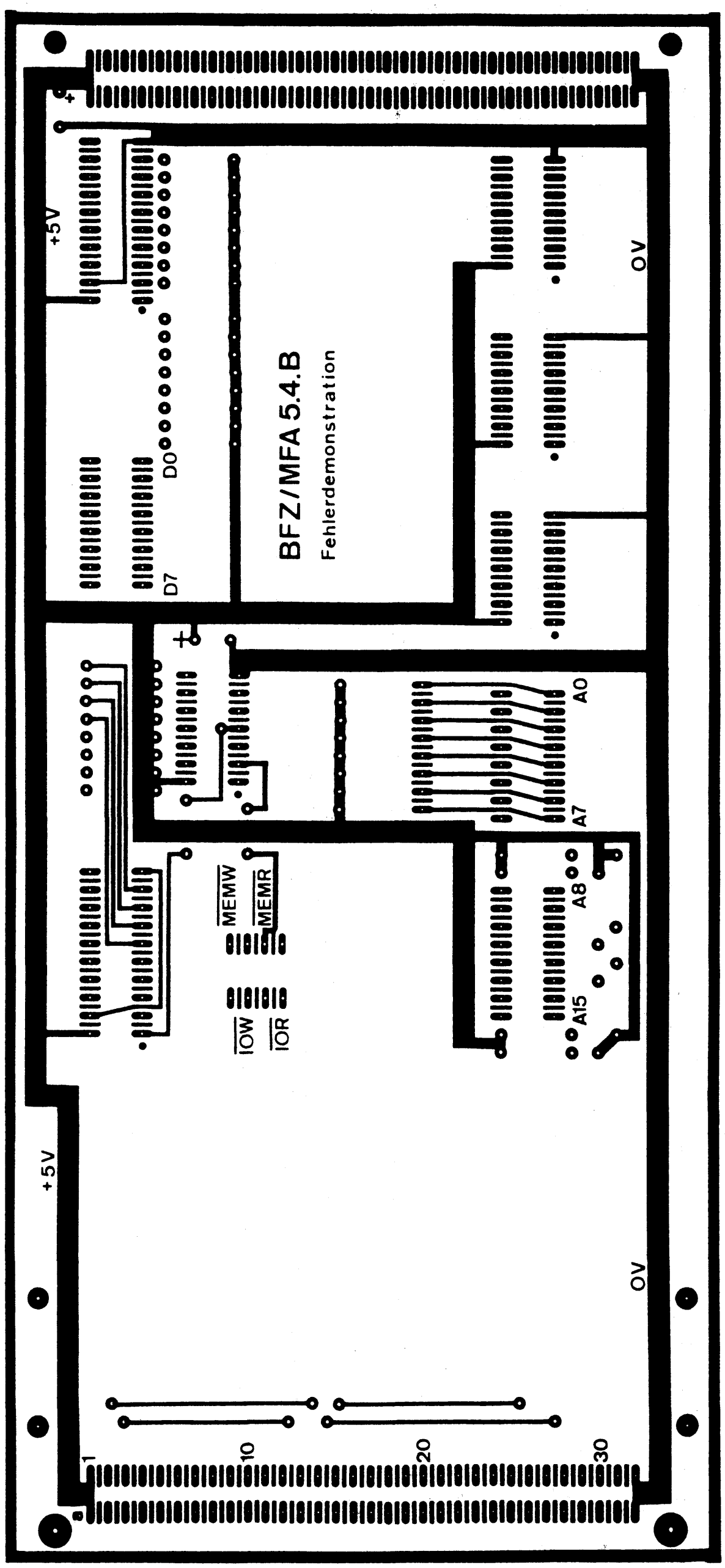
Name:

Fehlersimulation

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite.

A1.3



A2

Fehlersimulation

Name:

Datum:

A2.1

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

Stückliste Leiterplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 5.4.	
2	2	IC-Fassung 20polig	siehe Anmerkung
3	4	IC-Fassung 14polig	
4	3	DIP-FIX-EIN-/AUS-Schalter, 8teilig	
5	1	DIP-FIX-EIN-/AUS-Schalter, 4teilig	
6	1	Messerleiste 64polig, DIN 41612	
7	1	Federleiste 64polig, DIN 41612	
8	4	Zylinderschraube M2,5x10 DIN 84	
9	4	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	10	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm CuAg	nur erforderlich bei nicht galvanisch durchkontaktierter Leiterplatte

Anmerkung

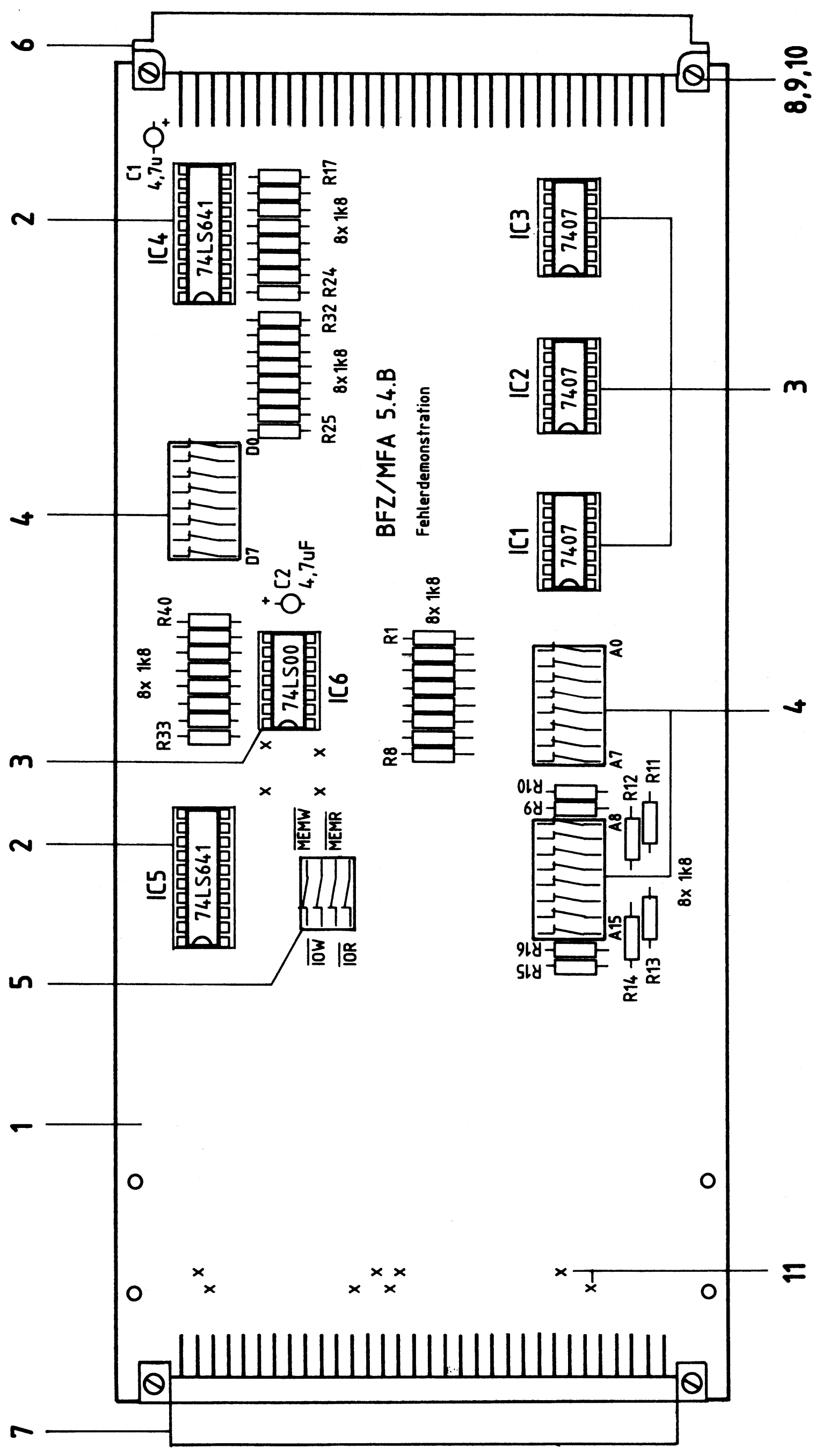
Alle ICs werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontaktiert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

Name:

Fehlersimulation

Datum:

A2.2



Bestückungsplan Leiterplatte

Fehlersimulation

Name:

Datum:

A2.3

Bauteilliste Leiterplatte

Kennz.	Benennung/Daten	Bemerkung
R1 ... R40	Widerstand 1,8 kΩ	
C1, C2	Tantal-Elko 4,7 µF/25 V oder 35 V	Tropfenform
IC1 ... IC3	Sechs Treiber 7407	offener Kollektor
IC4, IC5	Acht Bus-Treiber 74 LS 641	offener Kollektor
IC6	4 NAND je zwei Eingänge 74 LS 00	

→ A3

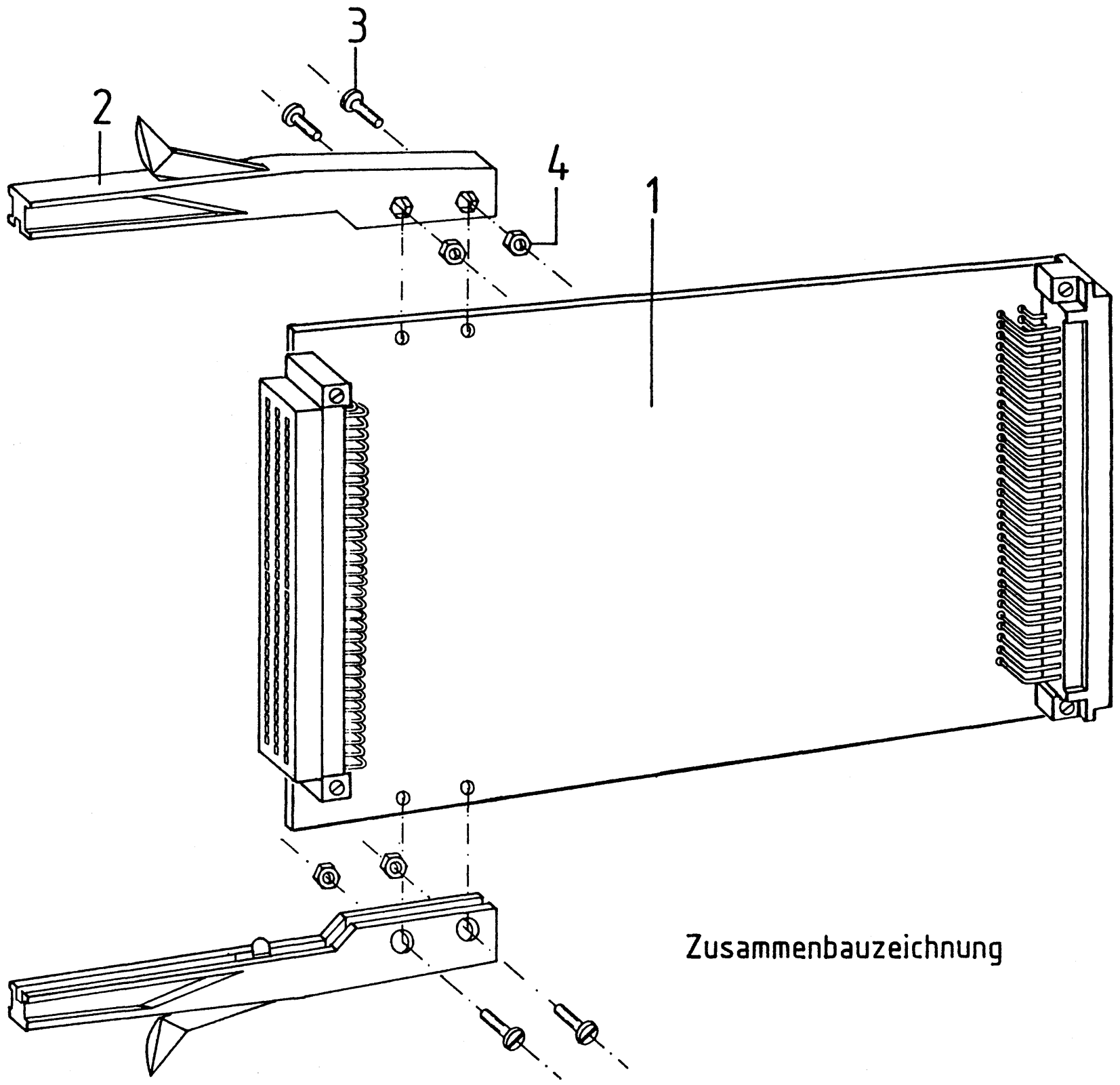
Fehlersimulation

Name:

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen.

A3



Zusammenbauzeichnung

Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 5.4.	kompl. bestückt
2	2	Führungsschiene mit Aushebelmechanik	
3	4	Zylinderschraube M3x6 DIN 84	gehören zum Bausatz Führungsschiene
4	4	Sechskantmutter M3 DIN 439	

→ A4

Fehlersimulation

Name:

Datum:

Sichtkontrolle

A4

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?
Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.
Bei galvanisch nicht durchkontaktierten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontaktierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstücken durchkontaktiert sein.

Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind alle ICs richtig in die Sockel eingesteckt?
- Sind alle DIP-FIX-Schalter geschlossen?

Gesamtaufbau

Kontrollieren Sie auch die richtige Montage der Führungsschienen sowie der Messerleiste und der Federleiste.

Fehlersimulation

Name:

Datum:

A5.1

Prüfen der Betriebsspannung für die ICs

Zuerst muß die Betriebsspannung aller ICs an den entsprechenden IC-Stiften gemessen werden. Gehen Sie hierzu folgendermaßen vor:

- Baugruppe "Fehlersimulation" über Adapterkarte am Systembus
- Außer Netzgerät keine anderen Karten eingeschoben
- Betriebsspannung eingeschaltet

Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabelle ein.

	IC1	IC2	IC3	IC4	IC5	IC6
Typ	7407					
U_B-Pin	14					
0 V-Pin	7					
U_B	5 V					

Fehlersimulation

Name:

Datum:

Statische Überprüfung der Baugruppe "Fehlersimulation"

A5.2

Die Baugruppe "Fehlersimulation wird zunächst statisch überprüft, d.h. unter Einsatz des Bus-Signalgebers und der Bus-Signalanzeige.
Begonnen wird mit der Überprüfung der Datenrichtungssteuerung. Hieran sind die Signale $\overline{MEMR}$ und $\overline{IOR}$ sowie die Bausteine IC6.1 und IC6.2 beteiligt.
Gehen Sie bitte folgendermaßen vor:

- Bus-Signalgeber im Baugruppenträger eingesetzt, Kippschalter in Stellung "ON", Einstellung "ADDRESS" und "DATA" beliebig
- Alle Unterbrechungsschalter der Fehler-Simulationsbaugruppe geschlossen
- Baugruppe "Fehlersimulation" über 64pol. Adapterkarte im Baugruppenträger eingesetzt
- keine weiteren Baugruppen im Baugruppenträger (außer Netzgerät)

Überprüfen Sie nun die logischen Pegel z.B. mit Hilfe eines TTL-Testers an IC4, Pin 1 und an IC5, Pin 1 gemäß der folgenden Tabelle. Tragen Sie die gemessenen Pegel in die Tabelle ein.

betätigte Steuer-taste des Bus-Signalgebers	Signalpegel, gemessen an IC4, Pin 1		IC5, Pin 1	
	Soll	Ist	Soll	Ist
-keine-	H		L	
MEMW	H		L	
MEMR	L		H	
IOW	H		L	
IOR	L		H	

Stimmen alle gemessenen Pegel mit den Sollpegeln überein, ist die Steuerung der Datenrichtung in Ordnung.

Fehlersimulation

Name:

Datum:

A5.3

Nun können die Adreß-, Daten- und Steuerleitungen der Baugruppe "Fehlersimulation" überprüft werden.
Gehen Sie hierzu bitte folgendermaßen vor:

- Bus-Signalanzeige in Baugruppe "Fehlersimulation" eingesetzt
- Baugruppe "Fehlersimulation" ohne Adapterkarte im Baugruppenträger eingesetzt
- Einstellung "ADDRESS" und "DATA" und Bedienung der Steuertasten des Bus-Signalgebers nach folgender Tabelle
- Vergleich der von der Bus-Signalanzeige angezeigten Adreß- und Datenwerte mit den Sollwerten der Tabelle bei unterschiedlichen Adreß-, Daten- und Steuersignalen

Bus-Signalgeber (Istwerte)			Bus-Signalanzeige (Sollwerte)		
eingest. Werte		betätigte	angezeigt wird		es leuchtet
ADDRESS	DATA	Steuertaste	ADDRESS	DATA	Kontroll-LED
5555	55	-keine-	5555	55	-keine-
5555	55	MEMW	5555	55	MEMW
5555	55	MEMR	5555	FF	MEMR
5555	55	IOW	5555	55	IOW
5555	55	IOR	5555	FF	IOR
AAAA	AA	-keine-	AAAA	AA	-keine-
AAAA	AA	MEMW	AAAA	AA	MEMW
AAAA	AA	MEMR	AAAA	FF	MEMR
AAAA	AA	IOW	AAAA	AA	IOW
AAAA	AA	IOR	AAAA	FF	IOR

Stimmen alle von Ihnen beobachteten Ergebnisse mit den Sollwerten der Tabelle überein, sind die Adreß-, Daten- und Steuerleitungen der Baugruppe "Fehlersimulation" in Ordnung.
Versuchen Sie zu erklären, weshalb der angezeigte Datenwert in einigen Fällen vom eingestellten Datenwert abweicht (DATA zeigt "FF" statt "55" oder "AA" an).

→ A6

Name:

Fehlersimulation

Datum:

Simulation einer Leitungsunterbrechung

A6.1

Die Baugruppe "Fehlersimulation" dient dazu, Unterbrechungen und Kurzschlüsse auf dem Systembus des MFA-Mikrocomputers zu simulieren. Die Auswirkungen derartiger Fehler können mit Hilfe des Bus-Signalgebers und der Bus-Signalanzeige beobachtet werden.

Zur Simulation einer Leitungsunterbrechung dient der bereits vorhandene Geräteaufbau. Gehen Sie bitte folgendermaßen vor:

- Unterbrechungsschalter für die Datenleitung D2 geöffnet, alle anderen Unterbrechungsschalter der Fehler-Simulationsbaugruppe geschlossen
- Baugruppe "Fehlersimulation" ohne Adapterkarte im Baugruppenträger eingesetzt, Bus-Signalanzeige in die Baugruppe "Fehlersimulation" eingesetzt
- Einstellung der Datenwerte (Sollwerte) nach folgender Tabelle (Einstellung von "ADDRESS" ist beliebig, Steuertasten werden nicht betätigt)
- Einstellung der verschiedenen Datenwerte (Sollwerte), Vergleich der Sollwerte mit den von der Bus-Signalanzeige angezeigten Istwerten, Kontrolle der dargestellten Bitmuster sowie der Fehlerauswirkung

Bus-Signalgeber (Sollwerte)									Bus-Signalanzeige (Istwerte)									
DATA	D7	D6	D5	D4	D3	D2	D1	D0	DATA	D7	D6	D5	D4	D3	D2	D1	D0	
00	0	0	0	0	0	0	0	0	04	0	0	0	0	0	1	0	0	fehlerhaftes Datenbit D2
01	0	0	0	0	0	0	0	1	05	0	0	0	0	0	1	0	1	
02	0	0	0	0	0	0	1	0	06	0	0	0	0	0	1	1	0	
03	0	0	0	0	0	0	1	1	07	0	0	0	0	0	1	1	1	
04	0	0	0	0	0	1	0	0	04	0	0	0	0	0	1	0	0	anscheinend richtiges Datenbit D2
05	0	0	0	0	0	1	0	1	05	0	0	0	0	0	1	0	1	
06	0	0	0	0	0	1	1	0	06	0	0	0	0	0	1	1	0	
07	0	0	0	0	0	1	1	1	07	0	0	0	0	0	1	1	1	
08	0	0	0	0	1	0	0	0	0C	0	0	0	0	1	1	0	0	fehlerhaftes Datenbit D2
09	0	0	0	0	1	0	0	1	0D	0	0	0	0	1	1	0	1	
0A	0	0	0	0	1	0	1	0	0E	0	0	0	0	1	1	1	0	
0B	0	0	0	0	1	0	1	1	0F	0	0	0	0	1	1	1	1	
0C	0	0	0	0	1	1	0	0	0C	0	0	0	0	1	1	0	0	anscheinend richtiges Datenbit D2
0D	0	0	0	0	1	1	0	1	0D	0	0	0	0	1	1	0	1	
0E	0	0	0	0	1	1	1	0	0E	0	0	0	0	1	1	1	0	
0F	0	0	0	0	1	1	1	1	0F	0	0	0	0	1	1	1	1	

D2 führt H-Pegel

Name:

Fehlersimulation

Datum:

A6.2

Durch den geöffneten Datenschalter D2 führt die dazugehörige Datenleitung ständig H-Pegel. Hierdurch wird der vom Bus-Signalgeber stammende Datenwert verfälscht, wie aus der Tabelle hervorgeht.
Bei den Datenwerten 04 bis 07 sowie 0C bis 0F scheint kein Fehler vorzuliegen, da dort das Datenbit D2 sowieso H-Pegel besitzt. Dieses Verhalten kann eine Fehlersuche in einem gestörten Mikrocomputer beträchtlich erschweren.
Wenn Sie diese Zusammenhänge beobachten konnten und verstanden haben, können Sie nun selbständig weitere bzw. andere Leitungen (auch vom Adreß-Bus) unterbrechen, die Auswirkung dieser simulierten Fehler beobachten und entsprechend interpretieren.

Simulation eines Leitungskurzschlusses

Neben Leitungsunterbrechungen können in Mikrocomputern auch Signalkurzschlüsse auftreten, meistens zwischen benachbarten Leiterbahnen.

> Warnhinweis:
> Zur Erzielung von Signalkurzschlüssen dürfen nur bestimmte Schaltungspunkte miteinander verbunden werden! Es ist nur zulässig, Adreß- und Datenleitungen untereinander oder miteinander zu verbinden. Die Steuerleitungen "$\overline{\text{MEMR}}$", "$\overline{\text{MEMW}}$", "$\overline{\text{IOR}}$" und "$\overline{\text{IOW}}$" dürfen nicht an Signalkurzschlüssen beteiligt sein. In keinem Fall dürfen Verbindungen zwischen der Betriebsspannung und irgendeinem anderen Punkt der Schaltung geschaffen werden.

Ausgehend vom bisherigen Geräteaufbau gehen Sie zur Simulation eines Leitungskurzschlusses bitte folgendermaßen vor:

- Schließen Sie alle Unterbrechungsschalter der Baugruppe "Fehlersimulation".
- Verbinden Sie auf der Fehlersimulationsbaugruppe die Leitungen bzw. Unterbrechungsschalter D2 und D3 miteinander.
- Vergleichen Sie die von der Bus-Signalanzeige angezeigten Datenwerte (Istwerte) mit den Sollwerten der Tabelle, die vom Bus-Signalgeber stammen. Kontrollieren Sie die dargestellten Bitmuster sowie die Fehlerauswirkung.

Name:

Fehlersimulation

Datum:

A6.3

Bus-Signalgeber (Sollwerte)									Bus-Signalanzeige (Istwerte)								
DATA	D7	D6	D5	D4	D3	D2	D1	D0	DATA	D7	D6	D5	D4	D3	D2	D1	D0
00	0	0	0	0	0	0	0	0	00	0	0	0	0	0	0	0	0
01	0	0	0	0	0	0	0	1	01	0	0	0	0	0	0	0	1
02	0	0	0	0	0	0	1	0	02	0	0	0	0	0	0	1	0
03	0	0	0	0	0	0	1	1	03	0	0	0	0	0	0	1	1
04	0	0	0	0	0	1	0	0	00	0	0	0	0	0	0	0	0
05	0	0	0	0	0	1	0	1	01	0	0	0	0	0	0	0	1
06	0	0	0	0	0	1	1	0	02	0	0	0	0	0	0	1	0
07	0	0	0	0	0	1	1	1	03	0	0	0	0	0	0	1	1
08	0	0	0	0	1	0	0	0	00	0	0	0	0	0	0	0	0
09	0	0	0	0	1	0	0	1	01	0	0	0	0	0	0	0	1
0A	0	0	0	0	1	0	1	0	02	0	0	0	0	0	0	1	0
0B	0	0	0	0	1	0	1	1	03	0	0	0	0	0	0	1	1
0C	0	0	0	0	1	1	0	0	0C	0	0	0	0	1	1	0	0
0D	0	0	0	0	1	1	0	1	0D	0	0	0	0	1	1	0	1
0E	0	0	0	0	1	1	1	0	0E	0	0	0	0	1	1	1	0
0F	0	0	0	0	1	1	1	1	0F	0	0	0	0	1	1	1	1

Kurzschluß D2/D3

Der Signalkurzschluß zwischen D2 und D3 hat zur Folge, daß auf diesen Leitungen nur dann H-Pegel auftritt, wenn beide Signale zusammen H-Pegel besitzen. Dies ist nur bei den Datenwerten 0C bis 0F der Fall.
Tritt bei D2 oder D3 L-Pegel auf oder führen beide Leitungen dieses Signal, liegt ebenfalls L-Pegel vor.
Wenn Sie diese Zusammenhänge beobachten konnten und verstanden haben, können Sie nun selbständig weitere bzw. andere Leitungen (auch vom Adreß-Bus) kurzschließen, die Auswirkung dieser simulierten Fehler beobachten und interpretieren.

→ A7

Fehlersimulation

Name:

Datum:

Dynamische Überprüfung der Baugruppe "Fehlersimulation"

A7.1

Die Baugruppe "Fehlersimulation" wird nun zusammen mit dem Prozessor 8085 in Betrieb genommen und dynamisch geprüft. Hierdurch soll festgestellt werden, ob die Fehlersimulations-Baugruppe auch im dynamischen Betrieb einwandfrei arbeitet.
Durch den Einsatz der Fehlersimulation ergeben sich zusätzliche Signallaufzeiten der Adreß-, Daten- und Steuersignale. Diese sind im Normalfall jedoch so gering, daß sie innerhalb der zulässigen Grenzen liegen, so daß die Gesamtanlage auch mit Fehlersimulations-Baugruppe einwandfrei arbeitet.
Störungen können jedoch auftreten, wenn infolge zu großer Übergangswiderstände (z.B. zwischen ICs und IC-Fassungen und bei den Unterbrechungsschaltern) weitere Signalverzögerungen hinzukommen. In diesen Fällen muß die Kontaktgabe überprüft und ggf. verbessert werden. Derartige Fehler sind nur schwer zu lokalisieren, hierzu ist der Einsatz von Logikanalysatoren angebracht. Innerhalb dieser Übung kann aber hierauf nicht eingegangen werden.

Dynamischer Test unter Einsatz von Ein-/Ausgabe-Baugruppen

Der dynamische Test der Fehlersimulation unter Verwendung von Ein-/Ausgabe-Baugruppen geschieht in zwei Schritten. Zuerst wird die einwandfreie Funktion des Mikrocomputers ohne Fehlersimulations-Baugruppe geprüft. Ist alles in Ordnung, kommt die "Fehlersimulation" hinzu und wird in die Prüfung einbezogen.

Nachdem der Bus-Signalgeber, die Bus-Signalanzeige und die "Fehlersimulation" aus dem Baugruppenträger entfernt sind, setzen Sie folgende Baugruppen ein:
- Prozessor 8085 (BFZ/MFA 2.1.)
- 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit MAT 85 (Basisadresse 0000)
- 8-K-RAM/EPROM (BFZ/MFA 3.1.), bestückt mit mindestens einem RAM-Baustein auf Adresse F800 (Basisadresse E000)
- 8-Bit-Parallel-Eingabe (BFZ/MFA 4.2., Adresse 01)
- 8-Bit-Parallel-Ausgabe (BFZ/MFA 4.1., Adresse 02)
- Video-Interface (BFZ/MFA 8.2.)
- ASCII-Tastatur (BFZ/MFA 8.1.) und Monitor an Video-Interface angeschlossen

Nach dem Einschalten der Betriebsspannung und dem Betätigen der Leertaste müssen alle Kommandos des Betriebssystems auf dem Bildschirm erscheinen.

Name:

Fehlersimulation

Datum:

A7.2

Geben Sie nun mit Hilfe des Assemblers das folgende Testprogramm ein, das die an der 8-Bit-Parallel-Eingabe eingestellten Daten an die 8-Bit-Parallel-Ausgabe ausgibt.

```
KMD > ASSEMBLER
START-ADR = 0000  F800

F800  DB 01      TEST: IN 01        ;Daten der 8-Bit-Parallel-Eingabe mit
                                    ;der Adresse 01 in den Akku des Pro-
                                    ;zessors einlesen
F802  D3 02            OUT 02       ;Akkuinhalt an die 8-Bit-Parallel-
                                    ;Ausgabe mit der Adresse 02 ausgeben
F804  C3 00F8          JMP TEST     ;Beginne von vorn und wiederhole
                                    ;diesen Vorgang
F807                   END          ;Assembler-Ende
```

Funktionsprüfung

- Starten Sie das Programm mit Hilfe des GO-Kommandos. Nun werden die Daten der Eingabe-Baugruppe gelesen und an die Ausgabe-Baugruppe übergeben. Dieser Vorgang wiederholt sich ständig.
- Verändern Sie die Stellung der Datenschalter der Eingabe-Baugruppe. Wenn bei der Ausgabe-Baugruppe stets die gleichen LEDs leuchten wie bei der Eingabe-Baugruppe, ist das Gerät in Ordnung. Anderenfalls müssen Sie zunächst den Fehler beheben.

Wenn Ihr Gerät zusammen mit dem Testprogramm einwandfrei arbeitet, geht es folgendermaßen weiter:

- Mikrocomputer ausschalten
- Sichtprüfung der Baugruppe "Fehlersimulation" (alle Unterbrechungsschalter geschlossen, keine Kurzschlüsse)
- 8-Bit-Parallel-Ausgabe entfernen, dafür "Fehlersimulation" einsetzen
- 8-Bit-Parallel-Ausgabe in "Fehlersimulation" einsetzen
- Mikrocomputer einschalten und Betriebssystem starten
- Erneut Programm "TEST" mit Hilfe des Assemblers eingeben
- Testprogramm mit Hilfe des GO-Kommandos starten

Fehlersimulation

Name:

Datum:

A7.3

Nach dem Start des Testprogramms wird die 8-Bit-Parallel-Ausgabe über die Fehlersimulations-Baugruppe betrieben. Verändern Sie bei der Eingabe-Baugruppe die Stellung der Datenschalter.

Wenn bei der Ausgabe-Baugruppe stets die gleichen LEDs leuchten wie bei der Eingabe-Baugruppe, ist die durch die "Fehlersimulation" verursachte Signalverzögerung bei der Datenausgabe an die 8-Bit-Parallel-Ausgabe so gering, daß sie sich nicht störend auswirkt.
Sollten hierbei Schwierigkeiten auftreten, müssen Sie die Baugruppe "Fehlersimulation" überprüfen (Kontaktgabe der IC-Fassungen und der Unterbrechungsschalter).

Im nächsten Schritt werden (nach dem Ausschalten der Betriebsspannung!) die 8-Bit-Parallel-Ausgabe und die 8-Bit-Parallel-Eingabe gegeneinander vertauscht. Anschließend ist das Testprogramm erneut einzugeben und zu starten.
Leuchten wiederum bei der Ausgabe-Baugruppe stets die gleichen LEDs auf wie bei der Eingabe-Baugruppe, ist auch die Signalverzögerung beim Lesen von Eingabedaten nicht unzulässig hoch.
Sollten Schwierigkeiten auftreten, muß die Baugruppe "Fehlersimulation" überprüft werden.

Dynamischer Test unter Einsatz von Speicherbaugruppen

Werden Speicherbaugruppen über die "Fehlersimulation" betrieben, verhalten sich diese etwas kritischer als Ein-/Ausgabe-Baugruppen. Der Grund hierfür sind die recht großen Zugriffszeiten der Speicher-ICs. Hierunter versteht man die Zeit, die vom Beginn eines Speicher-Lesevorgangs verstreichen muß, bis die gelesenen Daten zur Verfügung stehen. Da der Prozessor infolge seiner Taktsteuerung nur eine begrenzte Zeit zum Lesen der Daten zur Verfügung stellt, sind Speicher mit geringeren Zugriffszeiten grundsätzlich besser geeignet als solche mit größeren Zugriffszeiten.
Für den BFZ/MFA-Computer sind Speicher-ICs erforderlich, deren Zugriffszeit nicht größer ist als 350 ns.
Dieser Wert wird von allen handelsüblichen 2 K x 8 Bit-RAM-Speichern eingehalten, die im allgemeinen Zugriffszeiten unter 250 ns besitzen.

Name:

Fehlersimulation

Datum:

A7.4

EPROM-Speicher erhält man mit Zugriffszeiten von 450 ns, 350 ns und kürzeren Werten, wobei sich geringere Zugriffszeiten in einem höheren Preis niederschlagen. Werden im BFZ/MFA-Computer 450-ns-EPROMs eingesetzt, kommt es in vielen Fällen bereits ohne Fehlersimulation zu Funktionsstörungen des Gerätes. Daher ist die Verwendung von EPROMS erforderlich, die höchstens eine Zugriffszeit von 350 ns besitzen. Alle Geräte sind deshalb mit 350-ns-EPROMS ausgestattet.
Durch den Einsatz der Fehlersimulations-Baugruppe erhöht sich grundsätzlich die Zugriffszeit auf die Daten einer Baugruppe. In fast allen Fällen befindet man sich noch im sicheren Funktionsbereich. Dies trifft aber nur zu, wenn die Signalverzögerung durch die Fehlersimulation möglichst gering ist, wozu bei allen Steckern, Schaltern und IC-Fassungen minimale Übergangswiderstände vorliegen müssen.

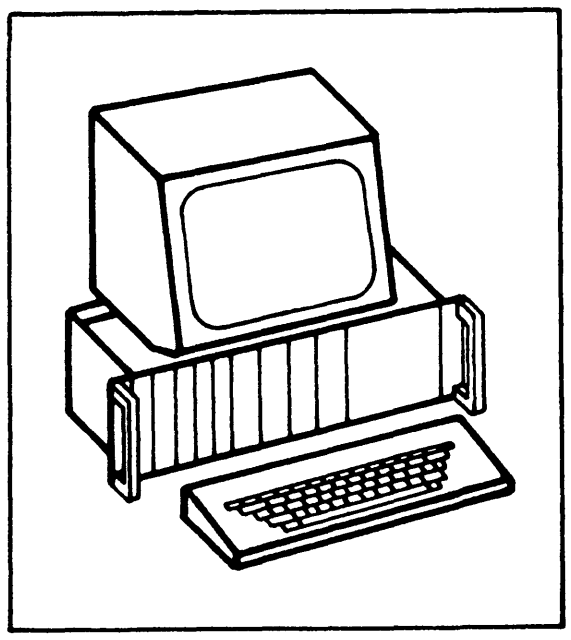
Im letzten Arbeitsschritt prüfen Sie, ob Ihre Fehlersimulations-Baugruppe auch bei Ihren Speicherbaugruppen einsetzbar ist. Gehen Sie hierzu folgendermaßen vor:
- 8-Bit-Parallel-Eingabe und 8-Bit-Parallel-Ausgabe entfernen
- RAM-Baugruppe über "Fehlersimulation" betreiben
- Gerät einschalten und Betriebssystem starten

Wenn sich das Betriebssystem ordnungsgemäß meldet, arbeitet das Gerät einwandfrei, und die Fehlersimulations-Baugruppe erhöht die Speicher-Zugriffszeit nicht unzulässig. Sollten jedoch Schwierigkeiten auftreten, muß die "Fehlersimulation" untersucht werden.

Betreiben sie anschließend die EPROM-Baugruppe über die "Fehlersimulation". Hierbei gilt das Gleiche wie bei der RAM-Baugruppe.

3 ←

FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



Demonstrationsmodell

BFZ/MFA 5.5.

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

Demonstrationsmodell

1. Einleitung

Besonders während der ersten Phase der Mikrocomputer-Ausbildung bietet das Demonstrationsmodell mit Hilfe der Einzelschrittsteuerung der CPU die Möglichkeit, das grundsätzliche Zusammenwirken der Funktionsgruppen eines Mikrocomputer-Systems anschaulich darzustellen. Der binäre Charakter aller Signale, die Funktion des Adreß-, Daten- und Steuerbusses und der zeitliche Ablauf des Informationsflusses zwischen den Funktionsgruppen kommen hierbei sehr deutlich zum Ausdruck.
Das Demonstrationsmodell besteht aus einer 40 x 50 cm großen Platte, auf der die Funktionsgruppen des Mikrocomputers dargestellt sind. Zur Anzeige der Signalzustände sind entsprechende LEDs eingebaut. Die Treiber für die LEDs und eine Anpassungselektronik befinden sich auf einer Platine, die über ein Kabel mit der Platte verbunden ist. Zum Betrieb des Modells wird die Platine einfach in den 19"-Baugruppenträger des MFA-Mikrocomputers gesteckt. Bild 1 zeigt die Bestandteile des Demonstrationsmodells.

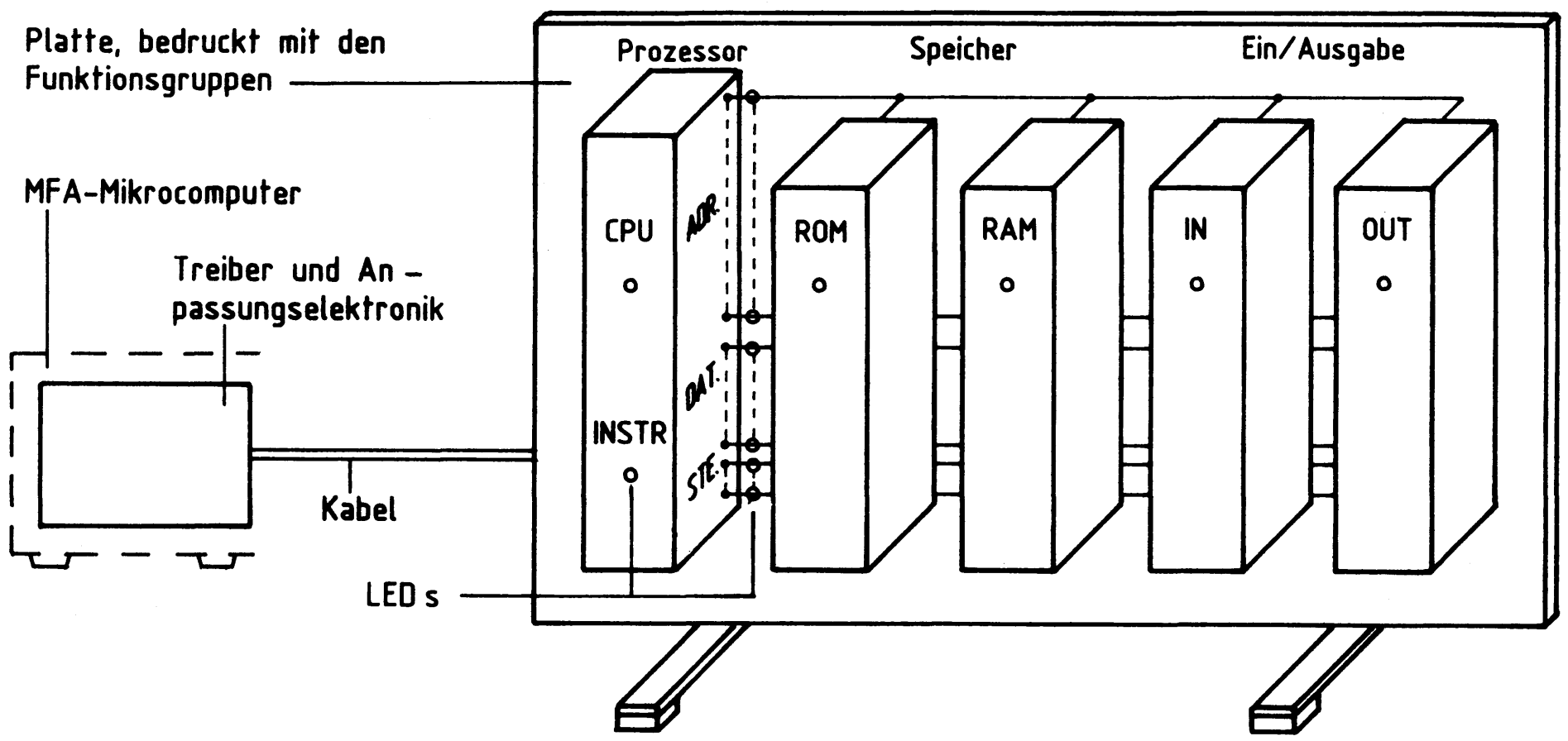


Bild 1: Aufbau des Demonstrationsmodells

2. Blockschaltbild

Bild 2 zeigt das Blockschaltbild des Demonstrationsmodells. Es besteht aus dem Treiberblock für die LED-Anzeigen der Adreß-, Daten- und Steuersignale, dem Anzeigenblock selbst und einem Treiber- und Verknüpfungsblock für die "Aktivitätsanzeige".
Die Aktivitätsanzeige meldet, welche Funktionsgruppe im gerade bearbeiteten Maschinenzyklus angesprochen wird und ob in dem Maschinenzyklus ein Befehlsbyte gelesen wird.

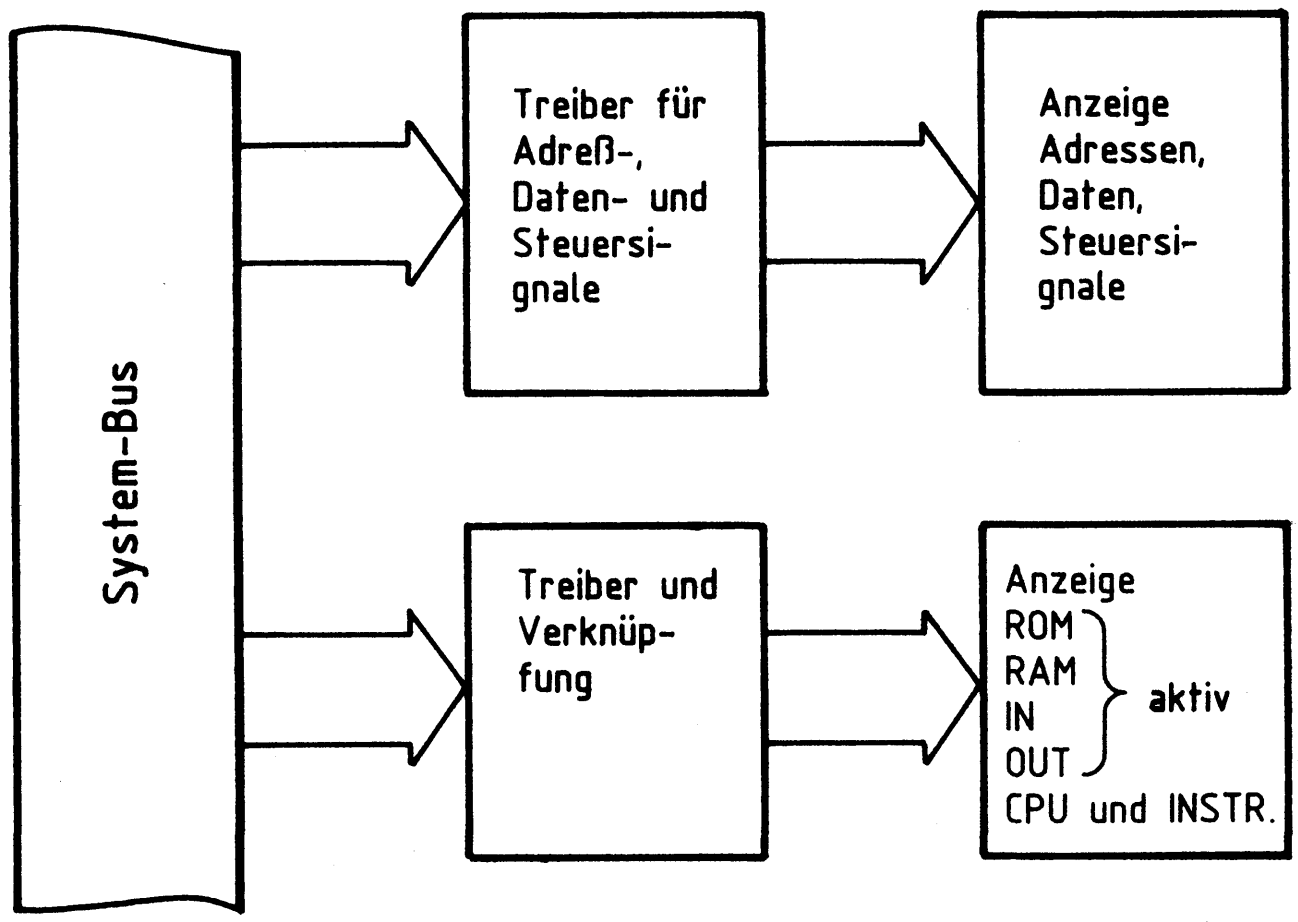
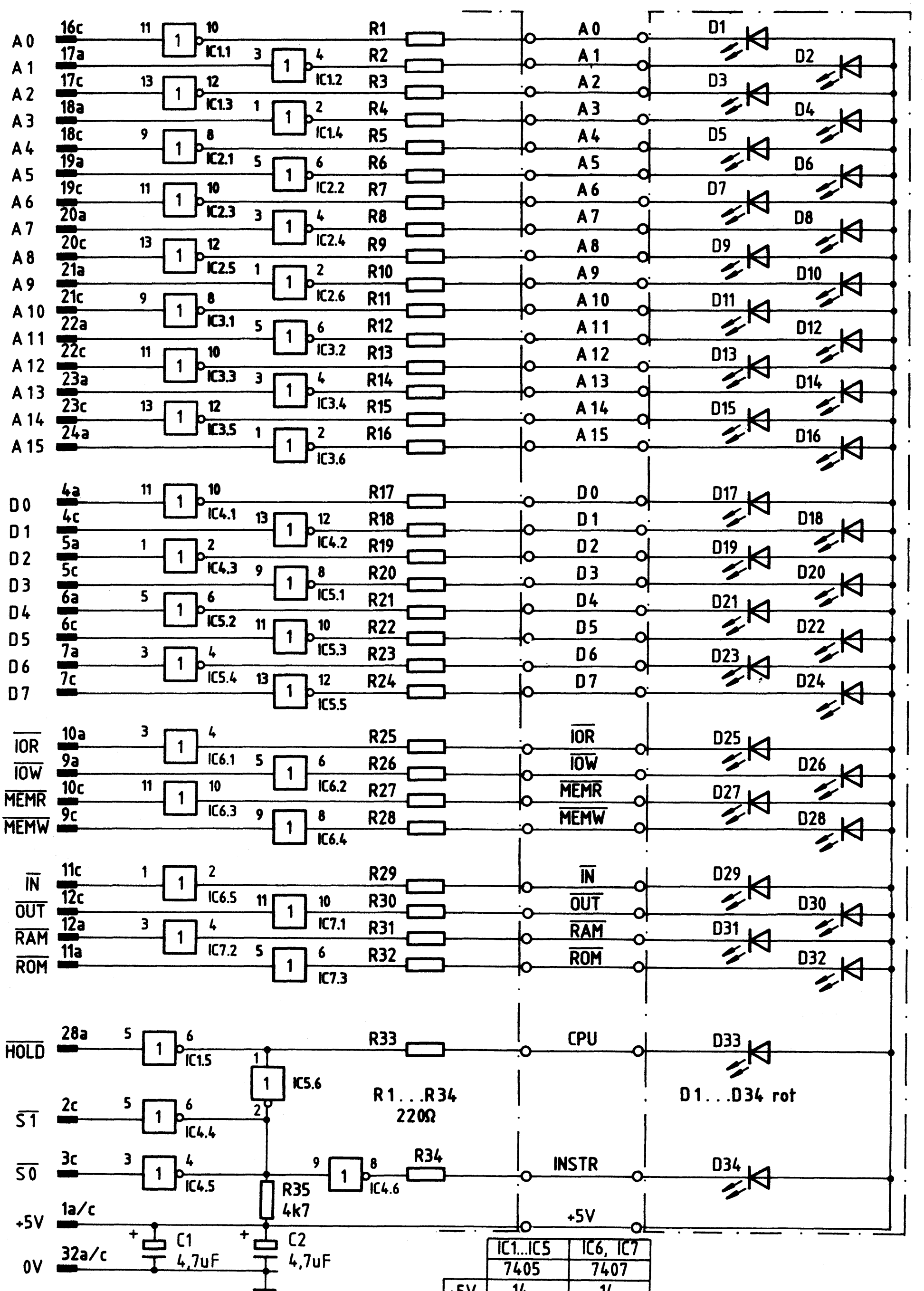


Bild 2: Blockschaltbild Demonstrationsmodell

Bild 3 zeigt den Stromlaufplan des Demonstrationsmodells. Sie sollten ihn zu allen folgenden Erklärungen und zur Inbetriebnahme des Modells mitbenutzen.

Demonstrationsmodell



	IC1...IC5	IC6, IC7
	7405	7407
+5V	14	14
0V	7	7

Bild 3: Stromlaufplan

3. Funktionsbeschreibung

3.1. Die Anzeige der Adressen und Daten

Die Signale des Adreß- und des Datenbusses werden von den Treibern IC1 bis IC5 invertiert. Die Ausgänge der Treiber sind über Strombegrenzungswiderstände mit den Kathoden entsprechender LEDs verbunden und die Anoden aller LEDs liegen am Pluspol der Betriebsspannung. Ein H-Signal auf einer Adreß- oder Datenleitung führt damit zum Aufleuchten der entsprechenden LED.

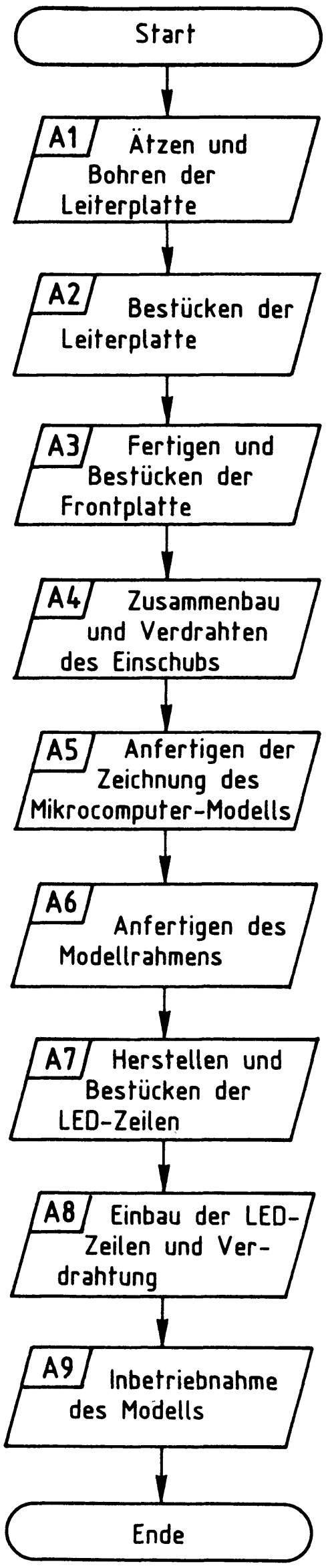
3.2. Die Anzeige der Steuersignale und die Aktivitätsanzeige

Die Steuersignale $\overline{MEMR}$, $\overline{MEMW}$, $\overline{IOR}$ und $\overline{IOW}$ und die Signale zur Anzeige der Aktivität der Funktionsgruppen $\overline{ROM}$, $\overline{RAM}$, $\overline{IN}$ und $\overline{OUT}$ sind Aktiv-Low-Signale, d.h., sie lösen eine entsprechende Aktivität mit einem L-Pegel aus. Damit diese Aktivität durch eine leuchtende LED angezeigt wird, ist eine Invertierung der Signale durch die Treiber IC6 und IC7 nicht erforderlich.

3.3. Die Anzeige der CPU-Aktivität und der Befehlsholphase (INSTR)

Über die $\overline{HOLD}$-Leitung kann die CPU vom System-Bus getrennt werden. Solange diese Leitung H-Pegel führt, ist die CPU aktiv. IC1.5 invertiert das $\overline{HOLD}$-Signal und die LED D33 zeigt diese Aktivität an.
Sobald eine andere Baugruppe auf den System-Bus zugreifen will, um z.B. ihrerseits Daten in den RAM-Speicher zu schreiben, muß sie dies der CPU mitteilen, indem sie die $\overline{HOLD}$-Leitung auf L-Pegel legt. Die CPU gibt daraufhin den Bus frei, indem sie sich vom Adreß-, Daten- und Steuerbus trennt, also inaktiv wird, worauf LED D33 erlischt.
Wenn die CPU das Befehlsbyte eines Befehls liest, sendet sie über die beiden Statusleitungen $\overline{S0}$ und $\overline{S1}$ jeweils ein L-Signal aus. Dies ist für die beiden Inverter IC4.4 und IC4.5 (Treiber mit offenem Kollektor) die Bedingung, an ihrem gemeinsamen Ausgang H-Pegel zu erzeugen, der durch IC4.6 invertiert wird und zur Anzeige der LED D34 führt. Voraussetzung dafür ist natürlich, daß die CPU aktiv ist, also der Ausgang von IC5.6 H-Pegel führt.

Flußdiagramm für den Arbeitsablauf



Demonstrationsmodell

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) und mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 5.5.L und 5.5.B zum Belichten der Leiterplatte	je nach Ätzverfahren Positiv- oder Negativ-Film
1	Frontplatte, Teilung L-C 05, Alu, 2mm dick, Breite: 25,1 mm	z.B. Intermas Nr. 409-017 665
1	Griff komplett mit Abdeckung T 03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41 612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Zylinderschraube M2,5x8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
5	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
4	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
1	Netzkabeldurchführung mit Zugentlastung für Kabel-Ø 8 mm, Schnurschutz aus Kunststoff	
34	Widerstand 220 Ω	alle Widerstände 0,25 W/± 5% Tol.
1	Widerstand 4,7 kΩ	
2	Tantal-Elko 4,7 µF/25 V	Tropfenform

Demonstrationsmodell

Stckz.	Benennung/Daten	Bemerkung
5	IC 74 LS 05, Sechs Inverter o.K.	
2	IC 74 07, Sechs Treiber o.K.	
7	IC-Fassung 14polig, DIL	siehe Anmerkung
1	Steuerleitung LifYY 36x0,04 mm^2 3 m lang	
1	Zeichenkarton ws, 500x400 mm	für die Modellzeichnung
2	Alu-Blech 500x400x2 mm	Frontplatte u. Rückwand
1	Holzleiste 25x20 mm, 2 m lang	Kiefer o. ähnl.
1	Holzleiste 10x10 mm, 1 m lang	Kiefer o. ähnl.
1	Flachstahl 20x4 DIN 174, 410 mm lang	Ständer für Modellrahmen
4	Gummifuß selbstklebend 12,7x12,7x5,6 mm	
24	Senkholzschraube 4x10 DIN 97 St	
8	Senkholzschraube 4x7 DIN 97 St	
2	Senkholzschraube 4x15 DIN 97 St	
1	Senkholzschraube 3x10 DIN 97 St	
10	Halbrundholzschraube 3x7 DIN 96 St	
1	Kabelhalter für TY-RAP-Binder	z.B. TY-RAP TM 2S6
28	LED-Halter sw für 3-mm-LEDs	Ring und Hülse
6	LED-Halter sw für 5-mm-LEDs	Ring und Hülse
1	Experimentierplatte mit Leiterbahnen im Raster 2,5 od. 5 mm, 310x30 mm, Leiterbahnverlauf in Richtung der kurzen Seite	zur Herstellung der LED-Zeilen
1	dto. 240x30 mm	
1	dto. 180x30 mm	
28	LED, Ø 3 mm, rot	
6	LED, Ø 5 mm, rot	

Stckz.	Benennung/Daten	Bemerkung
n.B.	Lötdraht	
n.B.	Lötlack	
n.B.	Cu-Draht Ø 0,5 mm, versilbert	
n.B.	Reinigungsmittel	zum Entfetten der Bleche
n.B.	Beschriftungsmaterial, Tuscheschreiber	z. Anbringen der Modell-zeichnung
n.B.	Doppelklebefolie	z. Aufkleben der Modell-zeichnung auf die Alu-Frontplatte des Modell-Rahmens
n.B.	Klarlackspray	
n.B.	Kabelbinder TY-23 M	TY-RAP

Anmerkung:

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden.
Wenn die Leiterplatte galvanisch durchkontaktiert ist, können Sie gewöhnliche IC-Fassungen verwenden.
Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu eignen sich sehr gut die sogenannten "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen. Falls Sie die als Meterware erhältlichen Kontaktstreifen verwenden, benötigen Sie davon 250 mm.

Name:

Demonstrationsmodell

Datum:

A1.1

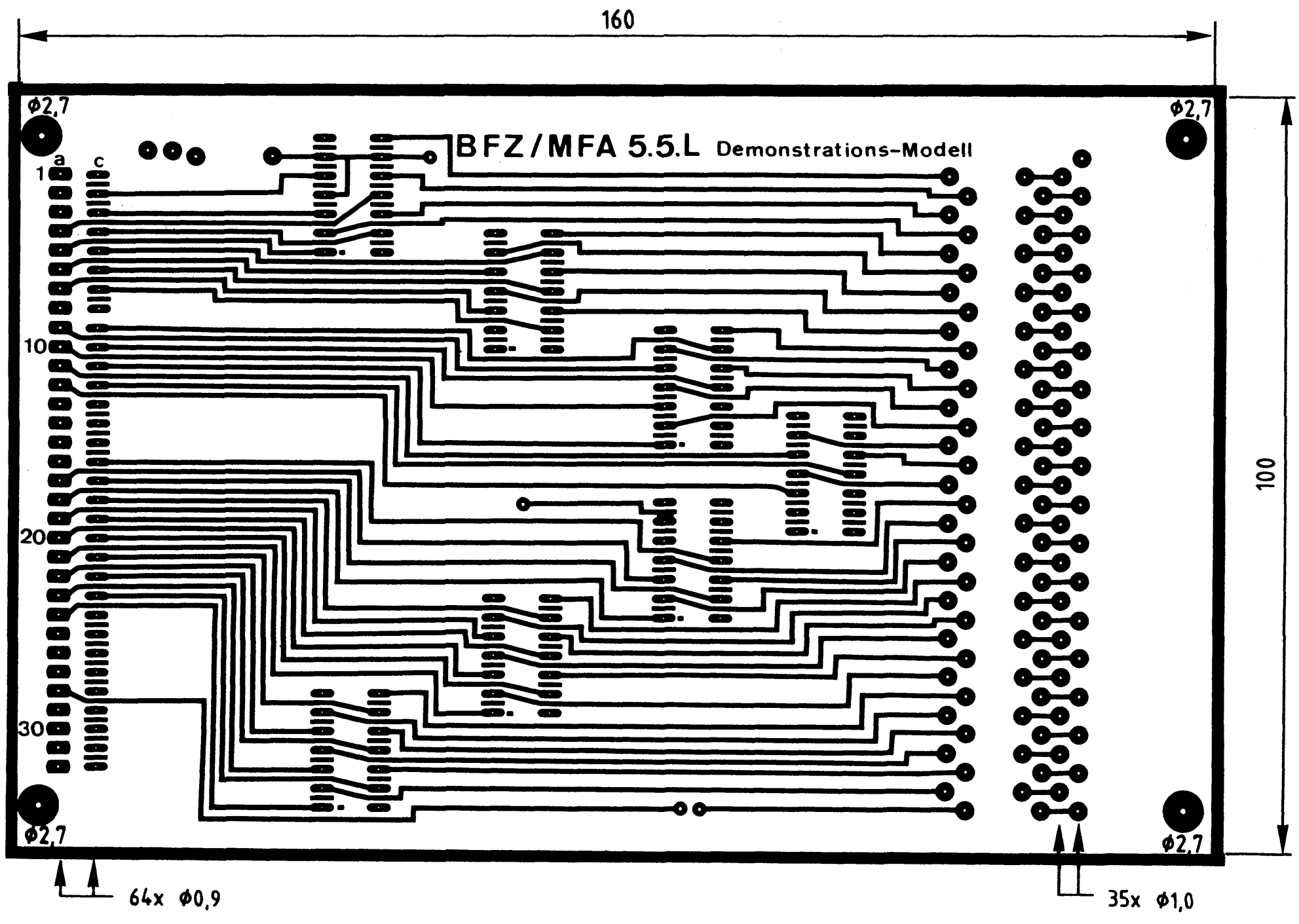
Für das Demonstrationsmodell muß eine zweiseitig-kupferkaschierte Leiterplatte geätzt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlagen BFZ/MFA 3.2.L und 3.2.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß (100x160 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

Bohrplan (Leiterbahnseite)



Alle nicht bemaßten Bohrungen Φ0,8 mm
Benötigte Bohrer: 0,8 - 0,9 - 1,0 - 2,7 mm

Arbeitsblatt BFZ/MFA 5.5. - 10

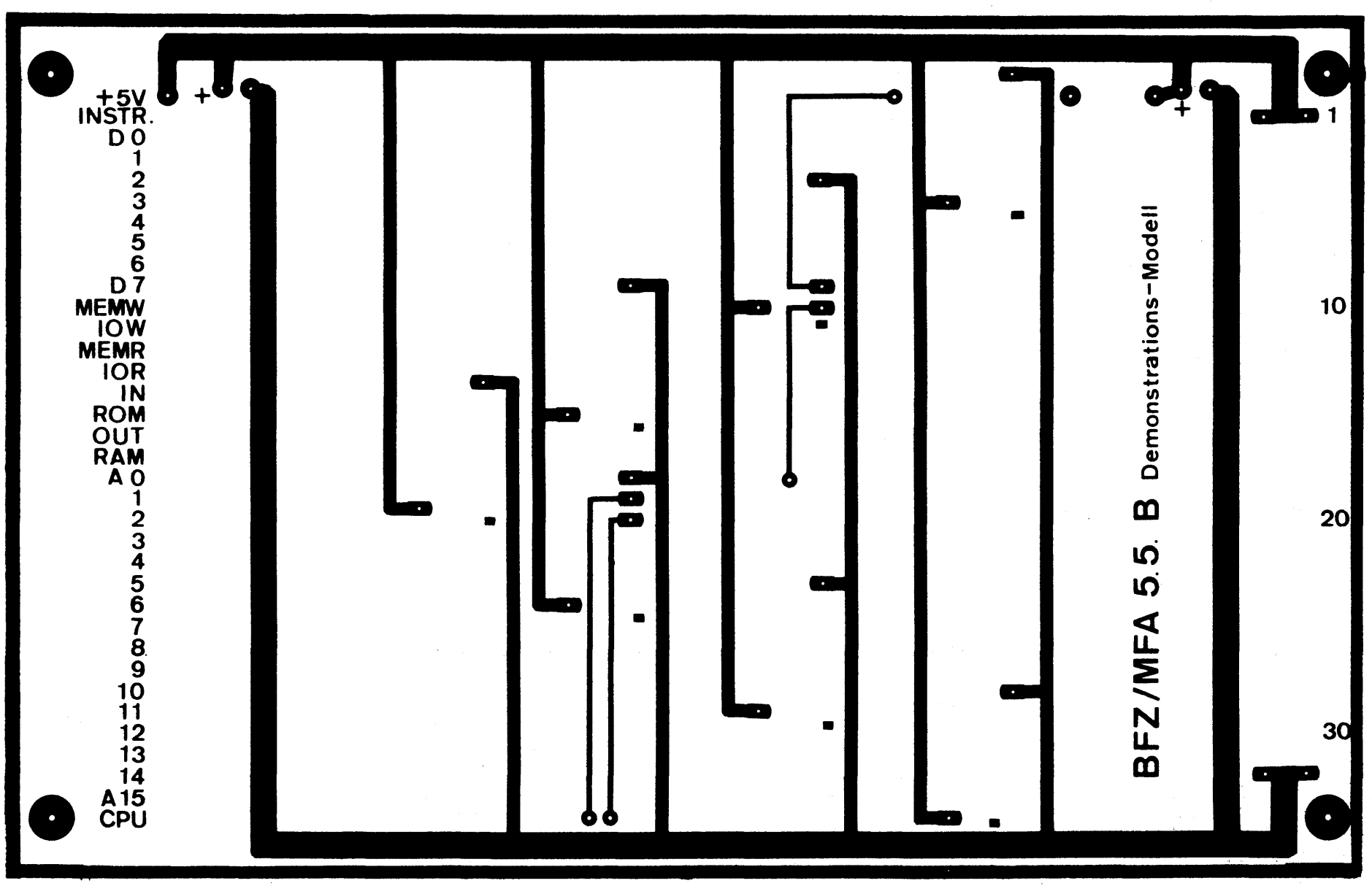
Name:

Demonstrationsmodell

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite.

A1.2



→ A2

Name:

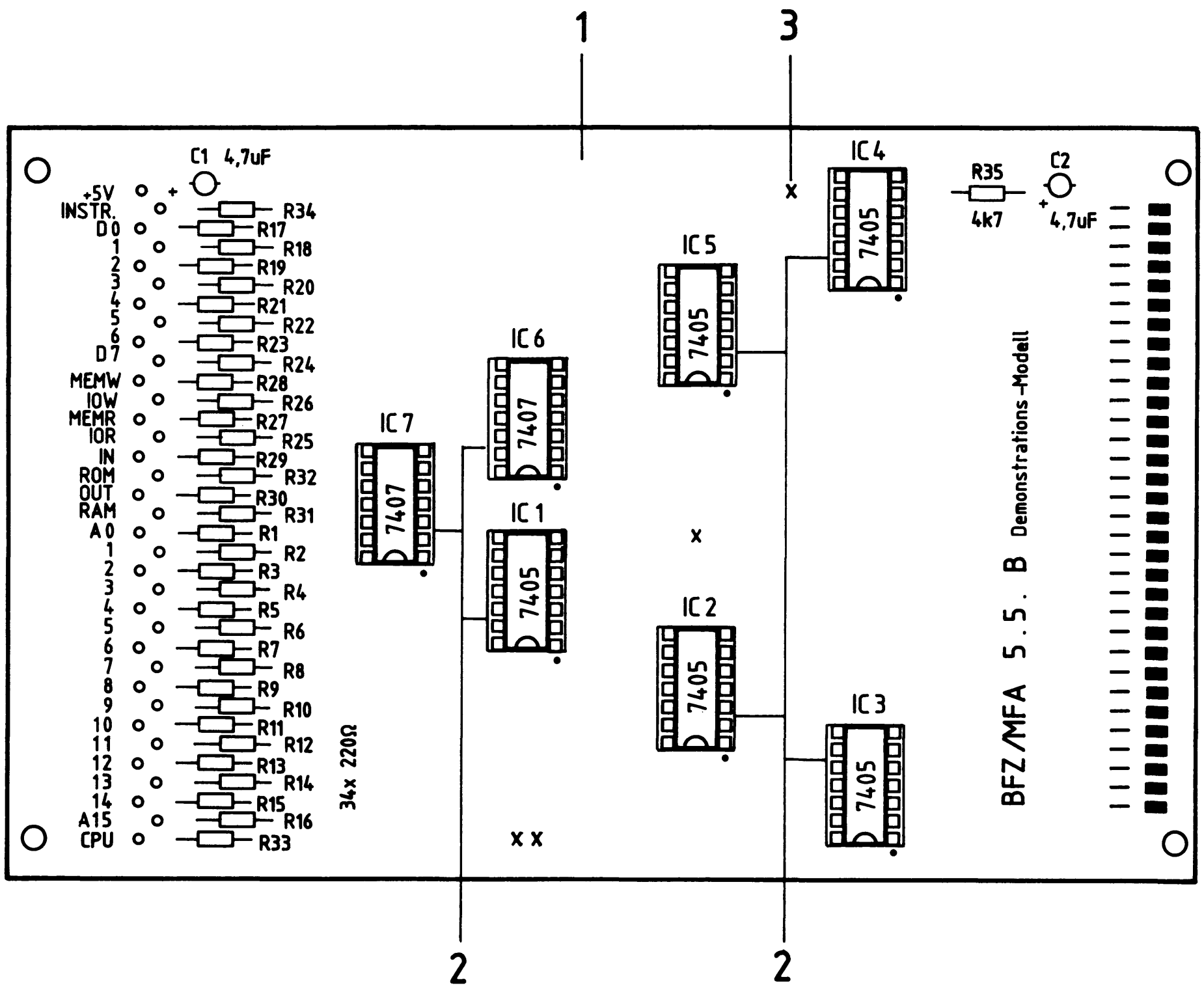
Demonstrationsmodell

Datum:

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

A2.1

Bestückungsplan Leiterplatte



Demonstrationsmodell

Name:

Datum:

A2.2

Stückliste Leiterplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 5.5.	
2	7	IC-Fassung 14polig	siehe Anmerkung
3	4	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm CuAg	nur erforderlich bei nicht galvanisch durchkontaktierter Leiterplatte

Bauteilliste Leiterplatte

Kennz.	Benennung/Daten	Bemerkung
R1...R34	Widerstand 220Ω	
R35	Widerstand 4,7 kΩ	
C1, C2	Tantal-Elko 4,7 µF	Tropfenform
IC1...IC5	Sechs Inverter 74 LS 05	offener Kollektor
IC6, IC7	Sechs Treiber 74 07	offener Kollektor

Anmerkung

Alle ICs werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontaktiert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

→ A3

Name:

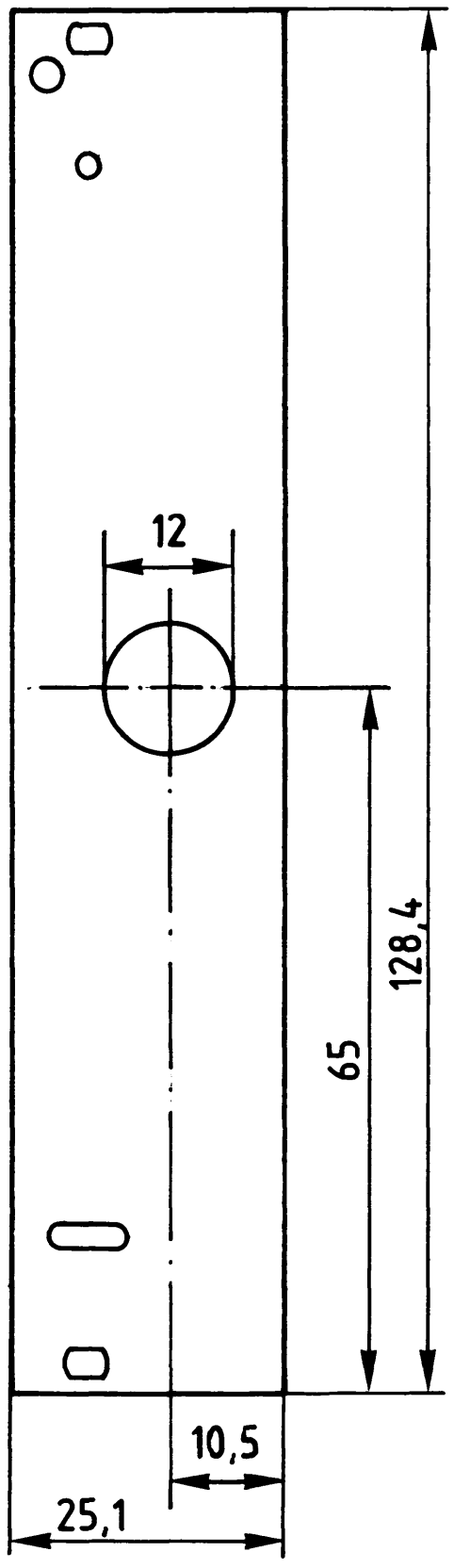
Demonstrationsmodell

Datum:

Stellen Sie die Frontplatte nach folgenden Zeichnungen her. Bestücken Sie die Frontplatte anschließend mit der Kabeldurchführung.

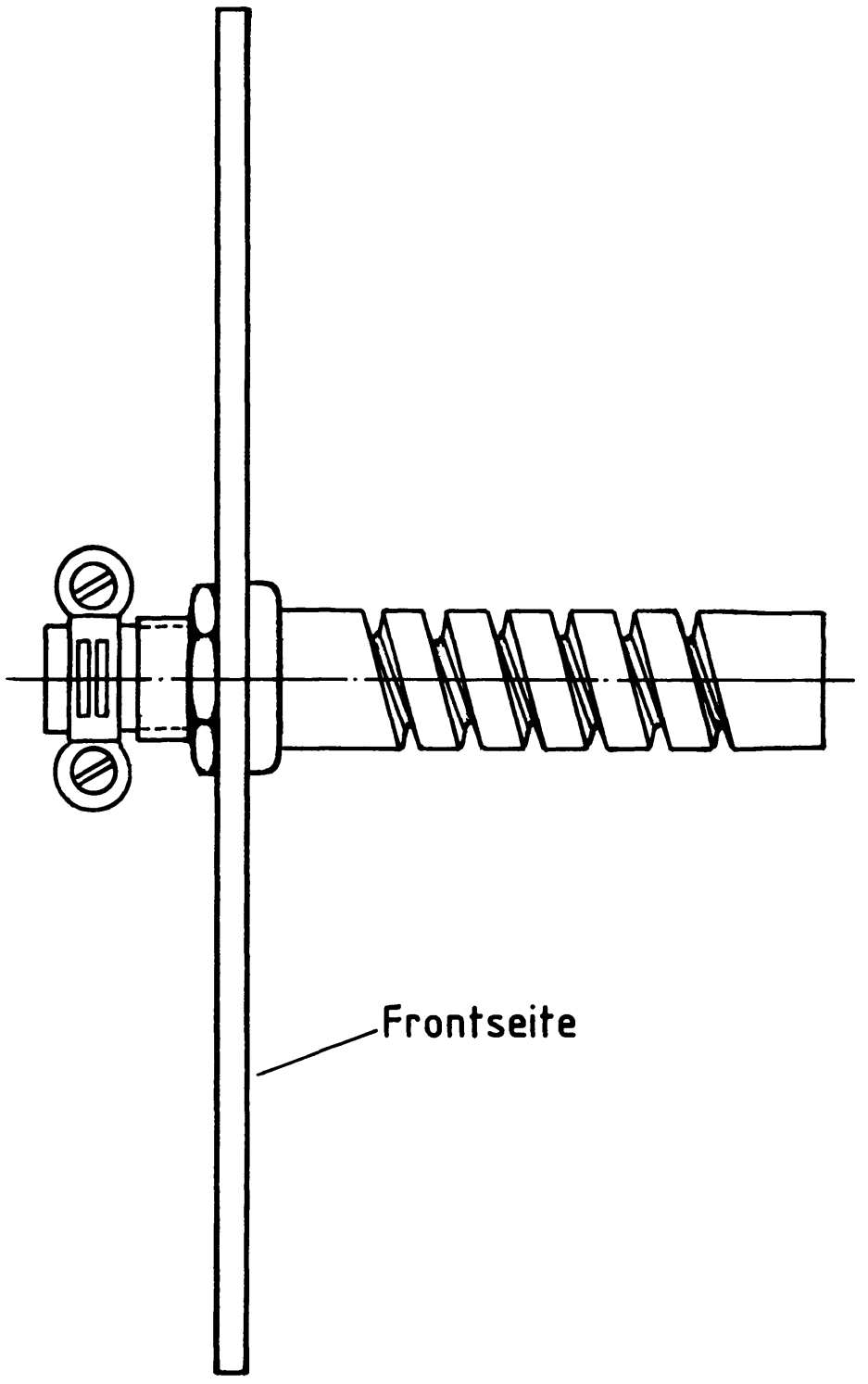
A3

Bohrplan Frontplatte



Material: Frontplatte L– C 05
Alu 2mm

Bestückungsplan



Material: Netzkabeldurchführung ohne Winkel

→ A4

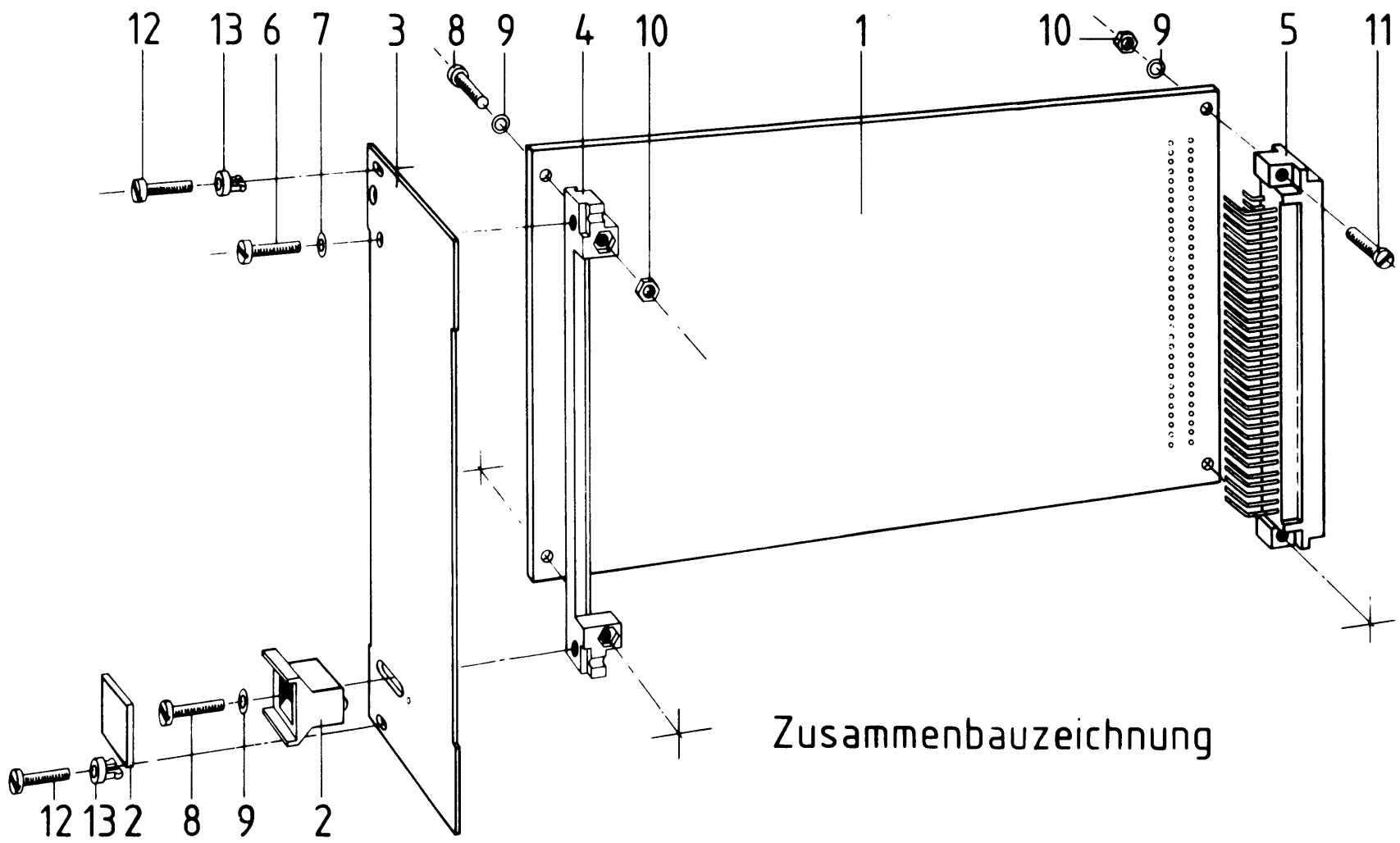
Name:

Demonstrationsmodell

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Anschließend wird verdrahtet.

A4.1



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 5.5.	bestückt
2	1	Griff komplett	
3	1	Frontplatte	
4	1	Frontverbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft, BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

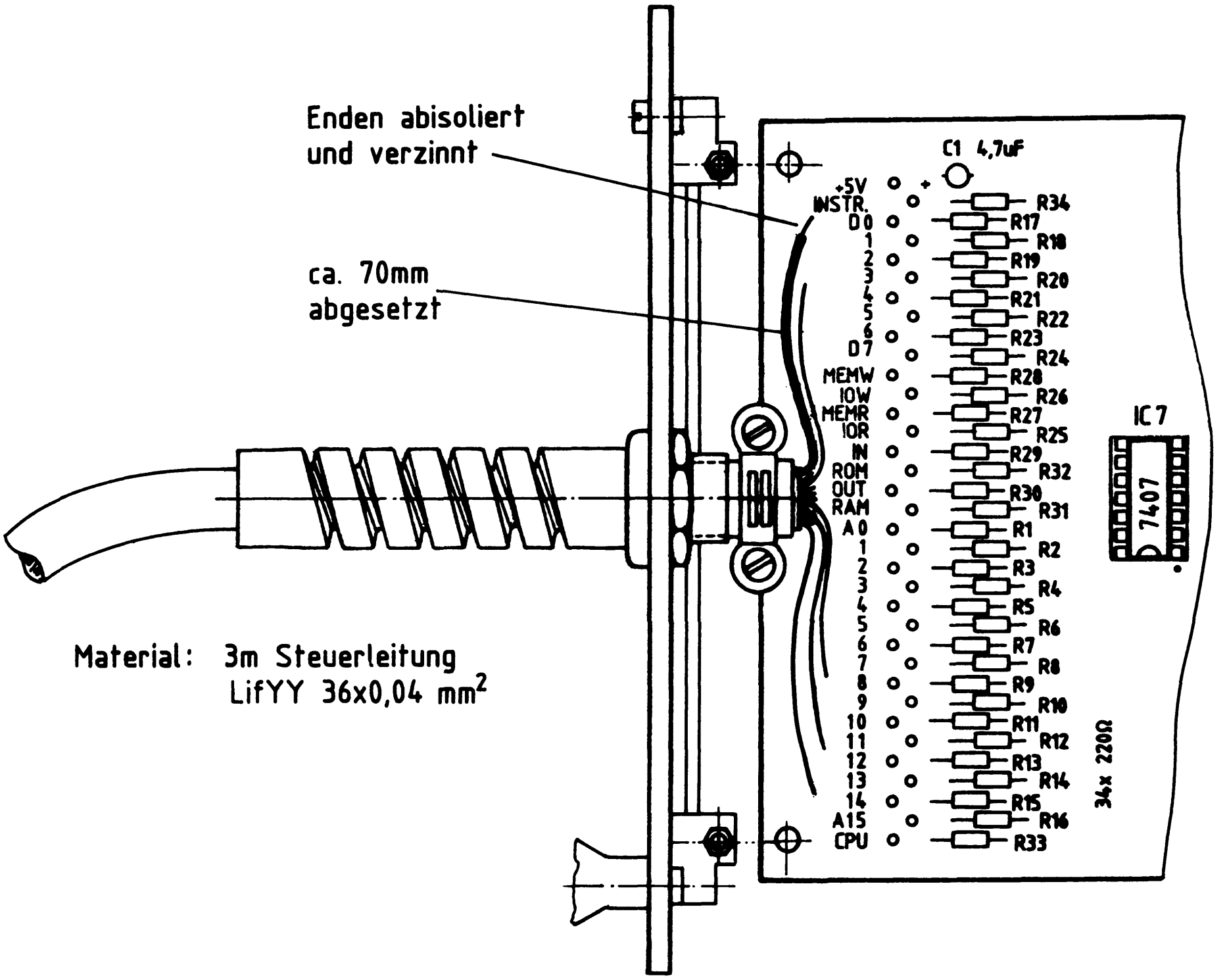
Name:

Demonstrationsmodell

Datum:

Führen Sie das Verbindungskabel zunächst durch die Zugentlastung und isolieren Sie es dann ca. 70 mm ab. Schließen Sie das Verbindungskabel nun nach folgendem Belegungsplan an. Tragen Sie dabei die Aderfarben des Ihnen zur Verfügung stehenden Kabels in diesen Belegungsplan ein.

A4.2



Material: 3m Steuerleitung
LifYY 36x0,04 mm²

Bez.	Farbe
+ 5V	rt
INSTR	
D0	
D1	
D2	
D3	
D4	

Bez.	Farbe
D5	
D6	
D7	
MEMW	
IOW	
MEMR	
IOR	

Bez.	Farbe
IN	
ROM	
OUT	
RAM	
A0	
A1	
A2	

Bez.	Farbe
A3	
A4	
A5	
A6	
A7	
A8	
A9	

Bez.	Farbe
A10	
A11	
A12	
A13	
A14	
A15	
CPU	

→ A5

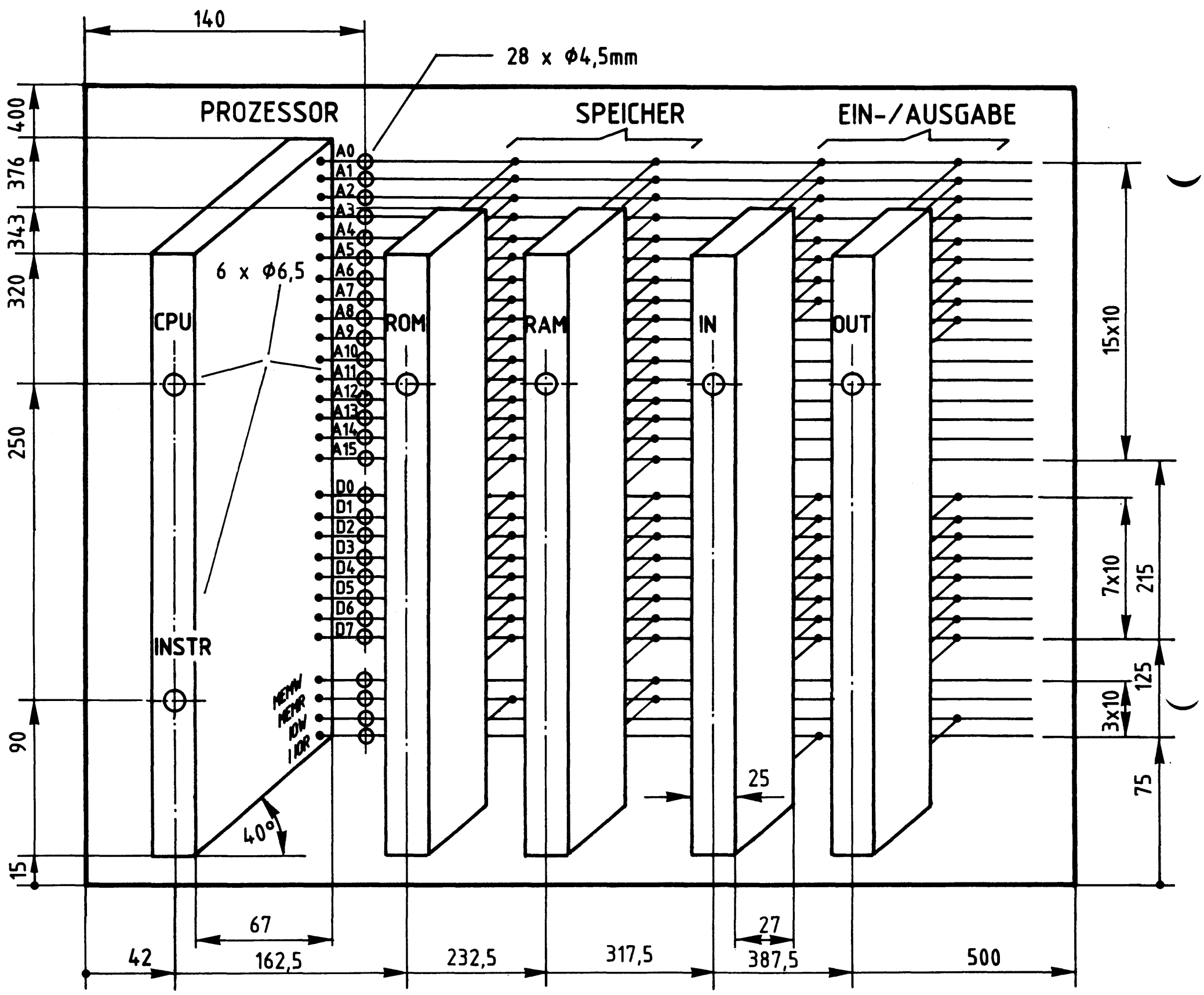
Name:

Demonstrationsmodell

Datum:

Fertigen Sie die Frontplattenzeichnung des Mikrocomputer-Modells entsprechend folgendem Vorschlag an. Es wird empfohlen, für die Zeichnung stabilen Zeichenkarton zu verwenden, da sie später auf eine gleich große Aluminiumplatte aufgeklebt wird.

A5



M: 1: 3,3

→ A6

Name:

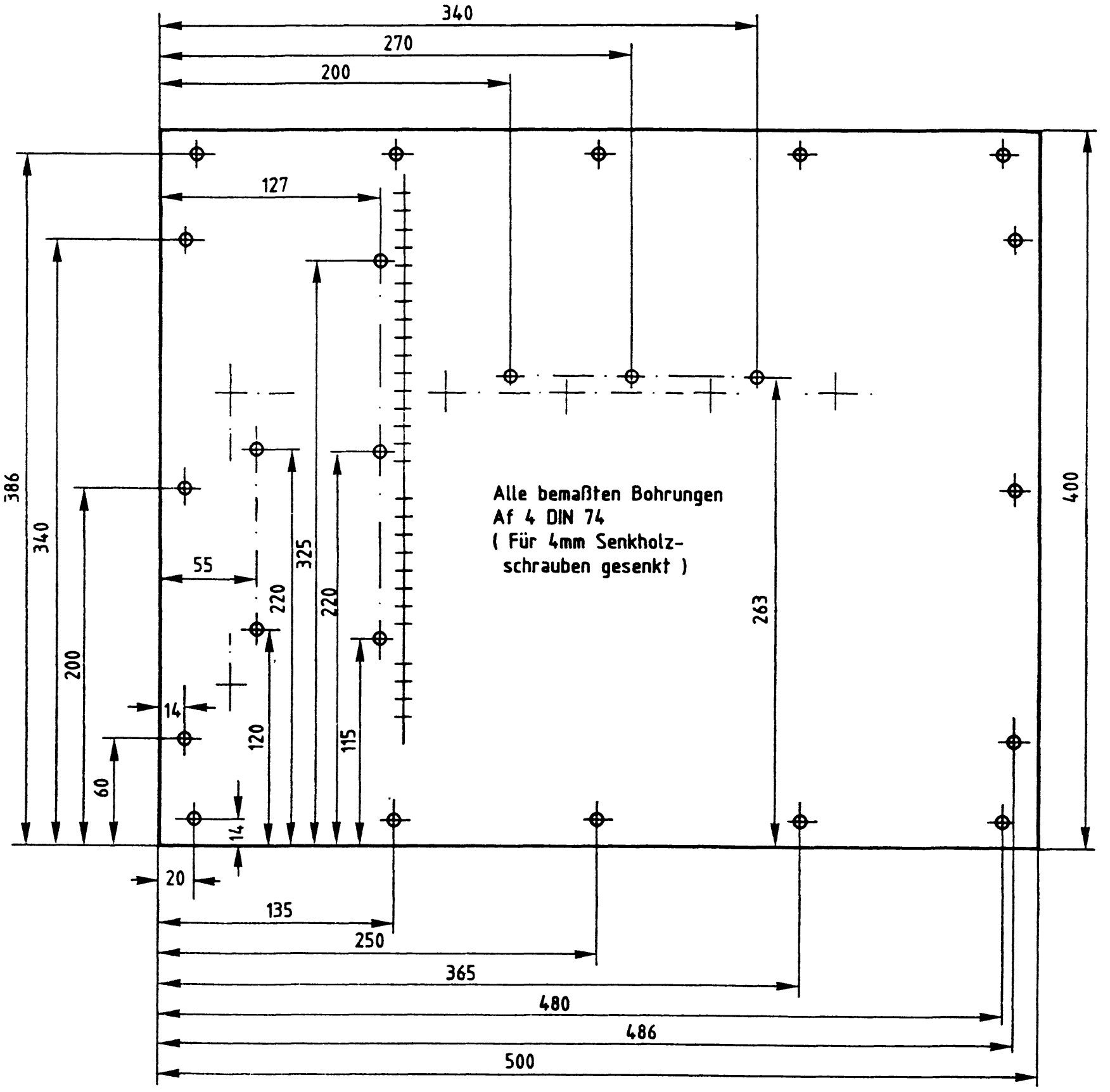
Demonstrationsmodell

Datum:

A6.1

Fertigen Sie nach den folgenden Zeichnungen die Einzeilteile für das Demonstrationsmodell. Die Lage der Bohrungen für die LEDs in der Frontplatte sollten Sie mit Hilfe eines spitzen Körners und Auflage der in A5 angefertigten Zeichnung vorher körnern. Die Durchmesser der Bohrungen sind in der Zeichnung in A6 angegeben.

Frontplatte (Ansicht Vorderseite)



Material: Alu 2mm dick M: 1 : 4

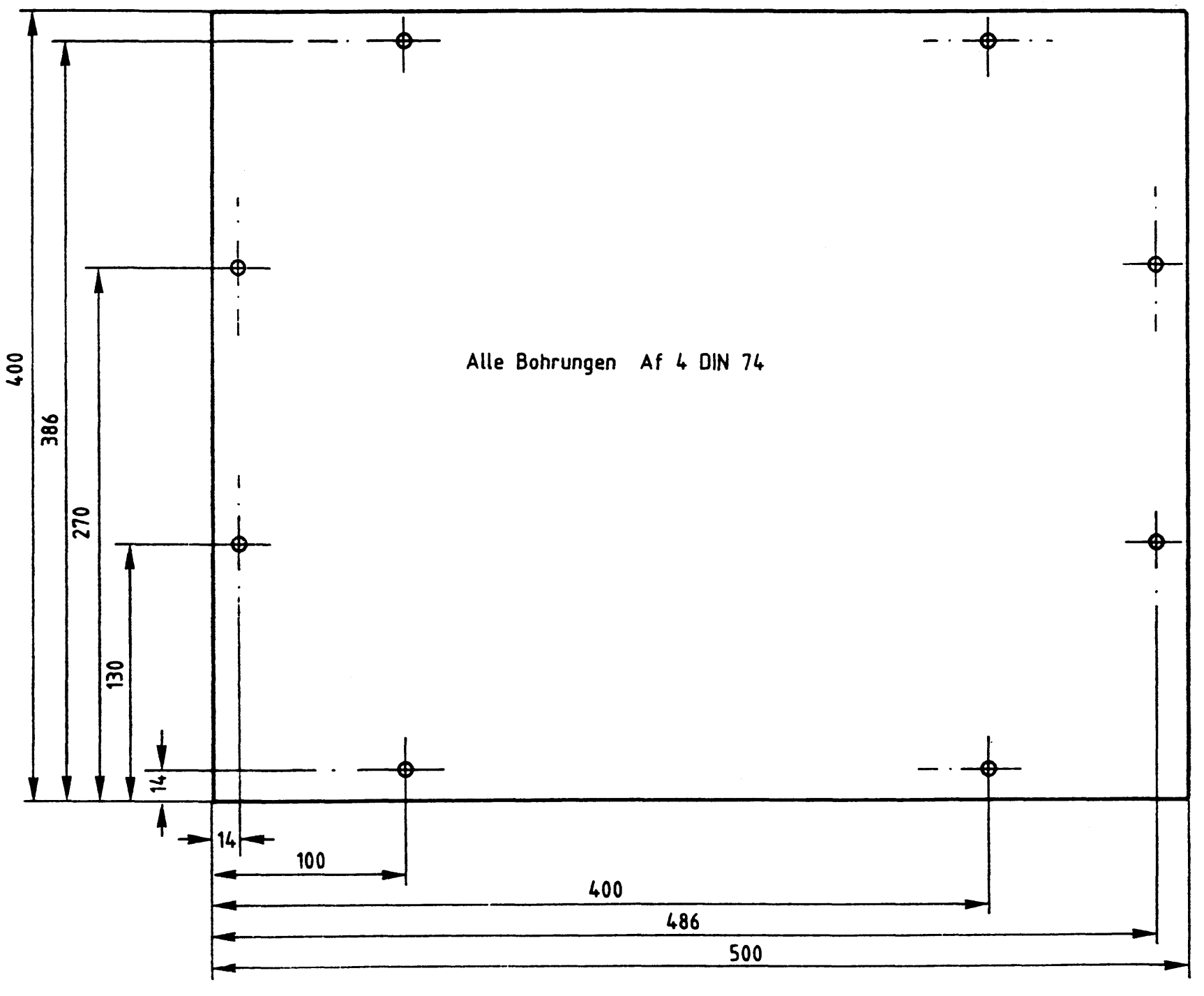
Name:

Demonstrationsmodell

Datum:

A6.2

Rückwand



Material: Alu 2mm dick M: 1 : 4

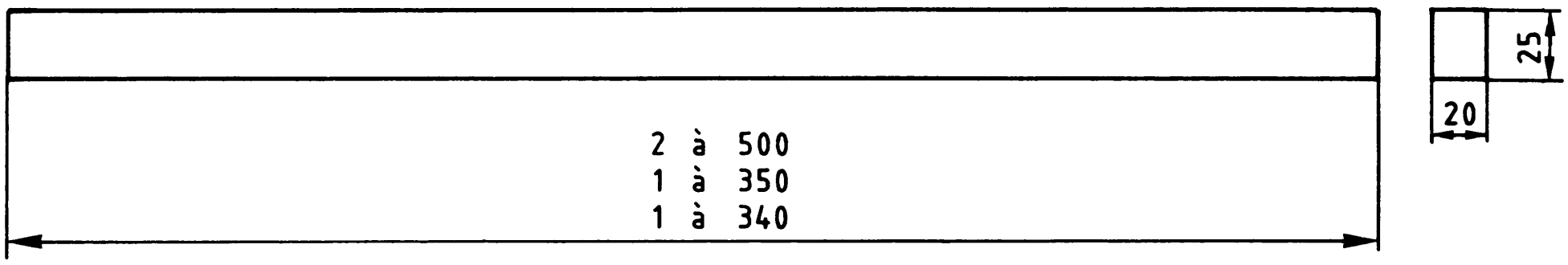
Name:

Demonstrationsmodell

Datum:

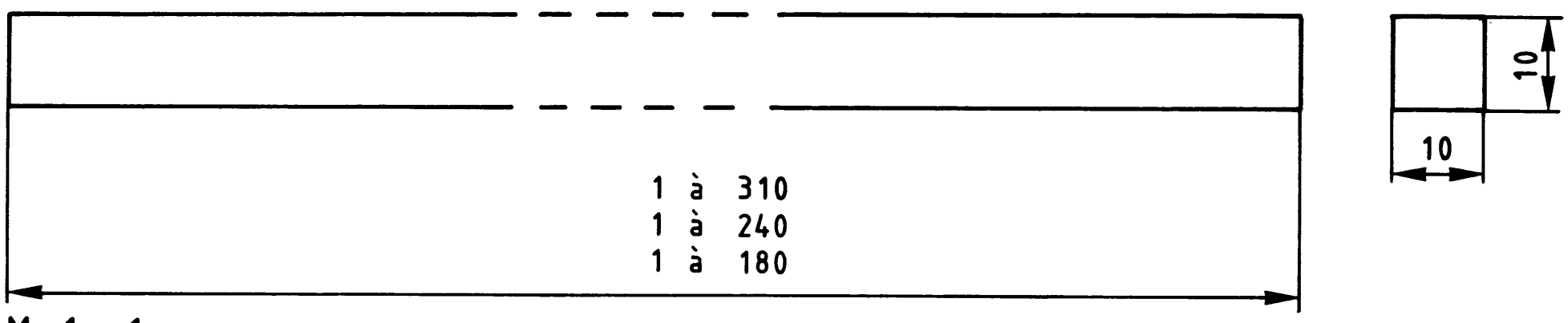
Als Zwischenlage zwischen Frontplatte und Rückwand sind folgende Holzleisten anzufertigen.

A6.3



M: 1 : 3,33

Als Träger für die LED-Platinen müssen folgende Holzleisten zugeschnitten werden.



M: 1 : 1

Material: Kiefernholz oder ähnlich

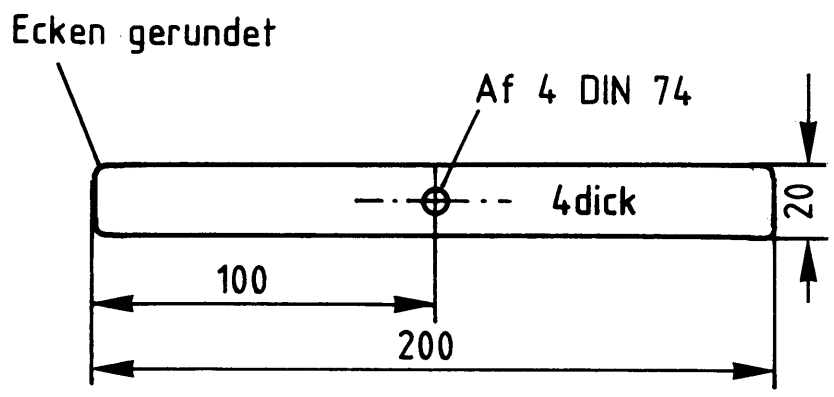
Name:

Demonstrationsmodell

Datum:

Fertigen Sie nun nach folgenden Zeichnungen die Ständer für das Modell an.

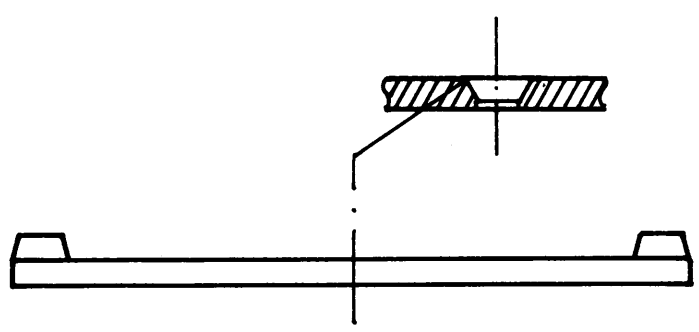
A6.4



M: 1 : 3,33

Material: 2 Flachstahl 20 x 4 DIN 174
nach Fertigstellung gestrichen

Kleben Sie die Gummifüße entsprechend der folgenden Zeichnung auf den Flachstahl.



Material: 4 Gummifuß selbstklebend 12,7 x 12,7 x 5,6 mm

Arbeitsblatt BFZ/MFA 5.5. - 21

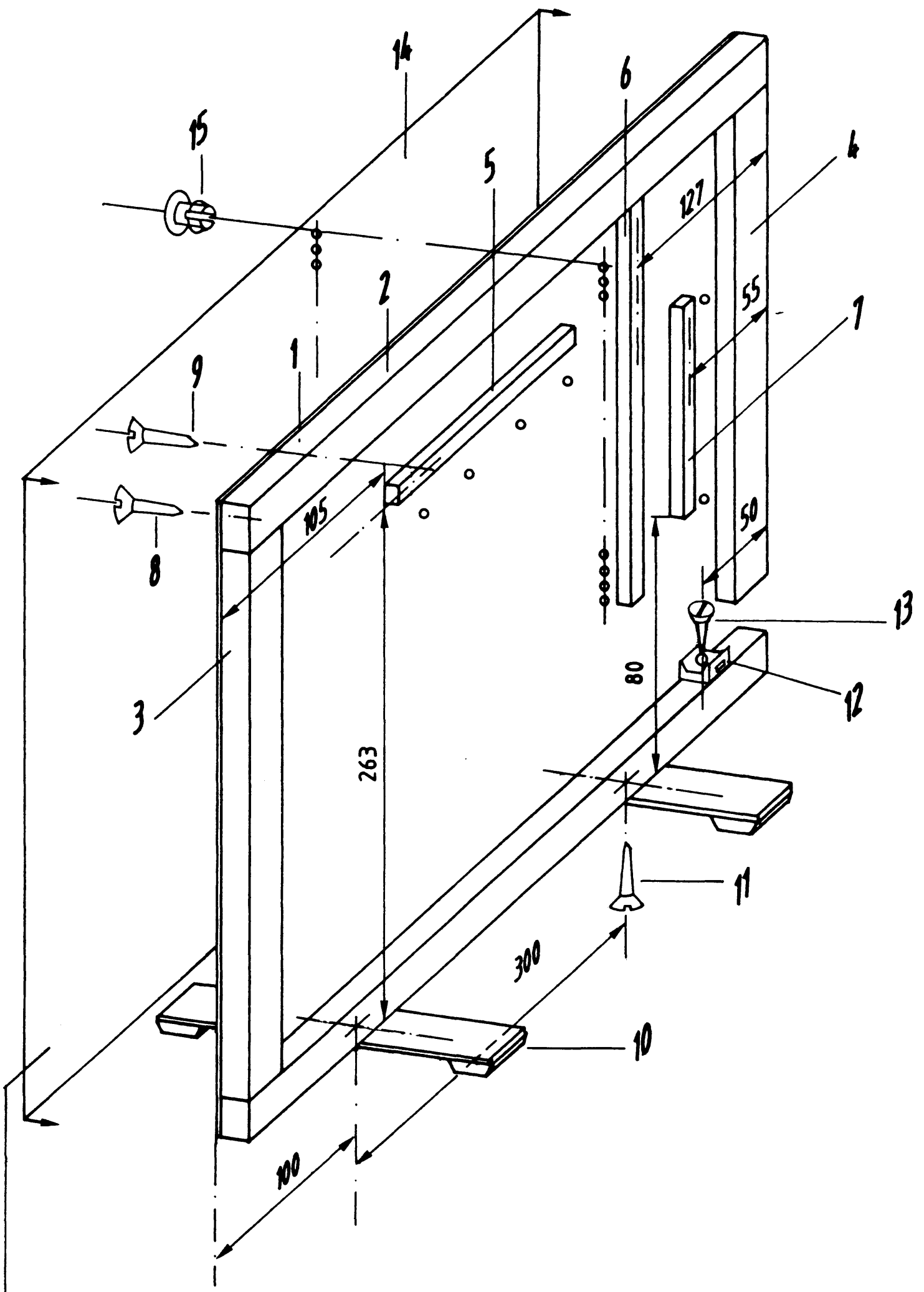
Demonstrationsmodell

Name:

Datum:

Montieren Sie den Modellrahmen nach dem folgenden Montageplan und der Stückliste auf der nächsten Seite.

A6.5



Beim Aufkleben der Zeichnung (Pos. 14) ist auf Deckungsgleichheit der Bohrungen für die LEDs mit den entsprechenden Bohrungen auf der Zeichnung zu achten!

Name:

Demonstrationsmodell

Datum:

Stückliste zum Modellrahmen

A6.6

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2	2	Holzleiste 500x25x20 mm	
3	1	Holzleiste 350x25x20 mm	
4	1	Holzleiste 340x25x20 mm	
5	1	Holzleiste 240x10x10 mm	
6	1	Holzleiste 310x10x10 mm	
7	1	Holzleiste 180x10x10 mm	
8	16	Senkholzschraube 4x10 DIN 97 St	
9	8	Senkholzschraube 4x 7 DIN 97 St	
10	2	Ständer	
11	2	Senkholzschraube 4x15 DIN 97	So fest eingeschraubt, daß Ständer schwergängig drehbar
12	1	Kabelhalter für TY-RAP-Binder	Zugentlastung
13	1	Senkholzschraube 3x10 DIN 97 St	
14	1	Zeichnung des Modells	mit Doppelklebefolie auf die Frontplatte geklebt
15	28	LED-Halter für 3-mm-LED	nach Durchbohren der Frontzeichnung in die Bohrungen gedrückt (ev. einkleben)
	6	LED-Halter für 5-mm-LED	

→ A7

Demonstrationsmodell

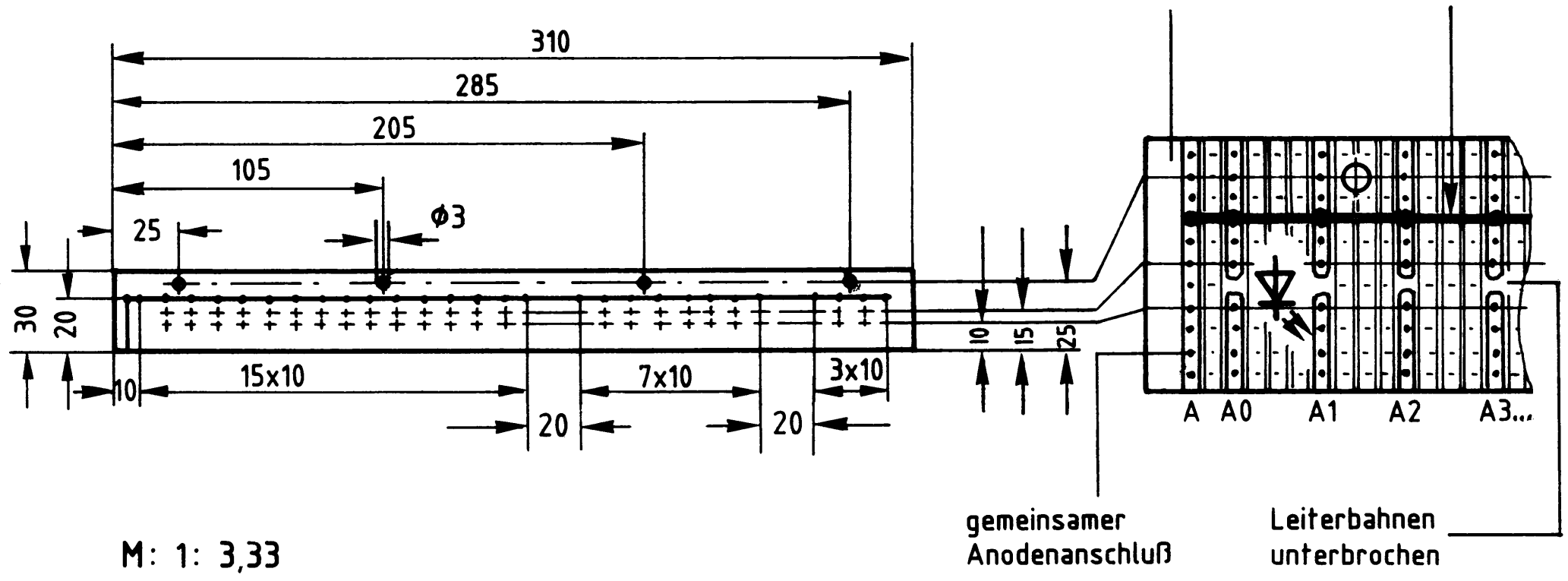
Name:

Datum:

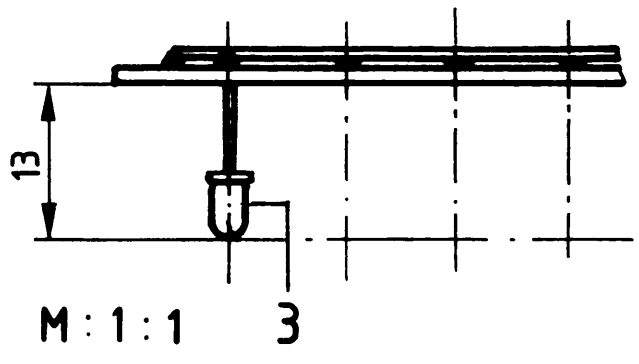
Fertigen Sie nach den folgenden Zeichnungen und der Stückliste die verschiedenen LED-Zeilen an.

A7.1

Adressen-Daten-und Steuersignalanzeige

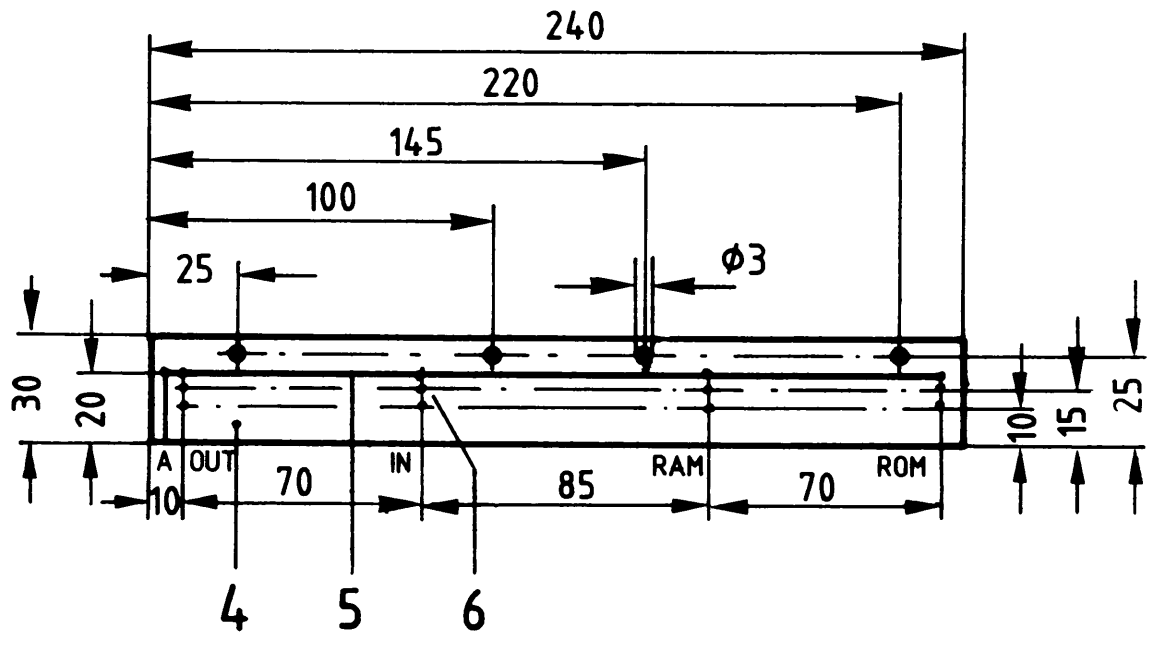


M: 1: 3,33



M: 1: 1

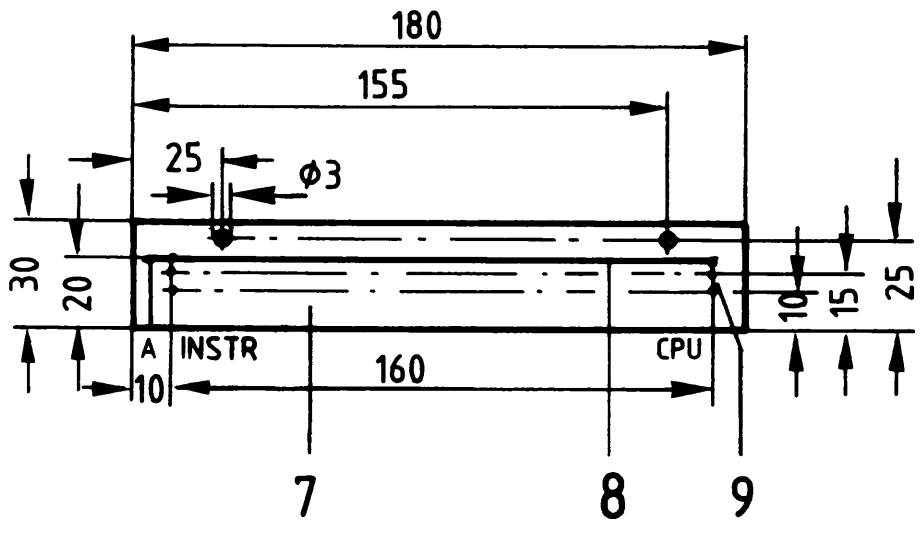
Aktivitätsanzeige 1



M: 1: 3,33

Einbau der LED s wie oben

Aktivitätsanzeige 2



M: 1: 3,33

Einbau der LED s wie oben

Demonstrationsmodell

Name:

Datum:

Stückliste zur Anfertigung der LED-Zeilen

A7.2

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Experimentierplatte mit Leiterbahnen im Raster 2,5 mm 310x30 mm	ev. mehrere Stücke zur Erreichung der Länge verwenden
2	n.B.	Cu-Draht versilbert, Ø 0,5 mm	
3	28	LED, Ø 3 mm, rt	
4	1	Experimentierplatte wie Pos. 1 jedoch 240x30 mm	
5	n.B.	Cu-Draht versilbert, Ø 0,5 mm	
6	4	LED, Ø 5 mm, rt	
7	1	Experimentierplatte wie Pos. 1 jedoch 180x30 mm	
8	n.B.	Cu-Draht versilbert, Ø 0,5 mm	
9	2	LED, Ø 5 mm, rt	

→ A8

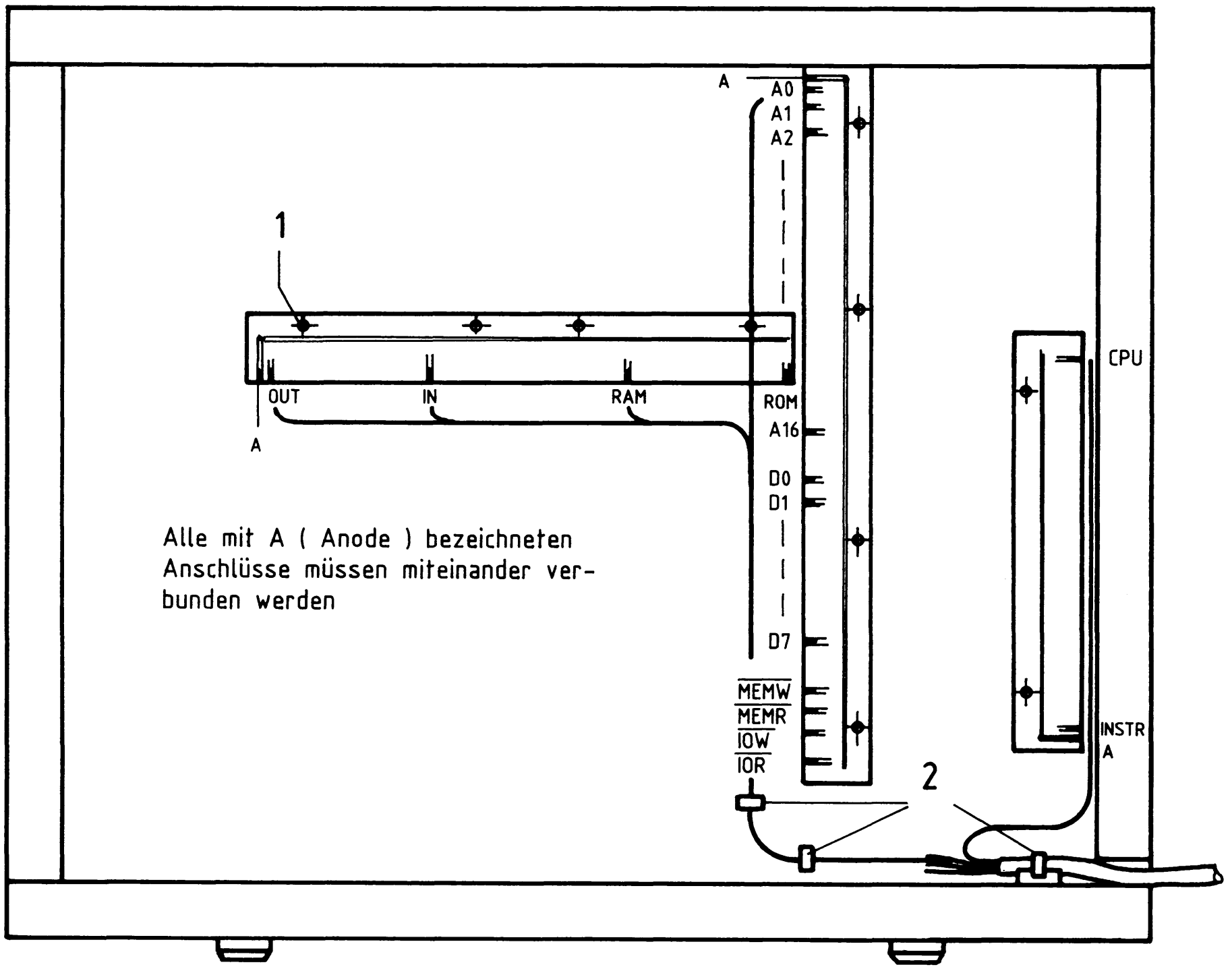
Name:

Demonstrationsmodell

Datum:

Bauen Sie nach dem folgenden Plan die LED-Zeilen ein. Isolieren Sie das Anschlußkabel 60 cm ab und befestigen Sie es wie dargestellt. Legen Sie dann mit Hilfe des Belegungsplans von A4.2 die Leitungsenden entsprechend auf.
Anschließend wird die Belegung überprüft.

A8



Material: Pos. 1 10 Halbrundholzschraube 3 x 7 DIN 96 ST
Pos. 2 n.B. Ty-Rap-Binder

→ A9

Name:

Demonstrationsmodell

Datum:

Funktionsprüfung (Siehe hierzu Stromlaufplan Bild 3)

A9

Anweisung	Anzeige / Kommentare
5 V an Stift 1ac u. 0 V an Stift 32ac der Platine anschließen.	Die LEDs für A0 bis A15, D0 bis D7 u. CPU müssen leuchten, weil die entsprechenden Inverter-Eingänge nicht beschaltet sind und die ICs dies als H-Pegel interpretieren. Die Ausgänge der Inverter führen dann L-Signal. Alle anderen LEDs dürfen nicht leuchten, weil die entsprechenden Treiber-ICs nicht invertieren, ihre Ausgänge also auch H-Signal führen. (LED INSTR darf nicht leuchten, weil IC 4.6 das L-Signal der beiden Inverter IC 4.4 und IC 4.5 noch einmal invertiert).
Legen Sie der Reihe nach 0 V an die entsprechenden Stifte der Adreß- u. der Datenleitungen.	Die entsprechende LED muß erlöschen.
Legen Sie der Reihe nach 0 V an die Eingänge $\overline{IOR}$, $\overline{IOW}$, $\overline{MEMR}$, $\overline{MEMW}$, $\overline{IN}$, $\overline{OUT}$, $\overline{RAM}$ u. $\overline{ROM}$.	Die entsprechende LED muß leuchten.
Legen Sie 0 V an Stift 28a ($\overline{HOLD}$).	Die LED CPU muß erlöschen.
Legen Sie 0 V an beide Stifte 2c und 3c.	Die LED INSTR muß leuchten.

Schrauben Sie zum Schutz der Verdrahtung die Rückwand auf das Modell.
Material: Rückwandblech und 8 Senkholzschrauben 4x10 DIN 97 St

Damit ist die Übung beendet.

AUSBILDER-WEITER-BILDUNG

Das Berufsförderungszentrum Essen führt Kurse zur Lehrer- und Ausbilder-Weiterbildung auf dem Gebiet der Mikrocomputer-Technik durch. Dieses Weiterbildungsprogramm ist im Modellversuch zum

"Einsatz der Mikrocomputer-Technik in der
Facharbeiterausbildung (MFA)"

unter Mitwirkung von Ausbildern entwickelt und erprobt worden. Zielsetzung der insgesamt drei Seminarwochen ist es, neben der Vermittlung von Fachinhalten Wege und Hilfen zur Vermittlung der MC-Technik aufzuzeigen.

Ausbildungsinhalte der 1. Seminarwoche:

Einführung in die MC-Technik
- Aufbau eines Mikrocomputers
- Bus-Systeme
- Hexadezimales Zahlensystem
- Aufbau, Einsatz und Wirkungsweise von Bus-Signalgeber und Bus-Signalanzeige

Aufbau, Einsatz und Wirkungsweise von
- 8-Bit-Parallel-Eingabe
- 8-Bit-Parallel-Ausgabe
- 8-K-RAM/EPROM

Mikrocomputer-Minimalsystem
- Arbeitsweise eines Mikroprozessors
- Einzelschrittsteuerung
- Befehlsabarbeitung
- Ein-, Zwei- und Drei-Byte-Befehle

Einsatz der Datensichtstation
- Serielle und parallele Datenübertragung
- Einführung und Anwendung der Monitor-Kommandos
- Maschinencode/Mnemonischer Code
- Einführung in die Assembler-Programmierung
- Übungen

Ausbildungsinhalte der 2. Seminarwoche:

Blockschaltbild und Funktion der Baugruppen
- Anhand von Messungen typischer Signalverläufe wird die Funktion der Baugruppen und das Vorgehen bei der Fehlersuche näher erklärt

Inbetriebnahme der CPU und des MC-Systems
- Inbetriebnahmemessungen mit dem Oszilloskop
- Free-Run-Mode
- Hardware-Breakpoint
- Single-Step
- Testprogramme

Assembler-Programmierung
- Anhand verschiedener Übungsbeispiele werden der Befehlssatz des 8085, Stack-Operationen, Flags und die Unterprogrammtechnik erarbeitet
- Einsatz von Tracer und Breakpoints
- Verwendung von Unterprogrammen aus dem Betriebssystem

Ausbildungsinhalte der 3. Seminarwoche:

Interface-Technik
- Parallele Ein-/Ausgabetechnik (z.B. Drucker-Interface)
- Serielle Ein-/Ausgabetechnik (z.B. Kassetten-Interface)
- Analoge Ein-/Ausgabetechnik (z.B. AD/DA-Wandler)
- Interrupt-Technik (z.B. Echtzeit-Uhr)

Methodik und Didaktik bei der Vermittlung der Mikrocomputer-Technik
- Qualifikationsebenen
- Struktur der Ausbildungsunterlagen
- Rolle des Ausbilders

Vorstellung und Vorführung von Systemerweiterungen

Durchführungsformen:

Dieses Ausbilder-Weiterbildungsprogramm wird von Referenten des Berufsförderungszentrums Essen bundesweit in zeitversetzten Kurswochen durchgeführt.

BERUFLICHE FORTBILDUNG
CNC-Technik

Der Einsatz moderner computer-numerisch gesteuerter (CNC)-Werkzeugmaschinen stellt neue Anforderungen an Fachkräfte aus dem Metallbereich. Das Berufsförderungszentrum Essen e.V. (BFZ) will diesen Fachkräften mit seiner BERUFLICHEN FORTBILDUNG CNC-TECHNIK eine Möglichkeit bieten, diesen neuen Qualifikationsanforderungen gerecht zu werden.

Ausbildungsziel

Die Teilnehmer an der BERUFLICHEN FORTBILDUNG CNC-TECHNIK sollen in die Lage versetzt werden, die an den CNC-Werkzeugmaschinen und CNC-Steuerungen im BFZ erlernten Fähigkeiten und Kenntnisse in der Bedienung und im Umgang mit CNC-Werkzeugmaschinen auch auf -Steuerungen anderer Hersteller zu übertragen. Der hierzu erforderliche Erwerb von Fertigkeiten und Kenntnissen wird durch eine konsequent praxisbezogene CNC-Ausbildung erreicht.

Maßnahmeformen

Um unterschiedlichen Personengruppen gerecht zu werden, wird die BERUFLICHE FORTBILDUNG CNC-TECHNIK in Vollzeit- und berufsbegleitender Form durchgeführt.

Vollzeitmaßnahme

Diese Maßnahme wendet sich an arbeitslose Facharbeiter/Gesellen/Meister/Techniker aus spanabhebenden Metallberufen. Bei fehlendem anerkannten Berufsabschluß ist eine Teilnahme möglich, wenn eine 4- bis 6jährige Berufspraxis in diesem Bereich vorliegt.

INHALTE:

1. Aktualisierung der Kenntnisse und Fertigkeiten des Drehens und Fräsens
   - Zerspanungstechniken beim Drehen und Fräsen
   - Arbeiten an konventionellen Dreh- und Fräsmaschinen
2. Grundlagen und Einführung in die CNC-Technik
   - Anwendung und Entwicklung der CNC-Technik
   - Aufbau und Arbeitsweise von CNC-Maschinen
   - technologische Grundlagen
   - mathematische und zeichnerische Grundlagen
3. Allgemeine Fertigkeiten und Kenntnisse der CNC-Technik
   - Programmaufbau nach DIN 66025
   - Programmvorbereitung
   - Programmerstellung
   - Programmeingabe
4. „CNC-Drehen"
   - Vorbereitung der Maschine und Bereitstellen der Werkzeuge
   - Einrichten der Maschine
   - Testlauf
   - Automatikbetrieb
   - Programmoptimierung und -archivierung
5. „CNC-Fräsen"
   wie „CNC-Drehen"
6. Darstellung „Rechnerunterstütztes Programmieren"
   - Übersichtsinformation
   - Programmiersprachen
   - Maschinelles Programmieren Index H 200

Innerhalb der Vollzeitmaßnahme werden den Teilnehmern die Technologien „CNC-Drehen" und „CNC-Fräsen" vermittelt.

Berufsbegleitende Maßnahme

Diese Maßnahme wendet sich an berufstätige Facharbeiter/Gesellen/Meister/Techniker aus Metallberufen sowie Personen ohne Berufsabschluß, jedoch mit 4- bis 6jähriger Berufspraxis in der Metallbranche.

INHALTE:

1. Grundlagen und Einführung in die CNC-Technik
   - Anwendung und Entwicklung der CNC-Technik
   - Aufbau und Arbeitsweise von CNC-Maschinen
   - technologische, mathematische und zeichnerische Grundlagen
2. Allgemeine Fertigkeiten und Kenntnisse der CNC-Technik
   - Programmaufbau
   - Programmvorbereitung
   - Programmerstellung
   - Programmeingabe
3. „CNC-Drehen" oder „CNC-Fräsen"
   - Vorbereitung der Maschine
   - Bereitstellen der Werkzeuge
   - Einrichten der Maschine
   - Testlauf
   - Automatikbetrieb
   - Programmoptimierung und -archivierung

Entsprechend den konkreten Erfordernissen an den jeweiligen Arbeitsplätzen werden den Teilnehmern der berufsbegleitenden Maßnahme die Technologien „CNC-Drehen" oder „CNC-Fräsen" vermittelt.

Ausstattung

Um eine möglichst hohe Arbeitsplatztüchtigkeit der Teilnehmer zu erreichen, werden beide Kurse ausschließlich an industrieüblichen CNC-Werkzeugmaschinen in Verbindung mit CNC-Trainingssteuerungen durchgeführt. Die Trainingssteuerungen sowie deren Software sind mit den Maschinensteuerungen identisch. Da jede Trainingssteuerung mit maximal 3 Personen belegt ist, wird eine hohe Lerneffektivität erreicht.

Die Schulung findet an folgenden Maschinen und Steuerungen statt:

- INDEX GE 42 NC mit SIEMENS SINUMERIK SPRINT 8 T (zweiachsen-bahngesteuerter Drehautomat mit angetriebenen Werkzeugen und Spindelpositioniereinrichtung)
- MAHO MH 500 C mit Steuerung 432 (Philips) (vierachsen-bahngesteuerte Fräsmaschine mit Rundtisch)
- INDEX GE 42-4 mit SIEMENS SINUMERIK 3 TT (vierachsen-bahngesteuerter Drehautomat) – ab März 1985 –
- je Maschine:
  6 Trainingssteuerungen, bestehend aus Originalsteuerung und Plotter
  1 Lochstreifen-Leser/-Stanzer
  1 Drucker

BERUFLICHE FORTBILDUNG

MC-Technik

Die stürmische Entwicklung auf den Gebieten der Digital- und Mikrocomputer-Technik in den vergangenen 15 Jahren, ausgelöst durch das Aufkommen der Mikroprozessoren, führt zu ständig zunehmenden Anwendungen dieser Techniken in den verschiedensten Produkten. Dies hat zur Folge, daß immer mehr Elektronikfachkräfte diese Techniken kennen müssen.

Ausbildungsziel

Die Teilnehmer sollen Aufbau, Wirkungsweise und Programmierung moderner Steuerungseinrichtungen und Mikrocomputer-Systeme kennenlernen, um schwerpunktmäßig Inbetriebnahme-, Wartungs- und Reparaturarbeiten ausführen zu können.

Maßnahmeformen

Die Maßnahmen wenden sich einerseits an beschäftigte Fachkräfte der elektrotechnischen Ausbildungsberufe, die an Wochenkursen oder berufsbegleitenden Kursen teilnehmen können.

Andererseits werden Maßnahmen für verschiedene Arbeitslosengruppen als mehrmonatige Vollzeitmaßnahmen durchgeführt.

Darüber hinaus werden bundesweit externe Kurse in Zusammenarbeit mit anderen Institutionen sowie firmenspezifische Maßnahmen für fremde Auftraggeber angeboten.

Wochenkurse

Als Wochenkurse werden im BFZ Essen die Lehrgänge „Digitale Steuerungstechnik" und „Mikrocomputer-Technik" angeboten. Sie richten sich an beschäftigte Fachkräfte der elektrotechnischen Berufe.

Neben den Grundkenntnissen der Digitaltechnik werden im Lehrgang „Digitale Steuerungstechnik" Kenntnisse und Arbeitsmethoden vermittelt

- zum Aufbau digitaler Steuerungen,
- zur Verfolgung komplexer Funktionsabläufe,
- zur systematischen Fehlersuche,
- zur Wirkungsweise speicherprogrammierbarer Steuerungen (SPS),
- zu ihrer Handhabung und Programmierung.

Der Lehrgang „Digitale Steuerungstechnik" besteht aus den folgenden Wochenkursen:

D.1 – Grundfunktionen/Grundschaltungen
D.2 – Schaltwerke/Schaltnetze
D.3 – Digitale Steuerungstechnik
D.4 – Speicherprogrammierbare Steuerungstechnik
D.5 – Referentenschulung*).

Für Fachkräfte, die mit Mikrocomputern in Berührung kommen, ist der Lehrgang „Mikrocomputer-Technik" konzipiert. Sie benötigen Kenntnisse

- über den Aufbau von Mikrocomputern,
- über ihre Wirkungsweise und Programmierung,
- über Bauelemente und Schaltungstechniken,
- zur Inbetriebnahme und Fehlersuche,
- zur Interface- und Anwendungstechnik.

Dieser Lehrgang besteht aus den folgenden Wochenkursen:

M.1 – Grundlagen Hardware
M.2 – Grundlagen Software
M.3 – Inbetriebnahme/Fehlersuche
M.4 – Interfacetechnik
M.5 – Anwendungstechnik
M.6 – Referentenschulung*)

*)Die Kurse Referentenschulung sind für Personen vorgesehen, die in der Aus- und Weiterbildung tätig sind oder tätig werden und für andere Träger die Fortbildungsmaßnahmen mit der BFZ-Lehrgangskonzeption durchführen wollen.

Berufsbegleitende Kurse

Der Lehrgang „Mikrocomputer-Technik" wird neben den Wochenkursen auch als zweiteiliger berufsbegleitender Kurs abends und am Samstag durchgeführt und richtet sich an die Zielgruppe der beschäftigten Fachkräfte. Die Inhalte des ersten Teils entsprechen weitgehend den Inhalten der Kurse M.1 bis M.3, die des zweiten Teils den Kursinhalten von M.4 und M.5.

Firmenspezifische Seminare

Soll eine größere Zahl von Mitarbeitern eines Betriebes geschult werden, so kann das BFZ sowohl Referenten als auch Trainingsplätze für die Durchführung von firmenspezifischen Maßnahmen stellen. In diesem Fall können die Lehrgangsinhalte an die speziellen Belange des Auftraggebers angepaßt werden.

Externe Ausbilderseminare

Speziell für die Gruppe der Ausbilder und Lehrer im Berufsfeld Elektrotechnik wird ein dreiwöchiges Kompaktseminar zur Mikrocomputer-Technik angeboten, das bundesweit in Kooperation mit anderen Bildungsträgern durchgeführt wird. Dieses Seminar ist im MFA-Modellversuch zusammen mit Ausbildern und Lehrern entwickelt und erprobt worden.

Vollzeitmaßnahmen

Die Vollzeitmaßnahmen orientieren sich an arbeitslosen Fachkräften und haben eine Dauer von mehreren Monaten, abhängig von der Ausbildung bzw. den Voraussetzungen der Teilnehmer. Für Facharbeiter, Techniker und Meister der elektrotechnischen Ausbildungsberufe besteht die Möglichkeit, entweder an einer sechs- oder an einer zwölfmonatigen Maßnahme teilzunehmen. Absolventen der Fachhoch- und Hochschulen können an einer sechsmonatigen Maßnahme teilnehmen.

- **Zwölfmonatige Maßnahme: Facharbeiter/Techniker/Meister**

  Diese Maßnahme ist für Facharbeiter, Techniker und Meister aus dem Berufsfeld Elektrotechnik vorgesehen, die über keine bzw. nur geringe Kenntnisse auf den Gebieten der Elektronik, Regelungs- und Digitaltechnik verfügen bzw. deren Kenntnisse aufgrund längerfristiger Arbeitslosigkeit oder bedingt durch den Zeitraum zur letzten Ausbildung wieder aufgefrischt werden müssen.

  Ausbildungsziele:
  Die Teilnehmer an diesen Maßnahmen sollen dazu befähigt werden, an modernen mikrocomputergesteuerten Geräten, Maschinen und Anlagen Arbeiten zur

  - Inbetriebnahme,
  - Wartung und
  - Reparatur

  ausführen zu können. Gerade die modernen Werkzeugmaschinen und Roboter verlangen neben der Beherrschung der

Elektronik, der Regelungs- und der Digitaltechnik umfangreiche Kenntnisse auf den Gebieten der Steuerungs- und Mikrocomputer-Technik. Daneben werden fächerübergreifende Kenntnisse, wie Pneumatik und Hydraulik, zunehmend bedeutsam.

Ausbildungsinhalte:

Teil A:
- Elektronik/Leistungselektronik
- Regelungstechnik
- Digitaltechnik

Teil B:
- Mikrocomputer-Technik
- Steuerungstechnik
- Meß- und Prüftechnik
- Systemtechnik
- Technisches Englisch
- Bewerbertraining

- **Sechsmonatige Maßnahme:**
  Facharbeiter/Techniker/Meister

  Diese Maßnahme richtet sich an diejenigen Facharbeiter, Techniker und Meister, die über ausreichende Kenntnisse auf den Gebieten der Elektronik, der Regelungs- und der Digitaltechnik verfügen (z. B. nachrichtentechnische Berufe). In dieser Maßnahme werden lediglich die unter Teil B der oben aufgeführten Inhalte vermittelt.

- **Sechsmonatige Maßnahme:**
  Fachhoch- und Hochschulabsolventen

  Diese Maßnahme ist für Absolventen der Fachhoch- und Hochschulen aus allen Bereichen der ingenieur- und naturwissenschaftlichen Disziplinen vorgesehen.

  Ausbildungsziel:

  Die Teilnehmer an dieser Maßnahme sollen dazu befähigt werden, auf dem Gebiet der Mikrocomputer-Technik Arbeiten zur
  - Entwicklung,
  - Applikation und
  - Funktionsprüfung

  ausführen zu können. Dazu werden Kenntnisse zur Hard- und Software-Entwicklung vermittelt und im Rahmen von selbst zu lösenden Problemstellungen auf den Gebieten der Meß-, Steuerungs- und Regelungstechnik vertieft.

  Ausbildungsinhalte:
  - Digitaltechnik
  - Mikrocomputer-Technik
  - Steuerungstechnik
  - Meß- und Prüftechnik
  - Systemtechnik
  - Technisches Englisch
  - Bewerbertraining

Ausstattung

Die Vermittlung der Fertigkeiten und Kenntnisse in den Maßnahmen erfolgt durch aufeinander abgestimmte Theorie-, Praxis- und Übungsphasen, um einen hohen Grad an Arbeitsplatztüchtigkeit zu erreichen. Dazu stehen jedem Teilnehmer die notwendigen Trainingssysteme zur Verfügung.

Förderungsmöglichkeit

Die in dieser Informationsschrift angebotenen Kurse zur BERUFLICHEN FORTBILDUNG sind vom Arbeitsamt als förderungswürdig anerkannt. Bei Vorliegen der förderungsrechtlichen Voraussetzungen übernimmt das Arbeitsamt bei den Vollzeitmaßnahmen alle Kosten; bei allen anderen Kursen ist eine teilweise Kostenübernahme möglich.

Anträge hierzu sind vom Teilnehmer vor Beginn der Maßnahme bei seinem Wohnortarbeitsamt zu stellen.

Anmeldung

VOLLZEITMASSNAHMEN:

nur über das Wohnortarbeitsamt des Teilnehmers

ALLE ANDEREN KURSE:

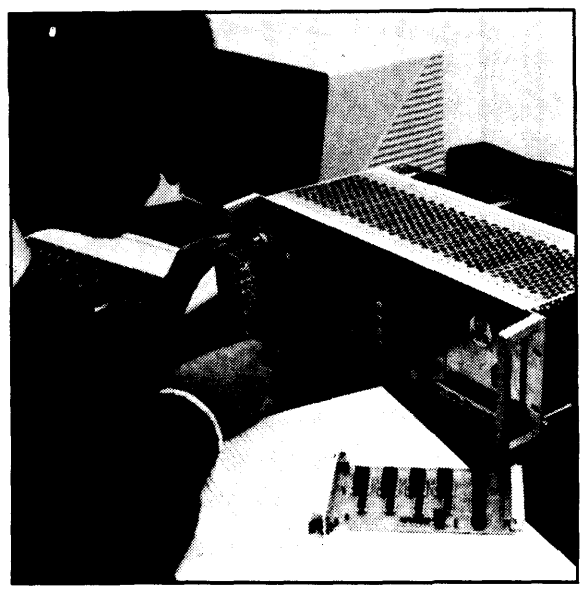
direkt beim
BERUFSFÖRDERUNGSZENTRUM ESSEN E.V. (BFZ)
ALTENESSENER STR. 80/84
4300 ESSEN 12
Telefon 0201/3204-1

Weitere Berufsbildungsmaßnahmen des Bfz

Bitte fordern Sie auch Informationsmaterial zu den übrigen Berufsbildungsmaßnahmen des BFZ an:

- UMSCHULUNG zum/zur
  Funkelektroniker/-in
  Informationselektroniker/-in
  Energiegeräteelektroniker/-in
  Meß- und Regelmechaniker/-in
  Automateneinrichter/-in
  Werkzeugmacher/-in
  Feinmechaniker/-in
  Industriekaufmann/-frau
  Datenverarbeitungskaufmann/-frau
  Gärtner/-in; Fachrichtung: Garten- und Landschaftsbau
- FERNVORFÖRDERUNG
- BILDUNGSERPROBUNG
- INFORMATIONSSEMINAR FÜR ARBEITSLOSE NACH § 41 a AFG
- ÜBUNGSWERKSTATT

Weitere Informationen über BTX *20221#



„Das MFA-Mediensystem ist ein Lehr- und Lernsystem, mit dem in der Aus- und Weiterbildung praktisches und theoretisches Wissen über Mikrocomputer-Technik vermittelt wird."

Im Zuge fortschreitender Automatisierung erobert der Mikrocomputer immer neue Einsatzbereiche. Beschleunigt wird diese Entwicklung durch den raschen technologischen Fortschritt bei der Integrationstechnik von Halbleitern und durch Kostenminderung und andere Vorteile beim Einsatz von Mikrocomputern in den unterschiedlichsten Sparten von Industrie und Wirtschaft sowie in vielen Bereichen von Wissenschaft, Verwaltung usw.

Durch diese Entwicklung kommen heute mehr und mehr Angehörige der verschiedensten Berufsgruppen mit Geräten und Anlagen in Berührung, die mit Mikrocomputern ausgerüstet sind. Das erfordert in vielen Bereichen eine völlig neue Art der Erstausbildung oder auch eine intensive Weiterbildung.
Zum kompetenten und effektiven Umgang mit Mikrocomputern müssen auf breiter Basis vor allem Kenntnisse vermittelt werden über:

- die Funktionseinheiten eines Mikrocomputers und ihr Zusammenwirken;
- die Inbetriebnahme von Mikrocomputern;
- die Beschreibung und Verfolgung der komplexen Funktionsabläufe in Mikrocomputern;
- die Fehlersuche und -beseitigung an Mikrocomputern und mikrocomputergesteuerten Anlagen.

Das MFA-Mediensystem Mikrocomputer-Technik kann bei der vgs bestellt werden und umfaßt folgende Teile:

– MFA-Mikrocomputer-Baugruppensystem mit Peripheriegeräten
– Fachpraktische Übungen in zwei Bänden
– Fachtheoretische Übungen
– Ausbilder-Handbuch mit Overheadprojektor-Folien

ISBN 3-8025-1232-4