

Genie / TRS-80

User Club

'Bremerhaven'

Club INFO * * Club INFO * * Club INFO * * Club INFO

Ausgabe: Ø3 / 1987
 März

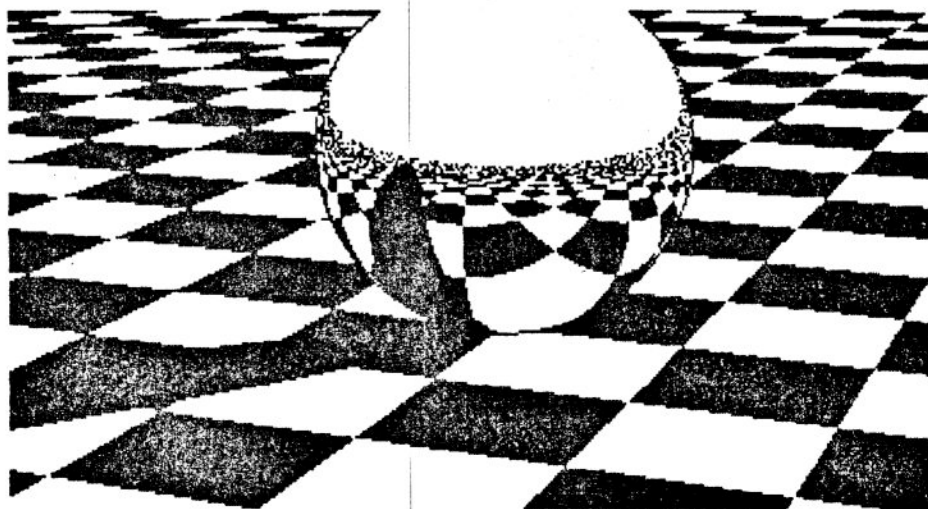
Jahrgang: 5

Druck: Peter Spieß
 Trugenhofener Straße 27
 D-8859 Rennertshofen

Redaktion: Ralf Folkerts
 Nutzhornener Straße 9
 D-2875 Bookholzberg/
 Ganderkesee II
 Telefon: Ø 42 23 / 26 32

Freeware: Gerhard Loose
 Viefhaushof 42
 D-4300 Essen 13
 Telefon: Ø2 Ø1 / 21 26 Ø8

Auflage: Ø95 Exemplare



Internes vom Betreuer / Inhalt

Liebe Clubkollegen,

wer sich bei solchem Wetter ohne Jacke draußen 'rumtreibt, sollte sich nicht wundern, wenn er 'ne Erkältung bekommt. Eben diese habe ich jetzt. Da ich zwar besser flachliegen sollte, Euch aber das INFO nicht noch länger vorenthalten will, habe ich mich für eine Kurzfassung des 'Internen' entschieden.

Zuerst zum Thema Clubtreffen: Aufgrund der Tatsache, daß sich kaum einer meldet, der an unserem Clubtreffen teilnehmen will, wurde mir der Vorschlag unterbreitet, 'einfach einen Ort auszuwählen und alles zu organisieren'. Mir liegt jedoch von Horst Weikmap ein (wie ich finde) besserer vor: Wir nehmen die PLZ aller Interessenten und bilden daraus den Mittelwert. Es wäre damit sichergestellt, daß der Tagungsort 'in der Mitte' der Teilnehmen liegt. Wer also Lust hat, zum Treffen zu kommen (wann ? -=) weiß ich nicht - liegt an Euch) bitte ich ihn, sich bei mir zu melden.

Ich hoffe, Ihr lest Euch alle den hübschen Brief der Post durch. Ich kann dazu nur sagen, daß ich zwar keine Werbung mehr in's INFO nehmen, auf Helmut's 'Angebot' jedoch nicht geachtet habe. Allerdings muß sich da einer unser INFO ganz genau durchgelesen haben....

So, das soll alles gewesen sein. Bis zum nächsten Mal:

* * * * *

INHALT:

- Ø1 Titelblatt (Grafik von P. Spieß)
- Ø2 Internes / Inhalt
- Ø3 (K)ein Witz: Ein 'netter' Brief
** Mit dem besten Dank an Chr. Schwarz-Schilling **
- Ø4 - Ø7 Diverses von Horst Weikmap
- Ø7 Richtigstellung: 256K Banker von Helmut Bernhardt
- Ø8 - 1Ø Scanner von Jörg Seelmann - Eggebert
- 11 - 12 Fusion von Helut Bernhardt
- 13 - 18 Auslesen des Grafikspeichers der GDP64 Karte
von Helmut Bernhardt und Jörg Seelmann - Eggebert
- 19 - 21 Noch 'ne Geschwindigkeitserhöhung von Helmut Bernhardt
- 22 - 31 Z8Ø Assembler Code von Paul Kröher



Postamt 1 · Postfach 11 80 · 2870 Delmenhorst

EINGEGANGEN 2 1. März 1987

Cenie/TRS
User Club
Ralf Folkerts
Nutzhorner Str. 9
2875 Ganderkesee 2

Ihr Zeichen, Ihre Nachricht vom

Unser Zeichen, unsere Nachricht vom

(0 42 21)

Datum

I 5 Br

1 05- 215
oder 1 05-1

20.03.87

Betreff

Postordnungsmäßigkeit von Sendungen;
hier: festgestellte Mängel

Sehr geehrter Herr Folkerts!

Sie haben am 11.03.87 beim Postamt Ganderkesee 2 eine Bücher -
sendung, Gewicht 87 g, eingeliefert. Empfänger dieser Sendung
war Herr Ulrich Böckling, Am Sonnenhang 11, 5414 Vallendar.

Eine stichprobenartige Überprüfung gebührenermäßiger Sendungen
beim Postamt Koblenz ergab, daß die von Ihnen eingelieferte
Büchersendung, die Broschüre "Club Info 02/1987", nicht den
Bestimmungen der Postordnung entsprach.

Die Broschüre enthielt auf der Seite 33 eine Anpreisung (" unge -
bohrte geätzte Platine 10,- DM") an unzulässiger Stelle.

Bücher, Broschüren, Notenblätter und Landkarten können zu einer
ermäßigten Gebühr als Büchersendungen versandt werden, wenn ihr
Inhalt nicht unmittelbar oder mittelbar geschäftlichen Zwecken
dient.

Anpreisungen sind gemäß § 20 Absatz 2 Satz 2 Postordnung nur auf
dem Umschlag sowie auf je zwei aufeinanderfolgenden Seiten am
Anfang und Ende des Werkes erlaubt.

Da die von Ihnen eingelieferte Broschüre "Club Info 02/1987"
nicht den Bestimmungen für Büchersendungen entsprach, wurde
die Sendung mit Nachgebühren in Höhe von 2,00 DM belegt und an
den Empfänger weitergeleitet.

Die Nachgebühr setzt sich zusammen aus der fehlenden Gebühr für
eine vollbezahlte Briefsendung, Gewicht 87 g, (1,90 DM - 0,50 DM
= 1,40 DM) und der Einziehungsgebühr in Höhe von 0,60 DM.

Wenn Sie Fragen haben, stehen wir Ihnen selbstverständlich
jederzeit zur Verfügung.

Mit freundlichen Grüßen
Im Auftrag

Stolz

PRINTER 49'ER EIN HRG DRUCKERTREIBER VON OLIVER HANSEN

Liebe Clubmitglieder:

Das hier vorzustellende Programm ist von Oliver Hansen geschrieben und unter dem Namen Printer 49'er verkauft worden.

Da nun viel Zeit vergangen ist und kommerzielle Interessen von Oliver nicht mehr vorhanden sind, habe ich die Erlaubnis von Ihm erhalten, dieses Programm in unserem Club, an Interessenten zu verteilen.

Ich habe das Ursprungsprogramm und zwar den Quellcode der in ZBASIC geschrieben ist, so das noch Änderungen betreffs der Druckerparameter vorgenommen werden können.

Ferner habe ich fertig Kompilierte Druckertreiber für den EPSON MX 80 , FX 80 und dem GEMINI 10X.

ZBASIC besitze ich nicht so das ich nicht für Drucker anderen Typ's Treiber erstellen kann.

Das Programm kann je nach Drucker HRG Bilder verkleinern oder vergrößern bis max. 1.8 * 2.6 Meter.

Ferner kann es Banner (Spruchbänder) drucken, was bei den ersten verkauften Versionen noch nicht der Fall war.

Auch dieses Programm ist Menu geführt, so das sich eine weitere Beschreibung erübrigt.

Das Programm ist kostenlos (gegen Einsendung eines Freiumschlages mit mindestens einer Diskette) bei mir erhältlich. Formate die möglich sind bei mir, max 40 TR DS DD

Der Abdruck eines Listings würde auch hier zu lang, daher will ich darauf verzichten.

Horst Weikamp

TIP DER WOCHE

TSCRIPS Listen oder Tabellen können mit dem Dateiverwaltungs-Programm AIDS III weiter verarbeitet werden, wenn sie in ASCII abgespeichert werden.

Jede Zeile muß gleich lang, und mit ENTER abgeschlossen sein.

Mit AIDS werden dann Datenfelder für jede Spalte angelegt und dann die Datei eingelesen. Die AIDS Datei kann man auch mit Tscrips bearbeiten.

DESIGNER 24 -HRGPACK- TREIBERPROGRAMM VON OLIVER HANSEN

Liebe Clubmitglieder:

Das hier vorzustellende Programm ist von Oliver Hansen geschrieben und unter dem Namen Designer 21 verkauft worden.

Da nun viel Zeit vergangen ist und kommerzielle Interessen von Oliver nicht mehr vorhanden sind, habe ich die Erlaubnis von ihm erhalten, dieses Programm in unserem Club, an Interessenten zu verteilen.

Ich habe das Ursprungsprogramm ins Deutsche übersetzt und noch erheblich erweitert.

Ein Ausdruck des Menus gibt einen kleinen Überblick über die Möglichkeiten des Programms.

Das Programm ist auf den HRG Treiber HRGPACK angewiesen den ich aus Kopyright Gründen nicht mitliefern darf.

Das Programm nutzt alle Möglichkeiten die vom HRGPACK gegeben sind und setzt keine Kenntnisse von HRGPACK voraus.

Das Programm ist zum komfortabelen Erstellen von HRG Grafiken gedacht und kann auch die Dotwriter Schriften lesen und verarbeiten. Es ist Menu geführt und bedarf keiner weiteren Kommentare.

Das Programm ist kostenlos (gegen Einsendung eines Freiumschlages mit mindestens einer Diskette) bei mir erhältlich. Formate die möglich sind bei mir, max 40 TR DS DD

Der Abdruck eines Listings würde ein ganzes Info füllen, daher will ich darauf verzichten.

Horst Weikamp

```
..... Menu .....
Cursorbewegung mit Pfeiltasten * Schnellpositionierung mit 1-9
<Shift Pfeil> schnell Zeichnen * <.> = Bildschirm loeschen
<SHIFT><0>-<7> = Cursor speed * <CLEAR> = Fadenkreuz ein/aus
<SPACE> = Position markieren * <ENTER> = zurueck zum Menu
<D> = Zeichen-modus * <E> = Loesch-modus * <S> Modus beenden
<5> = 2. Bildschirm * <K> = Kreis zeichnen * <Y> = Linientype
<F> = File handling * <G> = Hilfsgitter * <X> = fuelle Figur
<L> = zeichne Linie * <I> = Directory * <T> = Textmodus
<Z> = Zoomen * * <V> = Spiegeln
<O> = Zeichne Elipse * <P> = Drucke Grafik
<Q> = Cursor position ein/aus * <R> = Zeichne Rechteck
<J> = Cursor mittig zentrieren * <O> = Bild invertieren
<C> = Cursor-Positon speichern * <N> = Cursor auf Position
<M> = Bildauschnitt verschieben *
```

für das INFO für das INFO für das INFO für das INFO für das

Zapzerrappzapzap, der ZAP zum ZAP

Wenn der Unqualifizierte Zapper, mit seinen Unqualifizierten Fingern, an Qualifizierten SYS-Files Zapt, dann ist es nicht mehr wie Recht, das dieser Zap mindestens einer Korrektur bedarf.

Das im INFO 1/87 vorgestellte DOS mit der erweiterten LIBRARY, hat natürlich einen Fehler!!!!

Im Gegensatz zu früheren Versionen, die schon mal eine Fehlermeldung machten, die gar keine war, macht diese Version schon mal keine Fehlermeldung, die eine ist.

Abhilfe für beide Fälle zu schaffen, war mein Ansinnen, ich glaube es ist gelungen.

Im folgenden sind zwei Zaps genannt, der erste hilft auch bei der Version vom Bernd Ruf und allen älteren Versionen die ich erweitert habe, ist aber in jedem Fall notwendig, der zweite ist nur für die Version die im Info vorgestellt wurde von Nöten und ist zusätzlich zu machen.

SYS15/SYS Sector 0 Byte's 04 und 05 von 0000 in 3333

SYS1/SYS Sector 4 das Byte ED von D1 in 00
sollte das Byte ED nicht D1 sein, so wird hier nichts geändert.

Happy ZAPPING wünscht Horst Weikamp

PS. Wer es sich nicht zutraut, darf mir auch eine Diskette schicken.

Rückumschlag nicht vergessen.

03/87 - 06

Alle die das Library erweiterte Newdos 80 von Bernd Ruf aus dem TRS 80 User Club München verwenden, oder alle die das hierauf aufbauende Dos von mir verwenden, (alle Versionen vor dem 28.01.87), sei noch ein Zap empfohlen. und zwar im

SYS1/SYS,1,A6 von C3 D2 51
in C3 D1 51

SYS1/SYS,4,E9 von 20 0D 1C 1F 03
in 0D 1C 1F 03 D1

was zur Folge hat, das die Fehler, die gar keine sind, oder sonstige Fehlermeldungen die schon mal fälschlicherweise auftreten, nicht mehr erscheinen.

Horst Weikamp DL 9 YAP

Richtigstellung: 256K-Banker

Daß man beim Eintippen gelegentlich mal die SHIFT-Taste nicht erwischt, ist durchaus nichts besonderes; daß man beim Korrekturlesen aber nicht merkt, daß da anstelle der beabsichtigten Gänsefüßchen eine '2' steht, ist schon ein mittlereprächtiges Verbrechen. Und genau das muß ich hier beichten.

In meiner Einbauanleitung für den 256K-Banker ist mir solches in der Tabelle zur Verdrahtung zwischen Banker und CPU-Board passiert. Beim GENIE I und -II liegt IORQ* natürlich nicht an Pin9 von IC2 sondern an Pin9 von IC16, für das dann auch die Bezeichnung 74LS367 zutrifft.

Für den zweiten Fehler fällt mir leider keine so elegante Ausrede ein. Beim TRS80 sucht man am IC 255 vergeblich nach einem Pin 17, um sich da das Signal A0 zu holen. Ein 74LS367 hat nur 16 Beinchen und A0 liegt dort an Pin 11.

Erstaunlich, daß noch niemand protestiert hat, weil seine Aufrüstung auf 256K nicht funktioniert. Wahrscheinlich habt ihr alle diese Fehler entdeckt und selbständig beim Einbau korrigiert. Nur schade, daß mich niemand darauf hingewiesen hat.

Helmut Bernhardt

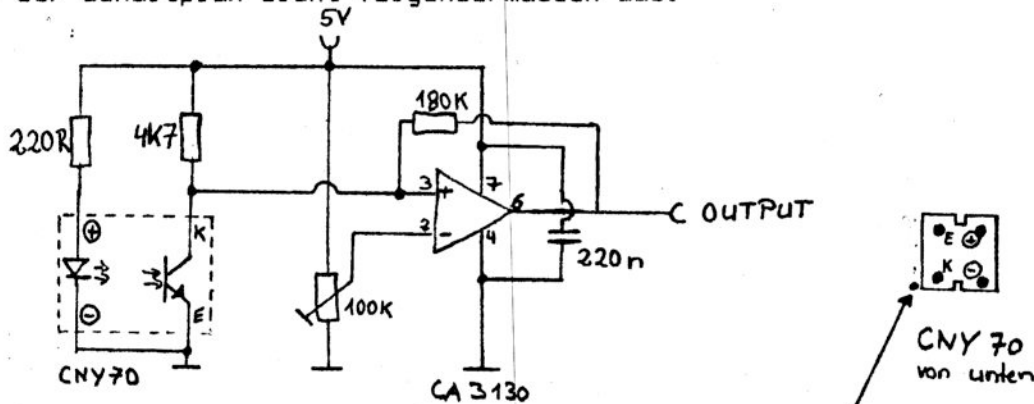
Scanner fuer Genie I/II

Mittels eines Scanners kann man Bilder abtasten und danach entsprechend weiterverarbeiten (darstellen, abspeichern ...).

Und mich hat es schon seit laengerer Zeit gereizt, eine solche Schaltung an unseren Rechner anzuschliessen. Dieses bringt aber gleich mehrere Probleme mit sich.

- 1) die Schaltung : Sie muss schnell genug schalten und die Auflösung darf nicht zu grob sein
- 2) das gleichmaessige Abtasten des Bildes
- 3) welchen Port verwende ich (mit einem moeglichst geringem Aufwand)

Zu 1) Der Schaltplan sieht folgendermassen aus:



Der 100k Regelwiderstand dient zum Einstellen der Empfindlichkeit.

Der Reflexoptokoppler besitzt eine recht brauchbare Auflösung und der OpAmp CA 3130 hat eine Schaltzeit von ca. 500 ns. Man kann die Schaltung einfach auf einer Lochrasterplatine aufbauen. Damit waeren wir auch schon bei Punkt zwei :

zu 2) Um das Bild gleichmaessig abzutasten, verwendet man am besten seinen Drucker. Ich bin so vorgegangen, dass ich den Reflexoptokoppler auf einer kleinen Platine festgeklebt habe und diese mit langen flexiblen Draehten mit der Steuerplatine verbunden habe. Danach habe ich den Druckkopf abgeschraubt und die kleine Platine an dieser Stelle befestigt.

Moechte man nun den "Abtastkopf" vorwaerts bewegen, so wird man feststellen muessen, dass es mit LPRINT " " nicht funktioniert. Es gibt aber zwei Moeglichkeiten, den Kopf zu bewegen :

- Ich drucke im Grafikmode nur "Leerzeichen" aus oder
- Ich gebe ein TAB(..) mit einem anschliessenden "Leerzeichen" im Grafikmode aus

Das Problem bei der Software besteht jetzt nur noch im Timing d.h. Ich muss genau dann mit dem Abfragen einer Zeile fertig sein, wenn der Abtastkopf auch ganz rechts ist.

zu 3) Bei dem Port habe ich mich fuer das Cassettenport entschieden. Dieses ist naemlich schon decodiert (Port 255, Bit 7) .

Dieses haette allerdings den Nachteil, dass ich den Cassttenrecorder "abklemmen" muesste.

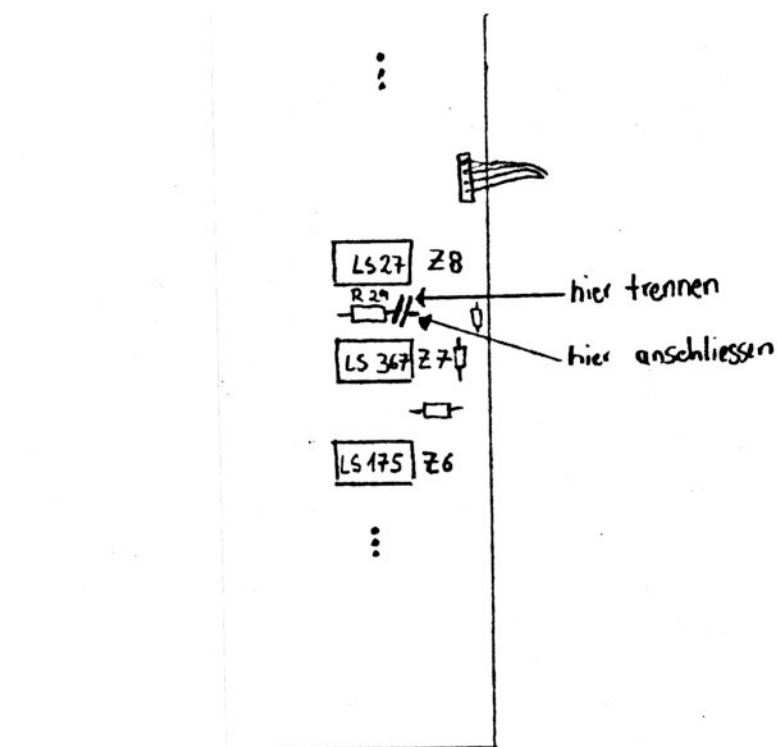
Bei einem Blick auf den Schaltplan des Interface Board stellte ich jedoch fest, dass dieses ueberhaupt nicht noetig ist.

Es ist naemlich so, dass beim Lesen von Port 255 nicht nur Bit 7 sondern auch Bit 6 freigegeben wird. Da Bit 6 aber nicht verwendet wird (es liegt ueber 4K7 auf 5 V), eignet es sich fuer unsere Zwecke optimal.

In diesem Zusammenhang moechte ich gleich auf einen Fehler im Schaltplan des Genie's hinweisen. Bei dem IC 7 auf dem I-Board (Freigabe Bit 6 und 7) handelt es sich um normale Treiber.

Zur Aenderung : Ich trenne den rechten Anschluss des Widerstandes ueber Z7 (LS 367) durch und verbinde das Drahtende mit dem Output der Schaltung. Fuer die Stromversorgung gibt es im Rechner ja genug Moeglichkeiten.

INTERFACE BOARD



Jörg Schumann-Eggel

P.S. Sollten noch Fragen entstehen, so kann man sich an mich wenden.:

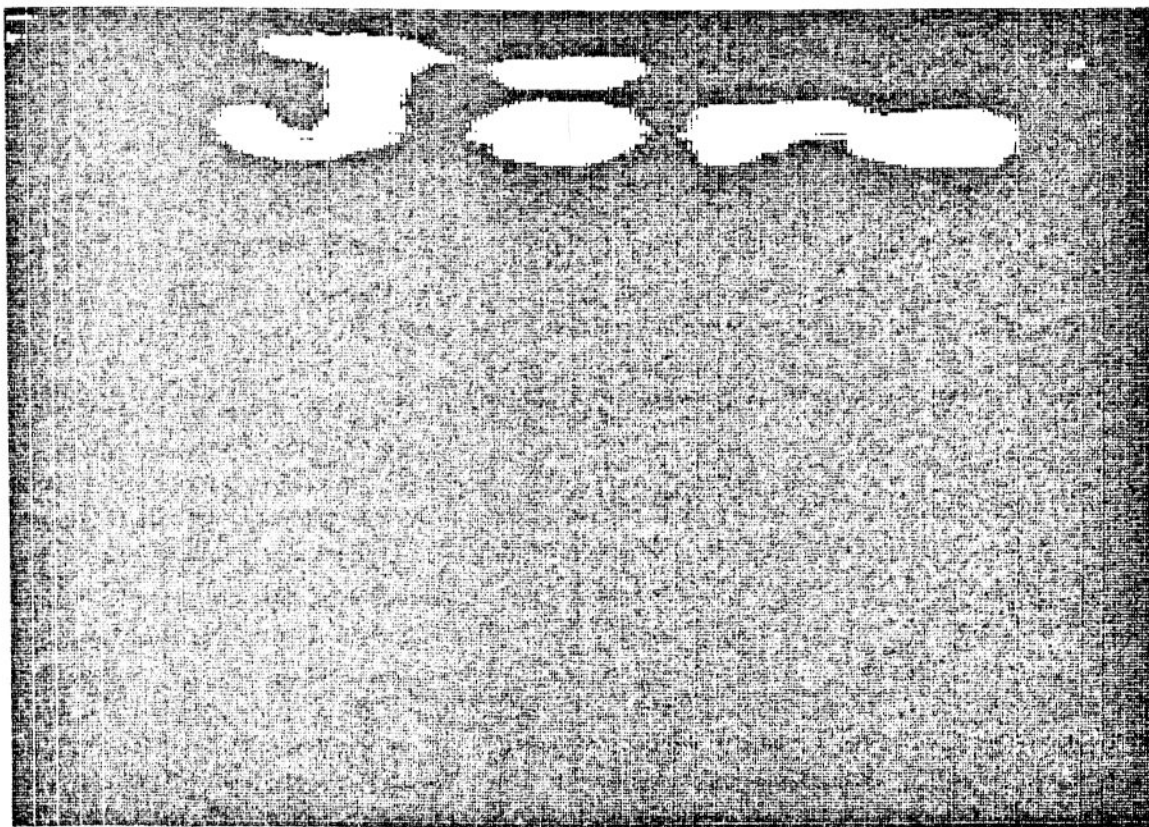
03/87-9

Leider habe ich beim Scannen den Zeilenvorschub etwas zu gross gewaehlt. Der untere Teil vom "g" fehlt, weil ich den Versuch vorzeitig abgebrochen habe.

Das Programm dazu ist nur ein Basicprogramm, das den Kopf immer einen kleinen Schritt vorwaerts bewegt und dann ausliest.

Jörg

Das Original



Das gesammte Bild (Hardcopy vom Grafikbildschirm)

Zusammenschluß der TRS80-/GENIE-User-Clubs

Unser Häuptling Ralf hat im letzten Info schon kurz erwähnt, daß ich in einem Brief an ihn die Idee des Zusammenschlusses der 3 Clubs angeregt habe. Er selbst sieht das Problem aus seiner Warte natürlich in mehr Mitgliedern in einem großen Club und noch mehr Arbeit für den Betreuer. Dabei setzt er aber wohl voraus, daß dieser Club dann auch so verwaltet wird, wie der Bremerhavener Club bisher, also von ihm bzw. dann eventuell auch von sonst jemanden als Einzelkämpfer. Als Mitglied auch des Club 80 weiß ich, daß die Arbeit eines Clubvorstandes auch unter mehreren Personen aufgeteilt werden kann, wobei einer das Info zusammenstellt, ein anderer die schwierige Aufgabe des Erinnerns der Clubmitglieder an fällige Beiträge und die Verwaltung der Kasse erledigt, und weitere Leute irgendwelche Schwerpunktthemen betreuen. Durch Splitting ist der Job also zu machen.

Was mich als Mitglied aber hauptsächlich zu dieser Vorstellung treibt, ist - außer der Belastung meiner Finanzen durch zwei Clubbeiträge; das kann ich gerade noch durchstehen - das Verhältnis der Anzahl von neu eintretenden und austretenden Mitgliedern. Da unsere etwas betagteren Denkprothesen ja heute nicht mehr unbedingt dem Standard entsprechen, ist auch nicht abzusehen, daß sich diese Tendenz ändern wird. Wir können den Club noch so attraktiv gestalten und noch so gute Infos zusammenkriegen, den heutigen Atari- oder PC-Clone-Käufer können wir nicht an Land ziehen. Die Mitgliederzahlen aller 3 Clubs werden wahrscheinlich in nächster Zeit gegen Null streben.

In allen Clubs gibt es Leute, die sich um den Club und um den Inhalt des Infos durch Beiträge kümmern, hinter denen oft eine Menge Arbeit steckt und deren Inhalt mir manche Arbeit erspart. Ich möchte gerne alles, was da gemacht wird, lesen, also müßte ich Mitglied in allen 3 Clubs sein.

Da ich schon in zwei Clubs Mitglied bin, kommt es aber auch häufig vor, daß ich in beiden Infos die gleichen Artikel finde, denn etliche andere Leute sind ebenfalls Mitglied in zwei Clubs. Außerdem findet zusätzlich noch ein Austausch von Beiträgen zwischen den Clubs statt. Prinzipiell ist dagegen auch nichts einzuwenden. So konnte ich in unserem Info ja auch schon wertvolle Beiträge aus dem Münchener Club lesen.

De facto besteht also schon sowas wie ein großer Club; warum dann nicht gleich richtig?

Auch für denjenigen, der ein Programm geschrieben oder eine Schaltung entwickelt hat, wovon andere auch nutzen können, stellt sich (bei Mehrfachmitgliedschaft) die Frage, "an welchen Club soll ich den Artikel schicken? Wenn ich es dem Club A schicke, haben eventuell interessierte Mitglieder des Clubs B nichts davon, und umgekehrt. Und wenn ich es an mehrere Clubs schicke, ist das den anderen Mehrfachmitgliedern gegenüber Betrug, denn die haben Anspruch darauf, für ihre mehrfachen Beiträge auch verschiedene und nicht weitgehend gleiche Infos zu erhalten." Wie man es auch macht, ist es verkehrt.

Der einzig vernünftige Ausweg ist ein großer Club aller noch nachgebliebenen TRS80- und GENIE-User, in dem jeder alle Informationen erhält. Selbstverständlich sind die Aufgaben der Führung eines großen Clubs dann nicht mehr von einem Einzelkämpfer zu erschlagen, aber das Problem läßt sich lösen.

Wer ebenfalls diese Meinung vertritt, sollte damit Ralf ans Leder gehen. Ein einzelnes Mitglied kann den Stein nicht ins Rollen bringen. Das kann nur von den Vorständen der Clubs (und, wenn nötig, unter dem Druck der Mitglieder) betrieben werden.

Ich werde diese Vorstellung auch im Club 80 vertreten und bitte Gleichgesinnte, die auch Mitglied im Münchener Club sind, dort ebenfalls auf den Busch zu klopfen. Für die Mitglieder der (bislang noch) drei Clubs und den Gehalt der Infos wäre das Zusammenlegen der Clubs ein Gewinn und für die Clubs selbst mittelfristig auch eine Existenzfrage.

Also, bombardiert die Vorstände der Clubs mit entsprechenden Briefen.

Helmut Bernhardt

03/87-12

Auslesen des Graphikspeichers

GDP64-Karte des NDR-Klein-Computers im TRS80 und GENIE

Helmut Bernhardt, Jörg Seelmann-Eggebert

Zwischen der in den Computern TRS80 und GENIE wohl am weitesten verbreiteten HRG 1B und der GDP64 des NDR-Klein-Computers bestehen folgende gravierenden Unterschiede:

Feature	HRG 1B	GDP64
Bildformat	192x384	256x512
Mischbarkeit des Videosignals mit dem des Textbildschirms	ja	nein
Geschwindigkeit der Graphikausgabe	langsam	sehr schnell
Auslesbarkeit des Graphikspeichers	ja	nein
Anzahl Bildschirmseiten	1	4
Programmierbarkeit	umständlich	komfortabel
Anschluß an den Computer	beide frei	verdrahtet
BASIC-Treiber vorhanden	ja	ja
Verschleiß an Portadressen	128	32

Die wesentlichsten Nachteile der GDP64 bestehen in der nicht vorhandenen Auslesbarkeit des Graphik-Speichers, wodurch ein Abspeichern von Bildern auf Diskette, ein Ausdrucken der Graphik, ein Spiegeln und Invertieren des Bildes und die Implementation eines Graphik-Cursors nicht möglich sind.

Die nicht vorhandene Mischbarkeit des Videosignals mit dem des normalen Textbildschirms kann dadurch umgangen werden, daß entweder ein zweiter Monitor benutzt wird oder eine einfache softgesteuerte (und/oder handgesteuerte) Umschaltung des Videosignals für den Monitor dazugestrickt wird. Ein möglicher Schaltungsvorschlag wird zum Schluß noch vorgestellt.

Zunächst aber soll das Hauptproblem, das Auslesen des Graphikspeichers, gelöst werden. Dazu sei vorweg bemerkt, daß wegen des kritischen Timings des EF9366-Graphikprozessors nicht garantiert werden kann, daß jeder Chip dabei funktioniert. Mit einem Pulldown-Widerstand kann der abfallenden Flanke des entsprechenden Signals zwar etwas Dampf gemacht werden, ob das bei dem jeweiligen Exemplar des 9366 dann ausreicht, muß probiert werden. Durch Verringern des Widerstandswertes läßt sich wahrscheinlich auch noch was rausholen.

Für das Auslesen des Graphik-Speichers der GDP64 benötigt man 2 zusätzliche ICs und einen 2K2-Widerstand. Hauptbestandteil ist ein 74LS374-Latch, in das der EF9366 den Inhalt der ihm benannten 8 Bits des Bildwiderhol-speichers einträgt und aus dem sich die CPU dieses Datum abholen kann. Außerdem sind noch zwei OR-Gatter zur Ansteuerung des Latch nötig.

Und was muß gemacht werden ?

Nicht viel. Bei dem zusätzlichen 74LS374 werden außer den Pins 10 und 20 alle Pins um 45 Grad hochgebogen. Dann wird IC 20, 74LS245 der GDP64-Karte aus

08/87-13

der Fassung gezogen und das 74LS374 mit den Pins 10 und 20 auf den 74LS245 an dessen Pins 10 und 20 angelötet.

Dann wird IC 19, 74LS273 aus der Fassung genommen und auf dem Tisch so neben den eben gebauten Doppeldecker gelegt, wie die ICs 19 und 20 nebeneinander auf der Karte gesteckt haben. Mit möglichst kurzen isolierten Drahtstücken werden dann alle in der folgenden Tabelle aufgeführten Verbindungen zwischen Huckepack-74LS374 und 74LS273 hergestellt. Beim 74LS273 sollten die Drahtenden möglichst weit oben am Pin angelötet werden, damit die Pins nachher auch wieder in die Fassung passen. Danach kann das Verbundsystem wieder in die Fassungen gesteckt werden.

Nun werden die Verbindungen des Doppeldecker-74LS374 mit den Pins des 74LS166 entsprechend der rechten Hälfte der Tabelle hergestellt, wobei dann der 74LS166 aus der Fassung zu ziehen und locker auf diese zu stellen ist (damit sich die Drahtlängen richtig bemessen lassen und andererseits beim Anlöten keine dauerhafte Verbindung zwischen IC und Fassung hergestellt wird; das entspräche dann auch nicht mehr dem Sinn einer Fassung).

Verbindungen zwischen dem Huckepack-LS374 und IC 19 sowie IC4

Signal !	IC19, LS273 Pin	Huckepack-LS374 Pin	IC4,LS166 Pin
D1 !	3	2	3
D3 !	4	5	4
D5 !	7	6	7
D7 !	8	9	8
D6 !	13	12	13
D4 !	14	15	14
D2 !	17	16	17
D0 !	18	19	18

Nun wird ein zusätzliches 74LS32 genommen und dessen Pins 1-4, 6 und 8-13 ebenfalls um 45 Grad hochgebogen. Mit den Pins 5, 7 und 14 wird es auf dem aus der Fassung genommenen IC8, 74LS32 an dessen Pins 5, 7 und 14 angelötet. Nun kann auch dieser Doppeldecker wieder in seine Fassung gesteckt werden. Eventuell müssen die abgespreizten Pins der beiden Huckepack-ICs noch etwas zurechtgebogen werden, damit sie sich nicht gegenseitig berühren und auch keinen Kontakt mit ihren Träger-ICs haben. Dann werden folgende Verbindungen hergestellt:

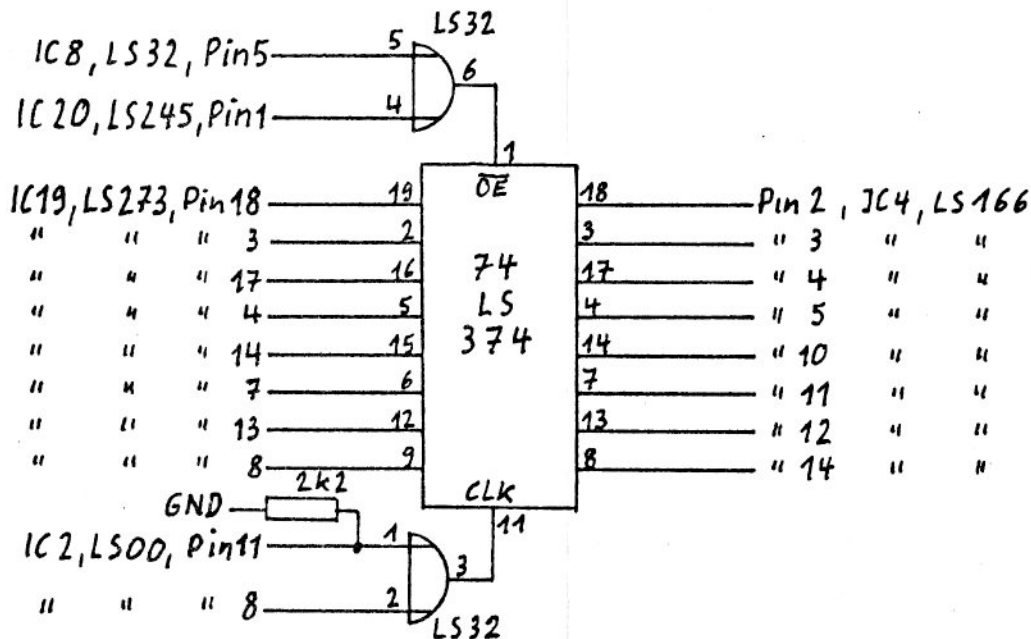
Huckepack-LS32 Pin	Verbinden mit
1	IC2,74LS00,Pin1
2	IC2,74LS00,Pin8
3	Huckepack-LS374,Pin11
4	IC20,74LS245,Pin1
6	Huckepack-LS374,Pin1

Und schließlich werden noch die Pins 1 und 7 des IC2, 74LS00 über einen 2K2-Widerstand verbunden (Pull-down des MFREE-Signals des EF9366).

Damit ist alles getan, um die dem EF9366 vorgegebene Speicherstelle auslesen zu können.

08/87-14

Möglicherweise treten dann beim Auslesen immer noch Fehler auf. Die Ursache liegt dann beim oben beschriebenen Timing des EF9366 mit seinem MFREE-Signal. Man kann dann noch mit einem kleineren Widerstand als 2k2 Versuche machen oder eventuell einen anderen EF9366 ausprobieren. Letztere Variante kann natürlich recht kostspielig werden, bis man ein funktionierendes Exemplar gefunden hat. Alternativ kann man sich damit abfinden, daß es nicht funktioniert und alle Umbauten wieder abreißen (weniger erstrebenswert).



An Software-Unterstützung gibt es dank der Bemühungen von Christof Ueber-schaar ein 4K-Byte großes BASIC-Treiberprogramm, das ins HIMEM geladen wird und nach Einbinden in das Disk-BASIC sehr komfortable Graphik-Befehle be-reitstellt. Gegenüber der Variante des Treibers für die HRG 1B, wo die Gra-phyk-Befehle durch ein # eingeleitet werden und daher der BASIC-Interpreter bei jedem Befehl erst prüfen muß, ob ein # vorliegt, ist hier der CMD-Vektor verbogen worden. Es wird dann nur noch bei Auftauchen des CMD-Tokens im Programmtext eine zusätzliche Abfrage gemacht, ob das nach CMD obligato-rische (") folgt und nur dann, wenn das nicht der Fall ist, weiter unter-sucht, ob das Byte ein gültiger Graphik-Befehl ist, der dann abgearbeitet wird.

08/87 - 15

Außerdem ist die Punktdressierung der GDP64 bedeutend einfacher als die der HRG 1B. Es werden dem EF9366 einfach die X- und Y-Koordinaten des Punktes als 16-Bit-Wörter in entsprechende Register geschrieben und dann einer der Befehle "Punkt setzen", "Punkt löschen" oder "Punkt abfragen" ausgeführt. Bei der HRG 1B bedeutet das ein umständliches Berechnen der Speicheradresse und des entsprechenden Bits im Byte.

Noch gravierender ist die Eleganz beim Zeichnen von Linien über Vektorbefehle. Hier werden die Punktkoordinaten (X1/Y1) für den Anfangspunkt einer Linie in die entsprechenden Register eingetragen und in zwei weitere Register werden die Werte Delta X und Delta Y eingetragen. Es sind dies die Differenzen $X2-X1$ und $Y2-Y1$ (Koordinaten von Anfangs- und Endpunkt einer Linie). Diese Differenzen müssen stets positive Zahlen sein. Das Vorzeichen (Vektorrichtung) wird durch entsprechende Bits in den Vektorbefehlen vorgegeben. Es läßt sich auch noch festlegen, ob die Linie durchgezogen, gepunktet oder punktstrichliert ausgegeben werden soll, oder ob die Linie überhaupt gezeichnet werden soll oder eine vorher hier gezeichnete Linie wieder gelöscht werden soll.

Wenn die Linie dann mit einer Geschwindigkeit von 1,5 Mio Punkten pro Sekunde gezeichnet ist, stehen automatisch in den X- und Y-Koordinatenregistern die Koordinaten X2 und Y2 der eben gezeichneten Linie, so daß von deren Endpunkt durch Vorgabe neuer Werte für Delta X und Delta Y gleich ein weiterer Vektor gezeichnet werden kann, ohne daß die Endpunktkoordinaten der vorherigen Linie noch als Anfangskoordinaten der neuen Linie ausgegeben werden müssen.

Dann hat der EF9366 noch einen eingebauten Zeichengeneratort (der aber leider nur die amerikanischen Zeichen kennt), mit dem ein komfortables Einbinden von Texten in die Grafik möglich ist. Außer Aufrecht- und Schrägschrift sowie in Breite und Höhe voneinander unabhängig in 16 Stufen in der Größe variierbaren Zeichen läßt sich vorgeben, ob normal von links nach rechts, auf dem Kopf stehend von rechts nach links oder um 90 Grad gedreht von unten nach oben oder von oben nach unten geschrieben werden soll. Für die Textausgabe ist vor der Ausgabe der Textzeichen neben dem Festlegen dieser Modi auch noch der Fußpunkt des ersten Zeichens in die Koordinatenregister einzutragen. Nach der Ausgabe eines Zeichens erhöht sich der Pointer auf den Fußpunkt des dahinter auszugebenden Zeichens, wobei die oben beschriebenen Modi natürlich berücksichtigt werden.

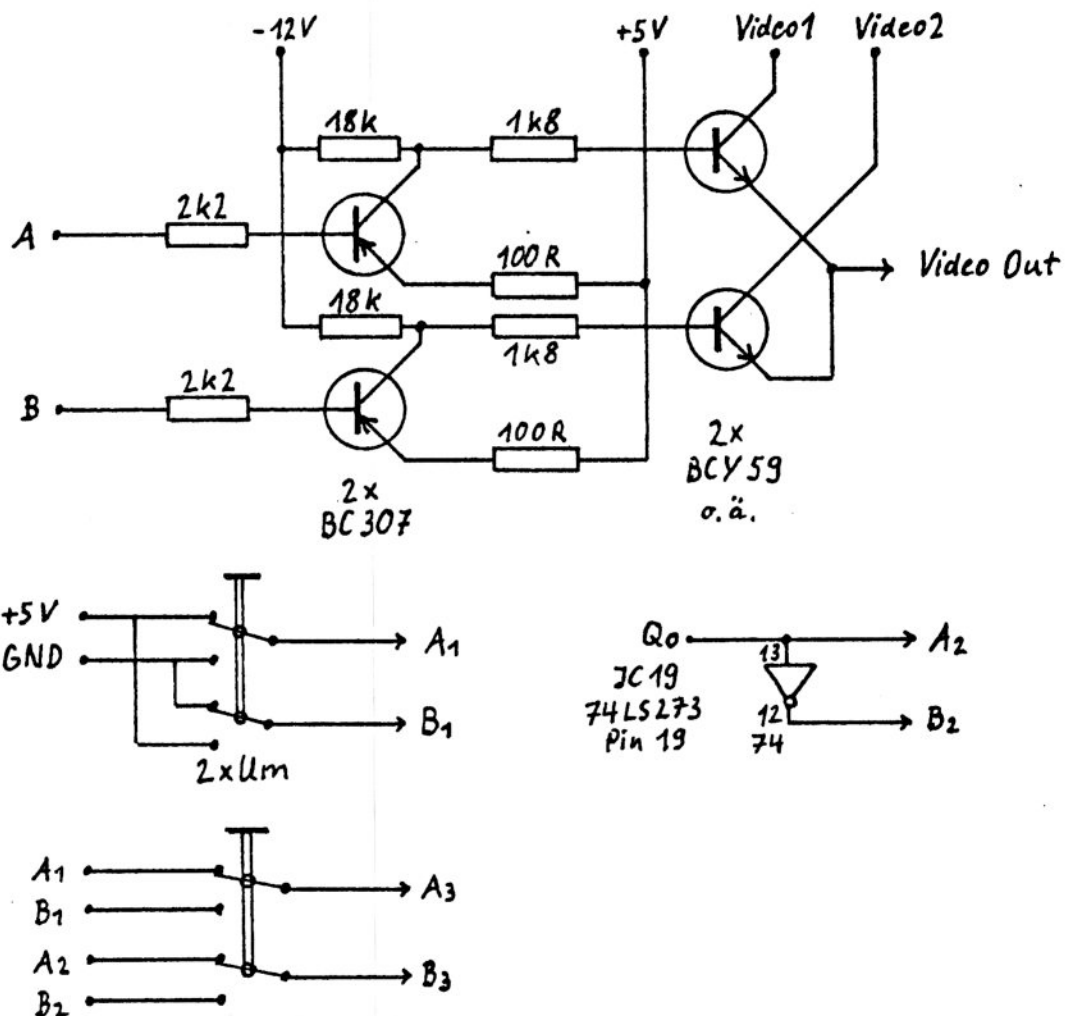
Diese Bemerkungen sollen keinesfalls als erschöpfende Beschreibung der Leistung der GDP64 zu werten sein. Für die Programmierung des EF9366 kommt man ohne Datenblatt nicht aus. Es sollte hier nur ein ungefährender Eindruck vermittelt werden, wofür der Aufwand überhaupt getrieben wurde, bei der unsicheren Erfolgsaussicht, den Hardware-Patch überhaupt anzufangen.

Das Umschalten der Video-Signale

Da die Video-Signale des Text/Bauklötzchen-Graphik-Interface des Computers und der GDP64-Karte nicht direkt miteinander mischbar sind, muß mit einer Umschaltung zwischen den Signalen gearbeitet werden. Für Experimentierzwecke reicht dazu ein einfacher Umschalter, mit dem abwechselnd eines der beiden Video-Signale durchgeschaltet werden kann. Die Bezugsmassen der beiden Signale sind miteinander und mit der Abschirmung des Kabels zum Monitor zu verbinden.

Als Dauerlösung ist aber eine Softumschaltung wesentlich eleganter. Dafür kann das Bit 0 des unter Port 60H decodierten Latch (IC19, LS273), mit dem auch die HRG-Speicherbanks ausgewählt werden, mißbraucht werden. Es ist dann

noch ein Inverter nötig, den IC9, 7404, Pins 13 und 12 liefert. Dabei ist zu beachten, daß mit einem OUT-Befehl an Port 60H dann sowohl die für Auslesen und Schreiben einzustellenden Banks als auch die Selektion des Video-Signals gesteuert werden. Da dieses Latch sich nicht auslesen läßt, muß über dessen Inhalt im RAM Buch geführt werden, damit beim Ändern der Bankwahl nicht das Video-Signal umgeschaltet wird und umgekehrt. Außerdem sollte der Pin 1 des IC 19, 74LS273 nicht mit +5V sondern mit RESET* (oder einem aus RESET* und NMI* erzeugten SYSRES*) verbunden werden, damit durch Löschen des Latch beim Einschalten (bzw. Drücken des RESET-Knopfes, wodurch ein NMI* erzeugt wird) ein definierter Zustand vorliegt.



In Abb.2 ist oben eine prinzipielle Schaltung zur Umschaltung der Video-Signale (Video1 und Video2) gezeigt, deren Steuereingänge A und B entgegengesetzte logische Pegel haben müssen. Wenn anstelle von -12V nur -5V zur Verfügung stehen, kann auch -5V verwendet werden, wenn anstelle der beiden 18K-Widerstände solche von 7k5 genommen werden.

Unten in Abb.2 sind zwei Möglichkeiten für die Beschaltung der Steuereingänge A und B gezeigt, womit sich entweder durch Hand- oder durch Softumschaltung das gewünschte Video-Signal selektieren läßt. Und schließlich ist noch die Umschaltung der Umschaltungsvarianten per Hand gezeigt, wofür dann noch ein zweiter 2fach-Umschalter nötig ist.

Start: im NEWDOS/80 mit 'DO GRAPHIC'

Befehle:

Linie: CMDLINE(x1,y1)-(x2,y2),S/R[P][D]
x1,y1=von-Koordinaten, x2,y2=bis-Koordinaten
S=set, R=reset,
P=punktierte Linie, D=gestrichelte Linie

Box: CMDLINE(x1,y1)-(x2,y2),S/R[B/BF]
x1,y1=Eckpunkt, x2,y2=gegenüberliegender
Eckpunkt
B=Box, BF=gefüllte Box

Kreis: CMDSQR(x,y),r,S/R[F]
x,y=Mittelpunkt, r=Radius
F=gefüllter Kreis

Set: CMDSET(x,y)
x,y=Koordinaten des zu setzenden Punktes

Reset: CMDRESET(x,y)

Position: CMDPOS(x,y)

Print: CMDPRINT[(x,y)]"Text";[(x,y)]Variable
x,y=Print at-Koordinaten

Löschen: CMDCLEAR[(x,y)]"Text";[(x,y)]Variable

Schriftart: CMDSIZE(b,h),r
b=Breite (1-16), h=Höhe (1-16),
r=Richtung (A-D)

CLS: CMDCLS

Invers: CMDNOT

Teil invers: CMDFIELD(x1,y1)-(x2,y2)

Hardcopy: CMDLPRINT

Sichern: CMDSAVE"Filename"

Laden: CMDLOAD"Filename"

GDP-Regs: CMDRSET

Spiegeln: CMDFLEX

Linie bis: CMDDRAW(x,y),S/R[P][D]

Noch 'ne Geschwindigkeitserhöhung

Helmut Bernhardt

In den letzten Jahren wurden verschiedene Möglichkeiten für Hardwarepatches zur Geschwindigkeitserhöhung bei TRS80 und GENIE vorgestellt. Allen Vorschlägen gemeinsam war, daß dies bis maximal 3,55 MHz (100% Speedup) möglich war. Voraussetzung war natürlich auch, daß 64K RAM auf dem CPU-Board vorhanden waren und daß ein Z80-A eingesetzt wird. Unterschiedlich war allerdings der Aufwand, der dafür getrieben wurde. Ein ehemaliges Mitglied war sogar der Meinung, daß der Erwerb eines Platinenschnippels mit 5 Allers-ICs für den Gegenwert von 30 großen Bierern ein big Deal war, andere begnügten sich mit einfachem Umverdrahten am Frequenzteiler.

Wie auch immer vorgegangen wurde, bei 3,55 MHz war Schluß. Wenn man diese Grenze überwinden will, muß man vom vorgegebenen Prinzip der Erzeugung der RAM-Steuersignale RAS*, MUX* und CAS* aus dem System-Muttertakt, der in seinem Wert wegen der Verwendung beim Video-Timing festgelegt ist, abrücken. Dieses Prinzip erzeugt aus dem Muttertakt und den Z80-Signalen RD* und WR* diese Signale über zwei Flip Flops. Wenn man aber am Frequenzteiler für den Z80 einen nicht so weit heruntergeteilten Takt abgreift und nicht gleichzeitig das Timing der RAM-Steuersignale ändert, läuft irgendwann beides nicht mehr synchron. Das Prinzip, wie beim TRS80 und GENIE diese Schaltungen aussehen und wie dort zur Geschwindigkeitserhöhung eingegriffen werden kann, ist in Abb.1 zu sehen.

Eine andere Art der Erzeugung der Signale RAS*, MUX* und CAS* hat uns TCS im GENIE IIs vorgeführt. Dort ist eine soft- (und/oder) hardgesteuerte Umschaltung zwischen 1,77 und 5,3 (6,0 oder 8,0) MHz möglich. Dafür konnte bei so stark voneinander abweichenden Geschwindigkeiten natürlich nicht mehr ein konstantes Timing der RAM-Steuersignale verwendet werden. Die RAM-Steuersignale werden dort aus dem jeweils eingestellten CPU-Takt und dem Z80-Signal MERQ* hergeleitet. Wegen der dabei möglichen hohen Geschwindigkeiten wird dafür ein 74S74 Flip Flop eingesetzt.

Diese Variante läßt sich natürlich auch im TRS80 oder GENIE I oder II verwenden (Abb.2). Da hierbei sowohl CPU-Takt als auch Steuerung der RAMs aus dem gleichen Takt abgeleitet werden, kann dieser beliebig gewählt werden (solange die Hardware noch mitspielt). Ein solcher Takt kann entweder am Teiler 74LS92 auf dem CPU-Board abgegriffen werden oder über eine einfache Oszillator-Schaltung zusätzlich erzeugt werden.

Außer den bekannten Problemen mit RAMs im Expansions-Interface und einer flinkeren Variante der Z80-CPU spielt irgendwann auch die Zugriffszeit der ROMs eine Rolle. In beiden Computern stecken Exemplare, deren Zugriffszeiten so ungünstig wie nur möglich sind. Es gibt aber heute schon 32K-EPROMs (27256) mit 150ns Zugriffszeit und 16K-EPROMs (27128) mit 170ns Zugriffszeit. Wenn man sich den ROM-Inhalt in ein solches IC umfüllt, sollten bedeutend höhere Taktraten möglich sein. Bei Verwendung eines 27256-EPROMs ist durch Umschalten des Pegels am Adreßeingang A14 auch ein Wechsel zwischen Original Level 2 und einer aufgebohrten eigenen Schöpfung möglich.

Da diese EPROMs mit ihren 28 Pins aber nicht mehr in einen der bestehenden Sockel passen und beim TRS80 auch nicht pinkompatibel zu den dort verwendeten ROMs sind, müssen ein paar Leitungen durch die Luft dorthin verdrahtet werden. Außerdem müssen die Freigabe-Signale der bisherigen ROMs über AND-Verknüpfung zu einem gemeinsamen Freigabe-Signal für das neue EPROM zusammengefaßt werden.

08/87-19

Beim Umändern auf die in Abb.2 dargestellte Variante braucht nur das 74S74 Flip Flop zusätzlich eingesetzt zu werden. Die Treiber aller Signale sind auch im ursprünglichen Zustand schon vorhanden und können weiterhin benutzt werden. Die folgende Tabelle gibt für TRS80 und GENIE I und -II die Punkte an, wo das zusätzliche Flip Flop anzuschließen ist.

Punkt	74S74 Pin	Signal	TRS80			GENIE I/II		
			IC	Typ	Pin	IC	Typ	Pin
A	-	Clock	37	367	2 #1	72	367	12 #1
B	3	CPU-Clock	37	367	3	72	367	11
C	2	RAS*	16	367	5	72	367	5
D	6	MUX*	37	367	4 #2	72	367	2 #2
E	5	PCAS*	37	367	14 #2	72	367	10 #2
F	4	RFSH*	16	367	3	40	280	28

#1 hier kann entweder ein externer Oszillator oder eine aus dem Muttertakt über den 74LS92 heruntergeteilte Frequenz angelegt werden

#2 die bisher zu diesem Pin führende Leitung wird durchtrennt

Zum Einsatz einer HD64180-CPU ist es nun nur noch ein kleiner Schritt. Im Unterschied zum Z80 wird der HD64180 an den Pins 2 und 3 direkt mit einem Quartz beschaltet, der die doppelte Frequenz des beabsichtigten Systemtaktes liefert. Der HD64180 halbiert diese Frequenz intern und gibt dann diesen Systemtakt über Pin 64 aus. Der Systemtakt kann dann über Pin 6 der Z80-Fassung dem Computer zugeführt werden. Dabei muß natürlich die Verbindung zwischen Treiber und Pin 6 der Z80-Fassung durchtrennt werden, damit nicht alter und neuer Takt gegeneinander arbeiten. Der neue Takt braucht nur noch an das 74S74 Flip Flop und - soweit vorgesehen - auf den externen Systembus geführt zu werden.

Im Zusammenhang mit dem HD64180 läßt sich natürlich auch noch der Speicher auf 256K oder 512K RAM erweitern. Die dabei anfallenden Änderungen gehören aber nicht mehr zum Thema und werden nur anhand von Abb.3 kurz skizziert.

Obige Überlegungen sind für mich bislang nur Theorie. Für mich besteht im Moment nicht die Dringlichkeit, das in die Tat umzusetzen und andere Dinge dadurch zu verschieben. Ich kann also keinen Erfolg bei diesen Umbauten garantieren und auch nicht sagen, welcher Computer sich wie weit scheuchen läßt.

Vielleicht ist ja irgendjemand von euch etwas mutiger und sieht dem Projekt auch einen höheren Stellenwert ab. Es würde mich freuen, wenn dieser Denkanstoß irgendwo eine Hilfe sein kann. Die beschriebenen Maßnahmen sind aber auch Voraussetzung, um in diesen Computern einen HD64180 fahren zu können und deshalb auch für mich wieder interessant (worin die Ursache dieses Beitrags begraben liegt).

In einer der früheren Ausgaben unserer Clubzeitschrift veröffentlichte ich schon den kompletten Disassembler Code des Z80. Diese Liste wurde auf Anregung des Clubkameraden Horst Weikamp jetzt umsortiert und alphabetisch sortiert nach den Assemblercodes. Diese Liste ist für den Anfänger wie für den Profi eine ideale Hilfe bei der Erstellung von Maschinenprogrammen. Die komplette Syntax aller Z80-Befehle dürfte wohl kaum jemand im Kopf haben. Neben dem Assemblerbefehl steht auch der Hexcode, so daß auch kleinere Modifizierungen von Programmen mit DDE oder Superzap möglich werden.

Teilweise ist auch noch eine kurze Erklärung der Wirkung des Assemblerbefehls angegeben.

Für die Freaks unter uns ist in der dritten Spalte noch die Taktzeit des Befehls in usek bei 2 MHz angegeben.

Dort wo sich die Befehle wiederholen, nur ein anderes Register angesprochen wird habe ich die Taktzeiten nicht nochmals angegeben.

ADC A,(HL)	8E	3,5
ADC A,(IX+d)	DD8E..	9,5
ADC A,(IY+d)	FD8E..	
ADC A,A	8F	2
ADC A,B	88	
ADC A,C	89	
ADC A,D	8A	
ADC A,E	8B	
ADC A,H	8C	
ADC A,HX	DD8C	
ADC A,HY	FD8C	
ADC A,L	8D	
ADC A,X	DD8D	
ADC A,Y	FD8D	
ADC A,n	CE..	3,5
ADC HL,BC	ED4A	7,5
ADC HL,DE	ED5A	
ADC HL,HL	ED6A	
ADC HL,SP	ED7A	
ADD A,(HL)	86	3,5
ADD A,(IX+d)	DD86..	9,5
ADD A,(IY+d)	FD86..	
ADD A,A	87	2
ADD A,B	80	
ADD A,C	81	
ADD A,D	82	
ADD A,E	83	
ADD A,H	84	
ADD A,HX	DD84	
ADD A,HY	FD84	
ADD A,L	85	
ADD A,X	DD85	
ADD A,Y	FD85	
ADD A,n	C6..	3,5
ADD HL,BC	09	5,5
ADD HL,DE	19	
ADD HL,HL	29	
ADD HL,SP	39	
ADD IX,BC	DD09	7,5
ADD IX,DE	DD19	
ADD IX,IX	DD29	
ADD IX,SP	DD39	
ADD IY,BC	FD09	

ADD IY,DE	FD19	
ADD IY,IY	FD29	
ADD IY,SP	FD39	
AND (HL)	A6	3,5
AND (IX+d)	DDA6..	9,5
AND (IY+d)	FDA6..	
AND A	A7	2
AND B	A0	
AND C	A1	
AND D	A2	
AND E	A3	
AND H	A4	
AND HX	DDA4	
AND HY	FDA4	
AND L	A5	
AND X	DDA5	
AND Y	FDA5	
AND n	E6..	3,5
BIT 0, (HL)	CB46	6
BIT 0, (IX+d)	DDCB..46	10
BIT 0, (IY+d)	FDCB..46	
BIT 0,A	CB47	4
BIT 0,B	CB40	
BIT 0,C	CB41	
BIT 0,D	CB42	
BIT 0,E	CB43	
BIT 0,H	CB44	
BIT 0,L	CB45	
BIT 1, (HL)	CB4E	
BIT 1, (IX+d)	DDCB..4E	
BIT 1, (IY+d)	FDCB..4E	
BIT 1,A	CB4F	
BIT 1,B	CB48	
BIT 1,C	CB49	
BIT 1,D	CB4A	
BIT 1,E	CB4B	
BIT 1,H	CB4C	
BIT 1,L	CB4D	
BIT 2, (HL)	CB56	
BIT 2, (IX+d)	DDCB..56	
BIT 2, (IY+d)	FDCB..56	
BIT 2,A	CB57	
BIT 2,B	CB50	
BIT 2,C	CB51	
BIT 2,D	CB52	
BIT 2,E	CB53	
BIT 2,H	CB54	
BIT 2,L	CB55	
BIT 3, (HL)	CB5E	
BIT 3, (IX+d)	DDCB..5E	
BIT 3, (IY+d)	FDCB..5E	
BIT 3,A	CB5F	
BIT 3,B	CB58	
BIT 3,C	CB59	
BIT 3,D	CB5A	
BIT 3,E	CB5B	
BIT 3,H	CB5C	
BIT 3,L	CB5D	
BIT 4, (HL)	CB66	
BIT 4, (IX+d)	DDCB..66	
BIT 4, (IY+d)	FDCB..66	
BIT 4,A	CB67	
BIT 4,B	CB60	
BIT 4,C	CB61	

Akku und Operand werden bei
AND logisch und verknüpft
Ergebnis ist 1 wenn beide 1
im Dualsystem

BIT 4,D	CB62	
BIT 4,E	CB63	
BIT 4,H	CB64	
BIT 4,L	CB65	
BIT 5,(HL)	CB6E	
BIT 5,(IX+d)	DDCB..6E	
BIT 5,(IY+d)	FDCB..6E	
BIT 5,A	CB6F	
BIT 5,B	CB68	
BIT 5,C	CB69	
BIT 5,D	CB6A	
BIT 5,E	CB6B	
BIT 5,H	CB6C	
BIT 5,L	CB6D	
BIT 6,(HL)	CB76	
BIT 6,(IX+d)	DDCB..76	
BIT 6,(IY+d)	FDCB..76	
BIT 6,A	CB77	
BIT 6,B	CB70	
BIT 6,C	CB71	
BIT 6,D	CB72	
BIT 6,E	CB73	
BIT 6,H	CB74	
BIT 6,L	CB75	
BIT 7,(HL)	CB7E	
BIT 7,(IX+d)	DDCB..7E	
BIT 7,(IY+d)	FDCB..7E	
BIT 7,A	CB7F	
BIT 7,B	CB78	
BIT 7,C	CB79	
BIT 7,D	CB7A	
BIT 7,E	CB7B	
BIT 7,H	CB7C	
BIT 7,L	CB7D	
CALL C,nn	DC....	8,5
CALL M,nn	FC....	
CALL NC,nn	D4....	
CALL NZ,nn	C4....	
CALL P,nn	F4....	
CALL PE,nn	EC....	
CALL PO,nn	E4....	
CALL Z,nn	CC....	
CALL nn	CD....	
CCF	3F	2
CP (HL)	BE	3,5
CP (IX+d)	DDBE..	9,5
CP (IY+d)	FDBE..	
CP A	BF	3,5
CP B	B8	
CP C	B9	
CP D	BA	
CP E	BB	
CP H	BC	
CP HX	DDBC	
CP HY	FDBC	
CP L	BD	
CP X	DDBD	
CP Y	FDBD	
CP n	FE20	
CPD	EDA9	8
CPDR	EDB9	10,5
CPI	EDA1	8
CPIR	EDB1	10,5
CFL	2F	2

A wird in (HL) gesucht / HL BC -1
CPD bis gefunden oder BC=0
A wird in (HL) gesucht / HL + 1 BC -1
CPI bis gefunden oder BC=0

DAA	27	2	
DEC (HL)	35	5,5	
DEC (IX+d)	DD35..	11,5	
DEC (IY+d)	FD35..		
DEC A	3D	2	
DEC B	05		
DEC BC	0B	3	
DEC C	0D		
DEC D	15		
DEC DE	1B		
DEC E	1D		
DEC H	25		
DEC HL	2B		
DEC HX	DD25		
DEC HY	FD25		
DEC IX	DD2B	5	
DEC IY	FD2B		
DEC L	2D		
DEC SP	3B		
DEC X	DD2D		
DEC Y	FD2D		
DI	F3	2	
DJNZ e	10..	6,5	B-1 Sprung wenn B>0
E	FB	2	
EX (SP),HL	E3	9,5	
EX (SP),IX	DDE3	11,5	
EX (SP),IY	FDE3		
EX AF,AF'	0B	2	
EX DE,HL	EB	2	
EXX	D9	2	Austausch BC DE HL mit jew.Zweitreg.
HALT	76		
IM 0	ED46	4	
IM 1	ED56		
IM 2	ED5E		
IN A,(c)	ED78	6	c = Portadresse
IN A,(n)	DB..		
IN B,(c)	ED40		
IN C,(c)	ED48		
IN D,(c)	ED50		
IN E,(c)	ED58		
IN H,(c)	ED60		
IN L,(c)	ED68		
I (HL)	34	5,5	
INC (IX+d)	DD34..	11,5	
INC (IY+d)	FD34..		
INC A	3C	2	
INC B	04		
INC BC	03	3	
INC C	0C		
INC D	14		
INC DE	13		
INC E	1C		
INC H	24		
INC HL	23		
INC HX	DD24		
INC HY	FD24		
INC IX	DD23	5	
INC IY	FD23		
INC L	2C		
INC SP	33		
INC X	DD2C		
INC Y	FD2C		
IND	EDAA	8	
INDR	EDBA	10,5	

INI	EDA2	8
INIR	EDB2	10,5
JP (HL)	E9	2
JP (IX)	DDE9	4
JP (IY)	FDE9	
JP C,nn	DA.....	5
JP M,nn	FA.....	
JP NC,nn	D2.....	
JP NZ,nn	C2.....	
JP P,nn	F2.....	
JP PE,nn	EA.....	
JP PO,nn	E2.....	
JP Z,nn	CA.....	
JP nn	C3.....	5
JR C,e	38..	6
JR Z,e	28..	
JR e	18..	
JR nC,e	30..	
JR nZ,e	20..	
LD (BC),A	02	3,5
LD (DE),A	12	3,5
LD (HL),A	77	3,5
LD (HL),B	70	3,5
LD (HL),C	71	3,5
LD (HL),D	72	3,5
LD (HL),E	73	3,5
LD (HL),H	74	3,5
LD (HL),L	75	3,5
LD (HL),n	36..	5
LD (IX+d),A	DD77..	9,5
LD (IX+d),B	DD70..	9,5
LD (IX+d),C	DD71..	9,5
LD (IX+d),D	DD72..	9,5
LD (IX+d),E	DD73..	9,5
LD (IX+d),H	DD74..	9,5
LD (IX+d),L	DD75..	9,5
LD (IX+d),n	DD36.....	9,5
LD (IY+d),A	FD77..	9,5
LD (IY+d),B	FD70..	9,5
LD (IY+d),C	FD71..	9,5
LD (IY+d),D	FD72..	9,5
LD (IY+d),E	FD73..	9,5
LD (IY+d),H	FD74..	9,5
LD (IY+d),L	FD75..	9,5
LD (IY+d),n	FD36.....	9,5
LD (nn),A	32.....	6,5
LD (nn),BC	ED43.....	10
LD (nn),DE	ED53.....	10
LD (nn),HL	22.....	8
LD (nn),IX	DD22.....	10
LD (nn),IY	FD22.....	10
LD (nn),SP	ED73.....	10
LD A,(BC)	0A	3,5
LD A,(DE)	1A	3,5
LD A,(HL)	7E	3,5
LD A,(IX+d)	DD7E..	9,5
LD A,(IY+d)	FD7E..	9,5
LD A,(nn)	3A.....	6,5
LD A,A	7F	2
LD A,B	78	2
LD A,C	79	2
LD A,D	7A	2
LD A,E	7B	2
LD A,H	7C	2

LD A,HX	DD7C	?
LD A,HY	FD7C	?
LD A,I	ED57	4,5
LD A,L	7D	2
LD A,R	ED5F	4,5
LD A,X	DD7D	?
LD A,Y	FD7D	?
LD A,n	3E..	3,5
LD B,(HL)	46	
LD B,(IX+d)	DD46..	
LD B,(IY+d)	FD46..	
LD B,A	47	
LD B,B	40	
LD B,C	41	
LD B,D	42	
LD B,E	43	
LD B,H	44	
LD B,HX	DD44	
LD B,HY	FD44	
LD B,L	45	
LD B,X	DD45	
LD B,Y	FD45	
LD B,n	06..	
LD BC,(nn)	ED4B....	10
LD BC,nn	01....	5
LD C,(HL)	4E	
LD C,(IX+d)	DD4E..	
LD C,(IY+d)	FD4E..	
LD C,A	4F	
LD C,B	48	
LD C,C	49	
LD C,D	4A	
LD C,E	4B	
LD C,H	4C	
LD C,HX	DD4C	
LD C,HY	FD4C	
LD C,L	4D	
LD C,X	DD4D	
LD C,Y	FD4D	
LD C,n	0E..	
LD D,(HL)	56	
LD D,(IX+d)	DD56..	
LD D,(IY+d)	FD56..	
LD D,A	57	
LD D,B	50	
LD D,C	51	
LD D,D	52	
LD D,E	53	
LD D,H	54	
LD D,HX	DD54	
LD D,HY	FD54	
LD D,L	55	
LD D,X	DD55	
LD D,Y	FD55	
LD D,n	16..	
LD DE,(nn)	ED5B....	
LD DE,nn	11....	
LD E,(HL)	5E	
LD E,(IX+d)	DD5E..	
LD E,(IY+d)	FD5E..	
LD E,A	5F	
LD E,B	58	
LD E,C	59	
LD E,D	5A	

LD E,E	5B	
LD E,H	5C	
LD E,HX	DD5C	
LD E,HY	FD5C	
LD E,L	5D	
LD E,X	DD5D	
LD E,Y	FD5D	
LD E,n	1E..	
LD H,(HL)	66	
LD H,(IX+d)	DD66..	
LD H,(IY+d)	FD66..	
LD H,A	67	
LD H,B	60	
LD H,C	61	
LD H,D	62	
LD H,E	63	
LD H,H	64	
LD H,L	65	
LD H,n	26..	
LD HL,(nn)	2A....	8
LD HL,nn	21....	8
LD HX,(IX)	DD64	
LD HX,A	DD67	
LD HX,B	DD60	
LD HX,C	DD61	
LD HX,D	DD62	
LD HX,E	DD63	
LD HX,X	DD65	
LD HX,d	DD26..	
LD HY,(IY)	FD64	
LD HY,A	FD67	
LD HY,B	FD60	
LD HY,C	FD61	
LD HY,D	FD62	
LD HY,E	FD63	
LD HY,Y	FD65	
LD HY,d	FD26..	
LD I,A	ED47	
LD IX,(nn)	DD2A....	
LD IX,nn	DD21....	7
LD IY,(nn)	FD2A....	10
LD IY,nn	FD21....	
LD L,(HL)	6E	
LD L,(IX+d)	DD6E..	
LD L,(IY+d)	FD6E..	
LD L,A	6F	
LD L,B	68	
LD L,C	69	
LD L,D	6A	
LD L,E	6B	
LD L,H	6C	
LD L,L	6D	
LD L,n	2E..	
LD SP,(nn)	ED7B....	
LD SP,HL	F9	3
LD SP,IX	DDF9	5
LD SP,IY	FDF9	5
LD SP,nn	31....	
LD X,A	DD6F	
LD X,B	DD68	
LD X,C	DD69	
LD X,D	DD6A	
LD X,E	DD6B	
LD X,HX	DD6C	

LD X,X	DD6D		
LD X,d	DD2E..		
LD Y,A	FD6F		
LD Y,B	FD68		
LD Y,C	FD69		
LD Y,D	FD6A		
LD Y,E	FD6B		
LD Y,HY	FD6C		
LD Y,Y	FD6D		
LD Y,d	FD2E..		
LD r,A	ED4F		
LDD	EDA8	8	(HL) nach (DE) / HL DE BC -1
LDDR	EDB8	10,5	LDD bis BC=0
LDI	EDA0	8	(HL) nach (DE) / HL DE +1 BC -1
LDIR	EDB0	10,5	LDI bis BC=0
NEG	ED44	4	
NOP	00	2	
OR (HL)	B6	3,5	Akku und Operand werden bei
OR (IX+d)	DDB6..	9,5	OR logisch oder verknüpft
OR (IY+d)	FDB6..		Ergebnis ist 1 wenn beide
OR A	B7	4	oder einer 1
OR B	B0		im Dualsystem
OR C	B1		
OR D	B2		
OR E	B3		
OR H	B4		
OR HX	DDB4		
OR HY	FDB4		
OR L	B5		
OR X	DDB5		
OR Y	FDB5		
OR n	F6..	3,5	
OTDR	EDBB	10,5	
OTIR	EDB3	10,5	
OUT (c),A	ED79	6	c = Portadresse
OUT (c),B	ED41		
OUT (c),C	ED49		
OUT (c),D	ED51		
OUT (c),E	ED59		
OUT (c),H	ED61		
OUT (c),L	ED69		
OUT (n),A	D3..		
OUTD	EDAB	8	
OUTI	EDA3	8	
POP AF	F1	5	Register aus Stack laden
POP BC	C1		
POP DE	D1		
POP HL	E1		
POP IX	DDE1	7	
POP IY	FDE1		
PUSH AF	F5	6,5	Rette Register ins Stack
PUSH BC	C5		
PUSH DE	D5		
PUSH HL	E5		
PUSH IX	DDE5	7,5	
PUSH IY	FDE5		
RES 0,(HL)	CB86	7,5	
RES 0,(IX+d)	DDCB..86	11,5	
RES 0,(IY+d)	FDCB..86		
RES 0,A	CB97	4	
RES 0,B	CB80		
RES 0,C	CB81		
RES 0,D	CB82		
RES 0,E	CB93		

RES 0,H	CB84
RES 0,L	CB85
RES 1,(HL)	CB8E
RES 1,(IX+d)	DDCB..8E
RES 1,(IY+d)	FDCB..8E
RES 1,A	CB8F
RES 1,B	CB88
RES 1,C	CB89
RES 1,D	CB8A
RES 1,E	CB8B
RES 1,H	CB8C
RES 1,L	CB8D
RES 2,(HL)	CB96
RES 2,(IX+d)	DDCB..96
RES 2,(IY+d)	FDCB..96
RES 2,A	CB97
RES 2,B	CB90
RES 2,C	CB91
RES 2,D	CB92
RES 2,E	CB93
RES 2,H	CB94
RES 2,L	CB95
RES 3,(HL)	CB9E
RES 3,(IX+d)	DDCB..9E
RES 3,(IY+d)	FDCB..9E
RES 3,A	CB9F
RES 3,B	CB98
RES 3,C	CB99
RES 3,D	CB9A
RES 3,E	CB9B
RES 3,H	CB9C
RES 3,L	CB9D
RES 4,(HL)	CBA6
RES 4,(IX+d)	DDCB..A6
RES 4,(IY+d)	FDCB..A6
RES 4,A	CBA7
RES 4,B	CBA0
RES 4,C	CBA1
RES 4,D	CBA2
RES 4,E	CBA3
RES 4,H	CBA4
RES 4,L	CBA5
RES 5,(HL)	CBAE
RES 5,(IX+d)	DDCB..AE
RES 5,(IY+d)	FDCB..AE
RES 5,A	CBAF
RES 5,B	CBA8
RES 5,C	CBA9
RES 5,D	CBAA
RES 5,E	CBAB
RES 5,H	CBAC
RES 5,L	CBAD
RES 6,(HL)	CB86
RES 6,(IX+d)	DDCB..B6
RES 6,(IY+d)	FDCB..B6
RES 6,A	CB87
RES 6,B	CB80
RES 6,C	CB81
RES 6,D	CB82
RES 6,E	CB83
RES 6,H	CB84
RES 6,L	CB85
RES 7,(HL)	CB8E
RES 7,(IX+d)	DDCB..BE

RES 7,(IY+d)	FDCB..BE	
RES 7,A	CBBF	
RES 7,B	CBB8	
RES 7,C	CBB9	
RES 7,D	CBBA	
RES 7,E	CBBB	
RES 7,H	CBBC	
RES 7,L	CBBD	
RES 0,(IY+d)	FDCB..86	
RET	C9	5
RET C	D8	6,5
RET M	F8	
RET NC	D0	
RET NZ	C0	
RET P	F0	
RET PE	E8	
RET PO	E0	
RET Z	C8	
RETI	ED4D	7
RETN	ED45	
RL (HL)	CB16	7,5
RL (IX+d)	DDCB..16	11,5
RL (IY+d)	FDCB..16	
RL A	CB17	4
RL B	CB10	
RL C	CB11	
RL D	CB12	
RL E	CB13	
RL H	CB14	
RL L	CB15	
RLA	17	2
RLC (HL)	CB06	7,5
RLC (IX+d)	DDCB..06	11,5
RLC (IY+d)	FDCB..06	
RLC A	CB07	4
RLC B	CB00	
RLC C	CB01	
RLC D	CB02	
RLC E	CB03	
RLC H	CB04	
RLC L	CB05	
RLCA	07	2
RLD	ED6F	9
RR (HL)	CB1E	7,5
RR (IX+d)	DDCB..1E	11,5
RR (IY+d)	FDCB..1E	
RR A	CB1F	4
RR B	CB18	
RR C	CB19	
RR D	CB1A	
RR E	CB1B	
RR H	CB1C	
RR L	CB1D	
RRA	1F	2
RRC (HL)	CB0E	7,5
RRC (IX+d)	DDCB..0E	11,5
RRC (IY+d)	FDCB..0E	
RRC A	CB0F	4
RRC B	CB08	
RRC C	CB09	
RRC D	CB0A	
RRC E	CB0B	
RRC H	CB0C	
RRC L	CB0D	

RRCA	OF	2			
RRD	ED67	9			
RST 00H	C7	5,5			
RST 08H	CF				
RST 10H	D7				
RST 18H	DF				
RST 20H	E7				
RST 28H	EF				
RST 30H	F7				
RST 38H	FF				
SBC A, (HL)	9E	3,5			
SBC A, (IX+d)	DD9E..	9,5			
SBC A, (IY+d)	FD9E..				
SBC A,A	9F	2			
SBC A,B	98				
SBC A,C	99				
SBC A,D	9A				
SBC A,E	9B				
SBC A,H	9C				
SBC A,L	9D				
SBC A,n	DE..	3,5			
SBC HL,BC	ED42	7,5			
SBC HL,DE	ED52				
SBC HL,HL	ED62				
SBC HL,SP	ED72				
SBC HX	DD9C				
SBC HY	FD9C				
SBC X	DD9D				
SBC Y	FD9D				
SCF	37	2			
SET 0, (HL)	CBC6	7,5			
SET 0, (IX+d)	DDCB..C6	11,5			
SET 0, (IY+d)	FDCB..C6				
SET 0,A	CBC7	4			
SET 0,B	CBC0				
SET 0,C	CBC1				
SET 0,D	CBC2				
SET 0,E	CBC3				
SET 0,H	CBC4				
SET 0,L	CBC5				
SET 1, (HL)	CBCE				
SET 1, (IX+d)	DDCB..CE				
SET 1, (IY+d)	FDCB..CE				
SET 1,A	CBCE				
SET 1,B	CBC8				
SET 1,C	CBC9				
SET 1,D	CBCA				
SET 1,E	CBCB				
SET 1,H	CBCC				
SET 1,L	CBCE				
SET 2, (HL)	CBDE				
SET 2, (IX+d)	DDCB..D6				
SET 2, (IY+d)	FDCB..D6				
SET 2,A	CBDE				
SET 2,B	CBDE				
SET 2,C	CBDE				
SET 2,D	CBDE				
SET 2,E	CBDE				
SET 2,H	CBDE				
SET 2,L	CBDE				
SET 3, (HL)	CBDE				
SET 3, (IX+d)	DDCB..DE				
SET 3, (IY+d)	FDCB..DE				
SET 3,A	CBDE				
SET 3,B					
SET 3,C					
SET 3,D					
SET 3,E					
SET 3,H					
SET 3,L					
SET 4, (HL)					
SET 4, (IX+d)					
SET 4, (IY+d)					
SET 4,A					
SET 4,B					
SET 4,C					
SET 4,D					
SET 4,E					
SET 4,H					
SET 4,L					
SET 5, (HL)					
SET 5, (IX+d)					
SET 5, (IY+d)					
SET 5,A					
SET 5,B					
SET 5,C					
SET 5,D					
SET 5,E					
SET 5,H					
SET 5,L					
SET 6, (HL)					
SET 6, (IX+d)					
SET 6, (IY+d)					
SET 6,A					
SET 6,B					
SET 6,C					
SET 6,D					
SET 6,E					
SET 6,H					
SET 6,L					
SET 7, (HL)					
SET 7, (IX+d)					
SET 7, (IY+d)					
SET 7,A					
SET 7,B					
SET 7,C					
SET 7,D					
SET 7,E					
SET 7,H					
SET 7,L					
SLA (HL)					
SLA (IX+d)					
SLA (IY+d)					
SLA A					
SLA B					
SLA C					
SLA D					
SLA E					
SLA H					
SLA L					
SLL (HL)					
SLL (IX+d)					
SLL (IY+d)					
SLL A					
SLL B					
SLL C					
CBDE					
DDCB..E6					
FDCB..E6					
CBE7					
CBE0					
CBE1					
CBE2					
CBE3					
CBE4					
CBE5					
CBEE					
DDCB..EE					
FDCB..EE					
CBEF					
CBE8					
CBE9					
CBEA					
CBEB					
CBEC					
CBED					
CBF6					
DDCB..F6					
FDCB..F6					
CBF7					
CBF0					
CBF1					
CBF2					
CBF3					
CBF4					
CBF5					
CBFE					
DDCB..FE					
FDCB..FE					
CBFF					
CBF8					
CBF9					
CBFA					
CBFB					
CBFC					
CBFD					
CB26					7,5
DDCB..26					11,5
FDCB..26					
CB27					4
CB20					
CB21					
CB22					
CB23					
CB24					
CB25					
CB36					
DDCB..36					
FDCB..36					
CB37					
CB30					
CB31					

SLL D	CB32	
SLL E	CB33	
SLL H	CB34	
SLL L	CB35	
SRA (HL)	CB2E	7,5
SRA (IX+d)	DDCB..2E	11,5
SRA (IY+d)	FDCB..2E	
SRA A	CB2F	4
SRA B	CB28	
SRA C	CB29	
SRA D	CB2A	
SRA E	CB2B	
SRA H	CB2C	
SRA L	CB2D	
SRL (HL)	CB3E	7,5
SRL (IX+d)	DDCB..3E	11,5
SRL (IY+d)	FDCB..3E	
SRL A	CB3F	4
SRL B	CB38	
SRL C	CB39	
SRL D	CB3A	
SRL E	CB3B	
SRL H	CB3C	
SRL L	CB3D	
SUB (HL)	96	3,5
SUB (IX+d)	DD96..	9,5
SUB (IY+d)	FD96..	
SUB A	97	2
SUB B	90	
SUB C	91	
SUB D	92	
SUB E	93	
SUB H	94	
SUB HX	DD94	
SUB HY	FD94	
SUB L	95	
SUB X	DD95	
SUB Y	FD95	
SUB n	D6..	3,5
XOR (HL)	AE	3,5
XOR (IX+d)	DDAE..	9,5
XOR (IY+d)	FD AE..	
XOR A	AF	3,5
XOR B	AB	
XOR C	A9	
XOR D	AA	
XOR E	AB	
XOR H	AC	
XOR HX	DDAC	
XOR HY	FDAC	
XOR L	AD	
XOR X	DDAD	
XOR Y	FDAD	
XOR n	EE20	

Akku und Operand werden bei
XOR exklusiv logisch oder
verknüpft
Ergebnis ist 1 wenn
nur einer 1
im Dualsystem

HY=höherwertiges Byte des Indexreg. Y
HX=höherwertiges Byte des Indexreg. X