

Das Hilfs-Menue hat demnach folgenden Aufbau:

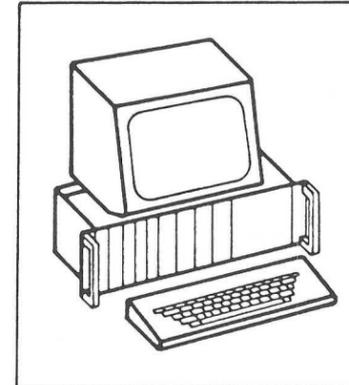
C3		
00		
50		
DD		
ED		
DD		
-----		
-	Hilfs-Menue-Text	1.Seite
-		
-----		
00		
-----		
-	Hilfs-Menue-Text	2.Seite
-		
-----		
00		
-----		
-	Hilfs-Menue-Text	3.Seite
-		
-----		
00		
00		

Findet das EDITOR-Programm bei der Darstellung einer Hilfs-Menue-Seite ein "00"-Byte, so wird die Bildschirmausgabe unterbrochen und die Tastatur abgefragt. Durch die Eingabe von <SPACE> läßt sich die nachfolgende Seite darstellen, bei der Eingabe von <CR> erfolgt eine Rückkehr zum EDITOR. Das Ende des Hilfs-Menues ist mit zwei "00"-Bytes gekennzeichnet. Hier erfolgt bei der Eingabe von <SPACE> eine erneute Darstellung des Hilfsmenues ab der ersten Hilfs-Menue-Seite, die Eingabe von <CR> führt auch hier zu einem Rücksprung in den EDIT-Modus.

Die Veränderung der einzelnen Hilfs-Menue-Seiten kann mit Hilfe des BFZ-EDITORS erfolgen. Die einzelnen Seiten des veränderten Hilfs-Menues müssen anschließend gemäß dem oben beschriebenen Aufbau zusammengefügt werden.

Es bleibt dem Anwender überlassen, unter Umständen auch andere Informationen innerhalb des Hilfs-Menues zu speichern, die dann bei Bedarf jederzeit vom Bediener abrufbar sind.

# FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



64-KByte-RAM

BFZ/MFA 3.3.



---

**Inhaltsverzeichnis**

---

<b>Inhalt</b>	<b>Seite</b>
Hinweise	1
Blockschaltbild	2
Funktionsbeschreibung	3
Stromlaufplan	7
Bestückung Leiterplatte	8
Inbetriebnahme	10
Bereitstellungsliste	13
Bohrplan Leiterplatte	15
Layout Bestückungsseite	16
Beschriftung Frontplatte	17
Zusammenbau Baugruppe	18

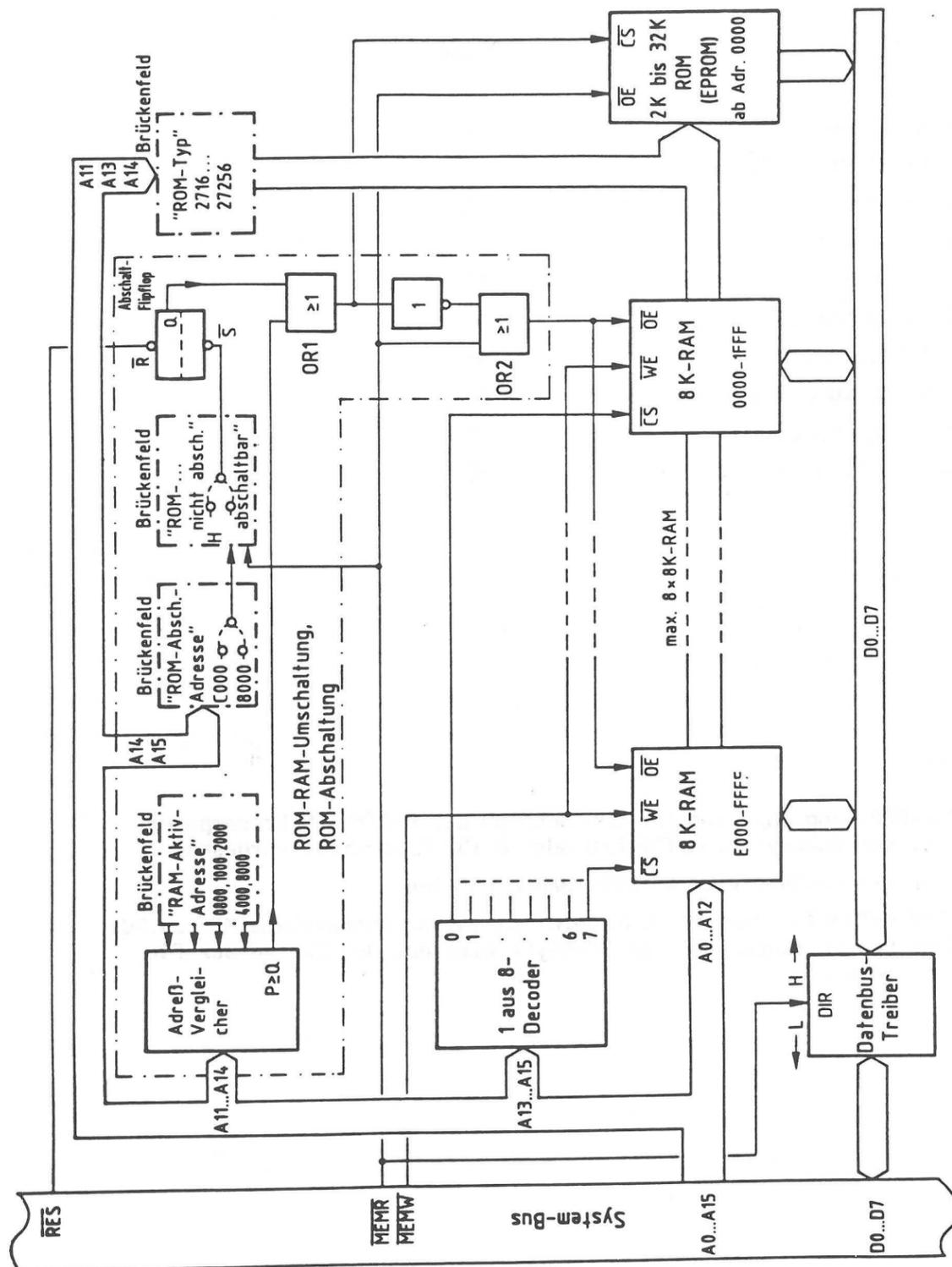
**Hinweise**

Die 64-K-RAM-Baugruppe ist für den Betrieb des BFZ/MFA-Mikrocomputers unter dem Betriebssystem MAT32-K/S oder MAT32-K/Terminal vorgesehen.

Die Baugruppe enthält vier 8-KByte-RAM-Bausteine.

Das EPROM MAT32-K/S bzw. MAT32-K/Terminal (siehe Ausbaustufe MT bzw. PC) mit einer Speicherkapazität von 32-KByte wird auf dem Steckplatz für IC 0 eingesetzt.

## Blockschaltbild



## Funktionsbeschreibung

Die Funktionsbeschreibung bezieht sich auf das Blockschaltbild der Baugruppe. Schaltungseinzelheiten sind dem Stromlaufplan zu entnehmen.

Die 64-KByte-RAM-Baugruppe kann wahlweise in der Betriebsart "ROM/RAM-Betrieb, ROM nicht abschaltbar" oder "ROM/RAM-Betrieb mit abschaltbarem ROM" eingesetzt werden. Die Einrichtung der Baugruppe für die gewünschte Betriebsart erfolgt durch Lötbrücken auf mehreren Brückenfeldern. Alle hierzu erforderlichen Angaben (technische Merkmale, typische Speicheraufteilungen) befinden sich am Ende der Funktionsbeschreibung.

## Datenbus-Treiber, 1 aus 8-Decoder und Speicher

Der Daten-Bus der Baugruppe ist über einen Datenbus-Treiber mit dem System-Bus verbunden. Die Arbeitsrichtung des Datenbus-Treibers wird mit dem Signal  $\overline{\text{MEMR}}$  gesteuert.

Mit den Adreßleitungen A0 bis A12 werden die einzelnen Speicherzeilen der RAM-Bausteine und des EPROMs adressiert. Je nach verwendetem EPROM (2716...27256) werden die Adreßleitungen A11, A13 und A14 im Brückenfeld "ROM-Typ" an die unterschiedlichen Anschlußbelegungen der EPROMs angepaßt.

Die Adreßleitungen A13 bis A15 führen auf einen 1 aus 8-Decoder, der jeweils einen der 8-KByte-RAM-Bausteine über dessen  $\overline{\text{CS}}$ -Anschluß freigibt.

Die  $\overline{\text{OE}}$ -Anschlüsse aller RAM-Bausteine sind zusammengeführt. Daten des RAM-Speichers können nur dann gelesen werden, wenn die  $\overline{\text{OE}}$ -Anschlüsse L-Pegel erhalten. Die Schreib-Lese-Umschaltung der RAM-Bausteine erfolgt über  $\overline{\text{MEMW}}$ .

## ROM-RAM-Umschaltung

Zur ROM-RAM-Umschaltung gehören der Adreßvergleich mit dem Brückenfeld "RAM-Aktiv-Adresse", die ODER-Verknüpfung "OR1", der Inverter und die ODER-Verknüpfung "OR2".

Beim Einschalten des Mikrocomputers (oder bei Betätigung der RESET-Taste) wird das Abschalt-Flipflop über das Signal  $\overline{\text{RES}}$  zurückgesetzt, so daß der Ausgang Q an die ODER-Verknüpfung OR1 L-Pegel abgibt.

## Funktionsbeschreibung

Der zweite Eingang von OR1 erhält nach dem Einschalten vom Ausgang  $P \geq Q$  des Adreßvergleichers ebenfalls L-Pegel, da die vom Prozessor ausgegebene Adresse 0000 stets kleiner als die mit dem Brückenfeld "RAM-Aktiv-Adresse" einstellbare Vergleichsadresse ist. Die ODER-Verknüpfung OR1 gibt daher zunächst L-Pegel ab. Hiermit wird der  $\overline{CS}$ -Anschluß des EPROMs angesteuert und das EPROM aktiviert.

Bei aktivem EPROM muß der RAM-Speicher abgeschaltet sein. Die RAM-Abschaltung erfolgt durch H-Pegel an den  $\overline{OE}$ -Anschlüssen der RAM-Bausteine. Dieser H-Pegel stammt von der ODER-Verknüpfung OR2 und wird durch Invertierung des Ausgangssignals von OR1 ( $\overline{CS}$ -Signal für das EPROM) gebildet.

Durch das beschriebene Verfahren wird nach dem Einschalten bzw. RESET stets zunächst das EPROM aktiviert und der RAM-Speicher abgeschaltet.

Mit dem Brückenfeld "RAM-Aktiv-Adresse" wird eingestellt, ab welcher Speicheradresse statt des EPROMs der RAM-Speicher aktiv sein soll. Einstellbar sind die Adreßwerte 0800, 1000, 2000, 4000 und 8000. Der einzustellende Wert richtet sich nach dem EPROM-Typ.

Sobald der Prozessor eine Adresse ausgibt, die gleich oder größer der eingestellten RAM-Aktiv-Adresse ist, führt der Adreßvergleicher am Ausgang  $P \geq Q$  H-Pegel und schaltet über OR1 das EPROM ab.

Zum Lesen von Daten aus dem Speicher steuert der Prozessor die  $\overline{MEMR}$ -Leitung auf L-Pegel. Da das EPROM z.Zt. nicht aktiviert ist, führen jetzt beide Eingänge von OR2 L-Pegel, wodurch die  $\overline{OE}$ -Anschlüsse der RAM-Bausteine L-Pegel erhalten und der RAM-Speicher zum Lesen von Daten freigegeben ist.

Zum Einschreiben von Daten in den RAM-Speicher ist L-Pegel an den  $\overline{OE}$ -Anschlüssen nicht erforderlich.

Arbeitet der Prozessor wieder unterhalb der RAM-Aktiv-Adresse, nimmt der Ausgang  $P \geq Q$  des Adreßvergleichers wieder L-Pegel an. Hierdurch wird wieder vom RAM auf das EPROM umgeschaltet. Das Abschalt-Flipflop ist an dieser Umschaltung nicht beteiligt.

## Funktionsbeschreibung

## ROM-Abschaltung

Beim Einschalten des Mikrocomputers ist zunächst immer das EPROM aktiviert. Für bestimmte Anwendungsfälle der Speicherbaugruppe wie z.B. das Arbeiten unter dem Betriebssystem "CP/M" muß der Speicher bereits ab der Adresse 0000 mit RAM beginnen. Da "CP/M" nicht in EPROMs gespeichert wird, sondern auf einer Diskette, muß das EPROM ein Programm enthalten, mit dessen Hilfe "CP/M" von der Diskette in den RAM-Speicher geladen wird. Nach diesem als "BOOTEN" bezeichneten Ladevorgang wird das EPROM nicht mehr benötigt und muß abgeschaltet werden.

Die Abschaltung des EPROMs erfolgt durch das Abschalt-Flipflop in Verbindung mit den Brückenfeldern "ROM nicht abschaltbar/abschaltbar" und "ROM-Abschalt-Adresse".

Bedingungen für das Abschalten des EPROMs:

- Brückenfeld "ROM nicht abschaltbar/abschaltbar" in Stellung "abschaltbar"
- Speicher-Lesezugriff des Prozessors auf die mit dem Brückenfeld "ROM-Abschalt-Adresse" eingestellte oder eine höhere Adresse

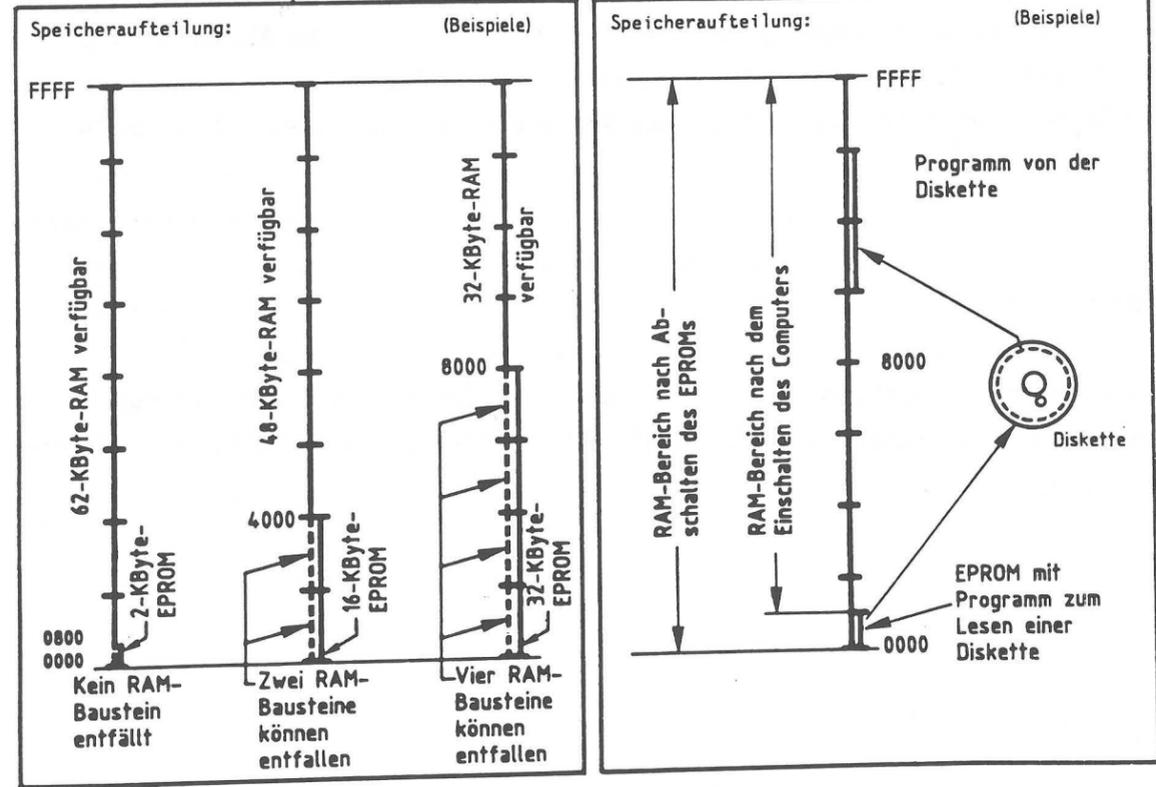
Nur wenn beide Bedingungen gemeinsam erfüllt sind, wird das Abschalt-Flipflop gesetzt und hierdurch das EPROM dauerhaft abgeschaltet. Anschließend kann auf das EPROM nicht mehr zugegriffen werden. Dieser Zustand bleibt bis zum nächsten RESET erhalten.

## Zusammenfassung

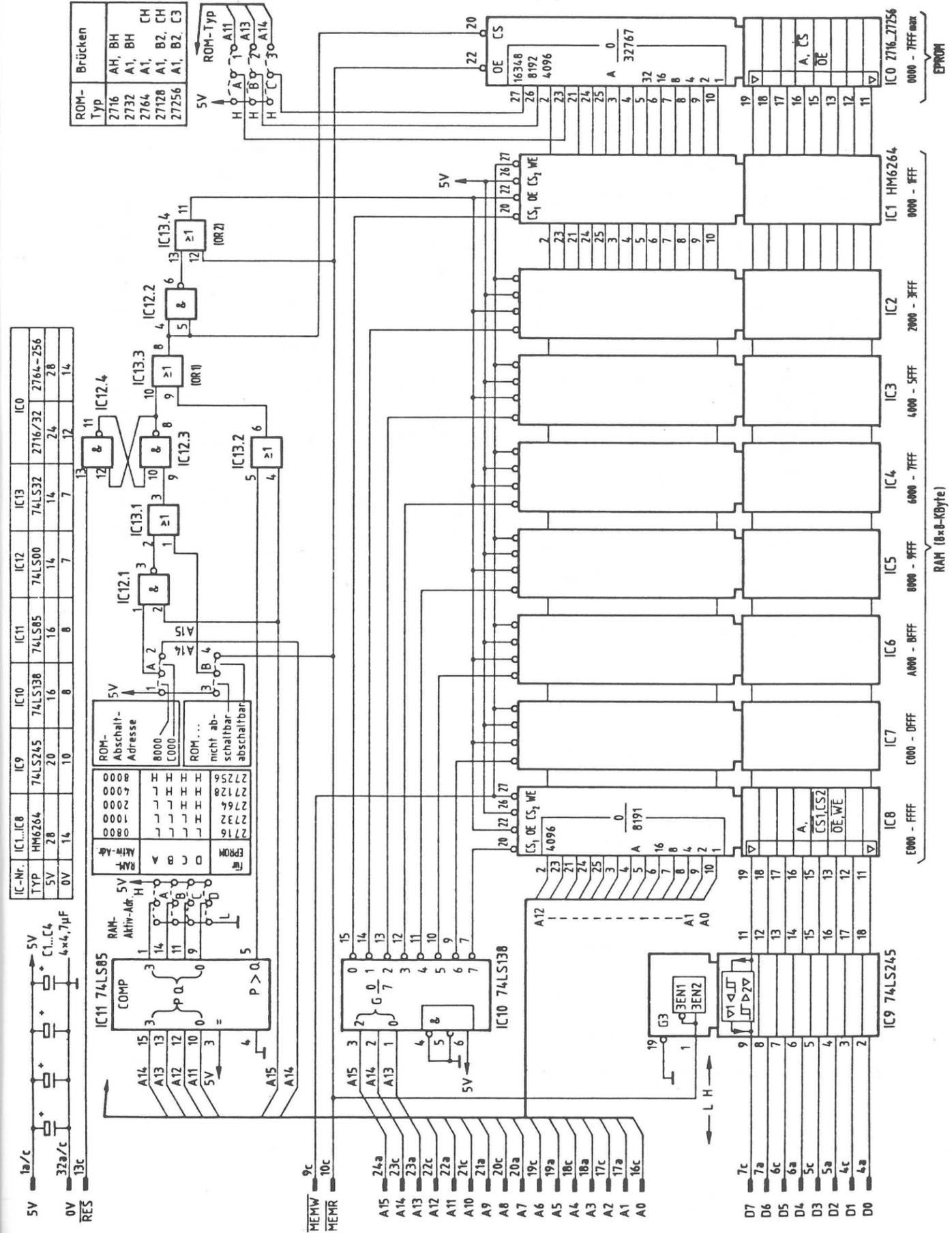
Auf der nächsten Seite sind die Betriebsarten der 64-KByte-RAM-Baugruppe zusammengefaßt dargestellt und Beispiele für einige mögliche Speicheraufteilungen angegeben.

Funktionsbeschreibung

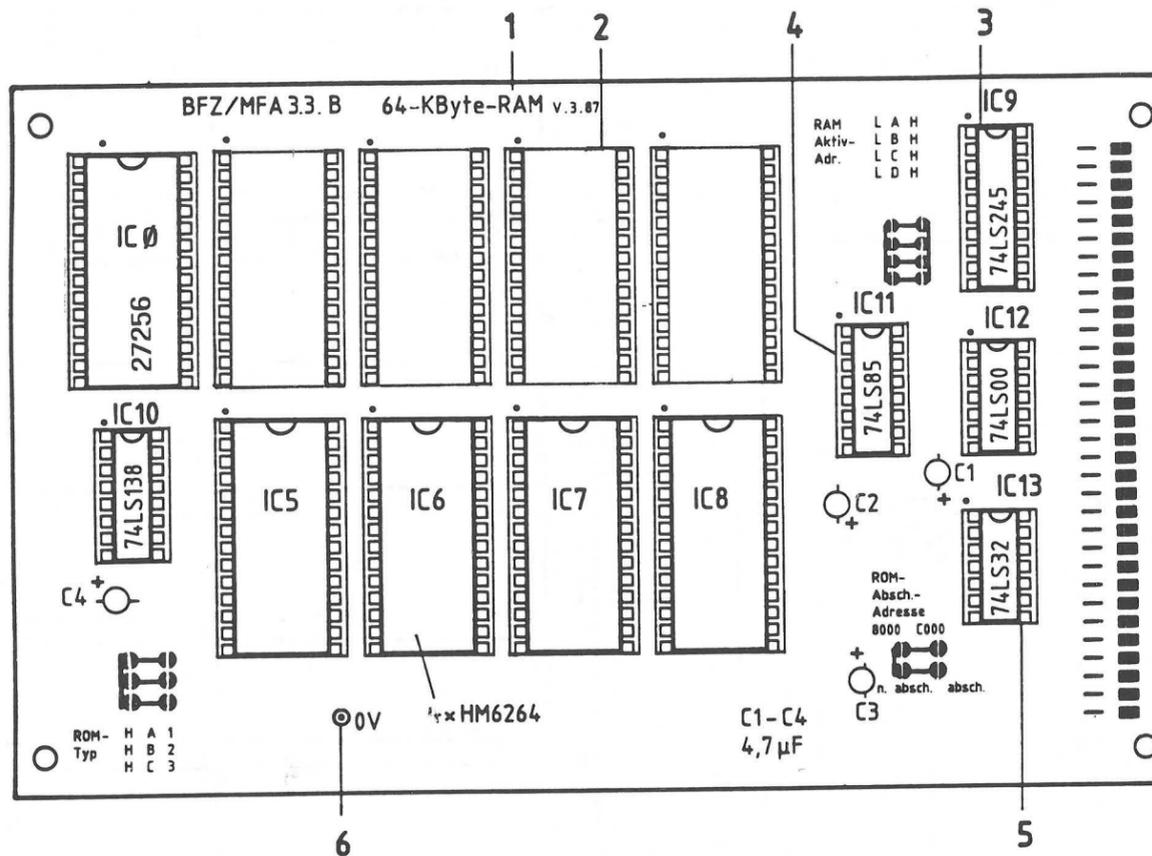
ROM/RAM-Betrieb, ROM nicht abschaltbar	ROM/RAM-Betrieb mit abschaltbarem ROM
<p><b>Merkmale:</b></p> <ul style="list-style-type: none"> <li>- ROM ab Adresse 0000, bestehend aus einem EPROM mit 2-, 4-, 8-, 16- oder 32-KByte Kapazität</li> <li>- RAM ab Adresse 0000, bestehend aus acht 8-KByte-Bausteinen, jedoch nicht ab Adr. 0000, sondern erst oberhalb der EPROM-Endadresse nutzbar</li> <li>- Ausblendung desjenigen RAM-Bereichs, der bereits durch das eingesetzte EPROM belegt ist</li> <li>- Bei 2- oder 4-KByte-EPROMs ist der überschüssige RAM-Speicher von 6- bzw. 4 KByte nutzbar</li> <li>- Bei Verwendung von 8-, 16- oder 32-KByte-EPROM können 1, 2 oder 4 RAM-Bausteine entfallen</li> </ul>	<p><b>Merkmale:</b></p> <ul style="list-style-type: none"> <li>- Zunächst ROM (2- bis 32-KByte-EPROM) ab Adresse 0000 eingeschaltet</li> <li>- 64-KByte-RAM ab Adresse 0000, jedoch Ausblendung desjenigen RAM-Bereichs, der durch das eingesetzte EPROM belegt ist; RAM-Speicher zunächst nur oberhalb der EPROM-Endadresse nutzbar</li> <li>- Dauerhaftes Abschalten des EPROMs und Einschalten des gesamten RAM-Speichers durch Lesezugriff auf eine Speicheradresse ab 8000 bzw. C000 (einstellbare "ROM-Abschaltadresse")</li> <li>- Wiedereinschalten des EPROMs nur durch RESET oder Kaltstart</li> </ul>
<p><b>Einstellung dieser Betriebsart:</b></p> <ul style="list-style-type: none"> <li>- Mit Brückenfeld "ROM-Typ" eingesetztes EPROM angeben</li> <li>- Brücke "ROM nicht abschaltbar" schließen</li> <li>- Brückenfeld "ROM-Abschaltadresse" beliebig, da EPROM nicht abgeschaltet wird</li> <li>- "RAM-Aktiv-Adresse" je nach eingesetztem EPROM-Typ einstellen (2716 auf 0800, 2732 auf 1000, 2764 auf 2000, 27128 auf 4000, 27256 auf 8000)</li> </ul>	<p><b>Einstellung dieser Betriebsart:</b></p> <ul style="list-style-type: none"> <li>- Brücke "ROM abschaltbar" schließen</li> <li>- Im Brückenfeld "ROM-Typ" eingesetztes EPROM angeben</li> <li>- "RAM-Aktiv-Adresse" je nach eingesetztem EPROM einstellen</li> <li>- Brückenfeld "ROM-Abschaltadresse" auf 8000 oder C000 einstellen</li> </ul>



Stromlaufplan



## Bestückung Leiterplatte



## Stückliste Leiterplatte BFZ/MFA 3.3.

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 3.3.	
2	9	IC-Fassung 28polig	
3	1	IC-Fassung 20polig	
4	2	IC-Fassung 16polig	
5	2	IC-Fassung 14polig	
6	1	Lötstift/-nagel für 1,3 mm Loch-Ø	Meßstift für Masse (0 V)

## Bestückung Leiterplatte

## Bauteilliste Leiterplatte BFZ/MFA 3.3.

Kennz.	Benennung/Daten	Bemerkung
C1...C4	Tantal-Elko 4,7 µF/35 V	
IC5...IC8	RAM-Baustein 8K x 8 Bit	
IC9	Acht Bus-Transceiver 74 LS 245	Tri-State
IC10	3-Bit-Binärdekoder 74 LS 138	
IC11	4-Bit-Vergleicher 74 LS 85	
IC12	Vier NAND-Gatter 74 LS 00	
IC13	Vier ODER-Gatter 74 LS 32	

## Inbetriebnahme

## 1. Sichtkontrolle

Die Sichtkontrolle wird anhand von Stromlauf- und Bestckungsplan sowie Stück- und Bauteilliste durchgeführt.

- Sind alle Lötstellen ordnungsgemäß verlötet?
- Sind die Kondensatoren richtig gepolt?
- Sind alle ICs richtig eingesteckt?
- Sind alle Schrauben festgezogen?

## 2. Prüfen der Funktion

Folgende Lötbrücken müssen geschlossen sein: Im Brückenfeld...

- "RAM-Aktiv-Adr.": A - H, B - H, C - H, D - H
- "ROM-Absch.-Adr.": C000
- "ROM n. absch. - absch.": n. absch.
- "ROM-Typ": A - H, B - H, C - H

## 2.1. Statische Überprüfung der 64-KByte-RAM-Baugruppe

Die statische Überprüfung erfolgt mit Hilfe eines TTL-Testers oder Vielfach-Meßinstrumentes. Zur Erzeugung und Anzeige der erforderlichen Adreß-, Daten- und Steuersignale dienen Bus-Signalgeber und Bus-Signalanzeige.

- Bestückung des Baugruppenträgers:
- Bus-Signalgeber
  - Bus-Signalanzeige
  - 64-KByte-RAM (über Adapterkarte)

## Inbetriebnahme

2.1.1.  $\overline{CS}$  der RAMs

- Bus-Signalgeber-Schalter "ON/OFF" in Stellung "ON"
- Adreßeinstellung lt. Tabelle und Überprüfung der  $\overline{CS}$ -Signale jeweils an Pin 20 von IC1 bis IC8

ADDRESS (eingest.)	Pegel an den $\overline{CS}$ -Anschlüssen (Pin 20) von ...							
	IC1	IC2	IC3	IC4	IC5	IC6	IC7	IC8
0000	L	H	H	H	H	H	H	H
2000	H	L	H	H	H	H	H	H
4000	H	H	L	H	H	H	H	H
6000	H	H	H	L	H	H	H	H
8000	H	H	H	H	L	H	H	H
A000	H	H	H	H	H	L	H	H
C000	H	H	H	H	H	H	L	H
E000	H	H	H	H	H	H	H	L

2.1.2. Datenflußrichtung,  $\overline{OE}$  des EPROMs,  $\overline{WE}$  der RAMs

- Bei betätigter MEMR-Taste muß an Pin 1 von IC9 und an Pin 22 von IC0 L-Pegel auftreten.
- Bei betätigter MEMW-Taste muß jeweils an Pin 27 von IC1 bis IC8 L-Pegel auftreten.

## Inbetriebnahme

## 2.1.3. EPROM-Abschalt-Logik

- CPU-Baugruppe zusätzlich im Baugruppenträger
- Bus-Signalgeber-Schalter "ON/OFF" in Stellung "ON"
- Einmal Taste "RESET" betätigt
- Messung der Pegel lt. Tabelle (Reihenfolge einhalten!)

ADRESS (eingest.)	Taste MEMR	IC 12.3 Pin 8	IC 13.2 Pin 6	IC 0 Pin 20	IC 1 Pin 22	IC 5 Pin 22	Bemerkung
0000	n.b.	L	L	L	H	H	EPROM aktiv
0000	bet.	L	L	L	H	H	
7FFF	n.b.	L	H	H	H	H	
7FFF	bet.	L	H	H	L	L	EPROM n.abgesch.
8000	n.b.	L	H	H	H	H	EPROM abgesch.
8000	bet.	H	H	H	L	L	
0000	n.b.	H	L	H	H	H	RAM aktiv
0000	bet.	H	L	H	L	L	

n.b. = nicht betätigt

bet. = betätigt

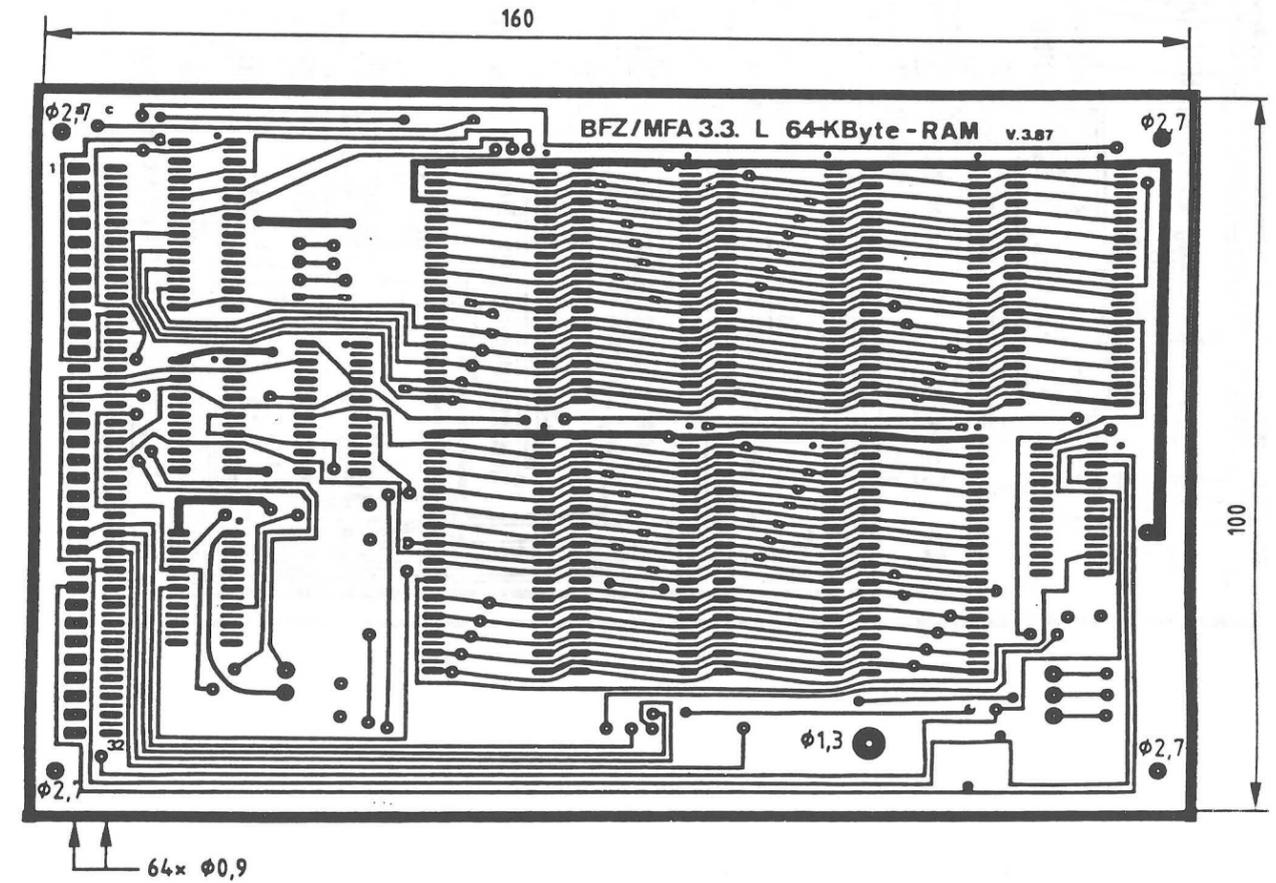
## Bereitstellungsliste

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte, ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 3.3.L u. 3.3.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C 05 Alu, 2 mm dick, Breite: 25,1 mm	z.B. Intermas Nr. 409-017 665
1	Griff komplett mit Abdeckung T03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Zylinderschraube M2,5x8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
5	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
4	Sechskantmutter M2,5 DIN 439	
4	Tantal-Elko 4,7 µF/35 V	Tropfenform
1	IC 74 LS 00, Vier NAND-Gatter	
1	IC 74 LS 32, Vier ODER-Gatter	
1	IC 74 LS 85, 4-Bit-Vergleicher	
1	IC 74 LS 138, 3-Bit-Binärdekoder	
1	IC 74 LS 245, Acht Bus-Transceiver	Tri-State

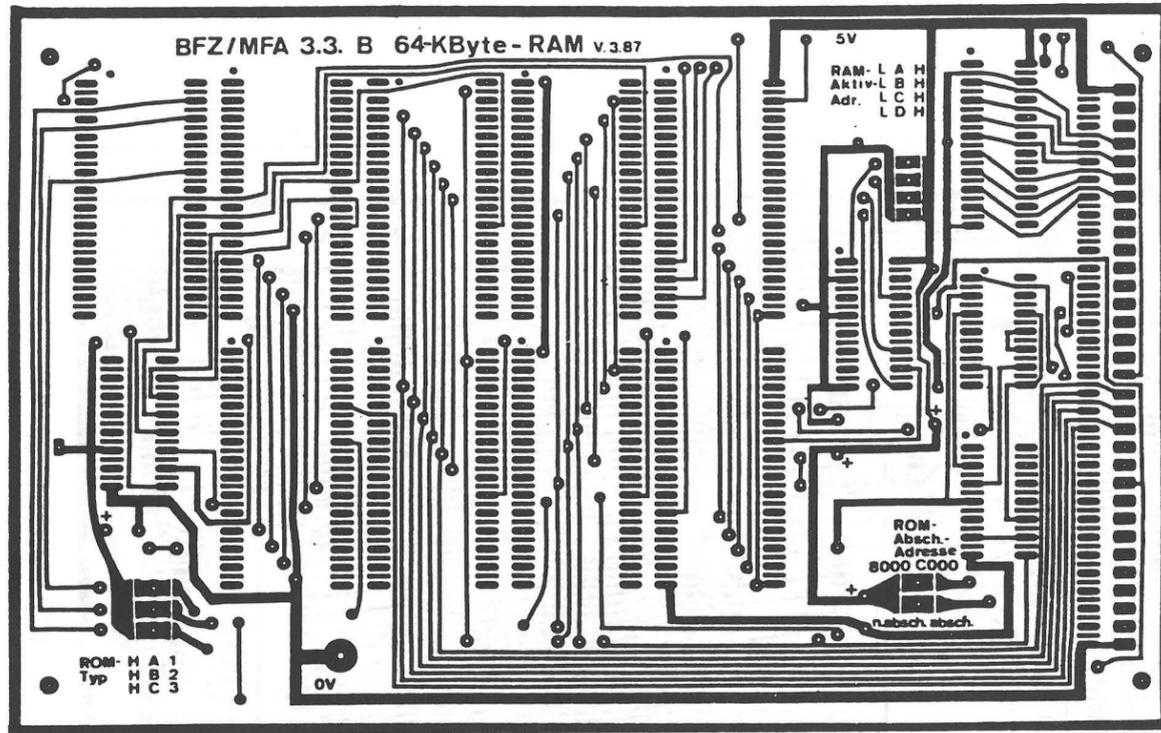
## Bereitstellungsliste

Stckz.	Benennung/Daten	Bemerkung
4	RAM-Baustein 8K x 8 Bit, statisch, max. 300 ns, pinkompatibel mit 6264	z.B. HM 6264 MB 8464-15L
9	IC-Fassung 28polig DIL	
1	IC-Fassung 20polig DIL	
2	IC-Fassung 16polig DIL	
2	IC-Fassung 14polig DIL	
1	Lötstift/Lötnagel für 1,3 mm Loch- $\emptyset$	Meßstift für Masse (0 V)

## Bohrplan Leiterplatte



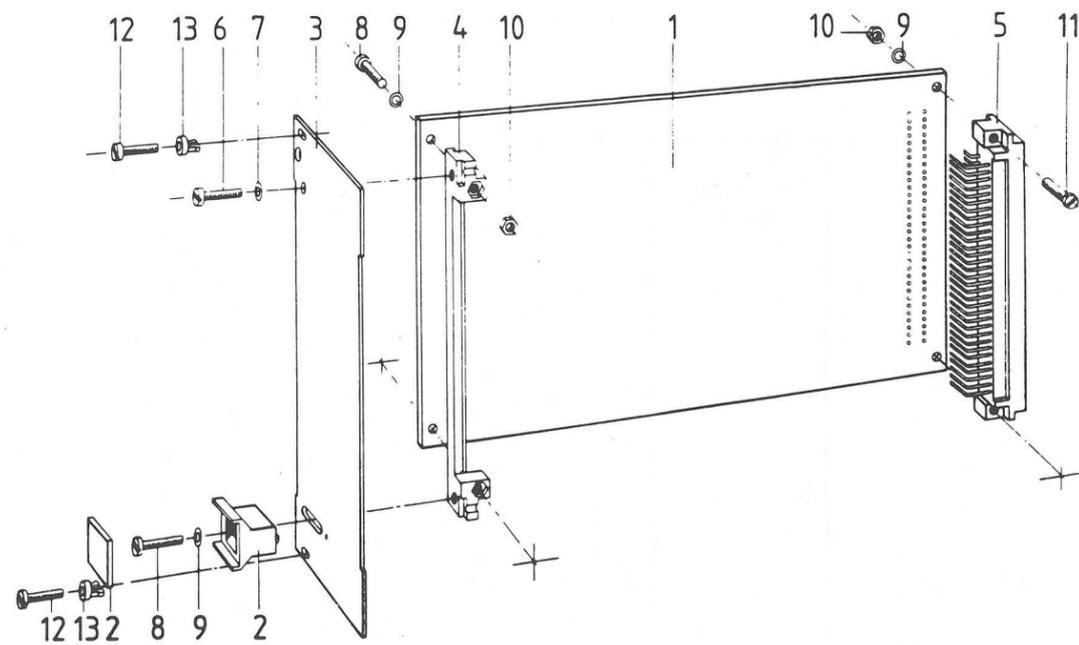
Alle nicht bemaßten Bohrungen  $\emptyset 0,8$  mm  
Benötigte Bohrer: 0,8 - 0,9 - 1,3 - 2,7 mm



□  
64-KByte-  
RAM  
○



## Zusammenbau Baugruppe



## Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 3.3.	komplett bestückt
2	1	Griff komplett	
3	1	Frontplatte	
4	1	Frontverbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft, BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	



# - Ihr Partner für Ausbildungssysteme

Neue Produkte im Bereich Mediensysteme

Mit Medien, Aus- und Weiterbildung begann sich die vgs bereits vor 20 Jahren mit dem Begleitbuch zur Fernsehreihe „Einführung in die Elektronik“ von Jean Pütz zu beschäftigen. Über die Jahre hinweg entstanden in Zusammenarbeit mit ARD und ZDF weitere Bücher und Bausätze aus den Bereichen Elektronik, Chemie und Biotechnologie. Inzwischen ist die vgs der Spezialist für Medienverbund auf allen Gebieten. Die Zusammenarbeit mit dem Berufsförderungszentrum Essen e.V. begann 1983, als die vgs den Zuschlag für die Produktion und Verbreitung des dort entwickelten Mikrocomputer-Ausbildungssystems MFA erhielt. Inzwischen umfaßt das Programm der vgs für den Bereich der Aus- und Weiterbildung folgende Produkte:

- **MFA** – ein Mikrocomputer-Ausbildungssystem, das in den industriellen Metall- und Elektro-Berufen sowie in den handwerklichen Elektro-Berufen im In- und Ausland eine zentrale Rolle spielt. Das vom BFZ in Essen entwickelte Grundsystem wird von der vgs ständig zukunftsorientiert weiterentwickelt, produziert und vertrieben, so daß inzwischen ca. 90 Baugruppen zur Verfügung stehen.
- **40 900 NORMCOMPUTER** – ein Computer-Lehrsystem für die Schulung im Bereich Digitaltechnik, bei dem Wert auf die Einhaltung der gültigen internationalen Digitalnorm nach DIN 40 900 gelegt wurde (in Zusammenarbeit mit dem BBZ Köln). Mit diesem, aus 8 Lehrplatten bestehendem Lehrsystem, kann die immer noch bestehende Lücke zwischen Digitaltechnik und Mikrocomputertechnik geschlossen werden. Basis des NORMCOMPUTERS ist der in der Aus- und Weiterbildung nach wie vor optimal einzusetzende Mikrocomputer 8085.
- **PC-Modelle** für die Schulung – hier bietet die vgs Anwendungsmodelle aus den Bereichen Logikanalyse, Meßtechnik und Robotik an.
- **PTQ** (steht für Produktionstechnische Qualifikation im Lernverbund). An dieser neuen Entwicklung vom BFZ Essen ist die vgs als Werkvertragsnehmer über die Konstruktion und Dokumentation sowie Fertigungsarbeiten für „Portallader-Komponenten“ beteiligt.

Die vgs liefert in das Inland (inzwischen mit Schwerpunkt neue Bundesländer) und über Vertragspartner in das Ausland an Industrie, Handwerk, Ausbildungszentren und Schulen.

Bitte fordern Sie weitere Informationen

vgs verlagsgesellschaft mbH & Co.  
Postfach 180269  
Breite Straße 118-120, 5000 Köln 1



GHP: 81 WHRE1134-2.4

ISBN 3-8025-1253-7

MFA-MEDIENSYSTEM

# Mikrocomputer- Technik

Fachpraktische Übungen  
Band 4

# 4

